



[12] 发明专利申请公开说明书

[21] 申请号 02807514.5

[43] 公开日 2004 年 6 月 2 日

[11] 公开号 CN 1502164A

[22] 申请日 2002.3.28 [21] 申请号 02807514.5

[30] 优先权

[32] 2001.3.29 [33] US [31] 60/279,451

[32] 2001.8.29 [33] US [31] 09/940,806

[86] 国际申请 PCT/US2002/009478 2002.3.28

[87] 国际公布 WO02/080357 英 2002.10.10

[85] 进入国家阶段日期 2003.9.28

[71] 申请人 GCT 半导体公司

地址 美国加利福尼亚州圣何塞

[72] 发明人 H-S 赵 S-W 李 W-S 李

J·朴 K·李

[74] 专利代理机构 北京纪凯知识产权代理有限公司

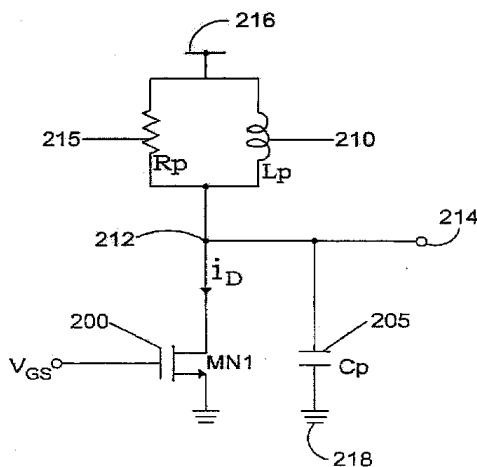
代理人 程伟

权利要求书 4 页 说明书 10 页 附图 6 页

[54] 发明名称 用于无线终端的可变增益低噪音放大器

[57] 摘要

本发明揭露一种可变增益低噪音放大器，适于作为一无线终端之输入放大器，或作为一无线终端发射器的前置放大器阶段。通过使用一并联数组中之晶体管网络，其中各晶体管可由一PMOS开关(220)独立选取，并为谐振电路(R_p , L_p)提供可变电阻，该放大器(MN1)可达成可变增益。通过使用一驱动晶体管网络，亦可减缓功率耗散，其中各驱动晶体管可由一PMOS开关(220)独立选取。通过对可选择上拉式电容器提供选择，可调整放大器的谐振频率。



1. 一种可变增益放大器，包括：

- 5 一第一晶体管，具有一控制电极、一第一电极及一第二电极，其中将一输入信号耦合至该控制电极，一耦合至第一电极的第一参考电压，及一耦合至第二电极的输出信号；
- 10 一负载电感器，其耦合在一第二参考电压与该第一晶体管的第二电极之间；
- 15 一耦合至该第一晶体管的第二电极的负载电容器；及一并联耦合至负载电感器的可变电阻器。

2. 根据权利要求 1 所述的可变放大器，其中该可变电阻器包括至少一个晶体管与负载电感器并联，且耦合至一控制线路网络。

3. 根据权利要求 1 所述的可变增益放大器，还包括一耦合在第一晶体管的第二电极与负载电容器之间的隔离晶体管。
- 20 4. 根据权利要求 1 所述的可变增益放大器，还包括多个第二晶体管，将该等第二晶体管耦合至对应栅极控制线路的第一网络，其中将每个第二晶体管并联耦合至该第一晶体管。
- 25 5. 根据权利要求 4 所述的可变增益放大器，还包括多个第三晶体管，各自耦合在该等第一及第二晶体管的对应第二电极与负载电容器之间。
- 30 6. 根据权利要求 5 所述的可变增益放大器，其中将该等第三晶体管耦合至对应栅极控制线路的第二网络。

7. 根据权利要求 1 所述的可变增益放大器，还包括并联耦合至负载电感器的至少一个上拉式电容器。

8. 根据权利要求 1 所述的可变增益放大器，还包括并联耦合至负载电感器的多个上拉式电容器，其中上拉式电容器可由多个开关独立选择，各开关使一对应上拉式电容器与负载电感器耦合。

9. 根据权利要求 8 所述的可变增益放大器，其中在 CMOS 技艺中实施该等开关。

10. 根据权利要求 8 所述的可变增益放大器，其中依上拉式电容器的选择，而选取上拉式电容器与一可变电阻器的负载电阻及负载电感形成一谐振电路。

15

11. 根据权利要求 10 所述的可变增益放大器，其中该电路在 800 兆赫 (MHz) 或 1800 兆赫谐振。

20

12. 根据权利要求 6 所述的可变增益放大器，其中可变电阻包括并联耦合至负载电感器的多个负载晶体管，其中各负载晶体管具有一栅极耦合至一第三控制线路网络的一对应网络。

25

13. 根据权利要求 12 所述的可变增益放大器，还包括并联耦合至负载电感器的多个上拉式电容器，其中该等上拉式电容器由多个开关独立选取，各开关使对应的上拉式电容器与该负载电感器耦合。

30

14. 根据权利要求 12 所述的可变增益放大器，还包括：多个第二晶体管，耦合至一第一对应栅极控制线路网络，其中将各第二晶体管并联耦合至第一晶体管；

多个第三晶体管，耦合在该等第一及第二晶体管之对应第二电极与该负载电容器之间，其中将该第三晶体管耦合至一第二对应栅极控制线路网络；及

5 一隔离晶体管，耦合在该第一晶体管之第二电极与该负载电容器之间。

15. 根据权利要求 14 所述的可变增益放大器，还包括并联耦合至负载电感器的多个上拉式电容器，其中上拉式电容器由多个开关独立选取，各开关使对应之上拉式电容器 10 与该负载电感器耦合。

16. 一种多频放大器，包括：

一驱动晶体管，具有一源极、栅极及漏极，其中由耦合至栅极之输入端输入一输入信号，将源极耦合至一参考电压源，及由耦合至漏极之输出端输出一输出信号； 15

一负载电感器，耦合在一电压源与输出端之间；

一负载电容器，耦合在输出端与参考电压源之间；

一可变电阻器，耦合在电压源与并联至负载电感器之输出端之间；及

20 至少一个上拉式电容器，与负载电感器并联使用，其中该至少一个上拉式电容器由多个开关独立选取，各开关使该至少一个电容器与该负载电感器耦合。

17. 根据权利要求 16 所述的多频放大器，还包括一隔离晶体管，耦合在驱动晶体管之漏极与该负载电容器之间。 25

18. 根据权利要求 16 所述的多频放大器，还包括：

多个附加驱动晶体管，每个并联耦合至驱动晶体管，其中驱动晶体管之栅极接收一可变偏压；及

30 多个隔离晶体管，耦合在驱动晶体管之漏极与负载电容器之间，其中选择性的将多个隔离晶体管耦合至一栅极

控制线路网络。

19. 根据权利要求 18 所述的多频放大器，其中可变电阻器包括并联耦合至负载电感器的多个负载晶体管，且其中
5 各负载晶体管具有一栅极耦合至一第三控制线路网络之一对应网络。

20. 根据权利要求 16 所述的多频放大器，其中可变电阻器包括并联耦合至负载电感器的多个负载晶体管，且其中
10 各负载晶体管具有一栅极耦合至一第三控制线路网络之一对应网络。

21. 根据权利要求 16 所述的多频放大器，其中依上拉式
电容器之选择，而选取上拉式电容器与负载电阻及负载电
15 感形成一谐振电路。

22. 根据权利要求 19 所述的多频放大器，其中电路在 800
兆赫 (MHz) 或 1800 兆赫谐振，且其中在 CMOS 技艺中实施
该等开关。

用于无线终端的可变增益低噪音放大器

5 相关申请案

本申请案要求申请日为 2001 年 3 月 29 日，序号为 60/279, 451 的美国临时申请案的优先权，其披露的全部内容以引用的方式并入本文，以供参考。

10 技术领域

本发明一般相关于一种用以控制低噪音放大器（LNA）或前置放大器中的增益的电路，特别是相关于用于无线通讯系统所使用的 LNA 或前置放大器中的增益控制电路设计。

15

背景技术

在无线通讯中，一终端单元（如一听筒）的入射信号，会因无线电波广播环境（包括终端与基站间的距离）的不同而具有不同量值。从一发射终端强烈发射的信号，有助于远程站台的接收，但对邻近站台则较无用处。此类强信号可在邻近发射台的外来终端上强加不想要的伪信号，且浪费发射器的电池。此外，在接收终端的放大电路中可阻

断其大量值输入的输出信号，并使其失真。

通常，在终端中的向内及向外信号，是分别由接收区块的低噪音放大器及传送区块的前置放大器加以放大的。

为了抑制在接下来的阶段中失真，必须达成一优良线型性。

5 为了防止 LNA 阻断其较大输入的输出信号，LNA 增益必须是可控制的（对较大输入信号将低增益）。同理，亦须对发射器的前置放大器增益加以控制，以使其可不浪费电池，且不过度驱动其下一阶段，即不过度驱动该功率放大器。

图 1 说明一相关技术低噪音放大器，其执行电流分割
10 增益控制技术。在相关技术增益控制方案中，是通过减少 LNA 负责增益的次电路（即差动放大器阶段）的漏极偏压电流（即通过降低栅极偏压），而降低 LNA 增益。如输入信号的量值超过某指定位准，则完全忽略该 LNA 以使不发生任何放大。不幸地是，由不预期切断该驱动晶体管而造成的
15 线型性劣化将会伴随偏压电流的减少。在该绕道操作中固有的 LNA 增益的突兀改变，使得很难同时达成该优良线型性及所要的噪音效能。因此，需要新方法以控制增益。

发明内容

20 本发明的一目的为至少解决上述问题及/或缺点，并至少提供以下优点。

本发明的另一目的为提供一种方法及装置，可用以在

低噪音放大器或发射器的前置放大器中控制增益。

本发明的另一目的为提供一低噪音放大器，及在接收较大输出信号时，操作该放大器而减少或避免切断其输出信号的方法。

5 本发明的另一目的为提供一种方法及装置，可控制发射器前置放大器的增益，以使不浪费电池，亦不过度驱动其下一阶段（该功率放大器）。

在本发明的一较佳实例中，一可变增益放大器包括（至少部分）一具有控制电极的第一晶体管、一第一电极、一第二电极及一漏极，其中将一输入信号耦合至该控制电极，一第一参考电压耦合至该第一电极及一输出信号耦合至该第二电极；将一负载电感器耦合在一第二参考电压与该第一晶体管的第二电极之间；将一负载电容器耦合至该第一晶体管的第二电极；及将一可变电阻器并联耦合至负载电
10 感器。
15

在本发明另一较佳实例中，一多频放大器包括（至少部分）一具有源极、栅极及漏极的驱动晶体管，其中由耦合至该栅极的输入端输入一输入信号，将该源极耦合至一参考电压源，并由耦合至该漏极的输出端输出一输出信号；一耦合在该功率电压源和该输出端之间的负载电感器；一耦合在输出端与参考电压源之间的负载电容器；一耦合在电压源与并联负载电感器的输出端之间的可变电阻器；及与

负载电感器并联使用的至少一个上拉式电容器，其中该至少一个上拉式电容器可由多个开关独立选取，该等开关将该至少一个电容器与负载电感器耦合。

本发明其它更多的优点、目的及特点，一部分将在以下说明中加以阐述，而对一般熟悉此项技术者，其它部分将可透过以下说明或本发明的实施中，而更加明朗化。本发明的目的和优点可参考随附的权利要求书来实现和达成。

10 附图简单说明

以下将参考附图详细说明本发明，其中相似参考数字相应至相似元件，其中：

图 1 根据相关技艺，以电路图说明一具有电流分割增益控制技术的 LNA；

15 图 2 (a) 根据本发明实例，以电路图说明一在窄频带中具有所要增益的低噪音放大器；

图 2 (b) 根据本发明实例，以电路图说明图 2 (a) 中放大器的实例；

图 2 (c) 根据本发明实例，以电路图说明作为一具有
20 一接通电阻的开关而操作的 PMOS 晶体管；

图 3 (a) 根据本发明实例，以电路图说明，通过提供一可变导电参数 k 而设计出减少电力消耗的电路，参数 k

是通过将该驱动晶体管 MN1 分割成分开的 NMOS 晶体管 MN[1]～MN[n]而达成的；

图 3 (b) 根据本发明实例，以电路图说明 PMOS 开关，其接通和关闭该等 NMOS 晶体管 MC[1]～MC[n]；

5 图 4 (a) 根据本发明实例，以电路图说明一种能在两谐振频率间切换的电路；及

图 4 (b) 根据本发明实例，以电路图说明图 3 (a) 的通用版本，可使用一单一驱动晶体管 MN1 进行多频带操作。

10 具体实施方式

根据本发明较佳实例，将说明一种在无线通讯系统中用于低噪音放大器（如调谐器）及前置放大器的增益控制方法及装置。例如，增益控制方法及装置的一个较佳实例可适用于无线终端的电路设计，并在一 LNA 或前置放大器 15 中实施。但是本发明并非局限于此。此外本发明还可应用于任何类型的装置工业技术，如双极接合晶体管（BJT）或结合场效晶体管（JFET）等。为了说明目的，以下将说明根据本发明的较佳实例，其中使用金属氧化物半导体场效晶体管（MOSFET）工业技术。

20 图 2 (a) 根据本发明，以图说明放大器的一较佳实例，图 2 (a) 说明一调谐 LNA，其在一窄频带中具有想要的增益。LNA 可由一 n-信道 MOS (NMOS) 晶体管 MN1 200 及一

加载建构而成，其中该加载包括一电容器 Cp 205、一电感器 Lp 210 及一电阻器 Rp 215。可在共源极 NMOS 晶体管 (MN1) 200 的栅极节点施加一输入信号，且在漏极节点 212 出现其放大信号或至此耦合一输出终端 214。最好将电阻器 Rp 215 及电感器 Lp 210 耦合在该电源供应电压 216 (例如 Vdd) 与该漏极节点 212 之间，且将电容器 Cp 205 耦合在该接地端 218 与该漏极节点 212 之间。电容器 Cp 205 可帮助形成下一阶段 (如混合器) 的输入电容，及/或输出节点上的寄生电容。电感器 Lp 210 最好与电容器 Cp 205 形成一并联谐振电路，并将 LNA 的增益调谐至一想要的频率，使该增益峰值位于谐振频率上。可使用一螺旋或搭接线电感器 (或通过使用一外部电感器) 实施电感器 Lp 210。根据本发明的一实例，为了适当控制 LNA 之增益，并避免输入信号 (通过饱和或切断) 使其输出失真，电阻器 Rp 215 为可变动的。为了降低量值增加的输入信号的增益，减少漏极偏压电流 (即图 2(a) 中 i_D 的直流电零组件) 可省电，但可能由不想要的 MN1 200 切断操作而引起线型性劣化。然而，为降低增益减少图 2(a) 中 Rp 215 的值，并不影响 LNA 的线型性。因此，假若线型性比减少耗能更重要的话，为了改变增益，可控制 Rp 215 而非控制漏极偏压电流。增益与在谐振频率的 Rp^2 成比例，因此，由于谐振加载的质量因子 Q 直接与 Rp 215 成比例，对 Cp 205 及 Lp 210

的固定值而言，增益与谐振电路的质量因子 Q^2 亦成比例（即与增益峰值的锐度成比例）：

$$Q = Rp \sqrt{\frac{C_p}{L_p}} \quad (\text{公式 1})$$

因此，对 C_p 205 及 L_p 210 的固定值而言，控制 Rp 215₅ 等于控制 Q 。

图 2 (b) 说明图 2 (a) 放大器电路实施的较佳实例，图 2 (b) 所示可变电阻器或一可变电阻，以并联成直线的 p 信道 MOS (PMOS) 晶体管 $MP[1] \sim MP[n]$ (220、225、230) 实施。使各 PMOS 晶体管在接通时（即当其闸压降低时），于其线形区域中操作，所以可如图 2 (c) 所示，将其当作一具有接通电阻的开关。通过栅极信号 $ctrl[1] \sim ctrl[n]$ (235、240、…245) 的逻辑控制该净电阻。通过逐个地控制这些 PMOS 开关，可渐次地调整放大器增益。当这些 PMOS 开关（通过降低其全部闸电压）全部接通时，放大器具有最小增益。₁₅

加入一共栅极 NMOS 晶体管 MC1 250，以进一步隔离输入与输出，以减低密勒效应。偏压产生区块 BIAS_GEN1 255 通过将 MC1 250 维持在饱和区域，使 MC1 250 的操作不受或少受输出信号的摆动影响。

减少该加载的 Q 的确比减少直流电偏压电流较少劣化线型性，但却比其它方法耗能更高。为了维持图 2 (b) 的电路线型性，必须维持漏极偏压电流，并伴随一定直流电

耗能。因为 MN1 200 的导电参数 k （与栅极宽度成比例）对图 2 (b) 中的电路而言是固定的，所以不可能减少放大器的直流电耗能。如果要减少直流电耗能，就需要新的增益控制方法。

5 为了通过使 k 可变动而减少耗能，可使用图 3 (a) 中根据本发明较佳实例的电路。如图 3 (a) 所示，将该驱动晶体管 MN1 200 分割成分开的 NMOS 晶体管 MN[1] ~ MN[n] (如 300、305、…310)。这些晶体管由对应 NMOS 晶体管 MC[1] ~ MC[n] (如 315、320、325) 加以控制，在图 3 (b)
10 中亦以范例说明，各别由其对应 PMOS 开关 330、335、…
340 接通及关闭这些对应 NMOS 晶体管。当输出的量值增大时，可最好增加图 3 (a) 中具有 BIAS_GEN2 345 信号的栅极偏压，以维持线型性。为了同时减少增益且降低直流电耗能，可最好以比增加栅极偏压更快的比率减少 k 值。此
15 处由于 k 的快速变动会引起增益阶梯加宽间隙，须在耗能减少与增益控制的平稳度之间寻求一平衡。最好如果令上拉式电阻 (R_p) 350 如 R_p 215 般是可变动的，则得到更平稳的增益控制。在一实例中，可用图 2 (b) 中的 p 信道 MOS
20 (PMOS) 实施该可变电阻。

图 3 (a) 的电路亦可在无线终端单元中作为一发射器的前置放大器；但在此情形中，须在其输出放置一低容量加载。这是因为一典型前置放大器驱动功率放大器，该功

率放大器的输入阻抗可设定为 50Ω (微波工程中标准阻抗)。

如图 4 (a) 所示，一上拉式电容器 $C_p' 400$ 可与上拉式电感器 $L_p 410$ 并联，并由其串联开关 405 接通及关闭。

对本发明此一实例，实施开关 405 可补充一 MOSFET(CMOS)

“传输门”，如此即可相称地将谐振频率移下及移上。如果

放大器在另一转换频带稳定运行，则可使谐振频率落在另

一想要的频带上。双带操作的例子可以是无线通讯的放大器，可用于行动电话的频带约为 800MHZ，用于 PCS 者约为

1800MHZ(对分时多任务而言)。可通过控制 CMOS 开关的一

外部信号选取想要的频带。可通过执行图 4 (b) 的电路完

成额外频带选取，其中图 4 (b) 的电路为图 4 (a) 电路的

另一较佳实例。图 4 (b) 的较佳实例可以用一单一驱动晶

体管 $MN1 415$ 完成多带操作。操作中，可由对应的串联开

15 关(如 435、440、…445)(如 CMOS 传输门开关之类)个

别地或共同地接通及关闭电容器 $C_p' [1]-C_p' [n]$ (如 420、

425、…430)。

如上述，在无线通讯中用于增益控制的方法及装置的

较佳实例具有多种优点，为了避免一集成前置放大器或使

20 用 MOSFET 技术(如无线通讯的终端单元)的低噪音放大器

的输出信号受阻失真，根据该等较佳实例，可在上拉式加

载中并用一可变电阻器，而令增益成为可调整的。可如图

2 (b) 所示，使用在线性区实施的分开的 PMOS 晶体管而操作该可变电阻器。为获取增益的可控制性，以及直流电耗能的可控制性，在一较佳实例中亦可将一驱动晶体管分割成多个可个别接通及关闭的分开晶体管。此外，在一较佳
5 实例中，选择将一外加电容器或其类似物与一负载电感器并联耦合，可调整一谐振频率及/或进行多频操作。

以上实例及优点仅为范例，并非用以限制本发明。本指导说明可轻易应用于其它类型的装置。本发明的说明仅仅用于描述之，并非用以限制权利要求书的范围。本领域
10 技术人员可做许多选择、改良及变化。在权利要求书中，装置加上功能的描述涵盖本文所述的用作执行引用功能的结构，非仅涵盖结构等同物，且亦涵盖等同结构。

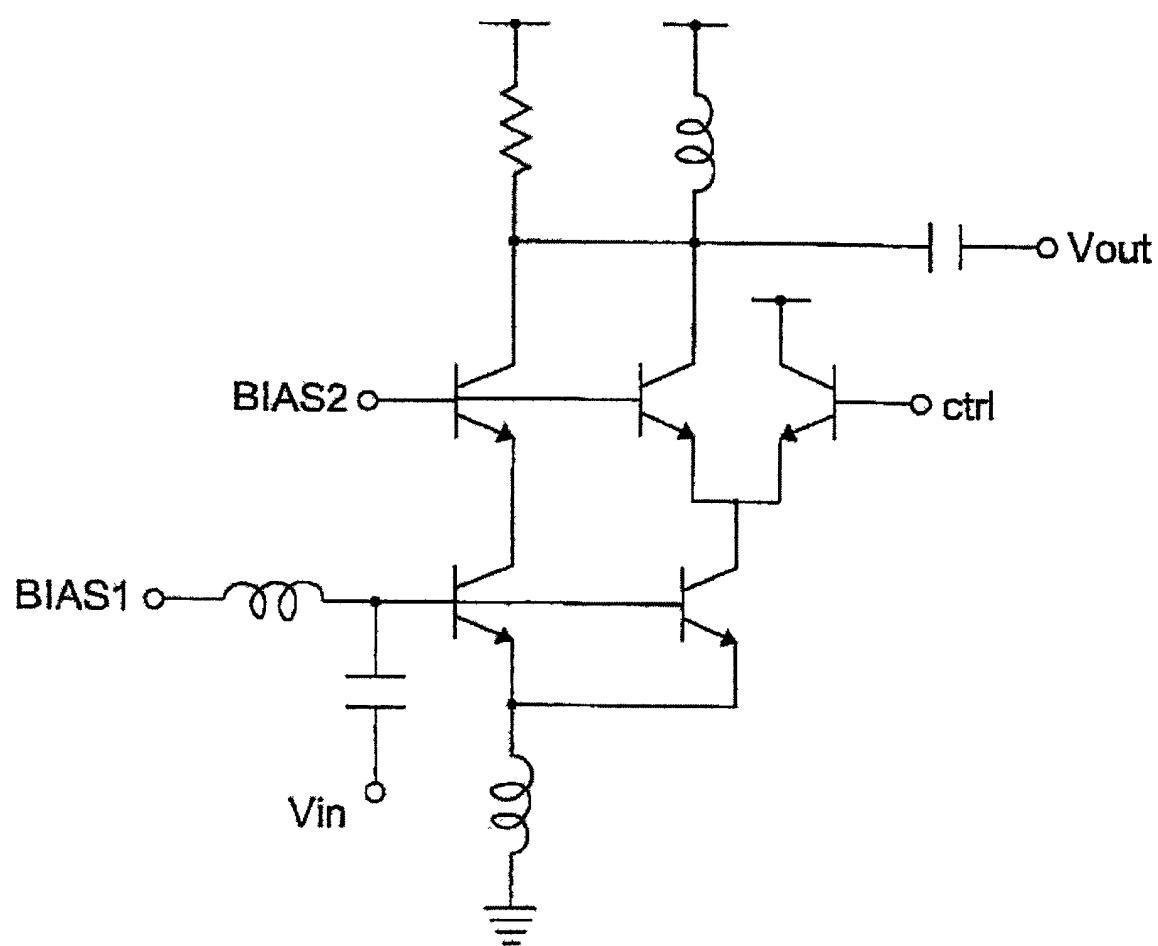


图 1

背景技术

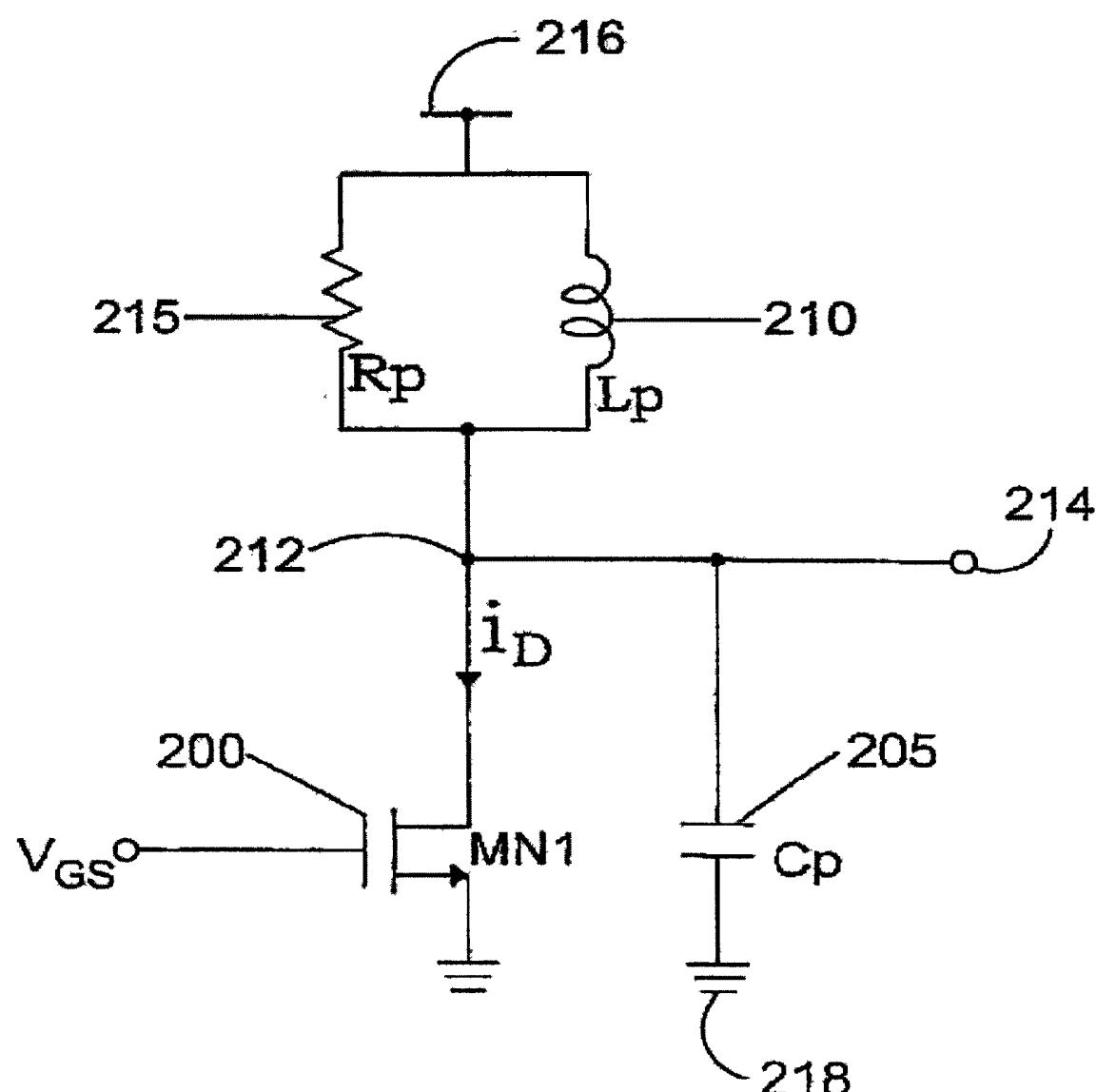


图 2(a)

图 2(c)

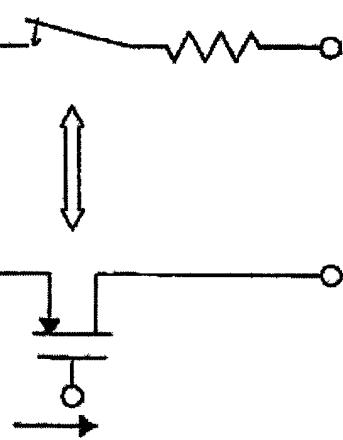
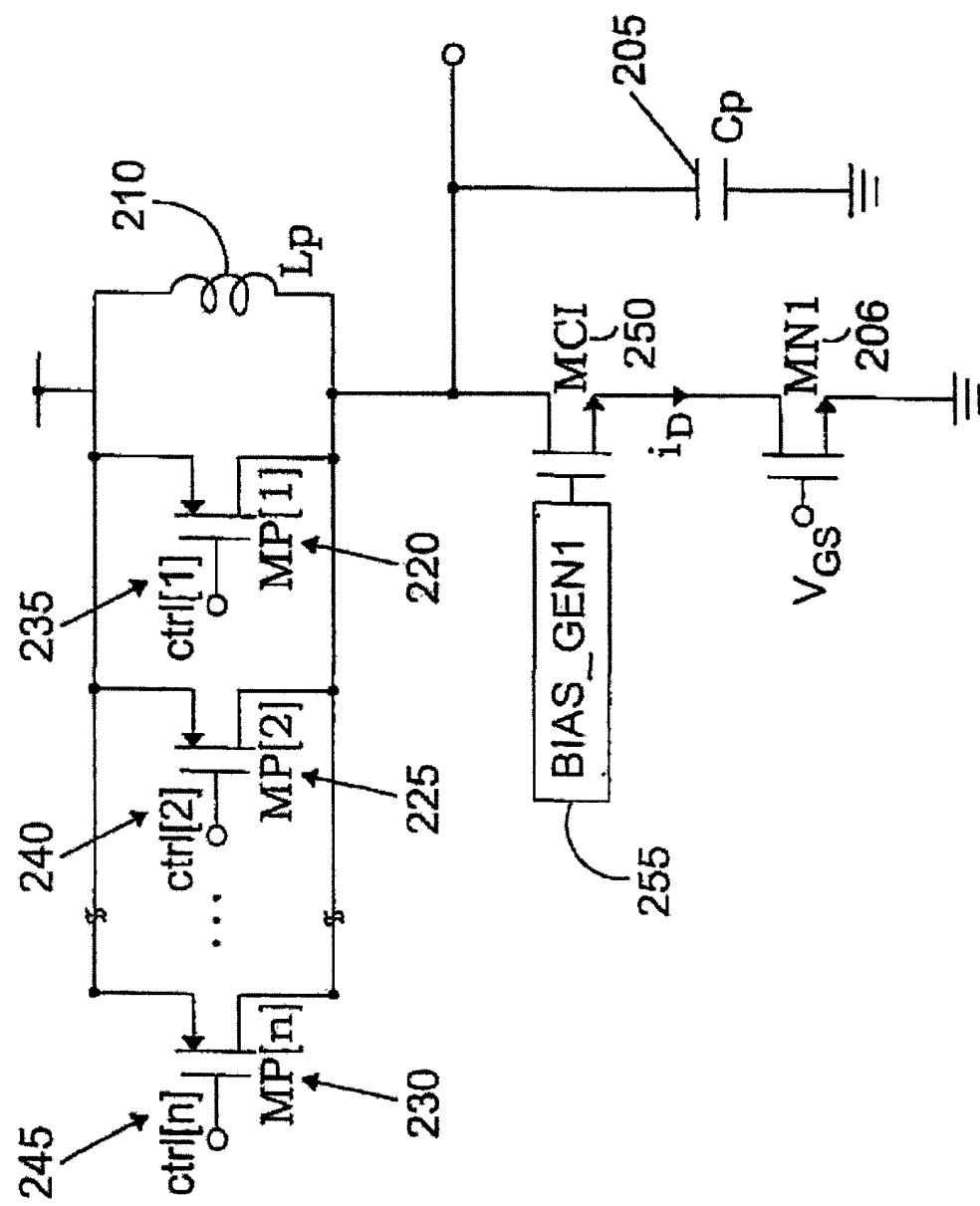
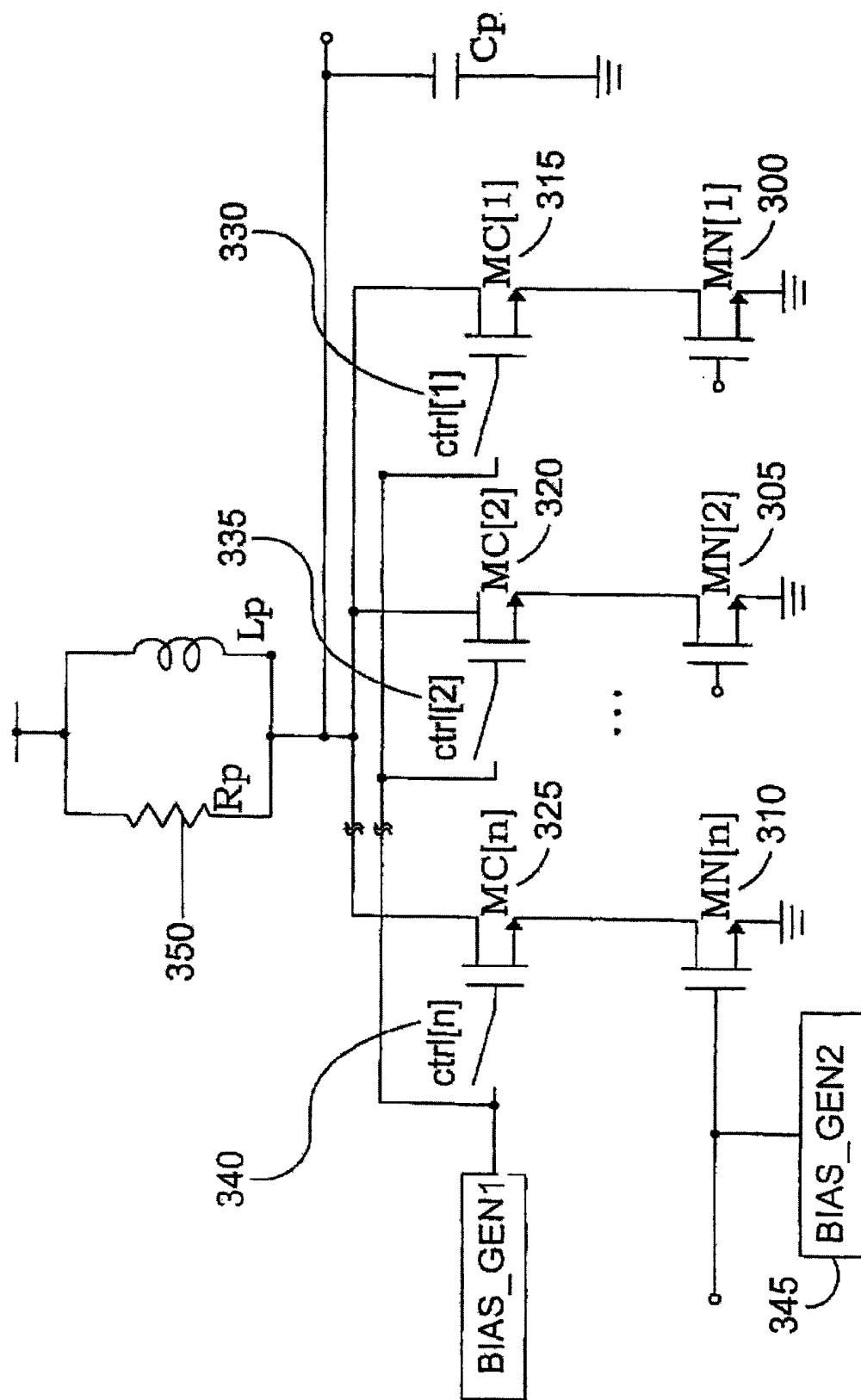


图 2(b)





3 (a)

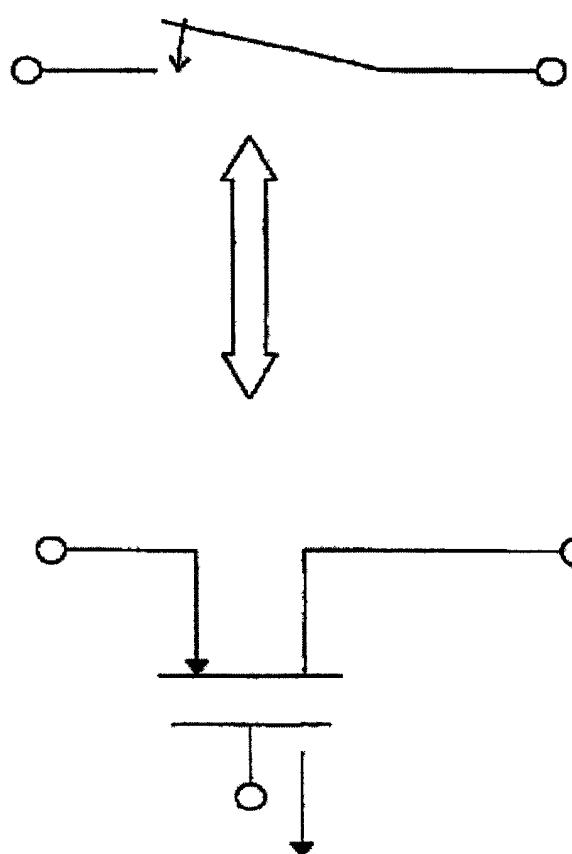



图 3 (b)

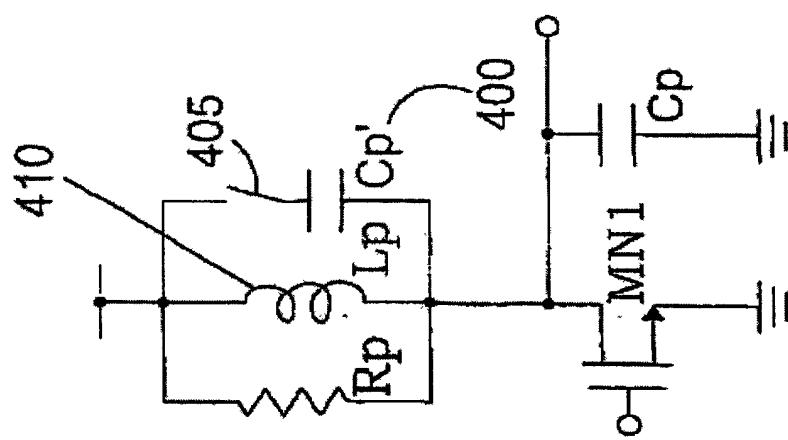


图 4(a)

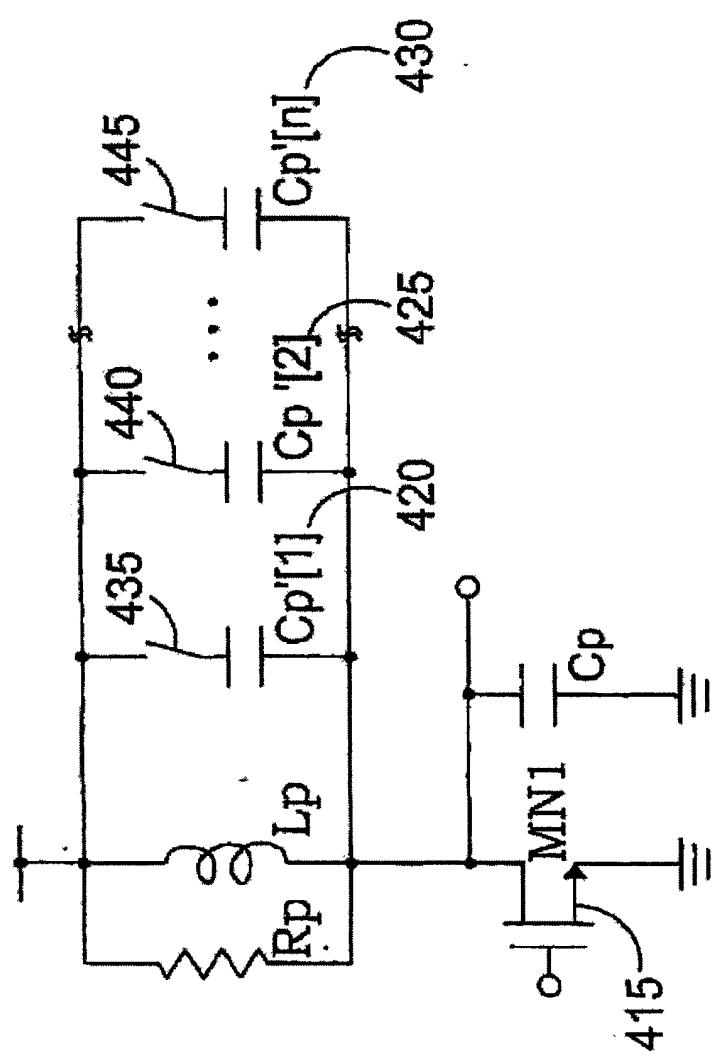


图 4(b)