



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 202236784 A

(43) 公開日：中華民國 111 (2022) 年 09 月 16 日

(21) 申請案號：111104685

(22) 申請日：中華民國 111 (2022) 年 02 月 09 日

(51) Int. Cl. : H02M1/096 (2006.01)

H02M3/137 (2006.01)

(30) 優先權：2021/02/09 美國

17/171,810

(71) 申請人：新加坡商艾意斯全球控股私人有限公司 (新加坡) AES GLOBAL HOLDINGS PTE LTD. (SG)

新加坡

(72) 發明人：法尼 強納森羅斯 B FAUNI, JONATHAN ROSS B. (PH) ; 瑪西諾 潔西卡卡比勒斯 MAGSINO, JESSICA CABILES (PH)

(74) 代理人：李世章；彭國洋

申請實體審查：有 申請專利範圍項數：20 項 圖式數：9 共 35 頁

(54) 名稱

用於同步整流器控制延遲的設備及方法

(57) 摘要

一種用於 LLC 轉換器的電路包含第一一次側開關、第一二次側開關組件及控制器。該控制器用以在該 LLC 轉換器的一次側上量測第一電壓且基於該第一電壓判定由於該第一電壓引起的延遲。該控制器亦用以將第一閘極電壓施加至該第一一次側開關以將該第一一次側開關自斷開狀態轉變為接通狀態，且將第二閘極電壓施加至該第一二次側開關組件以將該第一二次側開關組件自斷開狀態轉變為接通狀態。第一閘極電壓的施加及第二閘極電壓的施加由同步整流器延遲至少基於由第一電壓引起的延遲而分開。

A circuit for use in an LLC converter comprises a first primary side switch, a first secondary side switch assembly, and a controller. The controller is configured to measure, on the primary side of the LLC converter, a first voltage and determine, based on the first voltage, a delay due to the first voltage. The controller is also configured to apply a first gate voltage to the first primary side switch to transition the first primary side switch from an off state to an on state and apply a second gate voltage to the first secondary side switch assembly to transition the first secondary side switch assembly from an off state to an on state. The application of the first gate voltage and the application of the second gate voltage are separated by a synchronous rectifier delay based at least on the delay due to the first voltage.

指定代表圖：

符號簡單說明：

100:LLC 轉換器

102:一次側

104:二次側

106,108,118,120,122,1

24:開關

110:諧振網路

112:諧振電感器

114:並聯電感器

116:諧振電容器

126:控制器

128,130:隔離組件

132:一次繞組

134:二次繞組

136:變壓器

138:負載

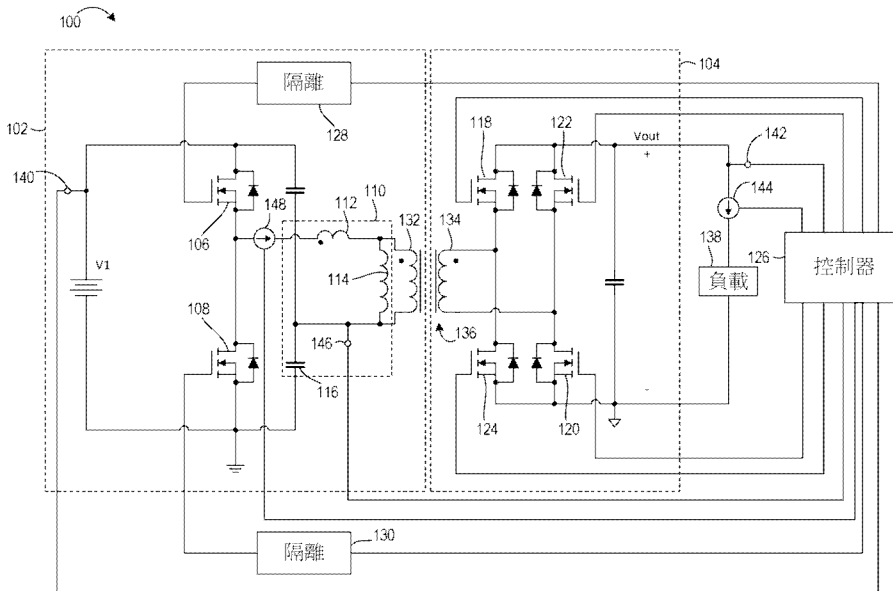
140:輸入電壓感測器

142:輸出電壓感測器

144:輸出電流感測器

146:諧振電容器電壓感測器

148:一次電流感測器



第1圖

【發明摘要】

【中文發明名稱】

用於同步整流器控制延遲的設備及方法

【英文發明名稱】

APPARATUS AND METHOD FOR SYNCHRONOUS RECTIFIER CONTROL
DELAY

【中文】

一種用於 LLC 轉換器的電路包含第一一次側開關、第一二次側開關組件及控制器。該控制器用以在該 LLC 轉換器的一次側上量測第一電壓且基於該第一電壓判定由於該第一電壓引起的延遲。該控制器亦用以將第一閘極電壓施加至該第一一次側開關以將該第一一次側開關自斷開狀態轉變為接通狀態，且將第二閘極電壓施加至該第一二次側開關組件以將該第一二次側開關組件自斷開狀態轉變為接通狀態。第一閘極電壓的施加及第二閘極電壓的施加由同步整流器延遲至少基於由第一電壓引起的延遲而分開。

【英文】

A circuit for use in an LLC converter comprises a first primary side switch, a first secondary side switch assembly, and a controller. The controller is configured to measure, on the primary side of the LLC converter, a first voltage and determine, based on the first voltage, a delay due to the first voltage. The controller is also configured to apply a first gate voltage to the first primary side switch to transition the first primary side switch from an off state to an on state and apply a second gate voltage to the first secondary side switch assembly to transition the first secondary side switch assembly

from an off state to an on state. The application of the first gate voltage and the application of the second gate voltage are separated by a synchronous rectifier delay based at least on the delay due to the first voltage.

【指定代表圖】第（ 1 ）圖。

【代表圖之符號簡單說明】

1 0 0 : L L C 轉 換 器

1 0 2 : 一 次 側

1 0 4 : 二 次 側

1 0 6 , 1 0 8 , 1 1 8 , 1 2 0 , 1 2 2 , 1 2 4 : 開 關

1 1 0 : 諧 振 網 路

1 1 2 : 諧 振 電 感 器

1 1 4 : 並 聯 電 感 器

1 1 6 : 諧 振 電 容 器

1 2 6 : 控 制 器

1 2 8 , 1 3 0 : 隔 離 組 件

1 3 2 : 一 次 繞 組

1 3 4 : 二 次 繞 組

1 3 6 : 變 壓 器

1 3 8 : 負 載

1 4 0 : 輸 入 電 壓 感 測 器

1 4 2 : 輸 出 電 壓 感 測 器

1 4 4 : 輸 出 電 流 感 測 器

1 4 6 : 諧 振 電 容 器 電 壓 感 測 器

1 4 8 : 一 次 電 流 感 測 器

【特徵化學式】

無

【發明說明書】

【中文發明名稱】

用於同步整流器控制延遲的設備及方法

【英文發明名稱】

APPARATUS AND METHOD FOR SYNCHRONOUS RECTIFIER CONTROL
DELAY

【技術領域】

【0001】 本揭示內容的各態樣與電源有關，尤其與整流器導通延遲有關。

【先前技術】

【0002】 電源通常將輸入電壓轉換成不同的輸出電壓。例如，交流 (alternating current, AC) 輸入電壓可轉變為直流 (direct current, DC) 電壓以供電子裝置使用。在另一實例中，第一 DC 輸入電壓可轉變為不同的 DC 電壓以供電子裝置使用。

【0003】 LLC 同步整流器轉換器或 LLC 諧振轉換器 (LLC 轉換器) 可以包括一次側開關及二次側開關。通常，一次側開關中的一或多個開關與二次側開關中的一或多個開關相關聯地控制。其他一次側開關亦與其他二次側開關相關聯地控制。在一個實例中，控制相應的開關一起接通及斷開。在具有兩個一次開關 (PS1 及 PS2) 及四個二次開關 (SS1、SS2、SS3 及 SS4) 的半橋 LLC 轉換器中，一次開關 PS1 可以與相關的二次側開關 S1、S3 一起接通及斷開。

此外，一次開關 P S 2 可以與相關的二次側開關 S S 2 、 S S 4 一起接通及斷開。

【0004】 然而，在 L L C 轉換器的所有操作模式中，二次側導通並不總是與一次側導通一致。例如，在定電流 (c o n s t a n t c u r r e n t , C C) 模式期間，L L C 轉換器可以在重連續導通模式 (h e a v y c o n t i n u o u s c o n d u c t i o n m o d e , C C M - h e a v y) 下操作。在 C C 模式期間，轉換器操作以保持固定的 C C 位準，而與不同的負載阻抗及輸出電壓無關。在 C C M - h e a v y 模式下運行時，若二次側開關與相應的一次側開關同時接通，則可能會發生二次側開關的擊穿或短路情況，這會影響轉換器的效能、壽命及效率。

【發明內容】

【0005】 根據一個態樣，一種用於具有 L L C 一次側及 L L C 二次側的 L L C 轉換器的電路，該電路包含第一一次側開關、第一二次側開關組件及控制器。控制器用以在 L L C 轉換器的一次側上量測第一電壓且基於第一電壓判定由第一電壓引起的延遲。控制器亦用以將第一閘極電壓施加至第一一次側開關以將第一一次側開關自斷開狀態轉變為接通狀態，且將第二閘極電壓施加至第一二次側開關組件以將第一二次側開關組件自斷開狀態轉變為接通狀態。第一閘極電壓的施加及第二閘極電壓的施加由同步整流器延遲至少基於由第一電壓引起的延遲而分開。

【0006】 根據另一態樣，一種用於調整 L L C 轉換器中的一次側開關與二次側開關之間的斷開至接通時間延遲的方

法，該方法包含以下步驟：在 LLC 轉換器的一次側監測輸入電壓；及基於輸入電壓判定同步整流器延遲。該方法亦包含以下步驟：使第一一次側開關自斷開狀態轉變為接通狀態；基於同步整流器延遲來延遲第一時間段；及使第一二次側開關組件在第一時間段後自斷開狀態轉變為接通狀態。

【圖式簡單說明】

【0007】 附圖說明目前設想用於實施本揭示內容的實施例的實施例。

【0008】 在附圖中：

【0009】 第 1 圖說明根據本揭示內容的實施例的 LLC 轉換器電路。

【0010】 第 2 圖說明根據實施例的對應於一次側開關及二次側開關的電壓波形的例示性波形。

【0011】 第 3 圖說明根據實施例的輸出電壓對在不同輸出電壓處經受的導通延遲(相移)的延遲的曲線圖。

【0012】 第 4 圖說明根據實施例的展示具有不同輸出修整條件的相移延遲的趨勢的曲線圖。

【0013】 第 5 圖說明根據實施例的控制方案的波形。

【0014】 第 6 圖說明根據實施例的展示用於實現第 5 圖的控制方案的程序的流程圖。

【0015】 第 7 圖說明根據實施例的用於計算相移的計算程序。

【0016】 第 8 圖說明根據另一實施例的用於計算相移的計算程序。

【0017】 第 9 圖說明根據實施例的例示性操作波形。

【0018】 儘管本揭示內容易於進行各種修改及替代形式，但特定實施例已在附圖中以實例的方式示出且在本文中詳細描述。然而，應理解，本文對特定實施例的描述並不旨在將本揭示內容限制於所揭示的特定形式，相反，其意圖為涵蓋落入本揭示內容的精神及範疇內的所有修改、等效物及替代。注意，對應的附圖標記在附圖的若干視圖中指示對應的部分。

【實施方式】

【0019】 現將參照附圖更全面地描述本揭示內容的實例。以下描述本質上僅為例示性的，並不旨在限制本揭示內容、應用或使用。

【0020】 提供例示性實施例使得本揭示內容將為徹底的，且將向熟習此項技術者充分傳達範疇。闡述許多特定細節，諸如特定組件、裝置及方法的實例，以提供對本揭示內容的實施例的透徹理解。對熟習此項技術者而言，不需要採用特定細節為顯而易見的，例示性實施例可以許多不同形式體現，且不應解釋為限制本揭示內容的範疇。在一些例示性實施例中，未詳細描述眾所周知的製程、眾所周知的裝置結構及眾所周知的技術。

【0021】 儘管本揭示內容為詳細及準確的以使熟習此項技術者能夠實踐本發明，但本文揭示的實體實施例僅舉例說

明可以其他特定結構體現的本發明。儘管已描述優選實施例，但可在不背離由發明申請專利範圍界定的本發明的情況下改變細節。

【0022】 第1圖說明根據本揭示內容的實施例的LLC轉換器100電路。LLC轉換器100具有一次側102及二次側104。一次側102說明為第1圖中的半橋組態，包括兩個開關106、108及包括諧振電感器112、並聯電感器114及諧振電容器116的諧振網路110。

【0023】 第1圖中描繪的LLC轉換器100利用同步整流，且因此在二次側104中包括開關或電晶體118、120、122、124。電晶體118、122交替地操作為用於二次側104的高壓側開關，且電晶體120、124交替地操作為用於二次側104的低壓側開關。控制器126包括用於驅動開關106、108、118、120、122、124且藉由操縱二次側開關118、120、122、124相對於對應的第一側開關106、108的接通時間來實現算法以提高效能及效率的硬體及邏輯。一或多個隔離組件128、130（例如，光耦合器）可用於將閘極接通訊號傳送至第一側開關106、108，如圖所說明，及/或二次側開關118、120、122、124以提供一次側102與二次側104之間的隔離。

【0024】 根據另一實施例，LC串聯諧振轉換器可藉由移除電感器114由第1圖的LLC轉換器100的組件形成。本揭示內容設想以相同或相似的控制方案控制LLC轉換器100及LC串聯諧振轉換器的一次側開關及二次側開關。

【0025】 在一種操作模式中，控制器 126 與對應於諸如定電流 (constant current, CC) 模式的操作模式的第一部分的相關二次側開關 118、120 協作來操作高壓側一次開關 106。在操作模式的第二部分期間，控制器 126 與相關二次側開關 122、124 協作來操作低壓側一次開關 108。一次側開關 106、108 以交替方式的操作產生正弦電流，該正弦電流經由變壓器 136 的一次繞組 132 及二次繞組 134 自一次側 102 傳輸至二次側 104。藉由二次側開關 118、120、122、124 的適當操作對交流電進行整流以產生輸出供應至負載 138 的電壓 V_{out} 。

【0026】 根據實施例，說明用於判定同步整流器延遲時間的一些量測感測器。第一感測器包括用以量測 LLC 轉換器 100 的輸入電壓 V_{in} 的輸入電壓感測器 140。第二感測器包括用以量測 LLC 轉換器 100 的輸出電壓 V_{out} 的輸出電壓感測器 142。負載或輸出電流感測器 144 用以量測供應至負載 138 的電流。控制器 126 用以量測輸入及輸出電壓以及輸出電流，如本文所述，作為用於控制 LLC 轉換器 100 的控制方案的一部分。附加感測器包括諧振電容器電壓感測器 146 及一次電流感測器 148。

【0027】 第 2 圖說明對應於高壓側開關 106 (PRI1) 的操作的例示性波形及對應於高壓側開關 106 的汲極與源極之間的電壓 ($V_{ds}(PRI)$) 且對應於二次側開關 118 的汲極與源極之間的電壓 ($V_{ds}(SR)$) 的電壓波形。第 2 圖說明在 CCM-heavy 條件期間的 CC 模式操作的實例。如圖所說

明，當開關 106 的閘極指令訊號 200 自低轉變為高或自高轉變為低時，開關 106 的 $V_{ds}(PRI)$ 電壓亦相應地在相當短的時間回應內自低轉變為高或自高轉變為低。然而，二次側開關 118 的 $V_{ds}(SR)$ 自低至高及自高至低的轉變與 $V_{ds}(PRI)$ 電壓的偏移在相位上發生偏移。此相移表示為 LLC 轉換器 100 的二次側中的電流延遲。已觀察到諧振網路 110 的操作越深入 CCM-heavy 狀態，在電路中所表現出的相移延遲越大。

【0028】 第 3 圖說明輸出電壓對在不同輸出電壓 (V_{out}) 下經受的導通延遲 (相移) 的延遲的曲線圖 300。如圖所示，曲線 302 說明延遲隨著輸出電壓的降低而增加。在或高於某個標稱電壓 304 時，延遲消失或變得可忽略不計。因此，對於高於標稱電壓的電壓，可在不考慮一次側 102 中的電流導通與二次側 104 中的電流導通之間的相移延遲的情況下執行 LLC 轉換器 100 的操作。基於各種相應電壓值處的延遲值的線性趨勢線 306 可用於計算總相移的一部分，該部分將引入控制 LLC 轉換器 100 的控制方案中，如下文關於第 6 圖及第 7 圖所描述。除第 3 圖中展示的線性趨勢線之外或代替線性趨勢線，可產生更高多項式基數或其他形狀的其他趨勢線。雖然曲線圖 300 說明導通延遲與輸出電壓的關係，但可判定由於諸如輸入電壓 (V_{in})、負載或輸出電流 (I_{out}) 等其他因數引起的導通延遲的附加曲線圖。

【0029】 第 4 圖說明曲線圖 400，展示具有不同輸出修整條件的相移延遲的趨勢。例如，對於給定的電壓，負載的變

化表現出不同的延遲。如上文關於第3圖所描述，標稱電壓或高於標稱電壓的相移延遲幾乎沒有延遲。如圖所展示，例如，對應於50 V的曲線402例如說明在計算的負載百分比上沒有延遲。然而，曲線404、406、408中所展示的相應電壓45 V、40 V及35 V的延遲例如說明延遲隨著負載百分比的增加而增加的趨勢。

【0030】 第5圖說明根據實施例的控制方案500的波形。控制方案500包括分別用於一次側開關106、108的閘極控制波形502、504。如圖所說明，波形502、504可控制每一斷開時間量及接通時間量基本上相同。或者，取決於輸出電壓 V_{out} 的其他期望條件，每一開關106、108的接通時間及/或斷開時間可不同，從而產生不同的工作週期。

【0031】 控制方案500亦說明與一次側開關106相關的二次側開關118、120的閘極控制波形506，且說明與一次側開關108相關的二次側開關122、124的閘極控制波形508。如圖所展示，在一次側開關108的接通時間(由閘極控制波形504控制)與二次側開關122、124的接通時間(由閘極控制波形508控制)之間存在延遲510。電流波形512說明流過二次側開關118、120的電流，且電流波形514說明流過二次側開關122、124的電流。在閘極控制波形508說明與二次側開關118、120中的電流導通重疊的斷開至接通的轉變(例如，在電流停止之前，如延遲510開始時與電流波形512的重疊所展示)的同時，由電流波形514控制的二次側開關122、124的斷開至接通的轉變至少延遲了

延遲 510，以避免二次側開關 118、120 中的同時電流導通。以此方式，在電流導通停止之後閉合二次側開關 122、124 避免與二次側 104 中的電流導通重疊。如進一步所展示，由電流波形 512 控制的二次側開關 118、120 的斷開至接通的轉變至少延遲了延遲 516，以避免與二次側開關 122、124 中的同時電流導通重疊。由於諧振網路 110 的操作中的一或多個變化，延遲 510 及 516 可基本上相似或可以不同，此舉可以使相應的延遲 (510 或 516) 基於操作參數產生新值。

【0032】 第 6 圖說明根據實施例的展示用於實現第 5 圖的控制方案的控制程序 600 的流程圖。計算程序 600 可由第 1 圖的控制器 126 實施或由 LLC 轉換器 100 中的另一控制器或數位處理器實施。控制程序 600 開始於步驟 602：判定第一一次側開關 (諸如第 1 圖的開關 106) 的斷開至接通時間。在一個實施例中，可藉由評估用於第一一次側開關及 / 或第二一次側開關的 PWM 控制訊號的參數來判定斷開至接通時間。在一個實例中，PWM 控制訊號的參數可指示每一一次開關的控制訊號的期望工作週期，例如 45% 的工作週期，其中每一開關的接通時間在另一開關的斷開時間期間。

【0033】 在步驟 604，計算程序計算相移或延遲，該相移或延遲將第一一次側開關的斷開至接通時間與對應於第一一次側開關的二次側開關或同步整流器開關 (例如，開關

118、120)斷開至接通時間分開。該延遲在第5圖中說明為延遲510。

【0034】參看第7圖，展示根據實施例的用於計算相移的計算程序700。計算程序700可由第1圖的控制器126實施或由LLC轉換器100中的另一控制器或數位處理器實施。計算程序700開始於步驟702：使用例如第1圖的輸入電壓感測器140量測輸入電壓 V_{in} 。在步驟704，計算由輸入電壓 V_{in} 引起的同步整流器(synchronous rectifier, SR)延遲的部分。由 V_{in} 引起的SR延遲可基於藉由繪製及/或計算在各種輸入電壓值處的延遲判定的趨勢計算，類似於第3圖中所展示的用於 V_{out} 的曲線圖300。趨勢計算可產生多項式方程式，例如，由 V_{in} 引起的SR延遲的趨勢如下：

$$SR_{vi} = V_{in} * A1_{vi} + C_1 \quad (\text{方程式1})$$

其中 V_{in} 為在步驟702量測的輸入電壓， $A1_{vi}$ 為線性計算的斜率，且 C_1 為線性計算的y截距。如本文所用，多項式方程式以 $a_n(x^n)$ 的形式表示，其中a為係數，x為變數，且n為指數。在方程式1中， V_{in} 對應於 a_1 係數， $A1_{vi}$ 對應於 x^1 變數，且 C_1 對應於 a_0 係數。使用 $n=1$ （即，單項式方程式）來形成線性趨勢線可基於趨勢線與繪製值匹配的準確性與執行SR延遲計算的控制器的計算速度之間的權衡。高階多項式趨勢線（例如， $n>1$ ）可以提供更高的準確性，但亦可能涉及更長的計算時間及/或複雜性。然而，利用適當選擇用於在期望時間內執行SR延遲計算的控制器，可以滿

足 LLC 轉換器 100 的期望操作參數。然後使用方程式 1 中的量測 V_{in} 計算由 V_{in} 引起的 SR 延遲。

【0035】 在步驟 706，由 V_{in} 引起的有效 SR 延遲飽和至零以消除小於零的任何計算值。在該步驟中，將任何負計算值替換為零值，這表明對於步驟 702 中的量測 V_{in} ，不存在由 V_{in} 引起的 SR 延遲貢獻。

【0036】 在步驟 708，使用例如第 1 圖的輸出電壓感測器 142 量測輸出電壓 V_{out} 。在步驟 710，將量測的 V_{out} 與標稱電壓 $V_{nominal}$ 進行比較。標稱電壓為諸如第 3 圖的標稱電壓 304 的電壓，其中由於輸出電壓等於或高於標稱電壓導致的 SR 延遲可以忽略不計且可忽略。因此，若 V_{out} 大於或等於 $V_{nominal}$ (712)，則在步驟 714 獲取由例如最小停滯時間引起的預設延遲。預設延遲增加 SR 延遲的裕度以確保在第二組 SR 開關(例如，開關 122、124)導通期間，避免接通第一組 SR 開關(例如，開關 118、120)。在步驟 716，有效 SR 延遲 SR_{delay} 計算為預設延遲與由 V_{in} 引起的有效 SR 延遲之和。

【0037】 若 V_{out} 小於 $V_{nominal}$ (718)，則計算由 V_{out} 及 I_{out} 引起的 SR 延遲部分。在步驟 720 計算由 V_{out} 引起的 SR 延遲部分。與上述由 V_{in} 引起的 SR 延遲部分一樣，由 V_{out} 引起的 SR 延遲部分可以使用多項式方程式基於線性趨勢線計算：

$$SR_{VO} = V_{out} * A2_{VO} + C2 \quad (\text{方程式 2})$$

其中 V_{out} 為在步驟 708 量測的輸出電壓， A_{2vo} 為線性計算的斜率，且 C_2 為線性計算的 y 截距。在步驟 722 量測 I_{out} 。在步驟 724 基於線性趨勢線使用多項式方程式計算由 I_{out} 引起的 SR 延遲部分：

$$SR_{io} = I_{out} * A_{3io} + C_3 \quad (\text{方程式 3})$$

其中 I_{out} 為在步驟 724 量測的輸出電流， A_{3io} 為線性計算的斜率，且 C_3 為線性計算的 y 截距。在步驟 726，根據以下方程式計算 SR 延遲：

$$SR_{delay} = SR_{vi} + SR_{vo} - SR_{io} \quad (\text{方程式 4})$$

【0038】 無論經由路徑 712 或路徑 718 計算， SR_{delay} 在步驟 728 處飽和以確保將負值設置為零且將高於最大計算臨限的任何值減小至最大臨限。在步驟 728，由於飽和，不調整零至最大臨限範圍內的 SR_{delay} 值。

【0039】 在步驟 730，計算程序 700 檢查是否已觸發瞬態標誌。瞬態標誌可基於高於頻率臨限的補償器輸出的頻率變化及 / 或基於高於電流臨限的輸出電流的迴轉率變化而觸發。若設置瞬態標誌 (732)，則在步驟 734 調整 SR_{delay} ：添加延遲裕度，以確保在第二組 SR 開關 (例如，開關 122、124) 導通之後接通第一組 SR 開關 (例如，開關 118、120)。以此方式，高於相應臨限的變化可以解釋由變化率引起的附加延遲。若未設置瞬態標誌 (736)，則無需將由瞬態條件引起的附加延遲裕度添加至 SR_{delay} 。在步驟 738， SR_{delay} 保存且寫入延遲暫存器以供控制程序 600 使用。

【0040】 再次參看第 6 圖，在計算相移或 SR 延遲 SR_{delay} 之後，在步驟 604，控制程序 600 自在計算程序 700 的步驟 738 寫入的延遲暫存器中獲取(在步驟 606) SR_{delay} 。一次側開關(例如，開關 106 或開關 108)在步驟 608 接通，且在由 SR_{delay} 指定的延遲之後，相應的同步整流器開關(例如，開關 118、120 或開關 122、124)在步驟 610 接通。

【0041】 在步驟 612，一次側開關根據開關所需的工作週期適當地斷開。相應的同步整流器開關亦在步驟 614 斷開。在一個實施例中，同步整流器開關在一次側開關之後不久或基本上與一次側開關同步地斷開。在其他實施例中，在斷開一次側開關與斷開二次側開關之間可能存在進一步的延遲。

【0042】 控制程序 600 在決定 616 判定程序是否應該繼續。若是(618)，則程序控制返回至步驟 602 以控制備用一次側開關。在計算程序 800 的該後續迭代中，在步驟 604 計算相移期間自 LLC 電路獲取的更新量測值可產生相同或不同的延遲值。否則(620)，控制程序 600 在步驟 622 終止。

【0043】 第 8 圖說明根據另一實施例的用於計算相移的計算程序 800。計算程序 800 可由第 1 圖的控制器 126 實施或由 LLC 轉換器 100 中的另一控制器或數位處理器實施。在該實施例中，計算延遲之步驟包括以下步驟：藉由以下方程式判定一次電流衰減的變化率 I_{pri} ：

$$\frac{dI_{pri}}{dt} = -\frac{V_{Cr} + N \cdot V_{out}}{L_r} \quad (\text{方程式 5})$$

其中 V_{C_r} 為諧振網路(例如第 1 圖的電容器 116)的諧振電容器電壓， N 為變壓器(例如第 1 圖的變壓器 136)的匝數比 ($N_{primary}/N_{secondary}$)， V_{out} 為量測的輸出電壓，且 L_r 為諧振網路電感器(例如，第 1 圖的電感器 112)的諧振電感。在實例中，諧振電容器電壓 V_{C_r} 可藉由第 1 圖的諧振電容器電壓感測器 146 量測。此外，可使用例如第 1 圖的輸出電壓感測器 142 來量測輸出電壓 V_{out} 。匝數比 N 及諧振電感 L_r 為基於 LLC 轉換器 100 電路中使用的組件的已知參數。

【0044】 計算程序 800 開始於判定方程式 5 的四個參數之步驟。在步驟 802，獲得諧振電容器電壓 V_{C_r} ，且在步驟 804 獲得輸出電壓 V_{out} 。可使用例如第 1 圖的諧振電容器電壓感測器 146 及輸出電壓感測器 142 量測電壓。在其他實施例中，可計算或估計 V_{C_r} 及 V_{out} 中的一者或兩者。量測時， V_{C_r} 量測為在或非常接近一次開關的斷開時間進行。此時，亦可量測 V_{out} 。在步驟 806，例如自記憶體儲存位置獲得諧振網路电感器的諧振電感及變壓器的匝數比 N 。在步驟 808，基於方程式 5 判定一次電流衰減的變化率 dI_{pri}/dt 。

【0045】 參看第 9 圖，在操作實例中說明各種曲線。流過第一組同步整流器開關(例如，開關 118、120)的電流的電流曲線 900 連同流過第二組同步整流器開關(例如，開關 122、124)的電流曲線 904 展示在曲線圖 902 中。另一曲線圖 906 說明第一一次側開關(例如，開關 106)的閘極電壓的電壓曲線 908、第二一次側開關(例如，開關 108)的閘極

電壓的電壓曲線 910 及第二組同步整流開關的開關的閘極電壓的電壓曲線 912。例如，第三曲線圖 914 說明在一次側中流動的（諸如流過第 1 圖的電感器 112）電流的電流曲線 916。第四曲線圖 918 說明諧振電容器電壓（例如，第 1 圖的電容器 116）的電壓曲線 920。

【0046】 在第一一次側開關（例如，開關 106）的斷開時間 922 處，諧振電感器（例如，電感器 112）中的能量繼續使電流流過一次側，如電流曲線 916 所展示。在此持續的一次電流流動期間，由於一次電流仍在衰減，故在此時間間隔內接通第二一次側開關（例如，開關 108）不會產生來自二次側中的另一整流器組的導通，直至流過一次側的電流已衰減至磁化電流位準，如電流曲線 924 所展示。磁化電流位準在第 9 圖中表示為趨勢線 926。一次側電流的放電或衰減會在二次整流器的導通中引入延遲 T_{decay} 928。此外， T_{decay} 928 包括在第一一次側開關的斷開與第二一次側開關的接通之間的停滯時間 T_{dead} 930 分量。SR 延遲 $T_{SRdelay}$ 932 可基於延遲 928 及停滯時間 930 基於以下方程式來判定：

$$T_{SRdelay} = T_{decay} - T_{dead} + T_{margin} \quad (\text{方程式 6})$$

其中 T_{margin} 對應於附加時間緩衝。 T_{margin} 可以幫助確保在第一組同步整流器的電流導通之後接通第二組同步整流器。

【0047】 參看第 8 圖及第 9 圖， T_{decay} 928 的值可根據方程式 5 對 dt 的值來判定。亦即， dI_{pri} 可除以在步驟 808 判定

的變化率 dI_{pri}/dt 的值。因此，計算程序 800 包括以下步驟：在步驟 810 藉由在斷開時間 922 處或附近量測流過諧振電感器的電流且藉由在流過第一組同步整流器開關的電流基本上消失時量測流過諧振電感器的電流來判定一次電流的變化 dI_{pri} 。此時，流過一次側的電流已充分衰減至磁化電流位準。利用自步驟 810 得知的一次電流變化值 dI_{pri} 及自步驟 808 得知一次電流衰減的變化率 dI_{pri}/dt 的值， T_{decay} 928 的值可為在步驟 812 將 dI_{pri} 除以 dI_{pri}/dt 來判定。

【0048】 在步驟 814，停滯時間 T_{dead} 930 可自用於驅動一次側開關的閘極電壓的控制方案中獲得。可以檢查控制方案以判定斷開第一一次側開關指定的時間及接通下一一次側開關指定的時間。斷開第一個開關與接通另一開關之間的時間對應於停滯時間 930。接著，在步驟 816，SR 延遲 $T_{SRdelay}$ 932 可藉由自 T_{decay} 928 的值中減去停滯時間 930 且根據實施例添加額外的時間緩衝 T_{margin} 來判定。與第 7 圖的計算程序 700 一樣，第 8 圖的計算程序 800 包括以下步驟：在步驟 818 保存計算的 SR 延遲 $T_{SRdelay}$ 且將其寫入延遲暫存器以供控制程序 600 使用。

【0049】 本揭示內容的實施例操作以判定接通一次側開關與接通相應二次側開關之間的 SR 延遲，以考慮較輕負載或較高輸出電壓受益於更短延遲而較重負載及較低輸出電壓受益於較長延遲的趨勢。

【0050】 雖然僅結合有限數量的實施例詳細描述本發明，但應容易理解本發明不限於這些揭示的實施例。相反，本發明可以修改以併入迄今為止未描述但與本揭示內容的精神及範疇相稱的任何數量的變化、改變、替換或等效佈置。另外，雖然已描述本揭示內容的各種實施例，但應理解，本揭示內容的態樣可僅包括一些所描述的實施例。因此，本發明不應視為受前述描述的限制，而僅受發明申請專利範圍的範疇限制。

【符號說明】

【0051】

100: LLC 轉換器

102: 一次側

104: 二次側

106, 108, 118, 120, 122, 124: 開關

110: 諧振網路

112: 諧振電感器

114: 並聯電感器

116: 諧振電容器

126: 控制器

128, 130: 隔離組件

132: 一次繞組

134: 二次繞組

136: 變壓器

138: 負載

- 1 4 0 : 輸入電壓感測器
- 1 4 2 : 輸出電壓感測器
- 1 4 4 : 輸出電流感測器
- 1 4 6 : 諧振電容器電壓感測器
- 1 4 8 : 一次電流感測器
- 2 0 0 : 閘極指令訊號
- 3 0 0 , 4 0 0 : 曲線圖
- 3 0 2 : 曲線
- 3 0 4 : 標稱電壓
- 3 0 6 : 線性趨勢線
- 4 0 2 , 4 0 4 , 4 0 6 , 4 0 8 : 曲線
- 5 0 0 : 控制方案
- 5 0 2 , 5 0 4 , 5 0 6 , 5 0 8 : 閘極控制波形
- 5 1 0 , 5 1 6 : 延遲
- 5 1 2 , 5 1 4 : 電流波形
- 6 0 0 : 控制程序
- 6 0 2 , 6 0 4 , 6 0 6 , 6 0 8 , 6 1 0 , 6 1 2 , 6 1 4 , 6 1 6 , 6 1 8 , 6 2 0 , 6 2 2
: 步驟
- 7 0 0 : 計算程序
- 7 0 2 , 7 0 4 , 7 0 6 , 7 0 8 , 7 1 0 , 7 1 4 , 7 1 6 , 7 2 0 , 7 2 2 , 7 2 4 , 7 2 6
, 7 2 8 , 7 3 0 , 7 3 4 , 7 3 8 : 步驟
- 7 1 2 , 7 1 8 : 路徑
- 7 3 2 , 7 3 6 : 瞬態標誌
- 8 0 0 : 計算程序

802, 804, 806, 808, 810, 812, 814, 816, 818: 步驟

900, 904, 916, 924: 電流曲線

902, 906: 曲線圖

908, 910, 912, 920: 電壓曲線

914: 第三曲線圖

918: 第四曲線圖

922: 斷開時間

926: 趨勢線

928: 延遲

930: 停滯時間

932: S R 延遲

V_{out} : 電壓

【生物材料寄存】

國內寄存資訊(請依寄存機構、日期、號碼順序註記)

無

國外寄存資訊(請依寄存國家、機構、日期、號碼順序註記)

無

【發明申請專利範圍】

【請求項 1】 一種用於具有一 LLC 一次側及一 LLC 二次側的一 LLC 轉換器的一電路，該電路包含：

- 一第一一次側開關；
- 一第一二次側開關組件；
- 一控制器，用以：

在該 LLC 一次側上量測包含該 LLC 轉換器的一輸入電壓的一第一電壓；

基於該第一電壓判定由該第一電壓引起的一延遲；

將一第一閘極電壓施加至該第一一次側開關，以將該第一一次側開關自一斷開狀態轉變為一接通狀態；
及

將一第二閘極電壓施加至該第一二次側開關組件，以將該第一二次側開關組件自一斷開狀態轉變為一接通狀態；

其中該第一閘極電壓的施加及該第二閘極電壓的施加由一同步整流器延遲至少基於由該第一電壓引起的該延遲而分開。

【請求項 2】 如請求項 1 所述之電路，其中該控制器在用以判定由該第一電壓引起的該延遲時，用以在一線性多項式方程式中施加該第一電壓，該線性多項式方程式基於多個相應第一電壓值處的多個預期延遲值的一線性趨勢。

【請求項 3】 如請求項 1 所述之電路，其中該控制器進一

步用以在施加該第二閘極電壓之前將一預設延遲添加至由該第一電壓引起的該延遲。

【請求項4】 如請求項1所述之電路，其中該控制器進一步用以：

在該LLC二次側上量測一輸出電壓；

在該LLC二次側上量測一輸出電流；

基於該輸出電壓判定由該輸出電壓引起的一延遲；

基於該輸出電流判定由該輸出電流引起的一延遲；及

基於由該第一電壓引起的該延遲、由該輸出電壓引起的該延遲及由該輸出電流引起的該延遲，計算該同步整流器延遲。

【請求項5】 如請求項4所述之電路，其中該控制器進一步用以將該輸出電壓與一標稱電壓進行比較；且

其中該控制器在用以計算該同步整流器延遲時，用以在該輸出電壓小於該標稱電壓的情況下計算該同步整流器延遲。

【請求項6】 如請求項4所述之電路，其中該控制器進一步用以：

若該計算的同步整流器延遲小於零，則將該同步整流器延遲設置為零；及

若該同步整流器延遲高於一最大值，則將該同步整流器延遲設置為該最大值。

【請求項7】 如請求項4所述之電路，其中該控制器進一步用以基於高於一頻率臨限的一頻率輸出及高於一電流

臨限的該輸出電流的一迴轉率中的一者將該同步整流器延遲調整一延遲裕度。

【請求項 8】 如請求項 1 所述之電路，其中該第一二次側開關組件包含：

- 一高壓側開關，耦合至一變壓器的一二次繞組；及
- 一低壓側開關，耦合至該變壓器的該二次繞組。

【請求項 9】 如請求項 8 所述之電路，進一步包含：

- 一第二一次側開關，用於與該第一一次側開關形成一半橋組態；及
- 一第二二次側開關組件，包含：
 - 一高壓側開關，耦合至該二次繞組；及
 - 一低壓側開關，耦合至該二次繞組。

【請求項 10】 如請求項 9 所述之電路，其中該控制器進一步用以：

將一第三閘極電壓施加至該第一一次側開關，以將該第一一次側開關自該接通狀態轉變為該斷開狀態；

將一第四閘極電壓施加至該第一二次側開關組件，以將該第一二次側開關組件自該接通狀態轉變為該斷開狀態；

將一第五閘極電壓施加至該第二一次側開關，以將該第二一次側開關自一斷開狀態轉變為該接通狀態；及

將一第六閘極電壓施加至該第二二次側開關組件，以將該第二二次側開關組件自一斷開狀態轉變為該接通狀態；

其中在經由該第一二次側開關組件的電流通通之後施加該第六閘極電壓。

【請求項 11】一種用於調整一 LLC 轉換器中的一次側開關與二次側開關之間的斷開至接通時間延遲的方法，該方法包含以下步驟：

在該 LLC 轉換器的一一次側上監測該 LLC 轉換器的一輸入電壓；

基於該輸入電壓判定一同步整流器延遲；

使一第一一次側開關自一斷開狀態轉變為一接通狀態；

基於該同步整流器延遲延遲一第一時間段；及

使一第一二次側開關組件在該第一時間段之後自一斷開狀態轉變為一接通狀態。

【請求項 12】如請求項 11 所述之方法，其中判定之步驟包含以下步驟：基於多個相應輸入電壓值處的多個預期延遲值的一趨勢在一多項式方程式中施加該輸入電壓。

【請求項 13】如請求項 12 所述之方法，其中該多項式方程式包含一單項式方程式。

【請求項 14】如請求項 11 所述之方法，進一步包含以下步驟：

在該 LLC 轉換器的一二次側上監測一輸出電壓；及

基於該輸出電壓調整該同步整流器延遲。

【請求項 15】如請求項 14 所述之方法，進一步包含以下步驟：

在該 LLC 二次側上監測一輸出電流；及

基於該輸出電流調整該同步整流器延遲。

【請求項 16】如請求項 15 所述之方法，其中調整之步驟包含以下步驟：

基於該輸出電壓判定由該輸出電壓引起的一延遲；

基於該輸出電流判定由該輸出電流引起的一延遲；

將由該輸出電壓引起的該延遲添加至該同步整流器延遲中；及

自該同步整流器延遲中減去由該輸出電流引起的該延遲。

【請求項 17】如請求項 15 所述之方法，進一步包含以下步驟：將該輸出電壓與一標稱電壓進行比較；且

其中調整該同步整流器延遲之步驟包含以下步驟：若該輸出電壓低於該標稱電壓，則調整該同步整流器延遲。

【請求項 18】如請求項 17 所述之方法，進一步包含以下步驟：若該輸出電壓高於該標稱電壓，則基於一預設延遲來調整該同步整流器延遲。

【請求項 19】如請求項 11 所述之方法，進一步包含以下步驟：

使該第一一次側開關自該接通狀態轉變為該斷開狀態；

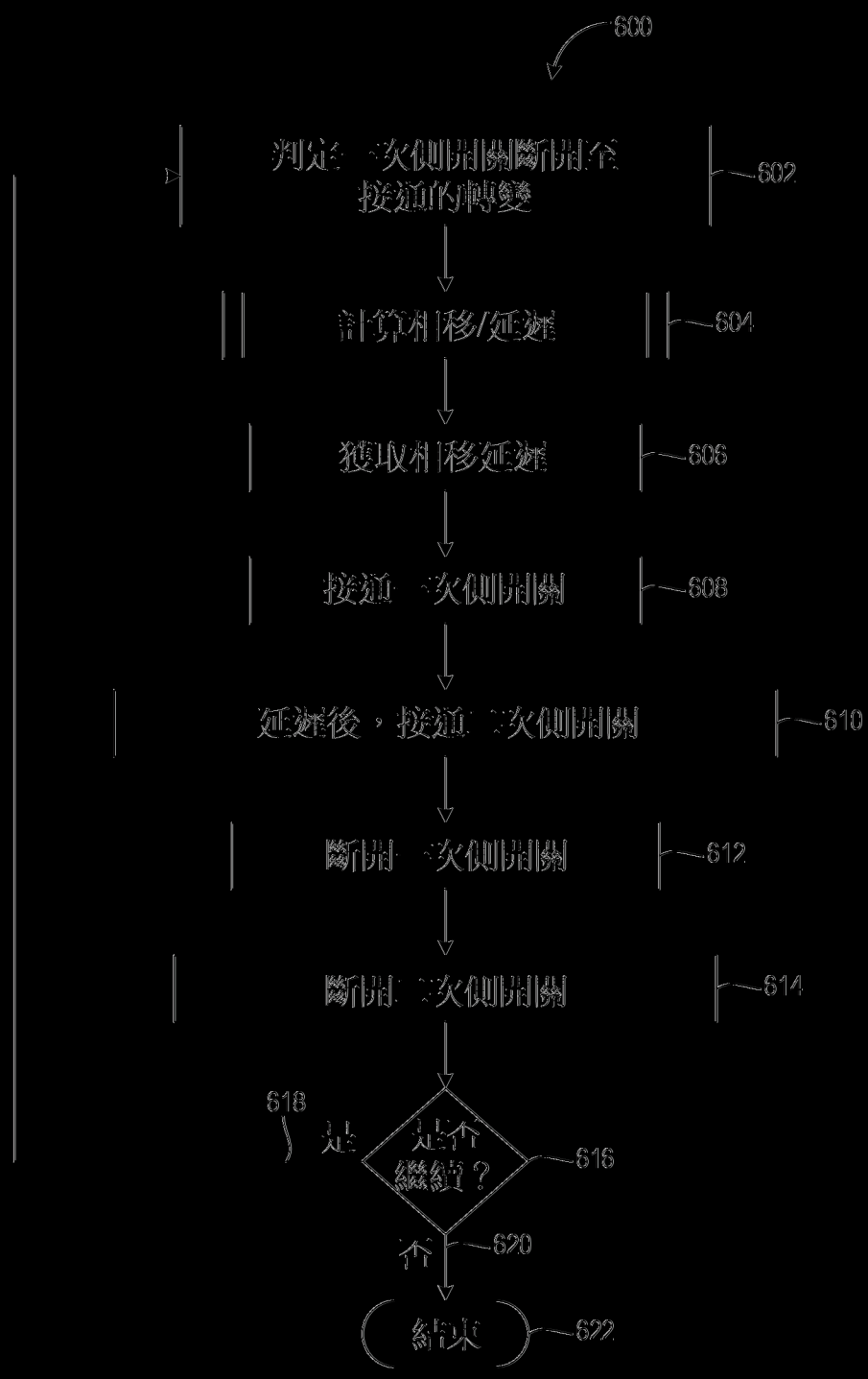
使該第一二次側開關組件自該接通狀態轉變為該斷開狀態；

在停止流過該第一二次側開關組件的電流之前，使一第二一次側開關自一斷開狀態轉變為一接通狀態；及

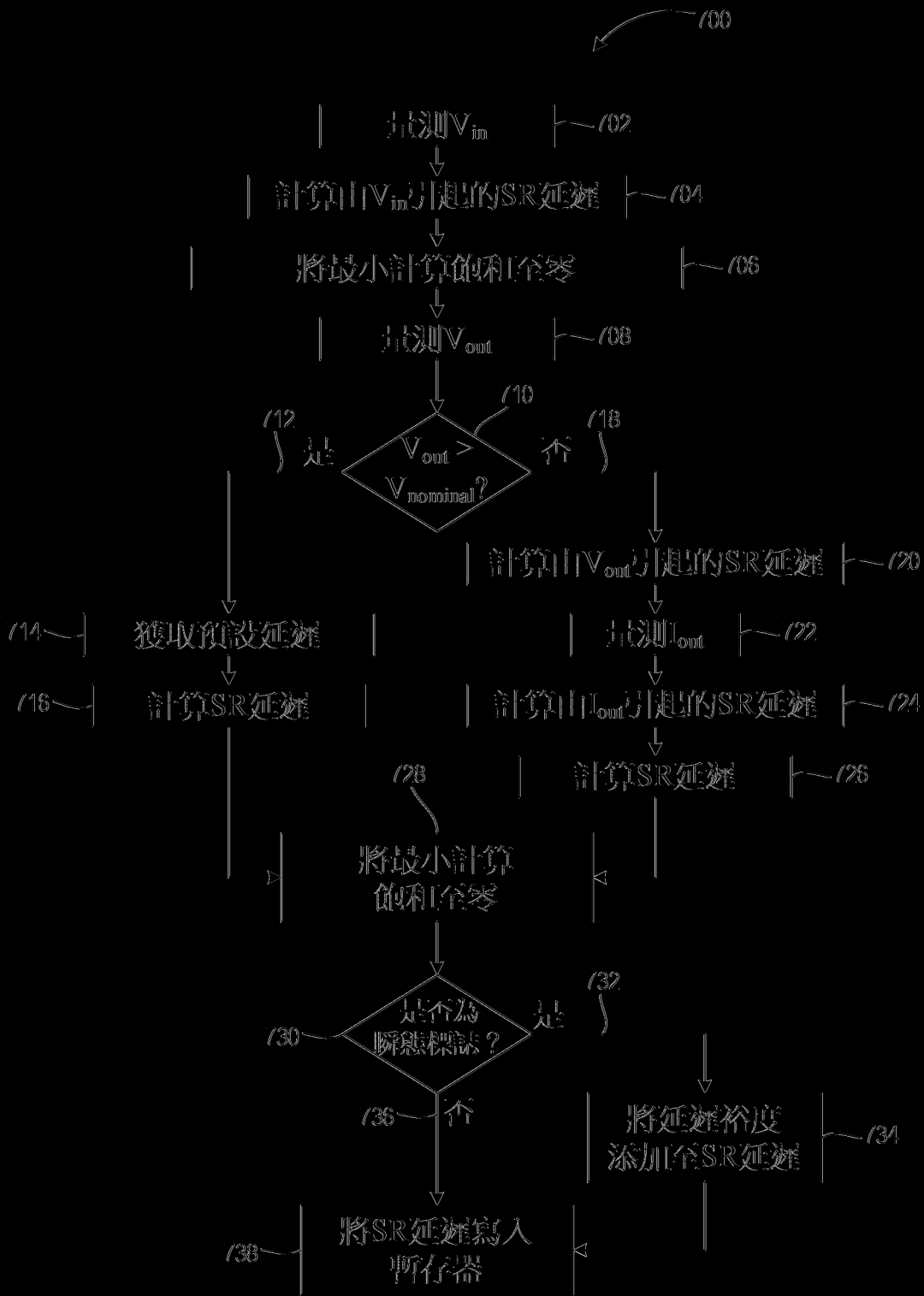
在停止流過該第一二次側開關組件的電流之後，使一第二二次側開關組件自一斷開狀態轉變為一接通狀態。

【請求項 20】 如請求項 19 所述之方法，進一步包含以下步驟：計算一更新的同步整流器延遲；且

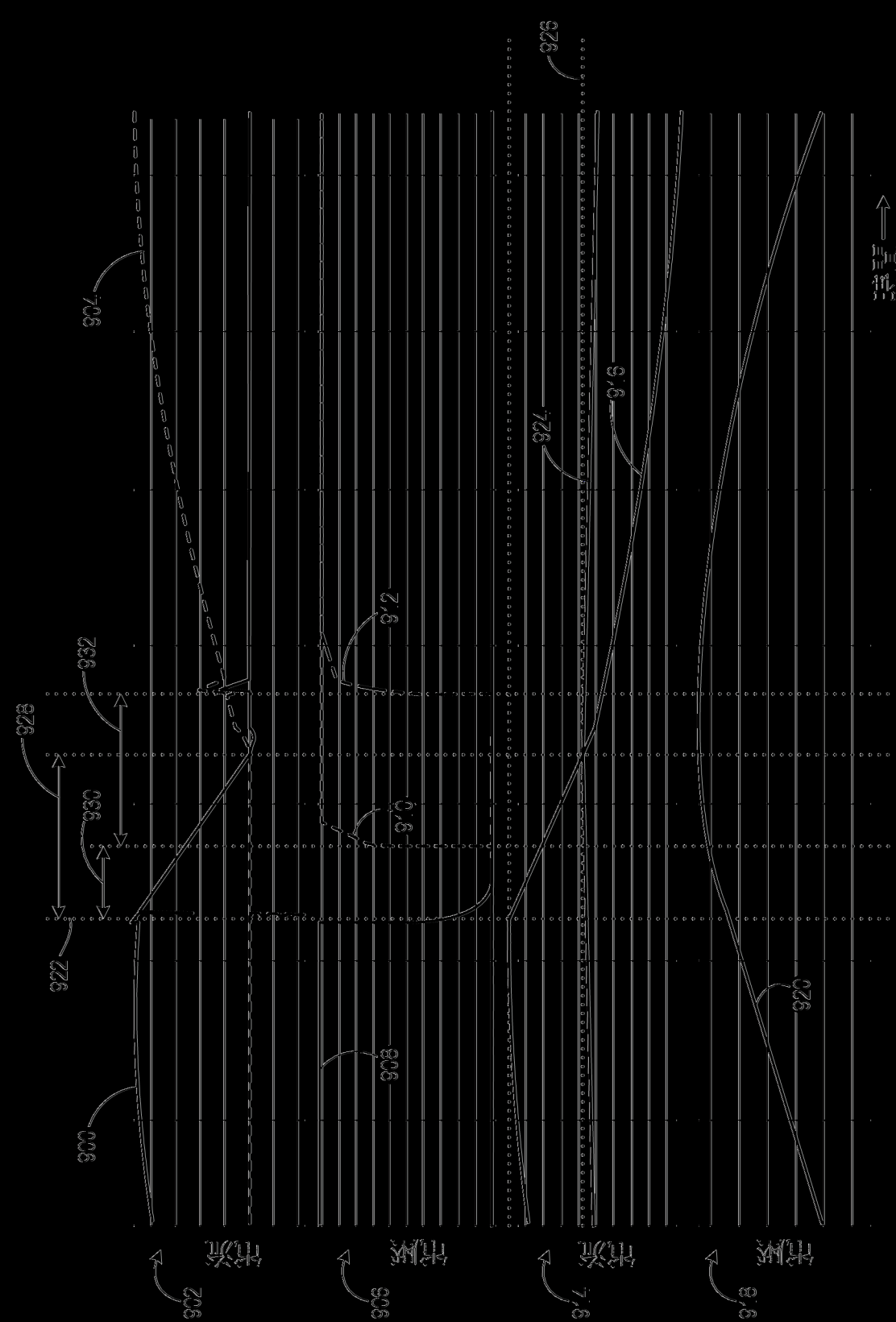
其中該第二二次側開關組件自該斷開狀態至該接通狀態的該轉變發生在該更新的同步整流器延遲之後。



第6圖



第 10 圖



↑
流
向

第9圖