

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-289289
(P2004-289289A)

(43) 公開日 平成16年10月14日(2004.10.14)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO4N 1/028	HO4N 1/028	5C024
HO4N 1/04	HO4N 5/335	5C051
HO4N 1/10	HO4N 1/10	5C072
HO4N 1/107	HO4N 1/04	
HO4N 5/335		

審査請求 未請求 請求項の数 7 O L (全 19 頁)

(21) 出願番号 特願2003-76270 (P2003-76270)
(22) 出願日 平成15年3月19日 (2003.3.19)

(71) 出願人 000003562
東芝テック株式会社
東京都千代田区神田錦町1丁目1番地
(74) 代理人 100058479
弁理士 鈴江 武彦
(74) 代理人 100091351
弁理士 河野 哲
(74) 代理人 100088683
弁理士 中村 誠
(74) 代理人 100108855
弁理士 蔵田 昌俊
(74) 代理人 100084618
弁理士 村松 貞男
(74) 代理人 100092196
弁理士 橋本 良郎

最終頁に続く

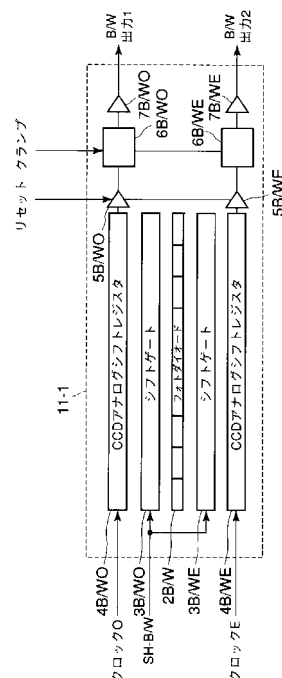
(54) 【発明の名称】 画像読取装置及び画像形成装置

(57) 【要約】

【課題】 ラインセンサの受光素子を主走査方向に長く副走査方向に短い形状として、副走査方向の画像検出の精度を向上させた画像読取装置を提供する。

【解決手段】 主走査方向の一辺の長さより副走査方向の一辺の長さよりも長い受光素子 2 B / W を、主走査方向に複数個有しているラインセンサ 11 - 1 を用いて、原稿からの反射光を受光して画像信号を出力する読取部と、画像信号に所定処理を施して出力する処理部 12, 13, 14, 17, 18 とを持つ画像読取装置であり、受光素子 2 B / W が副走査方向に短くなっているため、副走査方向の精度を向上させることができる。

【選択図】 図 2



【特許請求の範囲】**【請求項 1】**

原稿画像を主走査方向に読み取る画像読取装置であり、
原稿に光を照射する照射手段と、
前記主走査方向の一辺の長さが、前記主走査方向と垂直となる副走査方向の一辺の長さよりも長い受光素子を、前記主走査方向に複数個有しているラインセンサを用いて、前記照射手段の照射光の前記原稿からの反射光を受光して画像信号を出力する読取手段と、
前記読取手段が読み取った前記画像信号に所定処理を施して出力する処理手段と、を具備することを特徴とする画像読取装置。

【請求項 2】

前記読取手段を前記副走査方向に所定速度で移動することで、前記原稿の全体からの前記反射光を受光する駆動手段を更に具備することを特徴とする請求項 1 記載の画像読取装置。

10

【請求項 3】

前記読取手段は、少なくとも、カラー画像信号検出用の受光素子をもつラインセンサとモノクロ画像信号検出用の受光素子をもつラインセンサとの複数のラインセンサを有していることを特徴とする請求項 1 記載の画像読取装置。

【請求項 4】

前記カラー画像信号検出用の受光素子の前記主走査方向の一辺の長さは、前記モノクロ画像信号検出用の受光素子の前記主走査方向の一辺の長さ以上であることを特徴とする請求項 3 記載の画像読取装置。

20

【請求項 5】

前記カラー画像信号検出用の受光素子の前記主走査方向の一辺の長さと、前記モノクロ画像信号検出用の受光素子の前記主走査方向の一辺の長さとは、 $n : 1$ (n は 2 以上の整数) の比率をもつことを特徴とする請求項 3 記載の画像読取装置。

【請求項 6】

前記カラー画像信号検出用の受光素子の前記主走査方向の一辺の長さと、前記モノクロ画像信号検出用の受光素子の前記主走査方向の一辺の長さとは、整数比の比率をもつことを特徴とする請求項 3 記載の画像読取装置。

【請求項 7】

原稿に光を照射する照射手段と、
前記原稿の画像を読み取る方向である主走査方向の一辺の長さが、前記主走査方向と垂直となる副走査方向の一辺の長さよりも長い受光素子を、前記主走査方向に複数個有しているラインセンサを用いて、前記照射手段の照射光の前記原稿からの反射光を受光して画像信号を出力する読取手段と、
前記読取手段が読み取った画像信号に所定処理を施して出力する処理手段と、
前記処理手段により所定処理が施された前記画像信号に基づいて、記録媒体上に画像を形成する画像形成手段と、
を具備することを特徴とする画像形成装置。

30

【発明の詳細な説明】

40

【0001】**【発明の属する技術分野】**

この発明は、主走査方向と副走査方向とで長さが異なる受光素子をもつラインセンサを用いる画像読取装置及びこれを用いる画像形成装置に関する。

【0002】**【従来の技術】**

最近、デジタル技術を用いた多様な画像情報機器が普及してきており、その一つである画像読取装置においても、高い精度が要望されてきている。このような画像読取装置においては、RED、GREEN、BLUEの3ラインで構成された3ラインCCDセンサが一般的に採用されている。3ラインCCDセンサは、各々受光面上にRED、GREEN、

50

B L U Eの色フィルタを配置した3つの1次元上のラインセンサを並べた構成であるため、全てのラインセンサで原稿の同一箇所を同時に読取ることができない。そのため、原稿走査方向の位置ずれはラインメモリ等で構成されたメモリ回路を用いて各ラインセンサの読取った画像信号の位置合せを行っている。

【0003】

又、上記カラー画像読取りのための3ラインCCDセンサに加え、モノクロ画像読取りのため、受光面上に色フィルタを配置しないモノクロ読取り用のラインセンサを加えて、4ライン構成とした4ラインCCDセンサも製品化されている。

【0004】

この4ラインCCDセンサを用いた場合、有彩色のカラー原稿は受光面に色フィルタを配置した3ラインCCDセンサで読み、無彩色のモノクロ原稿は受光面に色フィルタを配置しないCCDラインセンサで読取ることができるため、上記、3ラインCCDセンサを用いてモノクロ原稿読取時に行ったRED、GREEN、BLUEの3色から白黒情報を生成する必要が無い場合、上記処理が不要となり、かつ、処理による誤差が発生しないメリットがある。

10

【0005】

これに関連した従来技術として、幾つかの画像形成装置において、4ラインCCDセンサが用いられている(例えば、特許文献1参照)。この画像形成装置においては、各ラインセンサが画像信号をそれぞれ読み取った後、適切なタイミングで補正処理し統一することで色ずれのない状態の画像情報として出力される。

20

【0006】

【特許文献1】

特開平11-220569号公報。

【0007】

【発明が解決しようとする課題】

しかしながら、従来装置の4ラインCCDセンサ等を用いる画像読取装置においては、3ラインCCDセンサ部分でR、G、Bの光成分を選択させる色フィルタでの光減衰を考慮して、各フォトダイオードの受光面積が大きく取られている。このため、センサ全体の面積が大型化しており、コスト高を招くという問題がある。又、受光素子の形状を通常の場合、原稿画像を読み取る際に、副走査方向の速度に関わらず、受光素子の副走査方向の長さに基づく読取範囲の重複が発生するため、副走査方向の画像読取精度が必ずしも十分に高いとはいえないという問題がある。

30

【0008】

本発明は、ラインセンサの受光素子の形状を主走査方向に長く副走査方向に短い形状とすることにより、副走査方向の画像検出の精度を向上させた画像読取装置及びこれを用いた画像形成装置を提供することを目的とする。

【0009】

【課題を解決するための手段】

本発明は上記課題を解決するべく、原稿画像を主走査方向に読み取る画像読取装置であり、原稿に光を照射する照射手段と、前記主走査方向の一辺の長さが、前記主走査方向と垂直となる副走査方向の一辺の長さよりも長い受光素子を、前記主走査方向に複数個有しているラインセンサを用いて、前記照射手段の照射光の前記原稿からの反射光を受光して画像信号を出力する読取手段と、前記読取手段が読み取った前記画像信号に所定処理を施して出力する処理手段とを具備することを特徴とする画像読取装置である。

40

【0010】

本発明は上記構造により、画像読取のためのラインセンサの受光素子が、正方形の形状ではなく、主走査方向に長く副走査方向に短い形状となっているため、受光素子が所定時間に読み取る原稿からの反射光が副走査方向に短くなる。従って、読み取られた検出情報は、副走査方向に精度が高くなり、更に、受光素子の面積も副走査方向に短くなるため縮小されることとなる。

50

これにより、画像読取装置のラインセンサ部の面積縮小化を図ることができ、更に、読み取る画像情報の副走査方向の精度を向上させることが可能となるものである。

【0011】

【発明の実施の形態】

以下、図面を参照してこの発明の実施形態である画像読取装置及びこれを用いた画像形成装置を詳細に説明する。

【0012】

<第1の実施形態>

第1実施形態は、主走査方向に長く副走査方向に短い受光素子を有するCCDラインセンサを少なくとも一つ用いた画像読取装置を提供するものである。図1は、本発明に係る画像読取装置の第1の実施形態である構成の概要を説明するブロック図、図2は、このCCDラインセンサの詳細な構成の一実施の形態を示すブロック図、図3及び図4は、このCCDラインセンサの動作の一例を説明するタイミングチャート、図5は、このラインセンサの形状と効果との関係を説明する説明図、図6は、このCCDラインセンサの詳細な構成の一実施の形態を示すブロック図、図10は、本発明に係る画像読取装置の一実施の形態を示す断面図である。

10

【0013】

(構成)

本発明に係る第1の実施形態である画像読取装置10は、図1において、第1の実施形態のCCDラインセンサ11-1と、検出信号が供給されるアナログ処理回路12と、A/D変換を行うアナログ/デジタル変換回路(A/D変換回路)13と、変換後の信号についてシェーディング補正を行うシェーディング補正回路14とを有している。更に、本発明に係る第1の実施形態である画像読取装置10は、ページメモリ17と、各画像処理を行う出力用画像処理回路18と、各部に動作タイミングを供給するタイミング発生回路19と、全体の動作を司る制御部(CPU)20と、動作プログラム等を格納するメモリ21と、ユーザの操作を可能とするコントロールパネル22と、副走査方向にラインセンサを走査させるための機構系駆動回路23と、原稿に光を照射する白色ランプ24などを有している。

20

【0014】

ここで、制御部(CPU)20は、メモリ21に格納されているプログラムやデータに従い、又、メモリ21をワーキングメモリとして用いながら、当該画像読取装置10の全体の動作を制御するものである。

30

【0015】

コントロールパネル22は、カラーモードやモノクロモードなどの動作モードや印刷枚数などのユーザによる入力情報などを制御部20に与えるものである。機構系駆動回路23は、制御部20の制御下で、副走査方向の移動機構などを駆動するものである。白色ランプ24は、制御部20の制御下で、原稿に白色光を照射するものである。

【0016】

タイミング発生回路19は、制御部20の制御下で、CCDラインセンサ11-1、アナログ処理回路12、アナログ/デジタル変換回路13、シェーディング補正回路14、ページメモリ17などに対するタイミング信号を生成して与えるものである。

40

【0017】

CCDラインセンサ11-1は、図2に示すような構成を備え、後述するように、2チャンネルの読取信号(アナログ信号)を得てアナログ処理回路12に出力するものである。

【0018】

アナログ処理回路12は、2チャンネル構成からなり、CCDラインセンサ11-1からの読取信号(アナログ信号)をデジタル信号へ変換するのに適した信号にするアナログ処理を行う。各チャンネルの構成はそれぞれ、カップリングコンデンサ、CDS回路(又はサンプルホールド回路)、ゲインアンプ、オフセット除去回路などのレベルシフトをしたり、ノイズ成分を除去したり、増幅したりするなどの各要素から構成されている。

50

【0019】

アナログ/デジタル変換回路13は、アナログ処理回路12から出力された読取信号をデジタル信号に変換してシェーディング補正回路14に与えるものである。なお、2チャンネルの読取信号は、後述するようにフォトダイオードアレイの奇数番目のフォトダイオードからのチャンネルと、フォトダイオードアレイの偶数番目のフォトダイオードからのチャンネルとになっており、このアナログ/デジタル変換回路13において、各チャンネルの読取信号がデジタル信号に変換された後、1系統の読取信号にまとめられる。

【0020】

シェーディング補正回路14は、デジタル読取信号に対し、フォトダイオードごとの感度ばらつきや、白色ランプ24の照明むら（特に主走査方向の照明むら）などを補正してライン間補正回路15に与えるものである。

10

【0021】

ページメモリ17は、読取原稿の画像信号を記憶するものである。ライン間補正回路15から出力された画像信号（モノクロ信号）を記憶する。

【0022】

出力用画像処理回路18は、シェーディング補正回路14から直接与えられた画像信号や、ページメモリ17に一旦格納され、ページメモリ17から読み出された画像信号を、当該画像読取装置10からの出力形式などに応じて画像処理するものである。例えば、当該画像読取装置10がイメージスキャナに設けられている場合には、外部のパソコンやプリンタに与えるように画像信号を処理する。また例えば、当該画像読取装置10が複写機に搭載されている場合であれば、感光ドラムへの潜像を形成させる光学系を駆動し得るような画像処理が実行される。

20

【0023】

（CCDラインセンサ）

上述したCCDラインセンサ11-1が図2により詳細に説明されており、このCCDラインセンサ11-1の全体が、例えば1チップとして実現されている。図2において、CCDラインセンサ11-1は、光電変換構成からなる。

【0024】

又、光電変換構成は、フォトダイオードアレイ2B/Wと、2個（2チャンネル）のシフトゲート3B/WO及び3B/WEと、2個のCCDアナログシフトレジスタ4B/WO及び4B/WEと、2個のリセットゲート5B/WO及び5B/WEと、2個のクランプ回路6B/WO及び6B/WEと、2個のアンプ7B/WO及び7B/WEとを有する。

30

【0025】

シフトゲート3B/WO、CCDアナログシフトレジスタ4B/WO、リセットゲート5B/WO、クランプ回路6B/WO及びアンプ7B/WOは、フォトダイオードアレイ2B/Wにおける奇数番目のフォトダイオードの蓄積電荷を処理するものであり、シフトゲート3B/WE、CCDアナログシフトレジスタ4B/WE、リセットゲート5B/WE、クランプ回路6B/WE及びアンプ7B/WEは、フォトダイオードアレイ2B/Wにおける偶数番目のフォトダイオードの蓄積電荷を処理するものである。

【0026】

フォトダイオードアレイ2B/Wは、主走査方向の位置が揃えて配置されている。ここで注目すべきは、フォトダイオードアレイ2B/Wの各フォトダイオードの受光面は、主走査方向の一辺が、副走査方向の一辺よりも長い長方形の形状で構成されていることである。これにより、後述するように、CCDラインセンサの専有面積を縮小することができ、更に、副走査方向の画像読取精度を向上させることができる。

40

【0027】

又、上述したタイミング発生回路19から第1の実施形態のCCDラインセンサ11-1に与えられるタイミング信号は、例えば、以下のようになっている。

【0028】

2個のシフトゲート3B/WO及び3B/WEに共通に与えられ、フォトダイオードアレ

50

イ 2 B / W の蓄積電荷を C C D アナログシフトレジスタ 4 B / W O 及び 4 B / W E に移行させることを指示するシフト指令信号 S H - B / W は、副走査読み取り速度に同期した周期である。

【 0 0 2 9 】

C C D アナログシフトレジスタから、蓄積電荷をシリアルに取り出すためのクロック信号 C L K が、図 3 のタイミングチャートに示されるように、全ての C C D アナログシフトレジスタ 4 B / W O 及び 4 B / W E に個別に供給される。

【 0 0 3 0 】

以上のような C C D ラインセンサ 1 1 - 1 の構成、及び、C C D ラインセンサ 1 1 - 1 へ与えるタイミング信号により、第 1 の実施形態の C C D ラインセンサ 1 1 - 1 から検出信号を出力する。

10

【 0 0 3 1 】

(機械的構成)

更に、本発明に係る画像読取装置 1 0 は、図 1 0 の機械的な断面によっても説明される。即ち、本発明に係る画像読取装置 1 0 であるスキャナ 1 1 5 は、図 1 0 において、光源 1 0 1 と光源 1 0 1 の配光特性の補正を行うリフレクタ 1 0 2 と第 1 ミラー 1 0 3 からなる第 1 キャリジ 1 0 4 を有しており、更に、第 2 ミラー 1 0 5 と第 3 ミラー 1 0 6 からなる第 2 キャリジ 1 0 7 と集光レンズ 1 0 8 と、C C D ラインセンサ 1 0 9 を実装する C C D センサ基板 1 1 0 とを有している。又、更に、上述した C C D センサ 1 1 - 1 (又は後述する 4 ライン C C D センサ 1 1 - 2) の制御及び各種処理を行う制御基板 1 1 1 と、白色の基準となる白基準板 1 1 2 と、原稿 O を置くための原稿ガラス 1 1 3 と、原稿 O が浮かないように固定する目的の原稿押さえカバー 1 1 4 と、上記したこれらの構成を配置するためのスキャナ筐体 1 1 5 とから構成されている。

20

【 0 0 3 2 】

光源 1 0 1 から照射された光は原稿ガラス 1 1 3 を透過し、原稿 O に照射される。又、光源 1 0 1 から照射される光の配光は一様でなく、原稿 O 上の照度に配光ムラが生じてしまうため、リフレクタ 1 0 2 からの反射光も原稿 O に照射することで、原稿 O 上の配光を一様にする事ができる。

【 0 0 3 3 】

原稿 O からの反射光は第 1 ミラー 1 0 3 、第 2 ミラー 1 0 5 、第 3 ミラー 1 0 6 で反射し、集光レンズ 1 0 8 を透過して C C D ラインセンサ 1 0 9 の受光面に結像する。C C D ラインセンサ 1 0 9 は C C D センサ基板 1 1 0 上に実装され、制御基板 1 1 1 から入力する制御信号により制御される。

30

【 0 0 3 4 】

原稿押さえカバーは原稿ガラス 1 1 3 上に置かれた原稿 O の読取り面が原稿ガラス 1 1 3 に密着するように押さえつけるものである。

【 0 0 3 5 】

(動作説明)

次に、第 1 の実施形態の C C D ラインセンサ 1 1 - 1 及び画像読取装置 1 0 の動作を説明する。

40

【 0 0 3 6 】

図 1 に示す画像読取装置 1 0 において、制御部 2 0 は、コントロールパネル 2 2 から、原稿読取りが指示されると、白色ランプ 2 4 を点灯させたり、駆動回路 2 3 によって読取機構系を駆動させたりすると共に、タイミング発生回路 1 9 を介して間接的に又は直接的に、C C D ラインセンサ 1 1 - 1 、アナログ処理回路 1 2 、アナログ / デジタル変換回路 1 3 、シェーディング補正回路 1 4 、ページメモリ 1 7 などの電気処理系を起動させたりする。

【 0 0 3 7 】

タイミング発生回路 1 9 は、C C D ラインセンサ 1 1 - 1 に対して、図 3 及び図 4 のタイミングチャートに示すようなシフト指令信号 S H - B / W やクロック信号 O , E やリセッ

50

ト信号 R S T やクランプ信号 C P を与える。

【0038】

CCDラインセンサ11-1において、フォトダイオードアレイ2B/Wに光電変換により蓄積された電荷は、シフト指令信号SH-B/Wに従い、奇数画素及び偶数画素用の各CCDアナログシフトレジスタ4B/WO, 4B/WEに移行される。そして、クロック信号に従って、フォトダイオードアレイ2B/Wが次の光電変換、電荷蓄積している期間内で、各CCDアナログシフトレジスタ4B/WO, 4B/WEからシリアル出力される。そして、その後、それぞれ、リセットゲート5B/WO, 5B/WE、クランプ回路6B/WO, 6B/WE、アンプ7B/WO, 7B/WEを順次介して、アナログ処理回路12に与えられる。

10

【0039】

以上のようにCCDラインセンサ11-1から出力された検出信号は、アナログ処理回路12において、レベルシフトやノイズ除去や増幅などが施された後、アナログ/デジタル変換回路13において、1チャンネルの信号へ統一化され、デジタル信号に変換される。アナログ/デジタル変換器13より出力されたデジタル信号は、シェーディング補正回路14において、照明むらなどに対するシェーディング補正がなされる。

【0040】

シェーディング補正回路14からの出力信号は、ページメモリ17に一旦格納された後読み出されて、又は、直接、出力用画像処理回路18に与えられ、出力形式などに応じた画像処理が施され、この画像読取装置10から出力される。

20

【0041】

(効果の考察)

第1実施形態に係るCCDラインセンサ11-1の効果を図5を用いて考察する。図5において、本発明に係る主走査方向に長い形状をもつ受光素子2を有するラインセンサは、通常の正方形の形状をもつ受光素子8を有するラインセンサと比べ、以下のように、画像読取精度の違いが推察できる。

【0042】

すなわち、図5において、本発明に係る受光素子2と通常の正方形の受光素子8とで、原稿上の文字画像を示す斜線部分を副走査方向に順次、読み取る場合を考えてみる。(a)に示すように、画素サイズの異なる受光素子2, 8を同一条件で配置し、(b)で本発明に係る受光素子の読取った結果を、(c)で通常の正方形の受光素子で読み取った結果を、それぞれ、時刻t1, t2, t3, t4, t5において、示している。

30

すなわち、受光素子のサイズが、副走査方向に長ければ長いほど、その長さの範囲で反射光の平均値が取られることになるため、精度が低下することとなる。

(b)において、時刻t1は、画像を読んでいるので値は零となる。

(c)において、時刻t1は、画像を読んでいるので値は同様に零となり、これは、両者とも正しい値を示している。

(b)において、時刻t2は、画像を読んでいるので値は零となる。

(c)において、時刻t2は、受光素子8が画像を読んでいる部分を一部含んでいるため、値は、20%くらいを示しており、これは誤差である。

40

(b)において、時刻t3は、画像を読んでいるため値は100%となる。

(c)において、時刻t3は、受光素子8が画像を読んでいるので値は100%となり、これは、正しい値であり、誤差は含まれていない。

(b)において、時刻t4は、画像を読んでいるため値は100%となる。

(c)において、時刻t4は、受光素子8が画像を読んでいるが、一部、画像を読んでいるので、値は80%となり、これは、誤差を含んでいる。

(b)において、時刻t5は、画像を読んでいるので値は零となる。

(c)において、時刻t5は、受光素子8が画像を読んでいるが、一部、画像を読んでいるため、値は20%となり、これは、誤差を含んでいる。

【0043】

50

以上のように、時刻 t_2 、 t_3 、 t_4 において、従来の正方形の形状の受光素子で測定した場合に、誤差が生じている。このように、副走査方向の長さが長くなるだけ、検出精度が低下し、副走査方向の長さが短くなるだけ、読取範囲の重複を避けることができるので、検出精度が向上することがわかる。従って、本発明に係る副走査方向に短い形状による受光素子をもつラインセンサによる画像読取装置は、面積縮小と読取精度の向上を図ることが可能となる。

【0044】

又、上述の第1の実施形態においては、フォトダイオードアレイの奇数番目、偶数番目に振り分けられたアナログシフトレジスタを有する2チャンネル構成で記述されているが、この構成が、1チャンネル構成であっても同様の効果を有する。

10

【0045】

<第2の実施形態>

本発明に係る第2実施形態は、カラー画像信号検出用受光素子とモノクロ画像信号検出用受光素子とに対して、主走査方向に長く副走査方向に短い受光素子を有するCCDラインセンサを用いた画像読取装置を提供するものである。図面を参照しながら、本発明による画像読取装置及び画像読取装置の第2の実施形態を以下に簡単に説明する。図6は、本発明に係る画像読取装置の第2の実施形態である4ラインCCDセンサの詳細な構成の一実施の形態を示すブロック図、図7は、本発明に係る画像読取装置の第2の実施形態の構成の一実施の形態を示すブロック図、図8は、第2の実施形態である4ラインCCDセンサを示すブロック図、図9は、この4ラインCCDセンサの動作の一例を説明するタイミングチャート、図10は、本発明に係る画像読取装置の一実施の形態を示す断面図である。

20

【0046】

以下、第2の実施形態の画像読取装置及び画像読取装置を、第1の実施形態との相違点を中心に説明する。

【0047】

図6は、第2の実施形態の4ラインCCDセンサ11-2の構成を示すブロック図であり、第1の実施形態のCCDラインセンサ11-1に係る上述した図2との同一対応部分には同一対応符号を付して示している。

【0048】

ここで、ライン間補正回路15は、3原色R、G、B用のフォトダイオードアレイや、モノクロ用のフォトダイオードアレイの副走査方向の位置の相違などを考慮して、シェーディング補正回路14からの出力信号に対して、副走査方向に3原色R、G、Bやモノクロのラインを合わせた際の信号に変換して、カラー信号補正回路16に与えるものである。

30

【0049】

又、第2の実施形態の場合、ライン間補正回路15は、後述するように、CCDラインセンサ11-2から、カラーの出力(R出力、G出力、B出力)が1回(1ライン分)なされる間に、モノクロの出力(B/W出力1及びB/W出力2)が2回(2ライン分)なされるので、カラーの出力に対して、副走査方向のライン数(解像度)を2倍にする補間処理も行う。この補間処理としては、例えば、上下2ラインの信号の平均をその中間の位置(仮想位置)のラインの信号とする処理が適用される。

40

【0050】

カラー信号補正回路16は、カラーモードで機能するものであり、ライン間補正回路15からのモノクロの出力信号の情報を利用して、ライン間補正回路15からの3原色R、G、Bの出力信号が有する解像度を高めた3原色信号(カラー信号)に変換するものである。例えば、300dpiの信号を600dpiの信号に変換する。なお、カラー信号補正回路16の詳細については後述する。

【0051】

(4ラインCCDセンサ)

第2の実施形態の4ラインCCDセンサ11-2は、図7に示すように、画像読取装置の信号処理の始まる位置に設けられる。第2の実施形態の4ラインCCDセンサ11-2は

50

、第1の実施形態のCCDラインセンサ11-1が1つのフォトダイオードアレイで構成されているのに対して、複数のフォトダイオードアレイで構成されていることが特徴となっている。

【0052】

図6において、4ラインCCDセンサ11-2は、3原色R、G、B毎の光電変換構成と、モノクロ用の光電変換構成とからなる。

3原色R、G、B用の光電変換構成は、それぞれ、フォトダイオードアレイ2R、2G、2Bと、シフトゲート3R、3G、3Bと、CCDアナログシフトレジスタ4R、4G、4Bと、リセットゲート5R、5G、5Bと、クランプ回路6R、6G、6Bと、アンプ7R、7G、7Bとを有する。

10

又、モノクロ用の光電変換構成は、フォトダイオードアレイ2B/Wと、2個(2チャンネル)のシフトゲート3B/WO及び3B/WEと、2個のCCDアナログシフトレジスタ4B/WO及び4B/WEと、2個のリセットゲート5B/WO及び5B/WEと、2個のクランプ回路6B/WO及び6B/WEと、2個のアンプ7B/WO及び7B/WEとを有する。

【0053】

シフトゲート3B/WO、CCDアナログシフトレジスタ4B/WO、リセットゲート5B/WO、クランプ回路6B/WO及びアンプ7B/WOは、フォトダイオードアレイ2B/Wにおける奇数番目のフォトダイオードの蓄積電荷を処理するものであり、シフトゲート3B/WE、CCDアナログシフトレジスタ4B/WE、リセットゲート5B/WE、クランプ回路6B/WE及びアンプ7B/WEは、フォトダイオードアレイ2B/Wにおける偶数番目のフォトダイオードの蓄積電荷を処理するものである。

20

【0054】

3原色R、G、B用のフォトダイオードアレイ2R、2G、2B及びモノクロ用のフォトダイオードアレイ2B/Wは、主走査方向の位置が揃えて配置されていると共に、副走査方向には、図8に示すように、各フォトダイオードアレイ2R、2G、2B、2B/Wのセンターライン(1点鎖線で図示)間の間隔が読取りピッチの整数倍になるように配置されている。

【0055】

3原色R、G、B用のフォトダイオードアレイ2R、2G、2B及びモノクロ用のフォトダイオードアレイ2B/Wの各フォトダイオードの受光面は、例えば、(副走査画素サイズ:カラー用主走査画素サイズ:モノクロ用主走査画素サイズ)=(1:2:4)になされている。

30

【0056】

第2の実施形態の場合、3原色R、G、B用のフォトダイオードアレイ2R、2G、2Bの各フォトダイオードの主走査受光素子サイズに対して、モノクロ用のフォトダイオードアレイ2B/Wの各フォトダイオードの主走査受光素子サイズの比率は、1:2となっている。なお、3原色R、G、B用のフォトダイオードアレイ2R、2G、2Bの各フォトダイオードの受光素子サイズは同一であり、さらに3原色R、G、B用のフォトダイオードアレイ2R、2G、2Bの各フォトダイオードの副走査受光素子サイズとモノクロ用フォトダイオードアレイ2B/Wの各フォトダイオードの副走査受光素子サイズは同一である。従って、モノクロ用のフォトダイオードアレイ2B/Wのフォトダイオード数は、3原色R、G、B用のフォトダイオードアレイ2R、2G、2Bのフォトダイオード数の2倍となっている。

40

【0057】

ここで、カラー画像信号用受光素子の主走査サイズ:モノクロ画像信号用受光素子の主走査サイズは、2:1であってもよいし、3:1であってもよく、3:2であってもよく、又は、他の整数比であることも好適である。尚、n:1(nは2以上の整数)の場合は制御タイミングが容易になるという効果を有する。

【0058】

50

又、上述したタイミング発生回路 19 から第 2 の実施形態の 4 ライン C C D センサ 1 1 - 2 に与えられるタイミング信号は、例えば、以下のようになっている。

【 0 0 5 9 】

3 原色 R , G , B 用のシフトゲート 3 R , 3 G , 3 B に与えられ、フォトダイオードアレイ 2 R , 2 G , 2 B の蓄積電荷を C C D アナログシフトレジスタ 4 R , 4 G , 4 B に移行させることを指示するシフト指令信号 S H - R , S H - G , S H - B は同一のものとなっている。これに対して、モノクロ用の 2 個のシフトゲート 3 B / W O 及び 3 B / W E に共通に与えられ、フォトダイオードアレイ 2 B / W の蓄積電荷を C C D アナログシフトレジスタ 4 B / W O 及び 4 B / W E に移行させることを指示するシフト指令信号 S H - B / W は、上述した 3 原色用のシフト指令信号 S H - R , S H - G , S H - B の 1 / 2 の周期のものとなっている（後述する図 9 に示される）。

10

【 0 0 6 0 】

これに対して、C C D アナログシフトレジスタから、蓄積電荷をシリアルに取り出すためのクロック信号は、全ての C C D アナログシフトレジスタ 4 R , 4 G , 4 B , 4 B / W O 及び 4 B / W E に個別に入力されるが、入力タイミングは共通なものとなっている（後述する図 9 に示される）。

【 0 0 6 1 】

以上のような 4 ライン C C D センサ 1 1 - 2 の特徴、及び、4 ライン C C D センサ 1 1 - 2 に与えるタイミング信号の特徴により、第 1 の実施形態の 4 ライン C C D センサ 1 1 - 2 からのモノクロ画像信号（B / W 出力 1 及び B / W 出力 2 ）の解像度は、主走査方向及び副走査方向共に、カラーに係る出力信号（R 出力、G 出力、B 出力）の解像度の 2 倍になっている。

20

【 0 0 6 2 】

例えば、モノクロ用のフォトダイオードアレイ 2 B / W のフォトダイオード数（画素数）が 7 5 0 0 個の場合であれば、R 出力、G 出力、B 出力として 1 ~ 3 7 5 0 番目のフォトダイオードの蓄積電荷が順次出力されているときに、B / W 出力 1 として、1 , 3 , ... , 7 4 9 9 番目（奇数番目）のフォトダイオードの蓄積電荷が順次出力されると共に、B / W 出力 2 として、2 , 4 , ... , 7 5 0 0 番目（偶数番目）のフォトダイオードの蓄積電荷が並行して順次出力される。なお、モノクロ用のシフト指令信号 S H - B / W が、3 原色用のシフト指令信号 S H - R , S H - G , S H - B の 1 / 2 の周期となっているので、B / W 出力 1 及び B / W 出力 2 が蓄積電荷の有効な出力となっているときに、R 出力、G 出力、B 出力がなにも出力していない周期も生じる。

30

【 0 0 6 3 】

4 種類のフォトダイオードアレイ 2 R , 2 G , 2 B 及び 2 B / W の副走査方向の順番は任意であるが、モノクロ用のフォトダイオードアレイ 2 B / W が、3 原色 R , G , B 用のフォトダイオードアレイ 2 R , 2 G , 2 B 間にあるのではなく、端（図での一番上又は一番下）にあることが、カラーに係る 3 出力（R 出力、G 出力、B 出力）のバランスの面から好ましい。図 6 は、モノクロ用のフォトダイオードアレイ 2 B / W が一番下にある場合を示している。

【 0 0 6 4 】

40

（動作説明）

次に、第 2 の実施形態の 4 ライン C C D センサ 1 1 - 2 及び画像読取装置 1 0 の動作を説明する。以下では、カラーモードでの動作を中心に説明する。

【 0 0 6 5 】

図 7 に示す画像読取装置 1 0 において、制御部 2 0 は、コントロールパネル 2 2 から、カラーモードでの原稿読取りが指示されると、白色ランプ 2 4 を点灯させたり、駆動回路 2 3 によって読取機構系を駆動させたりすると共に、タイミング発生回路 1 9 を介して間接的に又は直接的に、4 ライン C C D センサ 1 1 - 2 、アナログ処理回路 1 2 、アナログ / デジタル変換回路 1 3 、シェーディング補正回路 1 4 、ライン間補正回路 1 5 、カラー信号補正回路 1 6 、ページメモリ 1 7 などの電気処理系を起動させる。

50

【 0 0 6 6 】

なお、読取機構系における副走査方向の移動速度は、カラーモードの場合も、モノクロモードの場合と同一である。

【 0 0 6 7 】

タイミング発生回路 19 は、4 ライン CCD センサ 11 - 2 に対しては、図 9 及び図 4 のタイミングチャートに示すようなシフト指令信号 SH - R , SH - G , SH - B , SH - B / W やクロック信号やリセット信号やクランプ信号を与える。

【 0 0 6 8 】

4 ライン CCD センサ 11 - 2 において、3 原色 R , G , B 用のフォトダイオードアレイ 2 R , 2 G , 2 B に光電変換により蓄積された電荷は、シフト指令信号 SH - R , SH - G , SH - B に従い、CCD アナログシフトレジスタ 4 R , 4 G , 4 B に移行され、クロック信号に従って、フォトダイオードアレイ 2 R , 2 G , 2 B が次の光電変換、電荷蓄積している期間内で、CCD アナログシフトレジスタ 4 R , 4 G , 4 B からシリアル出力され、その後、リセットゲート 5 R , 5 G , 5 B 、クランプ回路 6 R , 6 G , 6 B 、アンプ 7 R , 7 G , 7 B を順次介して、アナログ処理回路 12 に与えられる。

10

【 0 0 6 9 】

ここで、図 4 に示すように、リセットゲート 5 R , 5 G , 5 B には、クロック信号の有意パルス期間の前半期間でリセット信号が与えられ、画素間の信号が確実に切り分けられ、又、クランプ回路 6 R , 6 G , 6 B には、クロック信号の有意パルス期間の後半期間でクランプ信号が与えられ、読み出された画素信号をクランプする。

20

【 0 0 7 0 】

これに対して、モノクロ用のフォトダイオードアレイ 2 B / W に光電変換により蓄積された電荷は、シフト指令信号 SH - B / W に従い、奇数画素及び偶数画素用の各 CCD アナログシフトレジスタ 4 B / W O , 4 B / W E に移行され、クロック信号に従って、フォトダイオードアレイ 2 B / W が次の光電変換、電荷蓄積している期間内で、各 CCD アナログシフトレジスタ 4 B / W O , 4 B / W E からシリアル出力される。その後、それぞれ、リセットゲート 5 B / W O , 5 B / W E 、クランプ回路 6 B / W O , 6 B / W E 、アンプ 7 B / W O , 7 B / W E を順次介して、アナログ処理回路 12 に与えられる。

【 0 0 7 1 】

ここで、シフト指令信号 SH - B / W は、3 原色用のシフト指令信号 SH - R , SH - G , SH - B の 1 / 2 の周期のものとなっているので、図 9 に示すように、4 ライン CCD センサ 11 - 2 から、モノクロ出力 (B / W 出力 1 及び B / W 出力 2) が、副走査方向に 2 ライン分だけ出力されているときに、カラー出力 (R , G , B 出力) は、副走査方向に 1 ライン分だけ出力される。

30

【 0 0 7 2 】

以上のようにして 4 ライン CCD センサ 11 - 2 から出力された 3 原色 R , G , B の出力信号や、モノクロの 2 チャンネルの信号は、アナログ処理回路 12 において、レベルシフトやノイズ除去や増幅などが施された後、アナログ / デジタル変換回路 13 において、デジタル信号に変換される。なお、モノクロの 2 チャンネルの信号は、アナログ / デジタル変換回路 13 において、デジタル信号に変換されるだけでなく、1 チャンネルの信号への統一も行われる。その後、3 原色 R , G , B の信号 (デジタル信号) 及びモノクロ信号 (デジタル信号) は、シェーディング補正回路 14 において、照明むらなどに対するシェーディング補正がなされてライン間補正回路 15 に与えられる。

40

【 0 0 7 3 】

シェーディング補正回路 14 からの出力信号は、ライン間補正回路 15 において、3 原色 R , G , B 用のフォトダイオードアレイや、モノクロ用のフォトダイオードアレイの副走査方向の位置の相違などが考慮されて、副走査方向に 3 原色 R , G , B やモノクロのラインを合わせた際の信号に変換され、更に、カラー信号 (R , G , B) については、副走査方向に倍密度の信号に変換されてカラー信号補正回路 16 に与えられる。

【 0 0 7 4 】

50

カラー信号補正回路16においては、上述したように、入力されたカラー信号(R, G, B)及びモノクロ信号(K)に対するYCrCb変換、その変換後の信号に対するRGB逆変換処理を行い、ライン間補正回路15からの3原色R, G, Bの出力信号が有する解像度を副走査方向に高めた(2倍にした)3原色R, G, Bの信号(カラー信号)を得る。

【0075】

このようなカラー信号は、ページメモリ17に一旦格納された後読み出されて、又は、直接、出力用画像処理回路18に与えられ、出力形式などに応じた画像処理が施されて、当該画像読取装置10から出力される。

【0076】

なお、モノクロモードでの画像読取動作は、4ラインCCDセンサ11-2から、カラー信号が出力されていても、モノクロ信号に対する処理系だけを有効に機能させる動作となる。

【0077】

以上、詳細に述べたように、第2の実施形態の4ラインCCDセンサ11-2を用いた画像読取装置によれば、受光素子の形状を副走査方向に短く主走査方向に長くすることで、副走査方向における読取精度を向上させ、同時に、4ラインCCDセンサ11-2の面積を縮小することで、低コストを図ることができる。

【0078】

<他の実施形態>

又、更に、本発明は、上述した第1及び第2実施形態の他に、以下のような実施形態が可能となる。

上記した実施形態では、カラー原稿を読取るカラーモードでも、モノクロ原稿を読取るモノクロモードでも、副走査方向の移動速度が同じ場合を示したが、異なる場合にも、本発明を適用することができる。すなわち、本発明の画像読取装置は、カラーモードとモノクロモードとで副走査方向の移動速度が異なる画像読取装置にも適用することが可能である。

又、上記した実施形態では、ラインCCDセンサがモノクロ用のフォトダイオードアレイを有するものを示したが、モノクロ用のフォトダイオードアレイを備えない場合であっても、本発明の形状の受光画素を適用することができる。例えば、3原色R, G, Bのフォトダイオードの受光面積を感度などによって変更させても良い。

【0079】

更に、上記した実施形態では、ラインCCDセンサを1チップで構成するように説明したが、複数チップで構成したものであっても良い。

【0080】

更に、又、上記した実施形態では、カラーモードにおいてもモノクロ信号を出力させるものを示したが、カラーモードにおいて、ラインCCDセンサから3原色R, G, Bの信号だけを出力させるようにしても良い。

【0081】

又、上記した実施形態では、カラー信号補正回路がモノクロ信号の情報を利用して、主走査方向又は副走査方向の一方の解像度変換を行うものを示したが、主走査方向及び副走査方向の双方の解像度変換を行うようにしても良い。例えば、第2の実施形態のように、カラーのフォトダイオードの受光面がモノクロのものに対して、主走査方向及び副走査方向に2倍である場合、まず、副走査方向にモノクロ信号の情報を利用して倍密度化し、その後、主走査方向にモノクロ信号の情報を利用して倍密度化するようにしても良い。

【0082】

更に、カラー信号補正回路が必要とするモノクロ信号の情報は、カラー信号を得る読取動作とは異なる読取動作で得るようにしても良い。言い換えると、原稿に対する2度読みで、モノクロ信号とカラー信号とを別個に得るようにしても良い。

【0083】

10

20

30

40

50

更に、又、上記した実施形態では、カラー信号補正回路が、Y C r C b変換、R G B逆変換を順次行うものを示したが、Y C r C b変換用の式と、R G B逆変換用の式とを整理して、Y C r C b変換及びR G B逆変換を統合して行う式を得、それに従い、Y C r C b変換及びR G B逆変換を統合して行うようにしても良い。なお、カラー信号補正回路は、ハードウェアで構成されていても良く、ソフトウェアで構成されていても良い。

【0084】

又、光電変換を行う受光素子はフォトダイオードに限定されず、他の光電変換素子であっても良い。シフトレジスタもC C D構成のものに限定されない。

【0085】

更に、上記各実施形態のラインC C Dセンサは、カラー信号として、3原色信号(R, G, B)を出力するものであったが、イエロー、シアン、マゼンタなどの他の色成分の組合せを出力する場合にも本発明を適用することができる。

【0086】

<本発明に係る画像読取装置を用いた画像形成装置の一例>

又、更に、上述した画像読取装置を用いた画像形成装置の例を図面を用いて以下に詳細に説明する。図11は、本発明に係る画像形成装置の一実施の形態の制御系を示すブロック図である。

【0087】

(構成と動作)

本発明に係る画像読取装置を用いた画像形成装置である複合型複写装置Cは、図11に示すように、全体の動作を制御するシステム制御部120と、これにそれぞれ接続され、ユーザの操作を受け操作情報を供給するコントロールパネル126と、上述した画像読取装置である画像読取装置115と、入力した画像情報を格納するHDD(Hard Disk Drive)等の記録媒体121と、色変換処理や色補正、画像縮小拡大等の各種画像処理を行う画像処理部122と、更に、与えられた画像情報に応じてレーザ光を発生させるレーザ光学系124と、このレーザ光を受けて像担持体であるドラムに画像を形成させ、用紙上に画像を定着させるための画像形成部125とからなる画像形成ユニット123とを有している。

ここで、画像読取装置115と画像形成ユニット123とを同期させて動作させる場合は、シフトパルスSHの周期が大きく関係するため、その説明の前に、画像形成ユニット123に関する説明を行う。

【0088】

画像形成ユニット123では、画像情報に応じて半導体レーザの発光/消灯を行い、半導体レーザが発光した場合、感光体ドラムの表面電位が低下し、その電位が下降した部分に現像材であるトナーが付着する。その付着したトナーは印字される用紙に転写され、その後、過熱による定着を行うことで用紙に固定される。よって、半導体レーザが発光した部分に色が形成されることとなる。これらの形成部はYELLOW、MAGENTA、CYANに加え、BLACKの4系統から構成される。YELLOW、MAGENTA、CYANの3系統の画像形成部の半導体レーザが発光した場合、印字される用紙上にはYELLOWトナー、MAGENTAトナー、CYANTトナーが全て重なり、黒情報を形成しようとするが、実際は黒情報とならないため、別にBLACKの画像形成部を設け、黒を再現することが一般的である。

【0089】

各種画像処理部122によりC C Dラインセンサにより得られた画像情報は、半導体レーザの発光制御信号に変換される。レーザ制御基板(図示せず)により半導体レーザ制御信号は、レーザ制御基板に接続された半導体レーザを点灯又は消灯する電流信号に変換されることで半導体レーザは制御される。又、半導体レーザは、自然発光領域からレーザ発振領域に変化する電流値が温度により変化する特性を有するため、半導体レーザの主出力であるフロントビームを用いて画像を形成し、副出力であるバックビームを半導体レーザデバイス内に配置したフォトダイオードPDで検知することで、半導体レーザの発光量を検

知し、その発光量と所望の発光量との差分を算出して半導体レーザの発光量制御を行う A P C (A u t o P o w e r C o n t r o l) が一般的である。ここで、所望の発光量は、レーザ制御基板に W R I T E 発光レベル設定電圧としてある電圧を印加することで設定できる。

【 0 0 9 0 】

A P C 処理を行った半導体レーザからの光出力は、集光レンズ 1 0 8 を透過し、回転多面鏡であるポリゴンミラーで反射し、一次元方向に走査する光となる。ポリゴンミラーで反射した光は、F レンズを透過し、第 1 の折り返しミラーにより反射して、像を形成するための感光体ドラムに照射する。又、F レンズを透過した光の一部は第 1 の折り返しミラーとは別の第 2 の折り返しミラーで反射し、同期信号検出センサに導かれる。この同期信号検出センサの出力が印字の水平方向の周期信号の H S Y N C 信号となる。

10

【 0 0 9 1 】

Y E L L O W、M A G E N T A、C Y A N、B L A C K の各画像形成部は、この H S Y N C 信号に同期して制御される。

【 0 0 9 2 】

a . フルカラー印字動作時は Y E L L O W の画像情報に応じたトナー、M A G E N T A の画像情報に応じたトナー、C Y A N の画像情報に応じたトナー、B L A C K の画像情報に応じたトナーが順番に印字される用紙にそれぞれ転写され、最後に過熱による定着処理を行い排紙される。

【 0 0 9 3 】

b . モノクロ印字動作時は、印字される用紙搬送のためのベルトが図示のように移動し、B L A C K 系の画像形成部のみが用紙に接触するように動作するため、B L A C K の画像情報に応じたトナーのみが用紙に転写され、モノクロトナーのみの像が形成される。

20

【 0 0 9 4 】

このような各印字動作は、ポリゴンミラーの一面で半導体レーザからの光出力が感光体ドラムを 1 回走査する時間、すなわち、H S Y N C 信号に同期して行われ、印字される用紙は、H S Y N C 信号に同期して搬送される。

【 0 0 9 5 】

読取り同様、副走査方向の解像度 6 0 0 d p i、複写倍率 1 0 0 % で書込みが行われるとすると、H S Y N C 信号の 1 周期間で用紙は 4 2 . 3 μ m 移動することになる。

30

【 0 0 9 6 】

このとき、画像読取装置部分と画像形成ユニット 2 5 の副走査方向の解像度が同一である場合、原稿読取り速度又は用紙印字速度は 4 2 . 3 μ m / 1 ラインであるため、画像形成装置におけるレーザ光学ユニット内の同期信号検出センサの出力である H S Y N C 信号を画像読取装置内の C C D ラインセンサのシフトパルス S H として使用することも可能となる。

【 0 0 9 7 】

以上記載した様々な実施形態により、当業者は本発明を実現することができるが、更にこれらの実施形態の様々な変形例を思いつくことが当業者によって容易であり、発明的な能力をもたなくとも様々な実施形態へと適用することが可能である。従って、本発明は、開示された原理と新規な特徴に矛盾しない広範な範囲に及ぶものであり、上述した実施形態に限定されるものではない。

40

【 0 0 9 8 】

【 発明の効果 】

以上詳述したように本発明によれば、副走査方向に短い受光画素をもつライン C C D センサを用いることで、副走査方向に読取精度を向上させ、更に、ライン C C D センサの面積縮小を図ることができる画像読取装置及び画像形成装置を提供することができる。

【 図面の簡単な説明 】

【 図 1 】 本発明に係る画像読取装置の第 1 の実施形態である構成の概要を説明するブロック図。

50

【図2】本発明に係る画像読取装置の第1の実施形態であるCCDラインセンサの詳細な構成の一実施の形態を示すブロック図。

【図3】本発明に係る画像読取装置のCCDラインセンサの動作の一例を説明するタイミングチャート。

【図4】本発明に係る画像読取装置のCCDラインセンサの動作の一例を説明するタイミングチャート。

【図5】本発明に係る画像読取装置のラインセンサの形状と効果との関係を説明する説明図。

【図6】本発明に係る画像読取装置の第2の実施形態である4ラインCCDセンサの詳細な構成の一実施の形態を示すブロック図。

【図7】本発明に係る画像読取装置の第2の実施形態の構成の一実施の形態を示すブロック図。

【図8】本発明に係る画像読取装置の第2の実施形態である4ラインCCDセンサの各フォトダイオードアレイを示すブロック図。

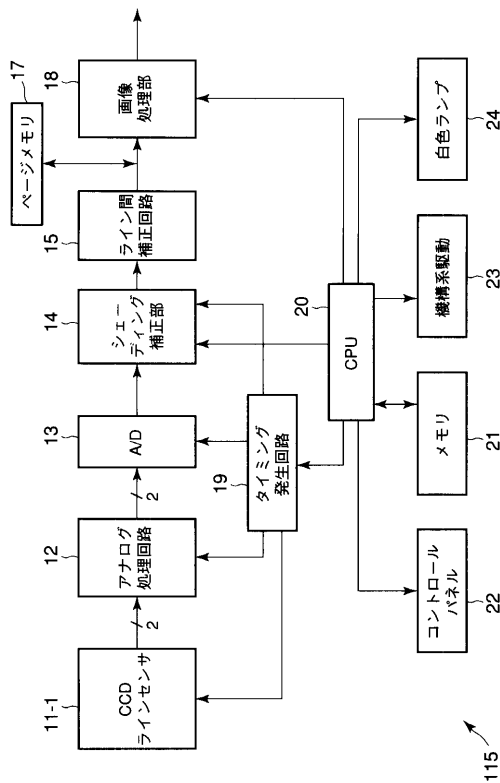
【図9】本発明に係る画像読取装置の第2の実施形態である4ラインCCDセンサの動作の一例を説明するタイミングチャート。

【図10】本発明に係る画像読取装置の一実施の形態を示す断面図。

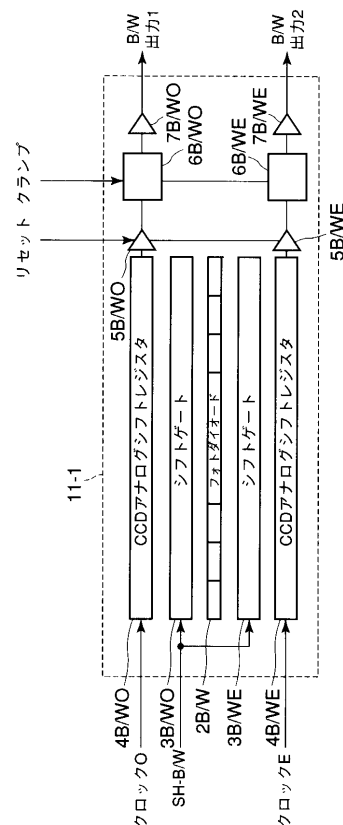
【図11】本発明に係る画像形成装置の一実施の形態の制御系を示すブロック図。

【符号の説明】 2 ... 受光素子、 8 ... 受光素子、 11-1 ... CCDラインセンサ、 12 ... アナログ処理回路、 13 ... A/Dコンバータ、 14 ... シェーディング補正回路、 17 ... ページメモリ、 18 ... 画像処理部、 19 ... タイミング発生回路、 20 ... CPU、 21 ... メモリ、 22 ... コントロールパネル、 23 ... 機構系駆動部、 24 ... 白色ランプ。

【図1】



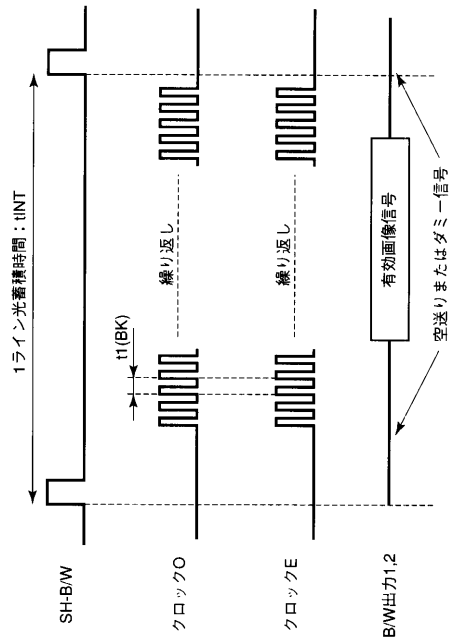
【図2】



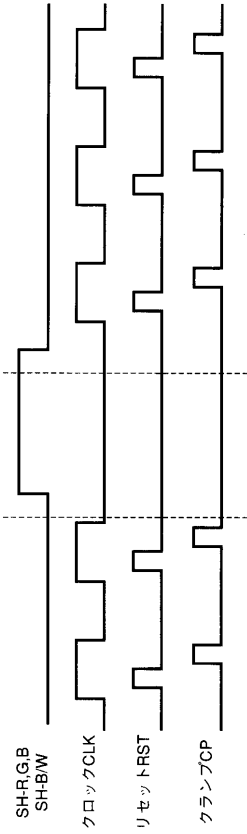
10

20

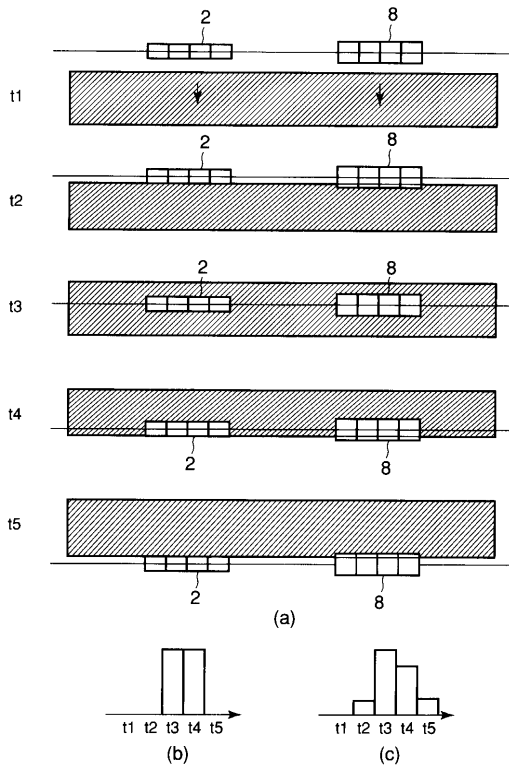
【 図 3 】



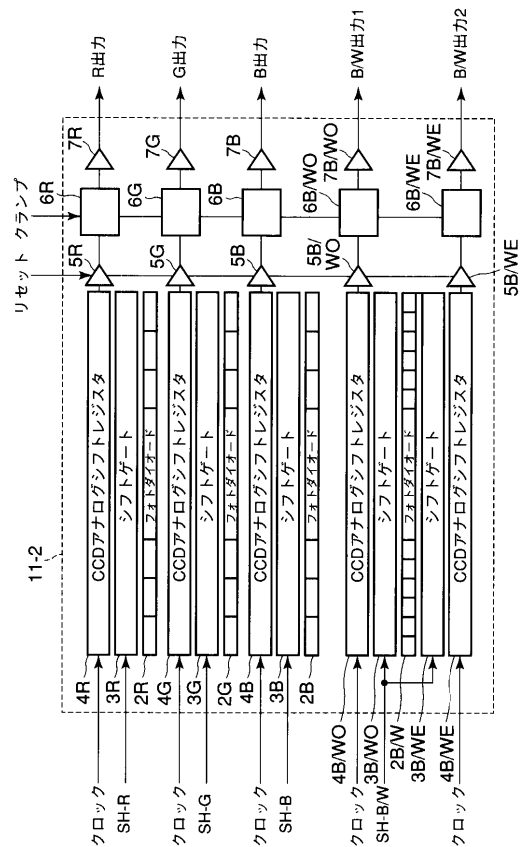
【 図 4 】



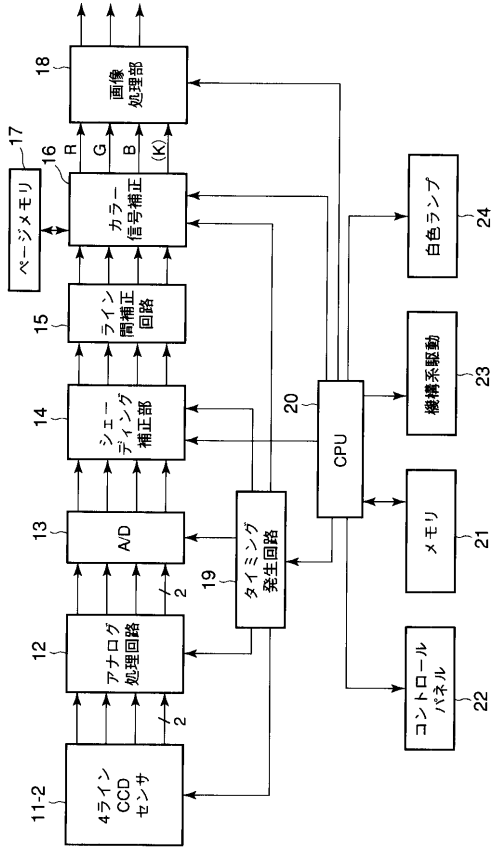
【 図 5 】



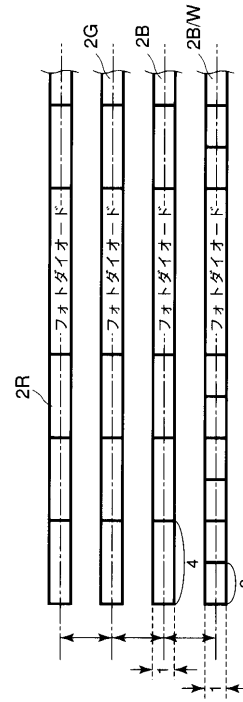
【 図 6 】



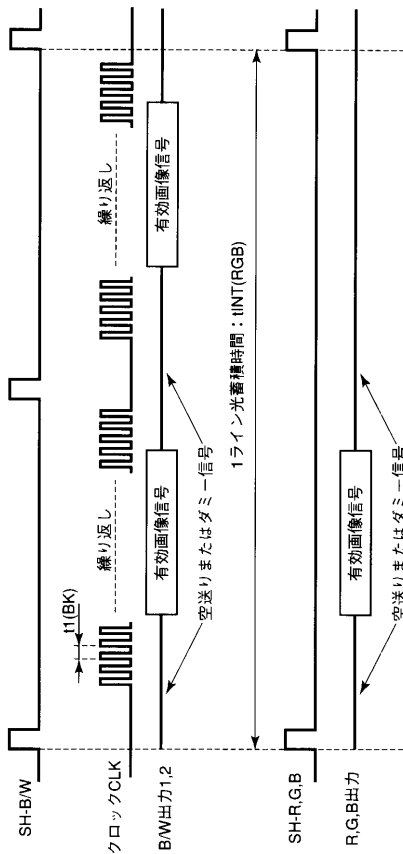
【 図 7 】



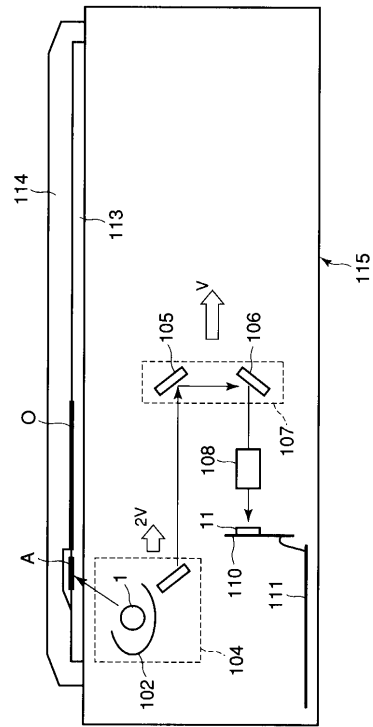
【 図 8 】



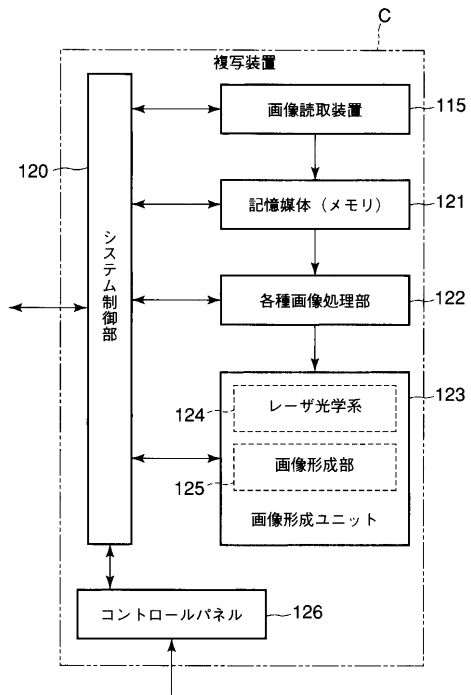
【 図 9 】



【 図 10 】



【 図 1 1 】



フロントページの続き

(72)発明者 河合 浩志

静岡県三島市南町6番78号 東芝テック画像情報システム株式会社内

(72)発明者 谷本 弘二

静岡県三島市南町6番78号 東芝テック株式会社三島事業所内

Fターム(参考) 5C024 EX01 GX03 GX21

5C051 AA01 BA02 DA02 DA03 DA10 DB01 FA01

5C072 AA01 AA03 BA01 BA04 BA16 CA02 EA05 FA02 FA07 FB12

FB15 HA02 HA12 LA01 QA10 QA14 UA02 XA01