

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公布说明书

H01L 27/02 (2006.01)
H01L 23/367 (2006.01)
H01L 25/00 (2006.01)

[21] 申请号 200610129044.X

[43] 公开日 2007年3月7日

[11] 公开号 CN 1925155A

[22] 申请日 2006.9.4

[21] 申请号 200610129044.X

[30] 优先权

[32] 2005.9.2 [33] JP [31] 2005-254481

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72] 发明人 鹤目卓也 楠本直人

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 张雪梅 刘宗杰

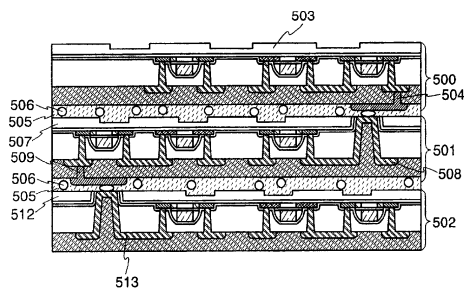
权利要求书 3 页 说明书 40 页 附图 29 页

[54] 发明名称

集成电路装置

[57] 摘要

为解决从集成电路产生的热量的积累导致的问题。本发明的集成电路包括基板，其一个表面上形成集成电路。该基板的另一表面(其上不形成集成电路的表面)包括凹陷部分，并且其表面积比所述一个表面的大。基板的另一表面上形成的凹陷部分填充以吸热材料，或至少在凹陷部分的表面上形成包含吸热材料的薄膜。这种集成电路装置可以以多层结构提供。



1. 一种集成电路装置，包括：

基板；

在基板的一个表面上形成的集成电路；以及

在基板的另一表面形成的凹陷部分，

其中所述另一表面比所述一个表面的表面积大，且

其中凹陷部分包含吸热材料。

2. 一种集成电路装置，包括：

多个相互堆叠的基板；

在该多个基板中每一个的一个表面上形成的集成电路；以及

在该多个基板中每一个的另一表面形成的凹陷部分，

其中所述另一表面比所述一个表面的表面积大，并且

其中凹陷部分包含吸热材料。

3. 一种集成电路装置，包括：

基板；

在基板的一个表面上形成的集成电路；以及

在基板的另一表面形成的凹陷部分，

其中所述另一表面比所述一个表面的表面积大，并且

其中至少在凹陷部分的表面上形成包含吸热材料的薄膜。

4. 一种集成电路装置，包括：

多个相互堆叠的基板；

在该多个基板中每一个的一个表面上形成的集成电路；以及

在该多个基板中每一个的另一表面形成的凹陷部分，

其中所述另一表面比所述一个表面的表面积大，并且

其中至少在凹陷部分的表面上形成包含吸热材料的薄膜。

5. 一种集成电路装置，包括：

多个相互堆叠的基板；

在该多个基板中每一个的一个表面上形成的集成电路；以及

在该多个基板中每一个的另一表面形成的凹陷部分，

其中所述另一表面比所述一个表面的表面积大，

其中凹陷部分包含吸热材料，并且

其中该多个基板中每一个都包括散热部分。

6. 一种集成电路装置, 包括:

多个相互堆叠的基板;

在该多个基板中每一个的一个表面上形成的集成电路; 以及

在该多个基板中每一个的另一表面形成的凹陷部分,

其中所述另一表面比所述一个表面的表面积大,

其中至少在凹陷部分的表面上形成包含吸热材料的薄膜, 并且

其中该多个基板中每一个都包括散热部分。

7. 一种集成电路装置, 包括:

多个相互堆叠的基板;

在该多个基板中每一个的一个表面上形成的集成电路; 以及

在该多个基板中每一个的另一表面形成的凹陷部分,

其中所述另一表面比所述一个表面的表面积大,

其中凹陷部分包含吸热材料, 并且

其中该多个基板的一部分包括散热部分。

8. 一种集成电路装置, 包括:

多个相互堆叠的基板;

在该多个基板中每一个的一个表面上形成的集成电路; 以及

在该多个基板中每一个的另一表面形成的凹陷部分,

其中所述另一表面比所述一个表面的表面积大,

其中至少在凹陷部分的表面上形成包含吸热材料的薄膜, 并且

其中该多个基板的一部分包括散热部分。

9. 根据权利要求 1 到 8 中任一项的集成电路装置, 其中吸热材料具有比基板高的热导率。

10. 根据权利要求 1 到 8 中任一项的集成电路装置, 其中基板是玻璃基板和石英基板之一, 且其中吸热材料在 20℃ 下具有不小于 2 W/(m·K) 的热导率。

11. 根据权利要求 1 到 8 中任一项的集成电路装置, 其中基板是玻璃基板和石英基板之一, 且其中吸热材料在 20℃ 下具有不小于 10 W/(m·K) 的热导率。

12. 根据权利要求 1 到 8 中任一项的集成电路装置, 其中基板是玻璃基板和石英基板之一, 且其中吸热材料在 20℃ 下具有不小于 100 W/(m·K) 的热导率。

13. 根据权利要求 1 到 8 中任一项的集成电路装置, 其中基板是 Si 基板, 且其中吸热材料在 20℃ 下具有不小于 150 W/(m·K) 的热导率。

14. 根据权利要求 1 到 8 中任一项的集成电路装置, 其中基板是 Si 基板, 且其中吸热材料在 20℃ 下具有不小于 200 W/(m·K) 的热导率。

15. 根据权利要求 1 到 8 中任一项的集成电路装置, 其中基板具有不大于 100 μm 的厚度。

16. 根据权利要求 1 到 8 中任一项的集成电路装置, 其中该集成电路装置与选自下面组的一个装置相结合, 所述组包括: 电视接收机、数码相机、摄像机、计算机、移动电话、图像再现装置、电子图书以及 IC 卡。

集成电路装置

技术领域

本发明涉及集成电路装置。

背景技术

近年,以非接触方式发射和接收数据的集成电路装置(也称为 RFID (射频识别) 标签、ID 标签、IC 标签、IC 芯片、RF (射频) 标签、无线标签、电子标签或无线芯片)的发展得到积极地前进。为了各种应用以及非接触式数据发射和接收的目的,已经发展了这种集成电路装置。在这种集成电路装置中,需要减小薄膜厚度、小型化等。

例如,通过对基板进行研磨或抛光、利用化学反应蚀刻基板等减小基板的厚度(例如,见专利文件 1)。而且,为了集成半导体元件,以这种方式制造的集成电路装置以多层结构提供(提供成堆叠的)。

[专利文件 1] 日本专利待审申请 No. 2002 - 87844。

发明内容

在集成电路装置中,从包括在集成电路装置中的集成电路产生的热量的积累导致各种问题。如果集成电路装置以多层结构提供,则这些问题变得更为严重。本发明的一个目的是解决从集成电路产生的热量的积累导致的问题。

本发明的集成电路装置包括在其一个表面上形成集成电路的基板。在基板的另一表面(其上不形成集成电路的表面)上形成凹陷部分,该另一表面比该一个表面的表面积大。在该另一表面形成的凹陷部分填充以吸热材料。

凹陷部分不是必须填充以吸热材料,可以至少在凹陷部分的表面上形成包含吸热材料的薄膜。因为包含吸热材料的薄膜可至少在凹陷部分的表面上形成,因此它还可以在非凹陷部分的部分形成,例如,在基板的该另一表面的整个表面上形成。

本说明书中,吸热材料表示热导率比用于基板的材料的热导率高的材料,该基板上形成集成电路。

根据这种结构，从包括在集成电路装置中的集成电路产生的热量可以有效地消散。

此外，上述集成电路装置可以以多层结构提供（多个上述集成电路可以堆叠）。

当集成电路装置以多层结构提供时，相邻的集成电路装置可以彼此电连接，也可以彼此不电连接。

本发明的集成电路装置中，在不形成集成电路的基板的一个表面上形成凹陷部分。因此，该表面比基板的另一表面的表面积大。而且，凹陷部分填充以吸热材料，或者，至少在凹陷部分的表面上形成包含吸热材料的薄膜。这样，因为其上不形成集成电路的表面具有更大的表面积，且由于吸热材料而具有更高的散热属性，所以从集成电路产生的热量可以有效地消散。

特别地，当集成电路装置以多层结构提供时，集成电路产生的热量的积累导致的问题变得更为严重。这种情况中，上述结构也允许集成电路产生的热量有效地消散。因此，当集成电路以多层结构提供时，上述结构尤其具有显著的效果。

附图说明

图 1A 到 1B 是示出了实施方式 1 的剖面图；

图 2A 是示出了实施方式 1 的剖面图且图 2B 是示出了实施方式 1 的透视图；

图 3A 是示出了实施方式 1 的剖面图且图 3B 和 3C 是示出了实施方式 1 透视图；

图 4A 到 4E 是示出了实施方式 2 的剖面图；

图 5A 到 5C 是示出了实施方式 2 的剖面图；

图 6A 到 6C 是示出了实施方式 2 的剖面图；

图 7A 和 7B 是示出了实施方式 2 的剖面图；

图 8A 到 8B 是示出了实施方式 3 的剖面图；

图 9A 到 9D 是示出了实施方式 3 的剖面图；

图 10A 到 10C 是示出了实施方式 3 的剖面图；

图 11 是示出了实施方式 3 的剖面图；

图 12A 到 12C 是示出了实施方式 4 的剖面图；

图 13A 到 13C 是示出了实施方式 4 的剖面图；
图 14 是示出了实施方式 4 的剖面图；
图 15 是示出了实施方式 5 的剖面图；
图 16A 的透视图以及图 16B 和 16C 的剖面图示出了实施例 1；
图 17A 的透视图和图 17B 的剖面图示出了实施例 1；
图 18A 和 18B 是示出了实施例 2 的剖面图；
图 19A 和 19B 的透视图以及图 19C 和 19D 的剖面图示出了实施例 3；
图 20A 和 20B 的剖面图示出了实施例 4；
图 21A 到 21C 示出了薄膜晶体管的结构；
图 22A 和 22B 示出了通过丝网印刷形成导电材料的情况；
图 23A 到 23G 示出了电子设备，每一个都具有应用本发明的集成电路装置的显示部分；
图 24A 到 24F 示出了电子设备，每一个都具有应用本发明的集成电路装置的显示部分；
图 25A 到 25C 示出了天线形状的实例；
图 26 是示出了实施方式 5 的剖面图；
图 27 是示出了实施方式 5 的剖面图；
图 28 是示出了实施方式 5 的剖面图；以及
图 29A 的剖面图和图 29B 的透视图示出了实施方式 1。

具体实施方式

下面描述本发明的实施方式。

[实施方式 1]

参考图 1A 到 3C 描述本实施方式的制造方法的实例。

首先，如图 1A 所示，准备基板 101A。基板 101A 可以是玻璃基板、石英基板、金属基板（诸如陶瓷基板和不锈钢基板）等。也可以使用诸如 Si 基板这样的半导体基板。或者，可以使用诸如树脂基板（塑料基板）这样的柔性基板，树脂基板以聚对苯二甲酸乙二醇酯（PET）、聚萘二甲酸乙二醇酯（PEN）、聚醚砜（PES）、丙烯酸树脂等为代表。可以通过抛光提前使基板的表面平滑。

然后,如图 1B 所示,在基板 101A 的表面上形成包括集成电路的层 102。

如图 1C 所示,作为凹陷部分的凹槽 103A 在基板 101A 的一个表面上形成,该表面上不形成包括集成电路的层 102(此后,称为基板 101A 的另一表面)。可以通过蚀刻或激光处理形成凹槽 103A。或者,可以通过机械研磨形成凹槽 103A。而且,仅一个表面具有提前形成的凹陷和凸起部分的塑料基板也可以用作基板 101A。

尽管图 1C 中的凹槽 103A 的横截面具有矩形形状,它不具体局限于这种形状。凹槽 103A 的横截面可以具有 U 型形状或楔形形状,或凹槽 103A 的侧面可以具有锥形形状。

然后,如图 1D 所示,使用研磨或抛光装置 104 对基板 101A 的另一表面进行处理以减小基板 101A 的厚度(减薄处理)。例如,通过研磨装置研磨基板 101A,使其厚度不大于 $100\mu\text{m}$,并且然后通过抛光装置对其进行抛光,使之厚度不大于 $20\mu\text{m}$ 。当基板 101A 的研磨后的表面以这种方式被进一步抛光时,可以使基板 101A 的另一表面平滑。这里描述的是通过研磨然后抛光执行减薄处理的实例;然而,本发明不局限于此,可以仅使用研磨装置执行研磨处理,或仅使用抛光装置执行抛光处理。

此外,尽管通过研磨装置或抛光装置执行基板 101A 的减薄处理,本发明不局限于此,可以使用化学处理通过蚀刻执行基板 101A 的减薄处理。如果玻璃基板用作基板 101A,可以使用包含氢氟酸的药液执行化学蚀刻。

此外,可以通过结合研磨处理、抛光处理和蚀刻处理执行基板 101A 的减薄处理。例如,基板 101A 的减薄处理可以在研磨处理和抛光处理之一或二者之后执行化学蚀刻来实现,或可以通过在蚀刻处理之后执行研磨处理和抛光处理之一或二者实现。

研磨处理是使用研磨石的颗粒等作为研磨装置,对待处理的对象的表面(这里为基板 101A 的另一表面)进行研磨和平滑化的一种处理。抛光处理是使用研磨剂(例如砂布和砂纸以及磨料粒),通过塑性平滑动作或摩擦抛光动作,平滑待处理的对象的表面的一种处理。化学处理是使用试剂对待处理的对象应用化学蚀刻的一种处理。注意作为抛光处理,还可以使用 CMP(化学机械抛光)。

图 1E 示出了完成了基板 101A 的减薄处理的状态。经过减薄处理，基板的厚度减小为基板 101B，在基板的另一表面上形成的凹槽 103A 的深度减小为凹槽 103B。

尽管在图 1E 中，在基板的减薄处理之后，凹槽 103B 的横截面具有矩形形状，它不具体局限于这种形状。与基板的减薄处理之前的凹槽 103A 的横截面类似，凹槽 103B 的横截面可以具有 U 型形状或楔形形状，或凹槽 103B 的侧面可以具有锥形形状。

减薄处理之后，基板 101B 的厚度不大于 $100\mu\text{m}$ ，优选地，不大于 $50\mu\text{m}$ ，更优选地，不大于 $30\mu\text{m}$ 。当基板 101B 的厚度不大于 $100\mu\text{m}$ 时，基板 101B 具有柔性；因此，最终可以获得柔性集成电路装置。此外，因为基板 101B 用作保护薄膜以维持集成电路装置的耐久性并防止杂质元素、湿气等进入集成电路的元件，基板 101B 的厚度不小于 $1\mu\text{m}$ ，优选地，不小于 $2\mu\text{m}$ ，更优选地，不小于 $4\mu\text{m}$ 。

图 2B 示出了以上述方式制造的集成电路装置的透视图。图 2A 是沿着图 2B 的线 A-B 的剖面图。图 2B 是凹槽 103B 面朝上时从基板 101B 上方看过去的透视图。

图 2A 和 2B 中，在不形成包括集成电路的层 102 的基板 101B 的表面（此后称为基板 101B 的另一表面）上形成作为凹陷部分的凹槽 103B。图 2A 和 2B 示出了在纵向方向形成的凹槽和在横向方向形成的凹槽（与在纵向方向形成的凹槽垂直）。注意图 2A 和 2B 中示出的凹槽 103B 的形状仅是示例，本发明不局限于这种形状。凹槽 103B 可以具有任何形状，只要它在不形成集成电路的表面上形成即可。因此，例如，可以仅在纵向方向或仅在横向方向平行地形成凹槽。

本实施方式中，描述了在基板 101B 的另一表面上形成作为凹陷部分的凹槽的情况。然而，在基板 101B 的另一表面上形成的不局限于凹槽，只要可以增加基板 101B 的另一表面的表面积即可。此外，基板 101B 的另一表面上形成的凹陷部分（凹槽）的数目可以是一个或多个。

如前所述，当在基板 101B 的另一表面上形成凹陷部分时，可以增大基板 101B 的另一表面的表面积。

尽管在上述描述中，在基板 101A 的另一表面上形成凹槽 103A 之后，对基板 101A 的另一表面执行减薄处理，如果不需要减小基板 101A 的厚度，则不必执行基板 101A 的减薄处理。然而，减薄处理之后基板

101B 的厚度可通过基板 101A 的减薄处理减小；因此，和不执行基板 101A 的减薄处理的情况相比，可以减小集成电路装置的尺寸。

然后，向基板 101B 上形成的凹槽 103B 填充以吸热材料 110，或通过 CVD、溅射、旋涂、喷墨印刷等至少在凹槽 103B 的表面上形成包含吸热材料的薄膜。作为吸热材料，可以使用比基板 101B 的材料热导率高的材料。

例如，玻璃或石英的热导率在 20℃ 时大约为 1 W/(m·K)。因此，如果玻璃基板或石英基板用作基板 101B，可以使用热导率高于玻璃或石英的材料，例如，可以使用热导率不小于 2 W/(m·K)，优选地不小于 10 W/(m·K)，更优选地不小于 100 W/(m·K) 的材料。注意在本说明书中，热导率表示 20℃ 时的热导率。能够相对于玻璃基板或石英基板使用的吸热材料的特定实例有，Si、金属（例如，镁、铝、硬铝、铁、镍、锌、锡、铜等）、合金、氮化铝、石墨、氮化硅等。还可以使用通过将高浓度的这些材料和聚合物混合获得的材料等。

而且，Si 的热导率大约为 148 W/(m·K)。因此，如果 Si 基板用作基板 101B，可以使用热导率比 Si 高的材料，例如，其热导率不小于 150 W/(m·K)，优选地其热导率不小于 200 W/(m·K)。能够相对于 Si 使用的吸热材料的特定实例有，氮化铝、铝、硬铝、铜等。还可以使用通过将高浓度的这些材料和聚合物相混合获得的材料等。

图 3A 和 3B 示出了这种结构的实例。图 3A 和 3B 都示出了凹槽 103B 填充了吸热材料 110 的情况。注意图 3B 示出了集成电路装置的透视图，图 3A 是沿图 3B 的线 A-B 的剖面图。

在图 29A 和 29B 示出的实例中，在其上形成凹槽 103B 的基板 101B 的整个表面上形成包含吸热材料的薄膜 120，以此作为至少在凹槽 103B 的表面上形成包含吸热材料的薄膜的情况的实例。注意图 29B 是集成电路装置的透视图，图 29A 是沿着图 29B 的线 A-B 的剖面图。

根据这种结构，基板 101B 的另一表面可以具有更大的表面积，且由于吸热材料而具有更高的散热属性；因此，从集成电路产生的热量容易消散。

图 3A 和 3B 中，使用其一个表面上形成集成电路的一个基板。本发明可以更有效地应用于具有这种结构的集成电路装置：其中多个基板相堆叠，每个基板都具有其上形成集成电路的表面。当堆叠每一个

都具有集成电路的多个基板时，可以减小占用面积，且由此可以小型化集成电路装置。然而，由于集成电路堆叠，从集成电路产生的热量不易消散。如果在每个基板的不形成集成电路的表面上形成凹陷部分，且凹陷部分填充以吸热材料或至少在凹陷部分的表面上形成包含吸热材料的薄膜，则从每个堆叠的集成电路装置的集成电路中产生的热量可以容易消散。具有这种结构的集成电路在图 3C 中示出。

图 3C 示出了三个图 3A 和 3B 中示出的集成电路装置堆叠的情况。尽管在图 3C 中，堆叠了三个基板 101B（每个都具有包括集成电路的层），堆叠的基板的数目不限于三个，可以是两个或更多。

吸热材料不必由一种材料制成，可以堆叠两种或更多种的材料或者可以在不同的地方形成两种或更多种材料。

如果多个基板堆叠，不同基板上形成的集成电路可以彼此电连接，或彼此不电学连接。

本实施方式中，在基板 101A 的另一表面的减薄处理之前，在基板 101A 的另一表面上形成凹槽。然而，可以在基板 101A 的另一表面的减薄处理之后在基板 101A 的另一表面上形成凹槽。

[实施方式 2]

本实施方式中，参考附图，比实施方式 1 更为具体地描述本发明的半导体装置的制造方法的实例。本实施方式中描述了一种情况，其中包括薄膜晶体管的集成电路作为集成电路形成。

首先，如图 4A 所示，准备第一基板 201A。第一基板 201A 可以是玻璃基板、石英基板、金属基板（诸如陶瓷基板和不锈钢基板）等。也可以使用诸如 Si 基板这样的半导体基板。或者，可以使用诸如树脂基板（塑料基板）的柔性基板，树脂基板以聚对苯二甲酸乙二醇酯（PET）、聚萘二甲酸乙二醇酯（PEN）、聚醚砜（PES）、丙烯酸树脂等为代表。可以通过抛光提前使基板的表面平滑。

然后，如图 4B 所示，在第一基板 201A 的一个表面上形成用作基底薄膜的绝缘薄膜 203，在该绝缘薄膜 203 上形成半导体薄膜 204。

可以通过 CVD、溅射等形成绝缘薄膜 203，使其具有包含氧或氮的绝缘薄膜的单层结构或叠层结构，包含氧或氮的绝缘薄膜例如是氧化硅薄膜、氮化硅薄膜、氧氮化硅薄膜（ SiO_xN_y ）（ $x>y>0$ ）和氮氧化

硅(SiN_xO_y) ($x>y>0$) 薄膜。例如, 如果绝缘薄膜 203 具有两层结构, 氮氧化硅可以形成第一绝缘薄膜, 氧氮化硅薄膜可以形成第二绝缘薄膜。同时, 如果绝缘薄膜 203 具有三层结构, 氧氮化硅薄膜可以形成第一绝缘薄膜, 氮氧化硅薄膜可以形成第二绝缘薄膜, 且氧氮化硅薄膜可以形成第三绝缘薄膜。当这样形成用作基底薄膜的绝缘薄膜 203 时, 可以防止诸如 Na 这样的碱金属或碱土金属从第一基板 201A 扩散到半导体薄膜 204 中, 而对半导体元件的特性产生负面影响。

半导体薄膜 204 可以由非晶半导体或半非晶半导体 (SAS) 制成。还可以使用多晶半导体薄膜。SAS 是一种具有介于非晶结构和晶体结构 (包括单晶结构和多晶结构) 之间的中间结构的半导体。这种半导体具有自由能稳定的第三状态, 且它包括具有短程有序和晶格畸变的晶体区域。在 SAS 薄膜的至少一部分中可以观察到 0.5 ~ 20 nm 宽的晶体区域, 且如果主要包含硅, 拉曼谱移向比 520 cm^{-1} 低的波数。SAS 具有认为是源于硅晶格的 (111) 和 (220) 处的衍射峰的 X-射线衍射图形。而且, SAS 混合有至少 1 atomic% 的氢或卤素。可以通过硅化合物气体的辉光放电分解 (等离子体 CVD) 获得 SAS。作为硅化合物气体, 不仅可以使使用 SiH_4 , 还可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。此外, GeF_4 可以混入该气体。硅化合物气体还可以被 H_2 或 H_2 与一种或多种选自 He、Ar、Kr 和 Ne 的惰性气体元素稀释。如果硅化合物气体被稀释, 稀释比率设置在 2 ~ 1000, 压强设置在 0.1 ~ 133 Pa, 且电源频率设置在 1 ~ 120 MHz, 优选地设置在 13 ~ 60 MHz。基板可以在不高于 300°C 的温度下加热。薄膜中的杂质元素中, 希望诸如氧、氮和碳这样的大气杂质元素的浓度不大于 $1 \times 10^{20} \text{ cm}^{-3}$ 。尤其是, 氧的浓度优选地不大于 $5 \times 10^{19} \text{ cm}^{-3}$, 更优选地不大于 $1 \times 10^{19} \text{ cm}^{-3}$ 。本实施方式中, 通过溅射、CVD 等使用主要包含硅 (Si) 的材料 (例如 $\text{Si}_x\text{Ge}_{1-x}$ 等) 形成非晶半导体薄膜, 通过诸如激光结晶、使用 RTA 或退火炉的热结晶以及使用促进结晶的金属元素的热结晶之类的结晶方法使该非晶半导体薄膜晶化。或者, 可以使用通过施加 DC 偏压产生的热等离子体使该半导体薄膜晶化。

然后, 如图 4C 所示, 选择性地蚀刻半导体薄膜 204 以形成岛状半导体薄膜 206a 到 206c, 形成覆盖岛状半导体薄膜 206a 到 206c 的栅

绝缘薄膜 207。

可以通过 CVD、溅射等形成栅绝缘薄膜 207，使其具有包含氧或氮的绝缘薄膜的单层结构或叠层结构，包含氧或氮的绝缘薄膜例如是氧化硅薄膜、氮化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜。还可以通过高密度等离子体处理氧化或氮化岛状半导体薄膜 206a 到 206c 的表面形成该栅绝缘薄膜。在氧气气氛（例如，包括氧气 (O_2) 和稀有气体（包含 He、Ne、Ar、Kr 和 Xe 至少其中之一）的气氛，或包括氧气、氢气 (H_2) 和稀有气体的气氛）；或在氮气氛围（例如，包括氮气 (N_2) 和稀有气体（包含 He、Ne、Ar、Kr 和 Xe 至少其中之一）的气氛、包括氮气、氢气和稀有气体的气氛，或包括 NH_3 和稀有气体的气氛）中执行高密度等离子体处理。当由通过高密度等离子体处理氧化或氮化岛状半导体薄膜 206a 到 206c 获得的氧化层或氮化层形成栅绝缘薄膜时，和通过 CVD、溅射方法等形成的薄膜相比，栅绝缘薄膜在薄膜厚度的平整性方面等具有优势，且具有较高的密度。

然后，如图 4D 所示，选择性地在栅绝缘薄膜 207 上形成栅电极 208a 到 208c，由此，形成薄膜晶体管 205a 到 205c。

薄膜晶体管 205a 到 205c 中，每个半导体薄膜 206a 到 206c 的一部分用作沟道区域，且形成分别与栅电极 208a 到 208c 的侧面接触的侧壁 209a 到 209c（此后也称为绝缘薄膜 209a 到 209c）。

N 沟道薄膜晶体管 205a 和 205c 中每一个分别在绝缘薄膜 209a 和 209c 下的半导体 206a 和 206c 中具有 LDD 区域。具体而言，LDD 区在源区或漏区与沟道区之间形成。在 P 沟道薄膜晶体管 205b 中不提供 LDD 区。在绝缘薄膜 209b 下的半导体薄膜 206b 中形成源区和漏区。

可以使用选自钽 (Ta)、钨 (W)、钛 (Ti)、钼 (Mo)、铝 (Al)、铜 (Cu)、铬 (Cr)、铌 (Nb) 的元素，或主要包含这种元素的合金材料或化合物材料，通过 CVD、溅射等形成栅电极 208a 到 208c，使其具有单层结构或叠层结构。栅电极 208a 到 208c 还可以由半导体材料形成，该半导体材料以掺杂了杂质元素（例如磷）的多晶硅为代表。例如，可以采用氮化钽和钨的叠层结构。

可以通过 CVD、溅射等形成绝缘薄膜 209a 到 209c，使其具有以下薄膜的单层结构或叠层结构：包含氧或氮的绝缘薄膜，例如，氧化

硅薄膜、氮化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜; 或包含碳的薄膜, 例如 DLC (类金刚石碳)。

然后, 形成绝缘薄膜 210 和绝缘薄膜 211 以覆盖薄膜晶体管 205a 到 205c。

可以通过 CVD、溅射等形成绝缘薄膜 210, 使其具有以下薄膜的单层结构或叠层结构: 包含氧或氮的绝缘薄膜, 例如, 氧化硅薄膜、氮化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜; 或包含碳的薄膜, 例如 DLC (类金刚石碳)。

可以通过 CVD、溅射等形成绝缘薄膜 211, 使其具有以下薄膜的单层结构或叠层结构: 包含氧或氮的绝缘薄膜, 例如氧化硅薄膜、氮化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜; 诸如 DLC (类金刚石碳) 这样的包含碳的薄膜; 或由有机材料制成的薄膜, 所述有机材料有例如环氧树脂、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯和丙烯酸树脂、诸如硅氧烷树脂、恶唑树脂这样的硅氧烷材料。硅氧烷材料是包括 Si-O-Si 键的材料。硅氧烷包括硅 (Si) 和氧 (O) 键形成的骨架, 其中包括至少包含氢的有机基团 (例如烷基或芳烃) 作为取代基。或者, 氟基可以用作取代基。而且, 可选择地, 氟基和至少包含氢的有机基团可以用作取代基。恶唑树脂是例如光敏聚苯并恶唑等。光敏聚苯并恶唑具有低的介电常数 (在 1 MHz 和常温下介电常数为 2.9)、高的热阻 (在 5°C/分钟的升温下, 热分解温度为 550°C, 这通过 TGA: 热重力分析 (Thermal Gravity Analysis) 测量) 以及低的吸湿率 (常温时 24 小时 0.3%)。和聚酰亚胺等 (约 3.2 ~ 3.4) 相比, 恶唑树脂具有较低的相对介电常数 (约 2.9); 因此, 可以抑制寄生电容的产生并获得高速操作。注意在图 4A 到 4E 中, 不是必须提供绝缘薄膜 210, 可以形成直接覆盖薄膜晶体管 205a 到 205c 的绝缘薄膜 211。

然后, 如图 4E 所示, 选择性地去除绝缘薄膜 211、绝缘薄膜 210 等, 由此形成开口 212a 到 212f, 从而暴露薄膜晶体管 205a 到 205c 中的半导体薄膜 206a 到 206c 的源区或漏区的一部分。

接着, 如图 5A 所示, 形成与半导体薄膜 206a 到 206c 的源区或漏区电连接的电极 214。然后, 形成覆盖电极 214 的用作保护薄膜的绝缘薄膜 215。

可使用选自铝 (Al)、钨 (W)、钛 (Ti)、钽 (Ta)、钼 (Mo)、镍 (Ni)、铂 (Pt)、铜 (Cu)、金 (Au)、银 (Ag)、锰 (Mn)、钕 (Nd) 和碳 (C) 的元素, 或包含这些元素的合金, 通过 CVD、溅射、丝网印刷、微滴释放、分配器方法 (dispenser method) 等形成电极 214, 使其具有单层结构或叠层结构。例如, 作为包含这些元素中的某些的合金制成的导电薄膜, 可以使用包含 C 和 Ti 的 Al 合金、包含 Ni 的 Al 合金、包含 C 和 Ni 的 Al 合金、包含 C 和 Mn 的 Al 合金等。如果采用叠层结构, 例如, 可以依次堆叠 Ti、Al 和 Ti。

可以通过 CVD、溅射等形成绝缘薄膜 215, 使其具有以下薄膜的单层结构或叠层结构: 包含氧或氮的绝缘薄膜, 例如氧化硅薄膜、氮化硅薄膜、氧氮化硅薄膜 (SiO_xN_y) ($x>y>0$) 和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜; 诸如 DLC (类金刚石碳) 这样的包含碳的薄膜; 或由有机材料制成的薄膜, 所述有机材料有例如环氧树脂、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯和丙烯酸树脂、或诸如硅氧烷树脂的硅氧烷材料。

然后, 如图 5B 所示, 在绝缘薄膜 215 上形成电极 216, 使之与电极 214 电连接, 该电极 214 与薄膜晶体管 205a 的源区或漏区电连接。可以使用与电极 214 相同的方法和材料形成电极 216。

接着, 如图 5C 所示, 将 UV 分离薄膜 217 粘附到绝缘薄膜 215 和电极 216。UV 分离薄膜 217 具有这样的结构, 其中在树脂材料制成的基底薄膜 219 上提供粘合层 218。粘合层 218 由树脂材料形成, 其粘合性通过 UV (紫外) 照射减弱。作为用于基底薄膜的材料, 例如, 可以使用聚酯、PET (聚对苯二甲酸乙二醇酯)、PEN (聚萘二甲酸乙二醇酯) 等。

尽管此处使用 UV 分离薄膜, 可以使用 UV 分离粘合剂 (一种粘合剂, 其粘附力通过 UV (紫外) 照射减弱) 粘附第二基板代替 UV 分离薄膜。或者, 可以使用热分离薄膜代替 UV 分离薄膜, 或可以使用热分离粘合剂 (一种粘合剂, 其粘附力性通过加热减弱) 粘附第二基板。热分离薄膜具有这种结构, 其中在基底薄膜上形成粘合层, 该粘合层由树脂材料形成, 其粘附力通过加热减弱。如果使用热分离薄膜或用热分离粘合剂粘附第二基板, 在后续步骤执行热处理而不是 UV 照射。

然后, 如图 6A 所示, 在不形成集成电路 (薄膜晶体管 205a 到 205c)

的第一基板 201A 的表面（此后称为基板 201A 的另一表面）上形成作为凹陷部分的凹槽 220A。可以通过蚀刻或激光处理形成凹槽 220A。还可以通过机械研磨形成凹槽 220A。而且，仅一个表面提前形成凹陷和凸起部分的塑料基板可以用作第一基板 201A。

尽管图 6A 中，凹槽 220A 的横截面具有矩形形状，本发明不局限于这种形状。凹槽 220A 的横截面可以具有 U 型形状或楔形形状，或凹槽 220A 的侧面可以具有锥形形状。

然后，如图 6B 所示，为了减小第一基板 201A 的厚度，使用研磨或抛光装置 221 对第一基板 201A 的另一表面进行处理（减薄处理）。例如，通过研磨装置研磨第一基板 201A，使其厚度不大于 $100\ \mu\text{m}$ ，然后，通过抛光装置对其进行抛光，使其厚度不大于 $20\ \mu\text{m}$ 。当第一基板 201A 的研磨表面以这种方式被进一步抛光时，第一基板 201A 的另一表面可以被平滑。这里描述的是利用研磨装置研磨然后利用抛光装置抛光执行减薄处理的实例；然而，本发明不局限于此，可以仅使用研磨装置执行研磨处理，或仅使用抛光装置执行抛光处理。

此外，尽管通过研磨装置和抛光装置执行第一基板 201A 的减薄处理，本发明不局限于此，可以使用化学处理通过蚀刻执行第一基板 201A 的减薄处理。如果玻璃基板用作第一基板 201A，可以使用包含氢氟酸的药液执行化学蚀刻。

而且，可以通过结合研磨处理、抛光处理和蚀刻处理执行第一基板 201A 的减薄处理。例如，第一基板 201A 的减薄处理可以通过在研磨处理和抛光处理之一或二者之后执行化学蚀刻来实现，或可以通过在蚀刻处理之后执行研磨处理和抛光处理之一或二者来实现。

图 6C 示出了完成了第一基板 201A 的减薄处理的状态。经过减薄处理，第一基板的厚度减小为基板 201B，在第一基板的另一表面上形成的凹槽 220A 的深度减小为凹槽 220B。

尽管在图 6C 中，在基板的减薄处理之后，凹槽 220B 的横截面具有矩形形状，它并不特别局限于这种形状。与基板的减薄处理之前的凹槽 220A 的横截面类似，凹槽 220B 的横截面可以具有 U 型形状或楔形形状，或凹槽 220B 的侧面可以具有锥形形状。

减薄处理之后第一基板 201B 的厚度不大于 $100\ \mu\text{m}$ ，优选地，不大于 $50\ \mu\text{m}$ ，更优选地，不大于 $30\ \mu\text{m}$ 。当第一基板 201B 的厚度不大

于 $100\ \mu\text{m}$ 时，第一基板 201B 具有柔性；因此，最终可以获得柔性集成电路装置。此外，因为第一基板 201B 用作保护薄膜以维持集成电路装置的耐久性并防止杂质元素、湿气等进入集成电路的元件中，所以第一基板 201B 的厚度不小于 $1\ \mu\text{m}$ ，优选地，不小于 $2\ \mu\text{m}$ ，更优选地，不小于 $4\ \mu\text{m}$ 。

在第一基板 201B 的另一表面上形成的不局限于凹槽，只要可以增加第一基板 201B 的另一表面的表面积即可。

尽管没有示出，类似于实施方式 1，凹槽 220B 填充以吸热材料或至少在凹槽 220B 的表面上形成包含吸热材料的薄膜。

这样，当作为凹陷部分的凹槽 220B 在第一基板 201B 的另一表面上形成，且凹槽 220B 填充以吸热材料或至少在凹槽 220B 的表面上形成包含吸热材料的薄膜时，第一基板 201B 的另一表面可以具有更大的表面积，且由于吸热材料可以具有更高的散热属性；因此，从集成电路产生的热量容易消散。

然后，如图 7A 所示，使用 UV（紫外光）照射 UV（紫外）分离薄膜 217，以便分离粘附于绝缘薄膜 215 和电极 216 的 UV（紫外）分离薄膜 217。通过该 UV（紫外）照射，UV 分离薄膜 217 中的粘合层 218 的粘附力减弱，由此可以分离 UV 分离薄膜 217。

如果使用热分离薄膜而不是 UV 分离薄膜或使用热分离粘合剂将第二基板粘附到绝缘薄膜 215 和电极 216，执行热处理而不是 UV（紫外）照射。通过热处理，热分离薄膜中的粘合层的粘附力或热分离粘合剂的粘附力减弱，由此可以分离热分离薄膜或第二基板。

通过上述步骤，可以获得图 7B 所示的集成电路装置。

尽管图 4A 到 7B 示出了在第一基板上形成具有薄膜晶体管的集成电路的实例，本发明不局限于此。作为集成电路的元件，可以提供使用诸如 Si 基板的半导体基板作为沟道的场效应晶体管（FET），或可以提供使用有机材料作为沟道的有机薄膜晶体管（TFT）。

包括在本发明的半导体装置中的薄膜晶体管的结构不局限于上面描述那种。例如，在图 4D 中，分别在 N 沟道薄膜晶体管 205a 和 205c 的栅电极 208a 和 208c 的侧面处形成的绝缘薄膜 209a 和 209c 下的半导体薄膜 206a 和 206c 中提供 LDD 区，而在 P 沟道薄膜晶体管 205b 中不提供 LDD 区。然而，可以采用这种结构，其中，在 N 沟道薄膜晶体

管和 P 沟道薄膜晶体管中都提供 LDD 区，或采用这种结构，其中在 N 沟道薄膜晶体管和 P 沟道薄膜晶体管中都不提供 LDD 区（图 21A）。此外，薄膜晶体管的结构不局限于上述那种，可以采用包括一个沟道形成区的单栅结构，以及多栅结构，例如包括两个沟道形成区的双栅结构和包括三个沟道形成区的三栅结构。而且可以采用底栅结构或双重栅极结构（其中在沟道形成区上和下形成两个栅电极，栅绝缘薄膜夹在其间）。如果每个栅电极具有第一导电薄膜 227a 到 227c 和第一导电薄膜 227a 到 227c 上形成的第二导电薄膜 228a 到 228c 的叠层结构，可以提供 LDD 区，使其与第一导电薄膜 227a 到 227c 交叠而不与第二导电薄膜 228a 到 228c 交叠（图 21B）。而且，如果每个栅电极都具有第一导电薄膜 227a 到 227c 和第一导电薄膜 227a 到 227c 上形成的第二导电薄膜 228a 到 228c 的叠层结构，可以在第一导电薄膜 227a 到 227c 上提供与第二导电薄膜 228a 到 228c 接触的侧壁（图 21C）。上述结构中，用作半导体薄膜的源区或漏区的杂质区可以由 Ni、Co、W、Mo 等的硅化物制成。

尽管在上面的描述中，在基板 201A 的另一表面上形成凹槽 220A 之后，对基板 201A 的另一表面执行减薄处理，如果不需要减小基板 201A 的厚度，则不必执行基板 201A 的减薄处理。然而，通过基板 201A 的减薄处理，在减薄处理之后基板 201B 的厚度可减小；因此，和不执行基板 201A 的减薄处理的情况相比，可以减小集成电路装置的尺寸。

吸热材料可以不必由一种材料制成，可以堆叠两种或更多种材料或可以在不同地方形成两种或更多种材料。

本实施方式示出的结构可以与其它实施方式和实施例相结合地实现。

[实施方式 3]

本实施方式中，参考附图，比实施方式 1 更为具体地描述本发明的半导体装置的制造方法的实例，该实例不同于实施方式 2 的实例。本实施方式中描述了一种情况，其中包括薄膜晶体管的集成电路作为集成电路形成。

首先，如图 8A 所示，通过蚀刻、激光照射等在第一基板 301A 的表面上形成凹陷部分 302。代替在第一基板 301A 的表面上形成凹陷部

分,可以形成从第一基板 301A 的一个表面贯穿到达其另一个表面的开口。凹陷部分 302 (或开口,如果存在)可以具有任何形状,例如,线形、圆形、矩形等。凹陷部分 302 的深度优选地为 $1 \sim 100 \mu\text{m}$,更优选地 $2 \sim 50 \mu\text{m}$,且凹陷部分 302 的宽度优选地为 $10 \mu\text{m} \sim 10 \text{mm}$,更优选地为 $100 \mu\text{m} \sim 1 \text{mm}$ 。如果形成开口而不是凹陷部分,开口的宽度优选地为 $10 \mu\text{m} \sim 10 \text{mm}$,更优选地为 $100 \mu\text{m} \sim 1 \text{mm}$ 。注意基板上形成的凹陷部分或开口在深度方向可以具有锥形形状。

接着,如图 8B 所示,在第一基板 301A 上形成用作基底薄膜的绝缘薄膜 303,在该绝缘薄膜 303 上形成半导体薄膜 304。注意,绝缘薄膜 303 和半导体薄膜 304 也在凹陷部分 302 中形成。

可以通过 CVD、溅射等形成绝缘薄膜 303,使其具有包含氧或氮的绝缘薄膜的单层结构或叠层结构,包含氧或氮的绝缘薄膜例如是氧化硅薄膜、氮化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜。例如,如果绝缘薄膜 303 具有两层结构,氮氧化硅薄膜可以形成为第一绝缘薄膜,氧氮化硅薄膜可以形成为第二绝缘薄膜。同时,如果绝缘薄膜 303 具有三层结构,氧氮化硅薄膜可以形成为第一绝缘薄膜,氮氧化硅薄膜可以形成为第二绝缘薄膜,以及氧氮化硅薄膜可以形成为第三绝缘薄膜。当这样形成用作基底薄膜的绝缘薄膜 303 时,可以防止诸如 Na 这样的碱金属或碱土金属从第一基板 301A 扩散到半导体薄膜 304 中,而对半导体元件的特性产生负面影响。

半导体薄膜 304 可以由非晶半导体或半非晶半导体 (SAS) 制成。还可以使用多晶半导体薄膜。

然后,如图 8C 所示,选择性地蚀刻半导体薄膜 304 以形成岛状半导体薄膜 306a 到 306c,并形成覆盖岛状半导体薄膜 306a 到 306c 的栅绝缘薄膜 307。

可以通过 CVD、溅射等形成栅绝缘薄膜 307,使其具有包含氧或氮的绝缘薄膜的单层结构或叠层结构,包含氧或氮的绝缘薄膜例如是氧化硅薄膜、氮化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜。还可以通过高密度等离子体处理氧化或氮化岛状半导体薄膜 306a 到 306c 的表面形成该栅绝缘薄膜 307。在氧气气氛 (例如,包括氧气 (O_2) 和稀有气体 (包含 He、Ne、Ar、Kr

和 Xe 至少其中之一)的气氛;或包括氧气、氢气(H₂)和稀有气体的气氛);或在氮气氛围(例如,包括氮气(N₂)和稀有气体(包含 He、Ne、Ar、Kr 和 Xe 至少其中之一)的气氛;包括氮气、氢气和稀有气体的气氛;或包括 NH₃ 和稀有气体的气氛)中执行高密度等离子体处理。当由通过高密度等离子体处理氧化或氮化岛状半导体薄膜 306a 到 306c 获得的氧化层或氮化层形成栅绝缘薄膜时,和通过 CVD、溅射方法等形成的薄膜相比,栅绝缘薄膜在薄膜厚度的平整性方面等具有优势,且具有高的密度。

然后,如图 8D 所示,选择性地在栅绝缘薄膜 307 上形成栅电极 308a 到 308c,由此,形成薄膜晶体管 305a 到 305c。

在薄膜晶体管 305a 到 305c 中,每个半导体薄膜 306a 到 306c 的一部分用作沟道区,且形成分别与栅电极 308a 到 308c 的侧面接触的侧壁 309a 到 309c(此后称为绝缘薄膜 309a 到 309c)。

N 沟道薄膜晶体管 305a 和 305c 中每一个在绝缘薄膜 309a 和 309c 下的半导体薄膜 306a 和 306c 中分别具有 LDD 区。具体而言,LDD 区在源区或漏区和沟道区之间形成。在 P 沟道薄膜晶体管 305b 中不提供 LDD 区,且在绝缘薄膜 309b 下的半导体薄膜 306b 中形成源区和漏区。

可以使用选自钽(Ta)、钨(W)、钛(Ti)、钼(Mo)、铝(Al)、铜(Cu)、铬(Cr)、铌(Nb)等的元素,或主要包含这种元素的合金或化合物,通过 CVD、溅射等形成栅电极 308a 到 308c,使其具有单层结构或叠层结构。栅电极 308a 到 308c 还可以由半导体材料形成,该半导体材料以掺杂了杂质元素(例如磷)的多晶硅为代表。例如,可以采用氮化钽和钨的叠层结构。

可以通过 CVD、溅射等形成绝缘薄膜 309a 到 309c,使其具有以下薄膜的单层结构或叠层结构:包含氧或氮的绝缘薄膜,例如氧化硅薄膜、氮化硅薄膜、氧氮化硅(SiO_xN_y)(x>y>0)薄膜和氮氧化硅(SiN_xO_y)(x>y>0)薄膜;或诸如 DLC(类金刚石碳)这样的包含碳的薄膜。

然后,形成绝缘薄膜 310 和绝缘薄膜 311 以覆盖薄膜晶体管 305a 到 305c。

可以通过 CVD、溅射等形成绝缘薄膜 310,使其具有以下薄膜的单层结构或叠层结构:包含氧或氮的绝缘薄膜,例如氧化硅薄膜、氮

化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜; 或诸如 DLC (类金刚石碳) 这样的包含碳的薄膜。

可以通过 CVD、溅射等形成绝缘薄膜 311, 使其具有以下薄膜的单层结构或叠层结构: 包含氧或氮的绝缘薄膜, 例如氧化硅薄膜、氮化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜; 诸如 DLC (类金刚石碳) 这样的包含碳的薄膜; 或由有机材料制成的薄膜, 该有机材料例如为环氧树脂、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯和丙烯酸树脂、诸如硅氧烷树脂这样的硅氧烷材料。注意在图 8A 到 8E 中, 并不是必须提供绝缘薄膜 310, 可以形成直接覆盖栅电极 308a 到 308c 的绝缘薄膜 311。

然后, 如图 8E 所示, 选择性地去除绝缘薄膜 311、绝缘薄膜 310 等, 由此形成开口 312a 到 312f, 从而暴露用作薄膜晶体管 305a 到 305c 源区和漏区的半导体薄膜 306a 到 306c 的一部分。

接着, 如图 9A 所示, 在凹陷部分 302 上形成的绝缘薄膜 311 等被选择性地去除, 由此形成开口 313。开口 313 仅需形成为使得在后续步骤中在开口 313 中形成的导电薄膜 314 在第一基板 301A 的减薄处理中暴露。因此, 可以通过选择性地去除绝缘薄膜 311 的一部分、选择性地去除绝缘薄膜 311 和绝缘薄膜 310, 或选择性地去除绝缘薄膜 311、绝缘薄膜 310 和绝缘薄膜 303, 形成开口 313。此外, 尽管这里示出了在形成开口 312a 到 312f 之后形成开口 313 的实例, 开口 313 可以和开口 312a 到 312f 同时形成, 或在形成开口 312a 到 312f 之前形成。或者, 可以在形成了开口 312a 到 312f 并且在开口 312a 到 312f 中选择性地形成导电薄膜之后, 形成开口 313。开口 312a 到 312f 和开口 313 可以通过使用光刻步骤的蚀刻或通过激光照射形成。

然后, 如图 9B 所示, 在开口 312a 到 312f 和开口 313 中选择性地形成导电薄膜 314, 由此形成与薄膜晶体管 305a 到 305c 每一个的源区或漏区电连接的电极。与薄膜晶体管 305c 的源区和漏区之一电连接的电极在开口 303 中延伸。然后, 形成覆盖电极 314 的用作保护薄膜的绝缘薄膜 315。

可使用选自铝 (Al)、钨 (W)、钛 (Ti)、钽 (Ta)、钼 (Mo)、镍 (Ni)、铂 (Pt)、铜 (Cu)、金 (Au)、银 (Ag)、锰 (Mn)、钕 (Nd) 和碳 (C) 的元素, 或包含这些元素中的一些的合金, 通过等

离子体 CVD、溅射、丝网印刷、微滴释放、分配器方法等形成导电薄膜 314，使其具有单层结构或叠层结构。例如，作为由包含这些元素中的一些的合金制成的导电薄膜，可以使用包含 C 和 Ti 的 Al 合金、包含 Ni 的 Al 合金、包含 C 和 Ni 的 Al 合金、包含 C 和 Mn 的 Al 合金等。如果采用叠层结构，例如，可以依次堆叠 Ti、Al 和 Ti。

此外，当开口 313 很大或当考虑到在开口 313 中提供的导电薄膜 314 中发生有缺陷的连接（例如断开连接）时，优选地，在开口 313 中提供导电薄膜 314 之后，选择性地再次为开口 313 提供导电材料。例如，在通过 CVD、溅射等在开口 312a 到 312f 和开口 313 中选择性地形成导电薄膜 314 之后，通过丝网印刷、微滴释放、分配器方法等在开口 313 中形成的导电薄膜 314 上形成导电材料。

在本实施方式中，如图 22A 所示，使用丝网印刷方法，从乳状液 382 中提供的开口 385 挤出软膏 384，并使用橡胶辊 383 推动，以使软膏 384 在网 381 上移动，由此在开口 313 中形成导电材料 386。

或者，如图 22B 所示，在通过 CVD 或溅射，在开口 312a 到 312f 中形成导电薄膜 314 之后，可通过丝网印刷、微滴释放、分配器方法等在开口 313 中选择性地提供导电材料 386。当这样通过丝网印刷、微滴释放、分配器方法等在开口 313 中选择性地提供导电材料时，可以防止开口 313 中导电薄膜的断开连接等，并填充导电材料直到开口 313 的底部。

可以通过 CVD、溅射等形成绝缘薄膜 315，使其具有以下薄膜的单层结构或叠层结构：包含氧或氮的绝缘薄膜，例如氧化硅薄膜、氮化硅薄膜、氧氮化硅 (SiO_xN_y) ($x>y>0$) 薄膜和氮氧化硅 (SiN_xO_y) ($x>y>0$) 薄膜；诸如 DLC（类金刚石碳）这样的包含碳的薄膜；或由有机材料制成的薄膜，所述有机材料例如有环氧树脂、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯和丙烯酸树脂、或诸如硅氧烷树脂这样的硅氧烷材料。

接着，如图 9C 所示，将 UV 分离薄膜 317 粘附到绝缘薄膜 315。UV 分离薄膜 317 具有这样的结构，其中在树脂材料制成的基底薄膜 319 上提供粘合层 318。粘合层 318 由树脂材料形成，其粘附力通过 UV（紫外）照射减弱。作为用于基底薄膜的材料，例如，可以使用聚酯、PET（聚对苯二甲酸乙二醇酯）、PEN（聚萘二甲酸乙二醇酯）等。

尽管此处使用 UV 分离薄膜，代替 UV 分离薄膜，可以使用 UV 分离粘合剂（一种粘合剂，其粘附力通过 UV（紫外）照射减弱）粘附第二基板。或者，可以使用热分离薄膜代替 UV 分离薄膜，或可以使用热分离粘合剂（一种粘合剂，其粘附力通过加热减弱）粘附第二基板。热分离薄膜具有这种结构，其中在基底薄膜上形成粘合层，该粘合层由树脂材料形成，其粘附力通过加热减弱。如果使用热分离薄膜或用热分离粘合剂粘附第二基板，在后续步骤执行热处理而不是 UV 照射。

然后，如图 9D 所示，在不形成集成电路的第一基板 301A 的表面（此后称为第一基板 301A 的另一表面）上形成作为凹陷部分的凹槽 320A。可以通过蚀刻或激光处理形成凹槽 320A。还可以通过机械研磨形成凹槽 320A。而且，仅一个表面提前形成凹陷和凸起部分的塑料基板可以用作第一基板 301A。

尽管图 9D 中，凹槽 320A 的横截面具有矩形形状，但它不局限于这种形状。凹槽 320A 的横截面可以具有 U 型形状或楔形形状，或凹槽 320A 的侧面可以具有锥形形状。

然后，如图 10A 所示，为了减小第一基板 301A 的厚度，使用研磨或抛光装置 321 对第一基板 301A 的另一表面进行处理（减薄处理）。例如，通过研磨装置研磨第一基板 301A，使其厚度不大于 $100\ \mu\text{m}$ ，然后，通过抛光装置对第一基板 301A 的研磨的表面进行抛光，使其厚度不大于 $20\ \mu\text{m}$ 。当第一基板 301A 的研磨的表面以这种方式被进一步抛光时，第一基板 301A 的另一表面可以被平滑。这里描述的是通过研磨装置研磨然后通过抛光装置抛光执行减薄处理的实例；然而，本发明不限于此，可以仅使用研磨装置执行研磨处理，或仅使用抛光装置执行抛光处理。

此外，尽管基板 301A 的减薄处理通过研磨装置和抛光装置执行，但本发明不限于此，基板 301A 的减薄可以通过使用化学处理的蚀刻执行。如果玻璃基板用作基板 301A，可以使用包含氢氟酸的药液执行化学蚀刻。

而且，可以通过结合研磨处理、抛光处理和蚀刻处理执行基板 301A 的减薄处理。例如，基板 301A 的减薄处理可以通过在研磨处理和抛光处理之一或二者之后执行化学蚀刻实现，或可以通过在蚀刻处理之后执行研磨处理和抛光处理之一或二者实现。

执行基板 301A 的减薄处理，直到如图 10B 所示，开口 313 中形成的导电薄膜 314 暴露为止。如果如图 22A 所示，开口 313 中形成导电薄膜 314 和导电材料 386，执行第一基板 301A 的减薄处理，直到导电薄膜 314 和导电材料 386 其中之一或二者都暴露为止。同时，如图 22B 所示，如果在开口 313 中形成导电材料 386，执行第一基板 301A 的减薄处理直到暴露导电材料 386 为止。因此，当在开口 313 中的导电薄膜 314 或导电材料 386 下形成绝缘薄膜 310、绝缘薄膜 303 等时，在与第一基板 301A 的减薄处理的同时去除绝缘薄膜 310 和绝缘薄膜 303。

如果使用玻璃基板作为第一基板 301A，可以使用包含氢氟酸的药液执行化学蚀刻。

图 10B 示出了完成了基板 301A 的减薄处理的状态。经过减薄处理，该第一基板的厚度减小为基板 301B，在该第一基板的另一表面上形成的凹槽 320A 的深度减小为凹槽 320B。

尽管在图 10B 中，在基板的减薄处理之后，凹槽 320B 的横截面具有矩形形状，它不具体局限于这种形状。与基板的减薄处理之前的凹槽 320A 的横截面类似，凹槽 320B 的横截面可以具有 U 型形状或楔形形状，或凹槽 320B 的侧面可以具有锥形形状。

减薄处理之后第一基板 301B 的厚度不大于 $100\mu\text{m}$ ，优选地，不大于 $50\mu\text{m}$ ，更优选地，不大于 $30\mu\text{m}$ 。当第一基板 301B 的厚度不大于 $100\mu\text{m}$ 时，基板第一 301B 具有柔性；因此，最终可以获得柔性集成电路装置。此外，因为第一基板 301B 用作保护薄膜以维持集成电路装置的耐久性并防止杂质元素、湿气等进入集成电路的元件中，第一基板 301B 的厚度不小于 $1\mu\text{m}$ ，优选地，不小于 $2\mu\text{m}$ ，更优选地，不小于 $4\mu\text{m}$ 。

在第一基板 301B 的另一表面上形成的不局限于凹槽，只要可以增加第一基板 301B 的另一表面的表面积即可。

尽管没有示出，类似于实施方式 1，凹槽 320B 填充以吸热材料或至少在凹槽 320B 的表面上形成包含吸热材料的薄膜。

这样，当作为凹陷部分的凹槽 320B 在第一基板 301B 的另一表面形成，且凹槽 320B 填充以吸热材料或至少在凹槽 320B 的表面上形成包含吸热材料的薄膜时，第一基板 301B 的另一表面可以具有更大的表

面积，且由于吸热材料可以具有更高的散热属性；因此，从集成电路产生的热量容易消散。

然后，如图 10C 所示，使用 UV（紫外）照射 UV（紫外）分离薄膜 317，以分离粘附于绝缘薄膜 315 的 UV（紫外）分离薄膜 317。通过该 UV（紫外）照射，UV 分离薄膜 317 中的粘合层 318 的粘附力减弱，由此可以分离 UV 分离薄膜 317。

如果使用热分离薄膜来代替 UV 分离薄膜或使用热分离粘合剂将第二基板粘附到绝缘薄膜 315，执行热处理而不是 UV（紫外）照射。通过热处理，热分离薄膜中的粘合层的粘附力或热分离粘合剂的粘附力减弱，由此可以分离热分离薄膜或第二基板。

通过上述步骤，可以获得图 11 所示的集成电路装置。

尽管图 8A 到 11 示出了在基板上形成薄膜晶体管的实例，本发明不局限于此。作为集成电路的元件，可以提供使用诸如 Si 基板这样的半导体基板作为沟道的场效应晶体管（FET），或可以提供使用有机材料作为沟道的有机薄膜晶体管（TFT）。

此外，包括在本发明的半导体装置中的薄膜晶体管的结构不局限于上面描述的那种。薄膜晶体管可以具有实施方式 2 中描述的结构。

吸热材料可以不必由一种材料制成，可以堆叠两种或更多种材料或可以在不同地方形成两种或更多种材料。

本实施方式示出的结构可以与其它实施方式和实施例相结合地实现。

[实施方式 4]

本实施方式描述一种集成电路装置的制造方法，该集成电路装置具有实施方式 2 和实施方式 3 相结合的结构。

通过实施方式 3 中描述的方法完成了图 9B 中示出的状态。当获得图 9B 所示的状态时，在绝缘薄膜 315 上形成与薄膜晶体管 305a 的源电极或漏电极电连接的电极 416。

接着，如图 12B 所示，将 UV（紫外）分离薄膜 417 粘附到绝缘薄膜 315 和电极 416。UV 分离薄膜 417 具有这样的结构，其中在树脂材料制成的基底薄膜 419 上提供粘合层 418。粘合层 418 由树脂材料形成，其粘附力通过 UV（紫外）照射减弱。作为用于基底薄膜的材料，

例如，可以使用聚酯、PET（聚对苯二甲酸乙二醇酯）、PEN（聚萘二甲酸乙二醇酯）等。

尽管此处使用 UV 分离薄膜，但是代替 UV 分离薄膜，可以使用 UV 分离粘合剂（一种粘合剂，其粘附力通过 UV（紫外）照射减弱）粘附第二基板。或者，可以使用热分离薄膜代替 UV 分离薄膜，或可以使用热分离粘合剂（一种粘合剂，其粘附力通过加热减弱）粘附第二基板。热分离薄膜具有这种结构，其中在基底薄膜上形成粘合层，该粘合层由树脂材料形成，其粘附力通过加热减弱。如果使用热分离薄膜或用热分离粘合剂粘附第二基板，则在后续步骤执行热处理而不是 UV 照射。

然后，如图 12C 所示，在不形成集成电路的第一基板 301A 的表面（此后称为第一基板 301A 的另一表面）上形成作为凹陷部分的凹槽 420A。可以通过蚀刻或激光处理形成凹槽 420A。还可以通过机械研磨形成凹槽 420A。而且，仅一个表面提前形成凹陷和凸起部分的塑料基板可以用作第一基板 301A。

尽管图 12C 中，凹槽 420A 的横截面具有矩形形状，它不局限于这种形状。凹槽 420A 的横截面可以具有 U 型形状或楔形形状，或凹槽 420A 的侧面可以具有锥形形状。

然后，如图 13A 所示，为了减小第一基板 301A 的厚度，使用研磨或抛光装置 421 对第一基板 301A 的另一表面进行处理（减薄处理）。例如，通过研磨装置研磨第一基板 301A，使其厚度不大于 $100\ \mu\text{m}$ ，然后，通过抛光装置对其进行抛光，使其厚度不大于 $20\ \mu\text{m}$ 。当第一基板 301A 的研磨的表面以这种方式被进一步抛光时，第一基板 301A 的另一表面可以被平滑。这里描述的是通过研磨装置研磨然后通过抛光装置抛光执行减薄处理的实例；然而，本发明不局限于此，可以仅使用研磨装置执行研磨处理，或仅使用抛光装置执行抛光处理。

此外，尽管通过研磨装置或抛光装置执行基板第一 301A 的减薄处理，本发明不局限于此，可以通过使用化学处理的蚀刻执行第一基板 301A 的减薄。如果玻璃基板用作第一基板 301A，使用包含氢氟酸的药液执行化学蚀刻。

而且，可以通过结合研磨处理、抛光处理和蚀刻处理执行第一基板 301A 的减薄处理。例如，第一基板 301A 的减薄处理可以通过在研

磨处理和抛光处理之一或二者之后执行化学蚀刻实现，或可以通过在蚀刻处理之后执行研磨处理和抛光处理之一或二者实现。

如图 13B 所示，执行第一基板 301A 的减薄处理，直到开口 313 中形成的导电薄膜 314 暴露为止。如果如图 22A 所示，开口 313 中还形成导电材料 386，则执行第一基板 301A 的减薄处理，直到在开口 313 中提供的导电薄膜 314 和导电材料 386 其中之一或二者都暴露为止。同时，如果如图 22B 所示，在开口 313 中形成导电材料 386，执行第一基板 301A 的减薄处理，直到暴露导电材料 386 为止。因此，当在开口 313 中的导电薄膜 314 或导电材料 386 下形成绝缘薄膜 310、绝缘薄膜 303 等时，在与第一基板 301A 的减薄处理的同时去除绝缘薄膜 310 和绝缘薄膜 303。

如果使用玻璃基板作为第一基板 301A，可以使用包含氢氟酸的药液执行化学蚀刻。

图 13B 示出了完成了第一基板 301A 的减薄处理的状态。经过减薄处理，第一基板的厚度减小为基板 401B，在第一基板的另一表面上形成的凹槽 420A 的深度减小为凹槽 420B。

尽管在图 13B 中，在基板的减薄处理之后，凹槽 420B 的横截面具有矩形形状，它不具体局限于这种形状。与基板的减薄处理之前的凹槽 420A 的横截面类似，凹槽 420B 的横截面可以具有 U 型形状或楔形形状，或凹槽 420B 的侧面可以具有锥形形状。

减薄处理之后第一基板 401B 的厚度不大于 $100\ \mu\text{m}$ ，优选地，不大于 $50\ \mu\text{m}$ ，更优选地，不大于 $30\ \mu\text{m}$ 。当第一基板 401B 的厚度不大于 $100\ \mu\text{m}$ 时，第一基板 401B 具有柔性；因此，最终可以获得柔性集成电路装置。此外，因为第一基板 401B 用作保护薄膜以维持集成电路装置的耐久性并防止杂质元素、湿气等进入集成电路的元件中，第一基板 401B 的厚度不小于 $1\ \mu\text{m}$ ，优选地，不小于 $2\ \mu\text{m}$ ，更优选地，不小于 $4\ \mu\text{m}$ 。

在第一基板 401B 的另一表面上形成的不局限于凹槽，只要可以增加第一基板 401B 的另一表面的表面积即可。

尽管没有示出，类似于实施方式 1，凹槽 420B 填充以吸热材料或至少在凹槽 420B 的表面上形成包含吸热材料的薄膜。

这样，当作为凹陷部分的凹槽 420B 在第一基板 401B 的另一表面

上形成，且凹槽 420B 填充以吸热材料或至少在凹槽 420B 的表面上形成包含吸热材料的薄膜时，第一基板 401B 的另一表面可以具有更大的表面积，且由于吸热材料可以具有更高的散热属性；这样，从集成电路产生的热量容易消散。

然后，如图 13C 所示，使用 UV（紫外光）照射 UV（紫外）分离薄膜 417 以分离粘附于绝缘薄膜 315 和电极 416 的 UV（紫外）分离薄膜 417。通过该 UV（紫外）照射，UV 分离薄膜 417 中的粘合层 418 的粘附力减弱，由此可以分离 UV 分离薄膜 417。

如果使用热分离薄膜而不是 UV 分离薄膜或使用热分离粘合剂将第二基板粘附到绝缘薄膜 315 和电极 416，执行热处理而不是 UV（紫外）照射。通过热处理，热分离薄膜中的粘合层的粘附力或热分离粘合剂的粘附力减弱，由此可以分离热分离薄膜或第二基板。

通过上述步骤，可以获得图 14 所示的集成电路装置。

尽管图 12A 到 14 示出了在第一基板上形成薄膜晶体管的实例，本发明不局限于此。作为集成电路的元件，可以提供使用诸如 Si 基板这样的半导体基板作为沟道的场效应晶体管（FET），或可以提供使用有机材料作为沟道的有机薄膜晶体管（TFT）。

此外，包括在本发明的半导体装置中的薄膜晶体管的结构不局限于上面描述的那种。薄膜晶体管可以具有实施方式 2 中描述的结构。

吸热材料可以不必由一种材料制成，可以堆叠两种或更多种材料或可以在不同地方形成两种或更多种材料。

本实施方式示出的结构可以与其它实施方式和实施例相结合地实施。

[实施方式 5]

本实施方式描述了一种情况，其中多个集成电路装置叠置，且在不同基板上形成的集成电路彼此电连接。

图 15 是本实施方式的集成电路装置的剖面图。集成电路装置 500、501 和 502 叠置，它们每个都包括在基板上形成的集成电路。

集成电路装置 500 是通过实施方式 2 描述的方法制造的集成电路装置。在集成电路装置 500 中，在第一基板 503 的一个表面上形成包括薄膜晶体管的集成电路，在不形成集成电路的第一基板 503 的表面（此

后称为第一基板 503 的另一表面)上形成作为凹陷部分的凹槽。尽管没有示出,与实施方式 1 类似,凹槽填充以吸热材料或至少在凹槽的表面上形成包括吸热材料的薄膜。而且,在集成电路装置 500 中,在集成电路上形成与集成电路的薄膜晶体管电连接的电极 504。

集成电路装置 501 是通过实施方式 4 所述的方法制造的集成电路装置。在集成电路装置 501 中,在第二基板 507 的一个表面上形成包括薄膜晶体管的集成电路,在不形成集成电路的第二基板 507 的表面(此后称为第二基板 507 的另一表面)上形成作为凹陷部分的凹槽。尽管没有示出,与实施方式 1 类似,凹槽填充以吸热材料或至少在凹槽的表面上形成包括吸热材料的薄膜。而且,在集成电路装置 501 中,在集成电路上形成与集成电路的薄膜晶体管电连接的电极 509。集成电路装置 501 还包括第二基板 507 的另一表面上的电极 508,该电极可以与集成电路的薄膜晶体管电连接。

集成电路装置 502 是通过实施方式 3 所述的方法制造的集成电路装置。在集成电路装置 502 中,在第三基板 512 的一个表面上形成包括薄膜晶体管的集成电路,在不形成集成电路的第三基板 512 的表面(此后称为第三基板 512 的另一表面)上形成作为凹陷部分的凹槽。尽管没有示出,与实施方式 1 类似,凹槽填充以吸热材料或至少在凹槽的表面上形成包括吸热材料的薄膜。而且,集成电路装置 502 还包括在第三基板 512 的另一表面上的电极 513,该电极可以与集成电路的薄膜晶体管电连接。

具有上述结构的集成电路装置 500、501、502 堆叠。此时,提供集成电路装置 500、501、502,使得集成电路装置 500 的电极 504 面对集成电路装置 501 的电极 508,且集成电路装置 501 的电极 509 面对集成电路装置 502 的电极 513。

然后,使用各向异性导电粘合剂 505 等将集成电路装置 500 附连到集成电路装置 501,并使用各向异性导电粘合剂 505 等将集成电路装置 501 附连到集成电路装置 502。各向异性导电粘合剂 505 是包括导电颗粒 506 的粘合剂。这样,当使用各向异性导电粘合剂 505,将集成电路装置 500 和集成电路装置 501、以及集成电路装置 501 和集成电路装置 502 彼此附连时,集成电路装置 500 的电极 504 通过导电颗粒 506 与集成电路装置 501 的电极 508 电连接,且集成电路装置 501 的电极 509 通

过导电颗粒 506 与集成电路装置 502 的电极 513 电连接。

换句话说，集成电路装置 500 中提供的集成电路与集成电路装置 501 中提供的集成电路电连接，且集成电路装置 501 中提供的集成电路与集成电路装置 502 中提供的集成电路电连接。

作为各向异性导电粘合剂 505，例如，可以给出各向异性导电胶（ACP）等。此外，集成电路装置 500、501 和 502 的附连不是必须使用各向异性导电粘合剂 505 执行。该附连可以以其它方式执行，只要电极 504 与电极 508、以及电极 509 与电极 513 可以彼此电连接，且集成电路装置 500、501、502 彼此附连即可。因此，例如可以使用诸如银膏（silver paste）、铜膏（copper paste）、和碳膏（carbon paste）这样的导电粘合剂；诸如各向异性导电薄膜（ACF）这样的导电薄膜；不导电胶（non-conductive paste, NCP）；焊接等执行该附连。

注意，优选地，使用具有高的散热属性、即具有高热导率的材料，例如使用各向异性导电粘合剂 505，执行集成电路 500、501 和 502 的附连。

这样，当多个集成电路装置以多层结构提供时，即使多个集成电路彼此电连接，也可以获得高度集成和微型化。另一方面，存在每个集成电路装置中的集成电路产生的热量容易积累的问题。然而，在每个集成电路装置的基板上形成凹陷部分，且凹陷部分填充以吸热材料或至少在凹陷部分的表面上形成包含吸热材料的薄膜。因此，每个集成电路装置的基板的表面积增加，且由于吸热材料其散热属性增加；这样，从集成电路产生的热量容易消散。因此，可以解决集成电路产生的热量的积累导致的问题。

图 15 中，通过在整个表面形成各向异性导电粘合剂将集成电路装置 500、501 和 502 彼此粘附。然而，仅需在将不同基板彼此电连接的位置形成各向异性导电粘合剂。图 26 中示出了这种粘附的实例。

图 26 中，在集成电路装置 500 的电极 504 与集成电路装置 501 的电极 508 电连接的位置，以及集成电路装置 501 的电极 509 与集成电路装置 502 的电极 513 电连接的位置，形成各向异性导电粘合剂 505。各向异性导电粘合剂不在集成电路装置 501 的基板 507 的凹陷部分上以及集成电路装置 502 的基板 512 的凹陷部分上形成。因此，在这些位置中，在集成电路装置 500 和 501 之间以及集成电路装置 501 和 502 之间

形成间隔。以这种方式，在包括基板 507 和 512 的凹陷部分的部分中，分别在集成电路装置 500 和 501 之间以及集成电路装置 501 和 502 之间形成间隔 530 和 531。这样，热量可以通过这些间隔 530 和 531 从集成电路装置消散。注意，优选迫使气体流经间隔 530 和 531，因为这样可以进一步改善散热属性。

而且，如图 27 所示，可以通过附连集成电路装置 500、501 和 502 使得它们不形成集成电路的部分彼此悬垂（overhang），形成散热部分 520、521 和 522。

散热部分 520、521 和 522 允许包括在每个集成电路装置中的集成电路产生的热量从散热部分 520、521 和 522 消散。因此，和图 26 中的结构相比，热量可以更有效地在集成电路装置周围消散。此外，还在散热部分 520、521 和 522 中的基板 503、507 和 512 上形成凹陷部分；因此，和不在散热部分 520、521 和 522 中形成凹陷部分的情况相比，散热部分具有更大的表面积，由此具有更高的散热属性。

类似于图 27，如果四个或更多的集成电路装置叠置，则可以通过附连集成电路装置使之彼此悬垂，在每个堆叠的集成电路装置的端部形成散热部分。

而且，当对基板 503、507 和 512 执行减薄处理使每个基板具有例如不大于 $100\ \mu\text{m}$ 的厚度时，散热部分 520、521 和 522 的散热属性比不执行基板减薄处理的情况高。

如图 27 所示，不必在每个集成电路装置中都提供散热部分。例如，在图 27 中，仅形成散热部分 521 而不提供散热部分 520 和 522。当集成电路装置堆叠时，从位于堆叠的集成电路装置的最里面的集成电路装置的集成电路中产生的热量最难消散。也就是说，在图 27 中，位于集成电路装置 500 和 502 之间的集成电路装置 501 中包括的集成电路产生的热量最难消散。相应地，集成电路装置 501 中的散热部分 521 允许集成电路装置 501 中包括的集成电路产生的热量有效地消散。为了进一步增加集成电路装置 501 的散热属性，如图 28 所示，可以额外在集成电路 501 中提供散热部分 523。

注意如果堆叠三个或更多的集成电路装置，包括散热部分的基板和不包括散热部分的基板可以交替堆叠地彼此附连。换句话说，基板可以以这种方式堆叠：不包括散热部分的基板在包括散热部分的基板

上提供，且其上形成另一包括散热部分的基板。此时，包括散热部分的基板可以仅具有如图 27 所示的集成电路装置 501 的散热部分 521，或具有如图 28 所示的集成电路装置 501 中的散热部分 521 和 523。

图 27 中，可以形成散热部分 521 和 522 而不提供散热部分 520。因为集成电路 500 位于堆叠的集成电路装置的最外部，且在基板 503 上形成凹陷部分，基板 503 的表面具有高的散热属性。因此，集成电路装置 500 中的集成电路产生的热量从基板 503 的形成凹陷部分的表面有效地消散。这样，可以在集成电路装置 501 和 502 中形成散热部分 521 和 522，以增加集成电路装置 501 和 502 的散热属性。

尽管上面的描述中三个集成电路装置以多层结构堆叠，堆叠的集成电路装置的数目不限于三个，可以堆叠两个或更多的集成电路装置。图 26 到 28 中所示的每个结构可以适当地应用于两个或更多的集成电路装置堆叠的情况。

本实施方式中，通过实施方式 2 到 4 中所述的方法制造的集成电路以多层结构堆叠。然而，每个堆叠的集成电路装置的结构和制造方法不局限于实施方式 2 到 4 中描述的那些。可以采用任何结构，只要包括在相邻集成电路装置中的集成电路彼此电连接即可。

因为本实施方式中集成电路装置以多层结构堆叠，包括在每个集成电路装置中的集成电路产生的热量容易积累。当凹槽（凹陷部分）填充以吸热材料或至少在凹槽（凹陷部分）的表面上形成包含吸热材料的薄膜时，热量容易在集成电路周围消散。因此，当如本实施方式中那样集成电路以多层结构堆叠时，本发明极为有效。

吸热材料不必由一种材料形成，可以堆叠两种或更多种材料，或可以在不同地方形成两种或更多种材料。

在包括散热部分的结构（例如，27 和 28 中所示的结构）的情况下，如果通过提供散热部分获得足够的散热属性，则凹槽（凹陷部分）不必填充吸热材料，且不必在至少凹槽（凹陷部分）的表面上形成包含吸热材料的薄膜。

优选地，对每个堆叠的集成电路装置的基板进行减薄处理。因为通过减薄处理基板的厚度减小，和不执行基板的减薄处理的情况相比，装置可以微型化。尤其是，当集成电路装置堆叠时，减小每个堆叠的集成电路装置的基板的厚度是重要的，因为整个装置的厚度受到

每个堆叠的集成电路装置的基板的厚度的显著影响。每个堆叠的集成电路装置的基板的厚度不大于 $100\ \mu\text{m}$ ，优选地不大于 $50\ \mu\text{m}$ ，更优选地不大于 $30\ \mu\text{m}$ 。此外，因为每个堆叠的集成电路装置的基板用作保护薄膜以维持集成电路装置的耐久性并防止杂质元素、湿气等进入集成电路的元件，基板的厚度不小于 $1\ \mu\text{m}$ ，优选地不小于 $2\ \mu\text{m}$ ，更优选地不小于 $4\ \mu\text{m}$ 。

本实施方式示出的结构可以与其它实施方式和实施例相结合地实施。

[实施例 1]

本实施例描述了一种情况，其中本发明的集成电路装置应用于诸如 IC 的半导体装置。

在图 16A 所示的半导体装置中，具有前面实施方式所述的任一结构的集成电路装置 603 被附连到包括导电薄膜 604 的基板 601 上。在本实施例中，在基板 601 上形成多个与导电薄膜 604 电连接的集成电路装置 603a 到 603d。可以使用各向异性导电粘合剂 612 将集成电路装置 603a 到 603d 粘附到基板 601，包括在集成电路装置 603a 到 603d 中的集成电路可以通过包含在各向异性粘合剂 612 中的导电颗粒 611 与导电薄膜 604 电连接。作为各向异性导电粘合剂 612，例如，可以给出各向异性导电胶（ACP）等。或者可以使用诸如银膏、铜膏、和碳膏这样的导电粘合剂；诸如各向异性导电薄膜（ACF）这样的导电薄膜；不导电胶（NCP）；焊连等使集成电路装置 603a 到 603d 与导电薄膜 604 电连接。

每个集成电路装置 603a 到 603d 用作一个或多个中央处理器（CPU）、存储器、网络处理电路、磁盘处理电路、图像处理电路、语音处理电路、电源电路、温度传感器、湿度传感器、红外传感器等。

如图 16C 所示，多个集成电路装置 603 可以以多层结构堆叠。当多个集成电路装置这样以多层结构堆叠时，即使该多个集成电路彼此电连接，仍获得高度集成和微型化。此外，在每个集成电路装置的基板上形成凹陷部分，且凹陷部分填充以吸热材料或至少在凹陷部分的表面上形成包含吸热材料的薄膜。因此从集成电路产生的热量容易消散。

[实施例 2]

本实施例描述一种情况，其中本发明的集成电路装置应用于显示装置的外围驱动器电路。

参考图 18A 和 18B 描述在像素部分中包括发光元件的显示装置。图 18A 是示出了该显示装置的一个实例的顶视图，且图 18B 是沿着图 18A 的线 a-b 和线 c-d 的剖面图。

图 18A 示出的显示装置包括在基板 801 上形成的扫描线驱动电路 802、信号线驱动电路 803、像素部分 804 等。提供对置基板 806，其面对其上形成像素部分 803 的基板 801 的表面。扫描线驱动电路 802 和信号线驱动电路 803 都包括基板 801 上的集成电路装置，所述集成电路装置具有上述实施方式中描述的任何结构。使用密封件 805 将基板 801 与相对基板 806 附连。

扫描线驱动电路 802 和信号线驱动电路 803 从外部输入端 FPC(柔性印刷电路) 807 接收视频信号、时钟信号、启动信号、复位信号等。尽管图中仅示出了 FPC，但印刷线路板可以与该 FPC 连接。此外，信号线驱动电路 803 或扫描线驱动电路 802 可以采用如上述实施方式中所述的堆叠本发明的集成电路装置的结构。当薄膜晶体管堆叠时，可以减小信号线驱动电路 803 或扫描线驱动电路 802 占用的面积，使得像素部分 804 的面积增大。

图 18B 示出了沿着图 18A 的线 a-b 和线 c-d 的剖面图，其示出了信号线驱动电路 803 和像素部分 804，它们每个都包括在基板 801 上形成的薄膜晶体管。作为信号线驱动电路 803 的一部分，通过组合 N 沟道薄膜晶体管 810a 和 P 沟道薄膜晶体管 810b 形成 CMOS 电路。而且，在薄膜晶体管 810a 和 810b 上提供具有薄膜晶体管 810c 的集成电路装置 819。与包括在集成电路装置 819 中的薄膜晶体管 810c 电连接的电极 821 和与薄膜晶体管 810b 电连接的电极 820 通过包含在各向异性导电粘合剂 822 中的导电颗粒 823 彼此电连接。换句话说，包括薄膜晶体管 810a 和薄膜晶体管 810b 的 CMOS 电路与薄膜晶体管 810c 通过电极 820 和 821 以及导电颗粒 823 彼此电连接。

作为各向异性导电粘合剂 822，例如，可以给出各向异性导电胶 (ACP) 等。或者，不仅可以使各向异性导电粘合剂 822，而且可以

使用诸如银膏、铜膏、和碳膏的导电粘合剂；诸如各向异性导电薄膜（ACF）的导电薄膜；不导电胶（NCP）；焊连等，使电极 820 和电极 821 彼此电连接。

图 18B 仅示出了信号线驱动电路 803 的剖面图。然而，类似于信号线驱动电路 803，扫描线驱动电路 802 也可以采用包括在基板 801 上形成集成电路和本发明的集成电路装置的结构。

可以由已知的 CMOS 电路、PMOS 电路或 NMOS 电路，代替薄膜晶体管，构成诸如扫描线驱动电路 802 和信号线驱动电路 803 这样的驱动电路。此外，本实施例示出了一种情况，其中诸如扫描线驱动电路 802 和信号线驱动电路 803 的驱动电路每一个都包括在基板 801 上形成的电路以及本发明的集成电路装置。然而，本发明不局限于这种情况。诸如扫描线驱动电路 802 和信号线驱动电路 803 的驱动电路可以仅包括本发明的集成电路装置。

像素部分 804 包括多个像素，每个像素都具有发光元件 816 和用以驱动发光元件 816 的薄膜晶体管 811。提供与电极 812 电连接的发光源极 816 的第一电极 813，所述电极 812 与薄膜晶体管 811 的源区或漏区相连，且形成覆盖第一电极 813 的端部的绝缘薄膜 809。绝缘薄膜 809 用作多个像素之间的分隔壁。

绝缘薄膜 809 由正光敏丙烯酸树脂薄膜形成。绝缘薄膜 809 形成为其上端部分或在下端部分具有弯曲表面以提高覆盖率。例如，如果正光敏丙烯酸树脂用作绝缘薄膜 809 的材料，该绝缘薄膜 809 优选形成为其上端部分具有有一曲率半径（ $0.2 \sim 3 \mu\text{m}$ ）的弯曲表面。该绝缘薄膜 809 可以由负光敏树脂（其曝光后变得不可溶于蚀刻剂）或正光敏树脂（其在曝光后变得可溶于蚀刻剂）形成。可选择地，绝缘薄膜 809 可以形成具有下面材料的单层结构或叠层结构：有机材料，例如环氧树脂、聚酰亚胺、聚酰胺、聚乙烯基苯酚和苯并环丁烯；或硅氧烷材料，例如硅氧烷树脂。如上述实施方式中描述的，通过对绝缘薄膜 809 执行等离子体处理以氧化或氮化绝缘薄膜 809，可以改进绝缘薄膜 809 的表面，从而获得致密薄膜。通过改进绝缘薄膜 809 的表面，可以改善绝缘薄膜 809 的强度，这可以减小诸如在形成开口等时的裂缝产生这样的物理损害和蚀刻时的薄膜减少。此外，绝缘薄膜 809 的表面的改进导致表面属性（例如与绝缘薄膜 809 上提供的发光层 814

的粘附性)的改善。

如图 18A 和 18B 所示的半导体装置中,在发光元件 816 的第一电极 813 上形成发光层 814,且在发光元件层 814 上形成发光元件 816 的第二电极 815。通过堆叠第一电极 813、发光层 814 和第二电极 815 形成发光元件 816。

发光元件 816 的第一电极 813 和第二电极 815 之一用作阳极,另一个用作阴极。

阳极优选由具有高功函数的材料制成。例如,阳极可以由诸如氧化铟锡(ITO)薄膜、包含硅的氧化铟锡薄膜、氧化铟-氧化锌合金(混合了 2-20 atomic%的氧化锌(ZnO)的氧化铟)制成的透明导电薄膜、氧化锌(ZnO)薄膜、氮化钛薄膜、铬薄膜、钨薄膜、锌薄膜以及铂薄膜的单层薄膜形成;还可以由氮化钛薄膜和主要包含铝的薄膜的叠层薄膜,氮化钛薄膜、主要包含铝的薄膜以及氮化钛薄膜的三层薄膜等形成。当使用叠层结构时,电极可以具有和引线一样低的电阻,并形成良好的欧姆接触。而且该电极还可以用作阳极。注意使用混合氧化锌(ZnO)和氧化铟的靶子,通过溅射形成氧化铟-氧化锌合金。

阴极优选由具有低功函数的材料(Al、Ag、Li、Ca 或它们的合金,例如 MgAg、MgIn、AlLi、CaF₂ 或氮化钙)制成。当透光电极用作阴极时,优选地使用金属薄膜和透明导电薄膜(ITO、包含硅的 ITO、在氧化铟中混合 2 到 20 atomic%的氧化锌(ZnO)的氧化铟-氧化锌合金制成的透明导电薄膜、氧化锌(ZnO)等)的叠层薄膜。

本实施例中,发光元件 816 的第一电极 813 由透光的 ITO 制成,其将用作阳极,从基板 801 一侧提取光。注意通过使用透光材料用作发光元件 816 的第二电极 815,可以从对置基板 806 一侧提取光。可选择地,通过用透光材料形成发光元件 816 的第一电极 813 和第二电极 815,可以从基板 801 和对置基板 806 两侧提取光。

可以通过已知方法,例如使用蒸发掩模的蒸发、喷墨印刷以及旋涂,形成发光层 814,使其具有低分子材料、中分子材料(包括低聚物和树枝状聚合物(dendrimer))或高分子材料(也称为聚合物)的单层结构或叠层结构。

本实施例中,使用密封部件 805 将对置基板 806 附连到基板 801,由此在被基板 801、对置基板 806 和密封部件 805 环绕的空间 808 中

提供发光元件 816。注意空间 808 可以填充惰性气体（例如氦气或氩气）或密封件 805。

注意优选密封件 805 由环氧树脂制成。希望该材料允许尽可能少的湿气和氧进渗入。对置基板 806 可以是玻璃基板、石英基板或由 FRP（玻璃纤维强化塑料）、PVF（聚氟乙烯）、麦拉膜（Myler）、聚脂、丙烯酸树脂等制成的塑料基板。

显示装置不局限于在像素部分中包括发光元件的上述结构，可以具有在像素部分中包括液晶的结构。

尽管在图 18A 和 18B 中，在被基板 801、对置基板 806、密封件 805 环绕的空间 808 中形成诸如扫描线驱动电路和信号线驱动电路的驱动电路，但是可以在被基板 801、对置基板 806、密封件 805 环绕的空间 808 外形成驱动电路。

在图 18A 和 18B 中，诸如扫描线驱动电路和信号线驱动电路的驱动器电路在与像素部分相同的基板上形成。然而，本发明不局限于这种结构，且本发明的集成电路装置可以附连于该基板。

参考图 17A 和 17B 描述了这种情况的显示装置的实例。图 17B 是沿着图 17A 的线 A-B 的剖面图。

包括薄膜晶体管的集成电路装置 731a 被附连到基板 701 上，且包括薄膜晶体管的集成电路装置 731b 被附连到用作连接薄膜的 FPC 707。使用包含导电颗粒 711 的各向异性导电粘合剂 712，执行基板 701 和集成电路 731a 的附连以及 FPC 707 和集成电路装置 731b 的附连。当使用各向异性导电粘合剂 712 将集成电路 731a 附连到基板 701 时，集成电路装置 731 通过基板 701 上的导电薄膜 732 和导电颗粒 711 与像素部分 704 相连。而且，当使用各向异性导电粘合剂 712 将集成电路 731b 附连到 FPC 707 时，集成电路装置 731b 通过基板 701 上的导电薄膜 733、FPC 707 上的导电薄膜 734 以及导电颗粒 711 与集成电路装置 731a 相连。作为各向异性导电粘合剂 712，例如，可以给出 ACP 等。可选择地，可以使用如上所述的诸如银膏、铜膏、和碳膏的导电粘合剂；诸如 ACF 这样的导电薄膜；NCP；焊连等。使用密封件 705 将基板 701 附连到基板 706。

接着，参考附图描述上述显示装置的应用。

上述显示装置可以应用到各种电子设备，例如，诸如摄像机和数

码相机的摄影机、护目镜型显示器（头戴式显示器）、导航系统、声音再现装置（汽车音频设备、组合音响等）、计算机、游戏机、便携式信息终端（移动计算机、移动电话、便携式游戏机、电子图书等）、以及配备有记录介质的图像再现装置（更为具体而言，再现诸如 DVD（数字化多功能光盘）这样的记录介质并具有显示再现的图像的显示器的装置）。下面描述它们的具体实例。

图 23A 示出了电视接收机，它包括机壳 2001、支撑底座 2002、显示部分 2003、扬声器部分 2004、视频输入端 2005 等。可以通过在显示部分 2003 应用本实施例的显示装置制造该电视接收机。

图 23B 示出了数码相机，它包括主体 2101、显示部分 2102、图像接收部分 2103、操作键 2104、外部连接端口 2105、快门 2106 等。可以通过在显示部分 2102 应用本实施例的显示装置制造该数码相机。

图 23C 示出了计算机，它包括主体 2201、机壳 2202、显示部分 2203、键盘 2204、外部连接端口 2205、点击鼠标 2206 等。可以通过在显示部分 2203 应用本实施例的显示装置制造该计算机。

图 23D 示出了移动计算机，它包括主体 2301、显示部分 2302、开关 2303、操作键 2304、红外线端口 2305 等。可以通过在显示部分 2302 应用本实施例的显示装置制造该移动计算机。

图 23E 示出了配备有记录介质的便携式图像再现装置（例如 DVD 再现装置），它包括主体 2401、机壳 2402、显示部分 A 2403、显示部分 B 2404、记录介质（例如 DVD）读取部分 2405、操作键 2406、扬声器部分 2407 等。显示部分 A 2403 主要显示图像信息而显示部分 B 2404 主要显示文本信息。可以通过在显示部分 A 2403 和显示部分 B 2404 应用本实施例的显示装置制造该图像再现装置。注意配备有记录介质的图像再现装置包括游戏机等。

图 23F 示出了摄像机，它包括主体 2601、显示部分 2602、机壳 2603、外部连接端口 2604、遥控接收部分 2605、图像接收部分 2606、电池 2607、语音输入部分 2608、操作键 2609、目镜 2610 等。可以通过在显示部分 2602 应用本实施例的显示装置制造该电视摄影机。

图 23G 示出了移动电话，它包括主体 2701、机壳 2702、显示部分 2703、语音输入部分 2704、语音输出部分 2705、操作键 2706、外部连接端口 2707、天线 2708 等。可以通过在显示部分 2703 应用本实施

例的显示装置制造该移动电话。

此外，通过减小其上形成集成电路的基板的厚度，本发明的集成电路装置可以具有柔性。下面参考附图描述具有像素部分的柔性显示装置的特定实例。

图 24A 示出了一种显示器，包括主体 4101、支撑底座 4102、显示部分 4103 等。显示部分 4103 使用柔性基板形成以获得轻而薄的显示器。显示部分 4103 可以弯曲并从支撑底座 4102 分离，以便显示器沿着弯曲墙壁安装。这样，柔性显示器可以在曲面上提供也可以在平面上提供；因此，它可以用于多种应用。因为对其上形成集成电路的基板执行减薄处理，当在减薄处理中基板的厚度减小到不大于 $100\mu\text{m}$ 时，本发明的集成电路装置可以具有柔性。因此，当柔性集成电路装置用于驱动显示部分 4103 的外围驱动电路等时，可以制造柔性显示器。

图 24B 示出了可以卷曲的显示器，它包括主体 4201、显示部分 4202 等。主体 4201 和显示部分 4202 使用柔性基板形成，以便以弯曲或卷曲状态携带该显示器。因此即使显示器具有大的尺寸，该显示器可以以弯曲或卷曲状态装在包里。因为对其上形成集成电路的基板执行减薄处理，当在减薄处理中基板的厚度减小到不大于 $100\mu\text{m}$ 时，本发明的集成电路装置可以具有柔性。因此，当柔性集成电路装置用于驱动显示部分 4202 的外围驱动器电路等时，可以制造轻、薄且大尺寸的显示器。

图 24C 示出了一种薄片计算机，它包括主体 4401、显示部分 4402、键盘 4403、触摸垫 4404、外部连接端口 4405、电源插头 4406 等。使用柔性基板形成显示部分 4402 以获得轻而薄的计算机。此外，如果主体 4401 的部分具有保存空间，显示部分 4402 可以卷曲并保存在主体中。此外当键盘 4403 也具有柔性时，类似于显示部分 4402，键盘 4403 可以卷曲并保存在主体 4401 的保存空间中，这便于携带。当它不使用时，该计算机可以卷曲并保存，不占用空间。因为对其上形成集成电路的基板执行减薄处理，当在减薄处理中基板的厚度减小到不大于 $100\mu\text{m}$ 时，本发明的集成电路装置可以具有柔性。因此，当该柔性集成电路装置用于驱动显示部分 4402 等的外围驱动器电路等时，可以制造轻而薄的计算机。

图 24D 示出了一种具有 20 到 80 英寸的大显示部分的显示装置，它包括主体 4300、作为操作部分的键盘 4302、显示部分 4301、扬声器 4303 等。使用柔性基板形成显示部分 4301，且可以在与键盘 4302 分离的情况下以弯曲或卷曲状态携带主体部分 4300。此外，可以不使用布线进行键盘 4302 和显示部分 4301 之间的连接。例如，主体部分 4300 可以沿着弯曲墙壁安装并可以使用键盘 4302 操作而不使用布线。因为对其上形成集成电路的基板执行减薄处理，当在减薄处理中基板的厚度减小到不大于 $100\ \mu\text{m}$ 时，本发明的集成电路装置可以具有柔性。因此，当该柔性集成电路装置用于驱动显示部分 4301 等的外围驱动器电路等时，可以制造轻、薄和大尺寸的显示装置。

图 24E 示出了电子图书，它包括主体 4501、显示部分 4502、操作键 4503 等。主体 4501 中可以结合调制解调器。使用柔性基板形成弯曲或卷曲的显示部分 4502。因此可以携带该电子图书而不占用空间。而且，显示部分 4502 可以显示运动图像以及诸如字符这样的静态图像。因为对其上形成集成电路的基板执行减薄处理，当在减薄处理中基板的厚度减小到不大于 $100\ \mu\text{m}$ 时，本发明的集成电路装置具有柔性。因此，当该柔性集成电路装置用于驱动显示部分 4502 的外围驱动器电路等时，可以制造轻而薄的电子图书。

图 24F 示出了一种 IC 卡，它包括主体 4601、显示部分 4602、连接端 4603 等。由于使用柔性基板形成轻且薄片型的显示部分 4602，它可以贴附到卡的表面。当该 IC 卡可以以非接触方式接收数据时，从外部获得的数据可以显示在显示部分 4602 上。因为对其上形成集成电路的基板执行减薄处理，当在减薄处理中基板的厚度减小到不大于 $100\ \mu\text{m}$ 时，本发明的集成电路装置可以具有柔性。因此，当该柔性集成电路装置用于驱动显示部分 4602 的外围驱动器电路等时，可以制造轻而薄的 IC 卡。

如上所述，本发明的应用范围是如此广泛，本发明可以应用于多个领域的电子设备和信息显示装置。注意本实施例可以与上述实施方式和实施例自由组合。

[实施例 3]

本实施例描述本发明的集成电路装置应用于 IC 卡的情况。

图 19A 示出了使用本发明的集成电路装置的 IC 卡的顶视图。本发明的集成电路装置 923 被附连到基板 921。具体而言,包括在集成电路装置 923 中的诸如薄膜晶体管的元件与用作天线的导电薄膜 922 电连接,该导电薄膜在基板 921 上提供。

图 19C 示出了部分 924 的剖面图,其中集成电路装置 923 与用作天线的导电薄膜 922 电连接。集成电路装置 923 中,在基板 930 的一个表面上形成组成集成电路的薄膜晶体管 935,在不形成集成电路的基板 930 的表面(此后称为基板 930 的另一表面)上形成用作凹陷部分的凹槽。与薄膜晶体管 935 电连接的电极 986 通过包含在各向异性导电粘合剂 901 中的导电颗粒 911 与用作天线的导电薄膜 922 电连接。作为各向异性导电粘合剂 901,例如,可以给出各向异性导电胶(ACP)等。可选择地,不仅可使用各向异性导电粘合剂 901,还可以使用诸如银膏、铜膏、和碳膏的导电粘合剂;诸如各向异性导电薄膜(ACF)的导电薄膜;不导电胶(NCP);焊连等使电极 986 和用作天线的导电薄膜 922 彼此电连接。

该集成电路装置中提供的晶体管不局限于图 19C 所示的薄膜晶体管,可以是在诸如 Si 基板这样的半导体基板上形成的晶体管,它使用半导体基板作为沟道区域。图 19D 示出了这种情况的剖面图。集成电路装置 923 中,在诸如 Si 基板这样的半导体基板 931 的一个表面上形成晶体管 936,它使用半导体基板 931 作为沟道区域,且在半导体基板 931 的另一表面(不形成晶体管 936 的半导体基板 931 的表面)上形成作为凹陷部分的凹槽。与晶体管 936 电连接的电极 996 通过包含在各向异性导电粘合剂 901 中的导电颗粒 911 与用作天线的导电薄膜 922 电连接。这种情况下,类似于图 19C,可以使用不同于各向异性导电粘合剂 901 的其它手段使电极 996 和用作天线的导电薄膜 922 彼此电连接。

因为对其上形成集成电路的基板执行减薄处理,当在减薄处理中基板的厚度减小到不大于 $100\mu\text{m}$ 时,本发明的集成电路装置可以具有柔性。因此,当诸如塑料基板这样的柔性基板用作基板 921 且在该柔性基板 921 上提供本发明的柔性集成电路装置时,IC 卡也可以弯曲,使得 IC 卡具有附加值(图 19B)。

[实施例 4]

本实施例描述了一种情况，其中本发明的集成电路装置应用于能够以非接触方式发射和接收数据的半导体装置（也称为 RFID（射频识别）标签、ID 标签、IC 标签、IC 芯片、RF（射频）标签、无线标签、电子标签或无线芯片）。

在实施方式 2 中描述的制造方法中，参考图 4A 到 5A，以类似于实施方式 2 的方式制造集成电路装置。然后，在图 5B 中，不是形成电极 216，而是在绝缘薄膜 215 上形成用作天线的导电薄膜 229，使其与薄膜晶体管 205a 到 205c 中的至少一个电连接。接着，形成覆盖用作天线的导电薄膜 229 的用作保护薄膜的绝缘薄膜 230，且对第一基板 201A 执行减薄处理（即，实施方式 2 中描述的相同的制造方法用在图 5C 及以后的图中）。因此，可以制造如图 20A 中示出的能够以非接触方式发射和接收数据的集成电路装置。注意当在减薄处理之后第一基板 201B 的厚度减小到不大于 $100\ \mu\text{m}$ 时，该集成电路装置可以具有柔性。因此，可以制造能够以非接触方式发射和接收数据的柔性集成电路装置。

使用导电材料，通过 CVD、溅射、印刷方法（例如丝网印刷和照相凹版印刷）、微滴释放、分配器方法等形成用作天线的导电薄膜 229。导电材料是选自铝（Al）、钛（Ti）、银（Ag）、铜（Cu）、金（Au）、和镍（Ni）的元素，或主要包含这些元素的合金材料或化合物材料，且可以采用单层结构或叠层结构。

可以通过 CVD、溅射等形成绝缘薄膜 230，使其具有以下面薄膜的单层结构或叠层结构：包含氧或氮的绝缘薄膜，例如氧化硅薄膜、氮化硅薄膜、氧氮化硅（ SiO_xN_y ）（ $x>y>0$ ）薄膜和氮氧化硅（ SiN_xO_y ）（ $x>y>0$ ）薄膜；或诸如 DLC（类金刚石碳）这样的包含碳的薄膜。也可以通过旋涂、丝网印刷、微滴释放等形成绝缘薄膜 230，使其具有由有机材料制成的薄膜的单层或叠层结构，所述有机材料有例如环氧树脂、聚酰亚胺、聚酰胺、聚乙烯剂苯酚、苯并环丁烯和丙烯酸树脂，或诸如硅氧烷树脂的硅氧烷材料。

可选择地，用作天线的导电薄膜 229 可以与集成电路分离地形成，然后与集成电路电连接。例如，在实施方式 2 所描述的制造方法中，以类似于实施方式 2 的方式从图 4A 到 5A 制造集成电路装置。然后，在图 5B 中，不是形成与集成电路的薄膜晶体管 205c 电连接的电极

216, 而是形成与薄膜晶体管 205a 电连接的电极 243。接着, 将在基板 240 上形成的用作天线的导电薄膜 239 与在第一基板 201A 上形成的包括薄膜晶体管等的集成电路附连, 使它们彼此电连接。然后, 在第一基板 201A 上形成凹槽, 且对第一基板 201A 进行减薄处理, 由此制造了如图 20B 所示的能够以非接触方式发射和接收数据的集成电路装置。注意当在减薄处理之后第一基板 201B 的厚度减小到不大于 $100\ \mu\text{m}$ 时, 该集成电路装置可以具有柔性。这样, 可以制造能够以非接触方式发射和接收数据的柔性集成电路装置。

基板 240 可以由诸如塑料的柔性材料制成, 或第一基板 201A 和基板 240 可以彼此附连并受到减薄处理。后一种情况下, 基板 240 可以由与第一基板 201A 类似的材料制成。可以使用各向异性导电粘合剂 242, 将包括具有用作天线的导电薄膜 229 的基板 240 的层 235a 和包括诸如在第一基板 201B 上形成的晶体管的集成电路的层 235b 彼此粘接。可以通过包含在各向异性导电粘合剂 242 中的导电颗粒 241 使电极 214 和用作天线的导电薄膜 229 彼此电连接。作为各向异性导电粘合剂 242, 例如, 可以给出各向异性导电胶 (ACP) 等。可选择地, 可以使用诸如银膏、铜膏、和碳膏的导电粘合剂; 诸如 ACP 的导电粘合剂; 诸如 ACF 的导电薄膜; NCP; 焊连等, 将电极 214 和用作天线的导电薄膜 229 彼此电连接。

作为上述能够以非接触方式发射和接收数据的集成电路装置中的信号发射系统, 可以使用电磁耦合系统、电磁感应系统、微波系统等。考虑使用的情况, 专业人员可以适当地选择发射系统, 可以根据发射系统提供最佳天线。

例如, 如果电磁耦合系统或电磁感应系统 (例如 13.56 MHz 频带) 用作集成电路装置中的信号发射系统, 可以利用磁场密度改变导致的电磁感应。因此, 用作天线的导电薄膜形成为环形形状 (例如, 环形天线) 或螺旋形状 (例如, 螺旋天线)。

如果使用微波系统 (例如, UHF 频带 (860 ~ 960 MHz 频带), 2.45 GHz 频带等) 作为集成电路装置中的信号发射系统, 可以考虑用于信号发射的电磁波的波长, 适当设置形状, 例如用作天线的导电薄膜的长度。例如, 用作天线的导电薄膜可以形成为线形形状、平面形状、带状等。用作天线的导电薄膜的形状不局限于线形形状, 考虑电磁波

的波长，用作天线的导电薄膜可以以曲线、蜿蜒形状或它们的组合提供。

图 25A 示出了用作天线的导电薄膜的实例，它形成为线形形状。图 25A 中，集成电路装置 1232 附连于其上形成用作天线的导电薄膜(偶极天线) 1231 的基板 1230。

图 25B 示出了用作天线的导电薄膜的实例，它以平面形状形成。图 25B 中，集成电路装置 1242 附连于其上形成用作天线的导电薄膜(接线天线(patch antenna)) 1241 的基板 1240。

图 25C 示出了用作天线的导电薄膜的实例，它以带状形状形成。图 25C 中，集成电路装置 1252 附连于其上形成用作天线的导电薄膜 1251 的基板 1250。

本申请基于 2005 年 9 月 2 日提交到日本专利局的日本专利申请序列号 No.2005-254481，此处引用其全部内容作为参考。

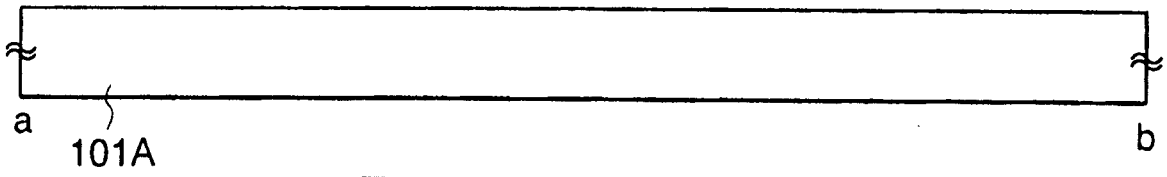


图 1A

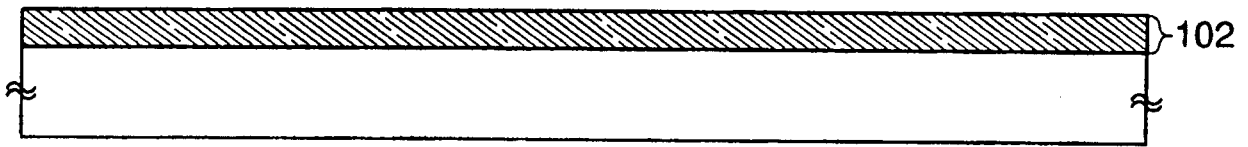


图 1B

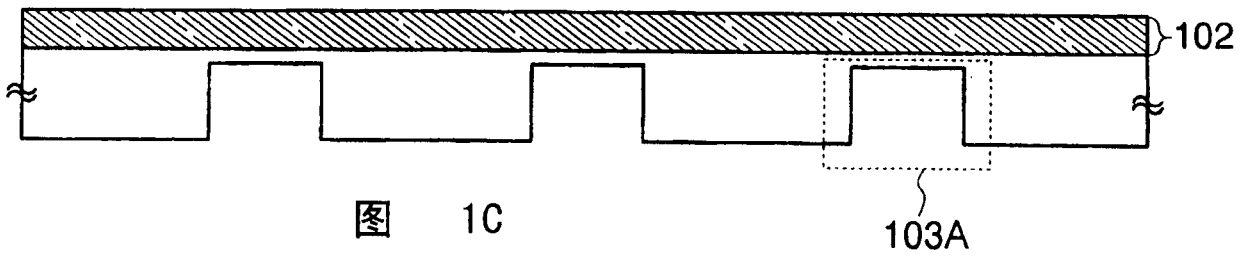


图 1C

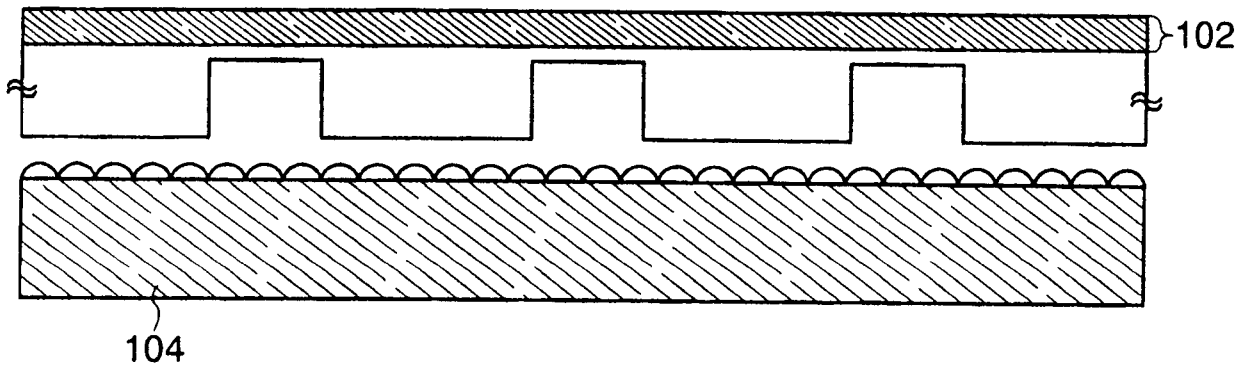


图 1D

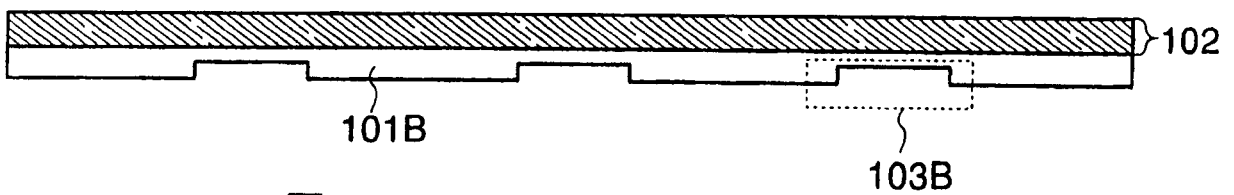


图 1E

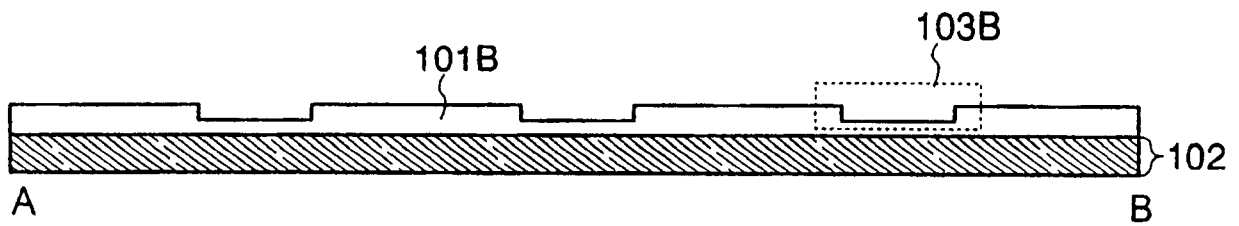


图 2A

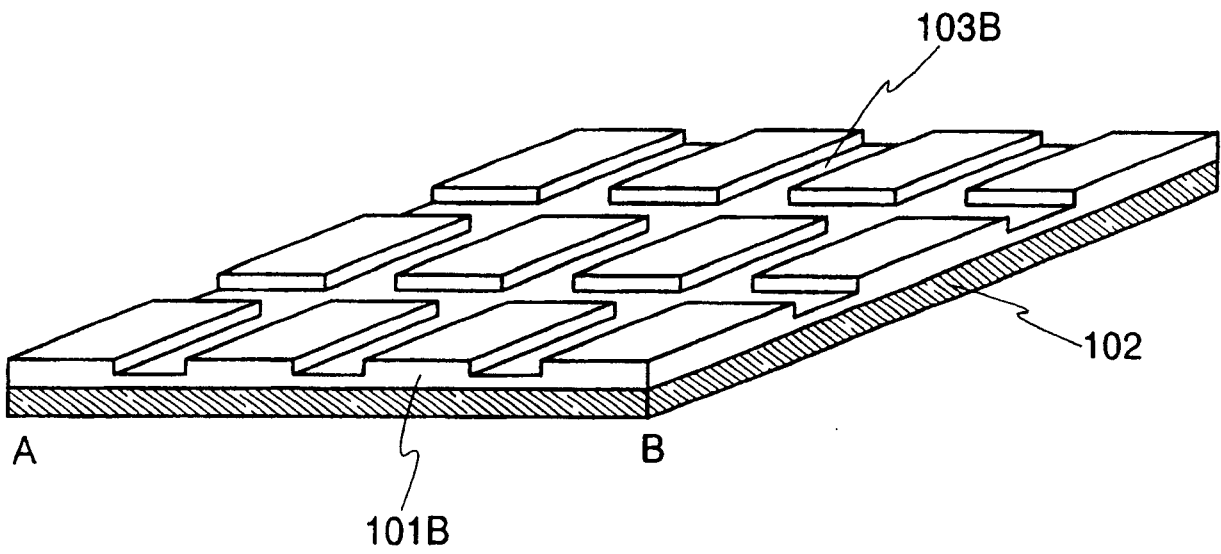


图 2B

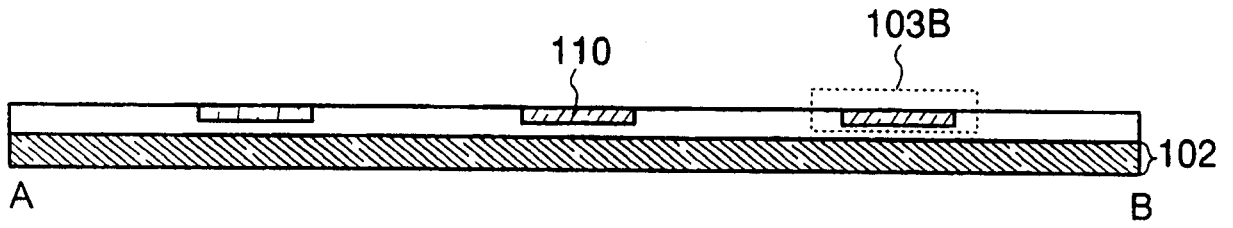


图 3A

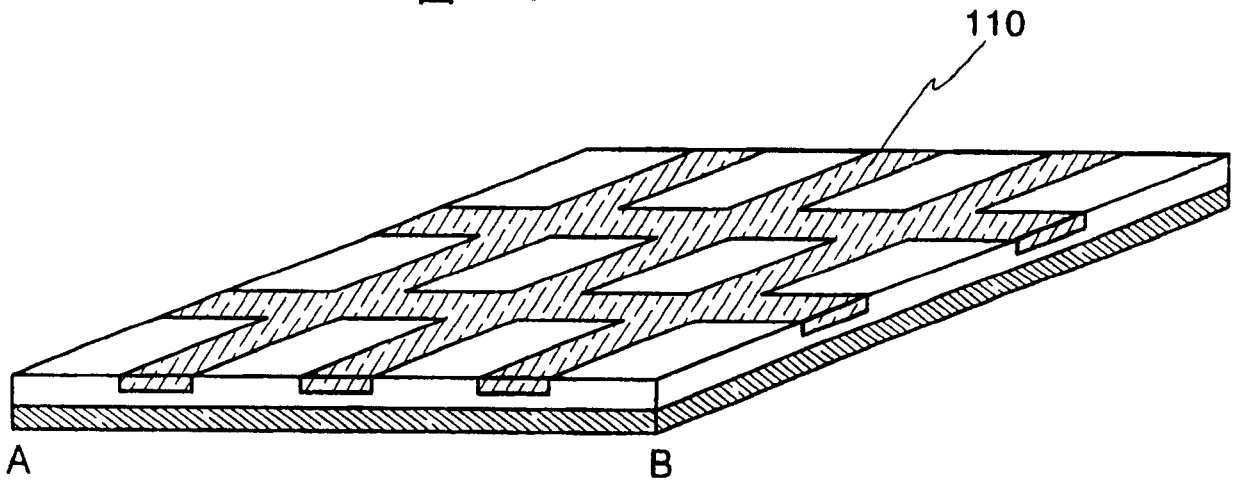


图 3B

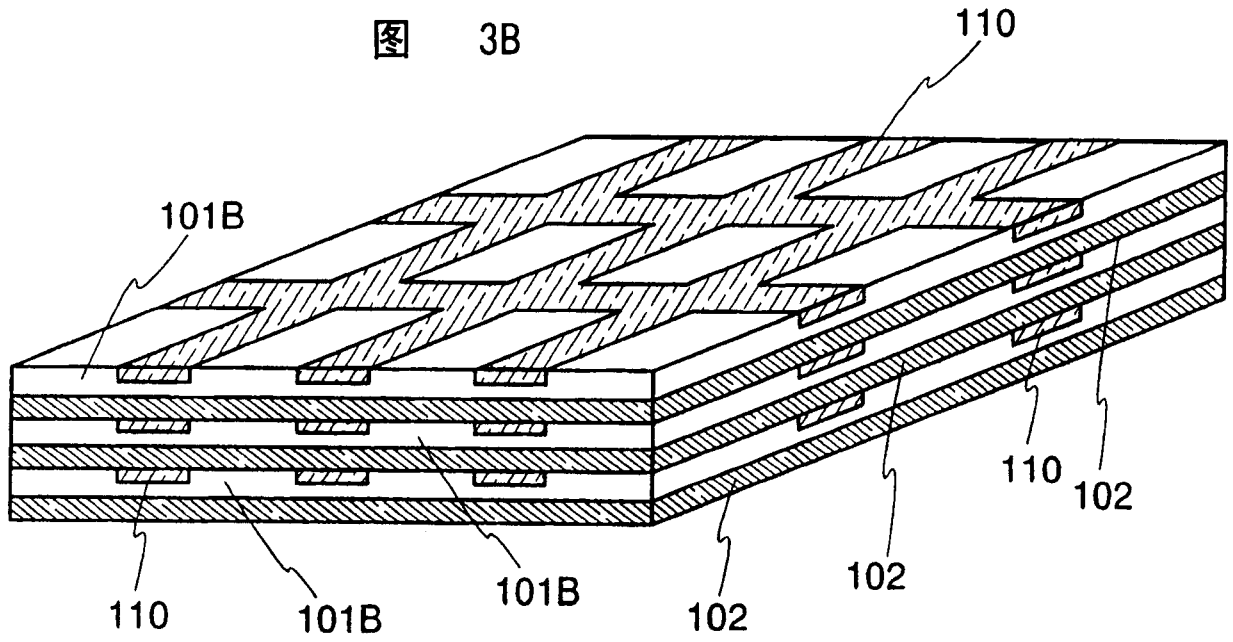


图 3C

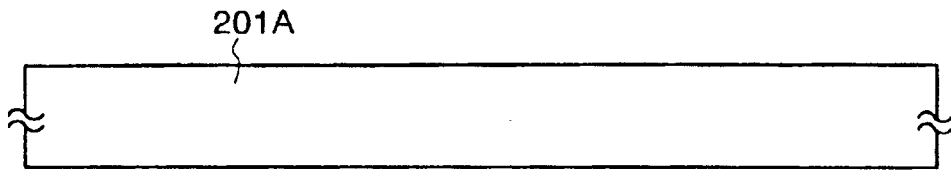


图 4A

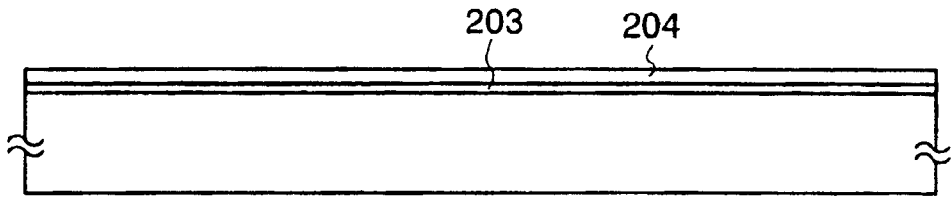


图 4B

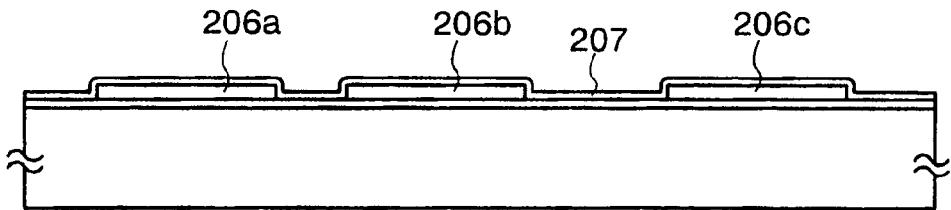


图 4C

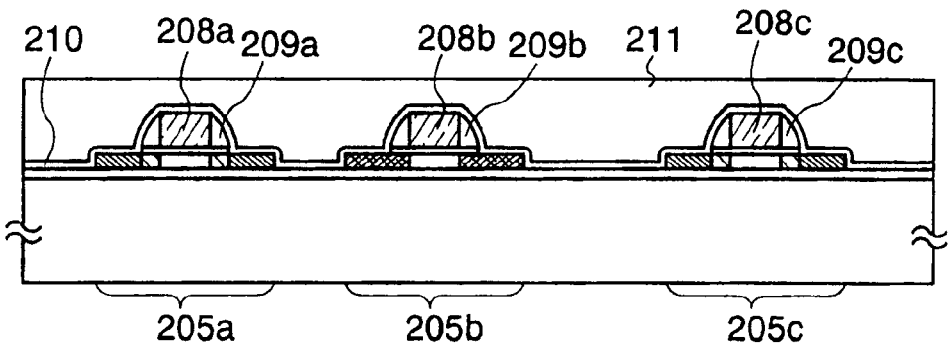


图 4D

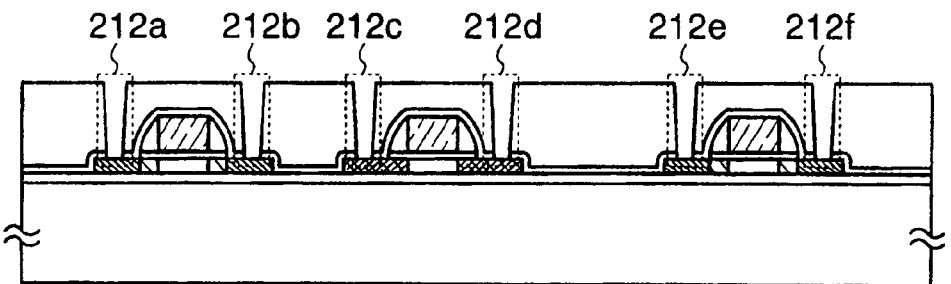


图 4E

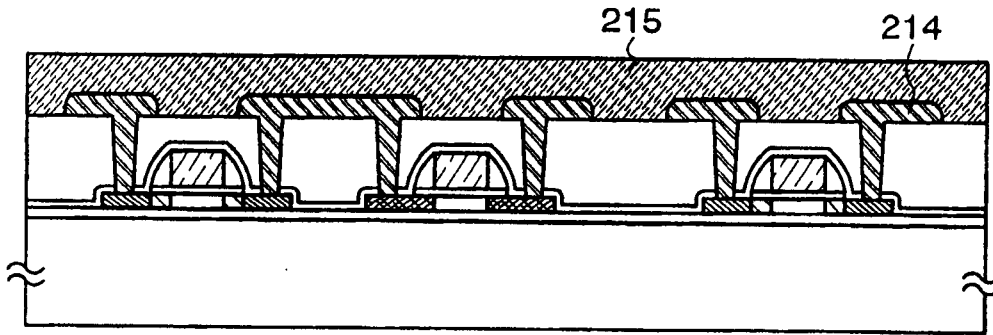


图 5A

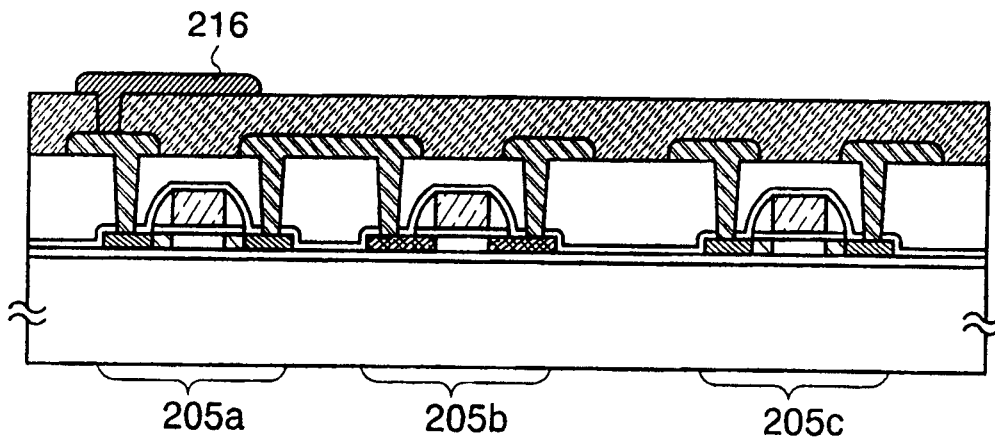


图 5B

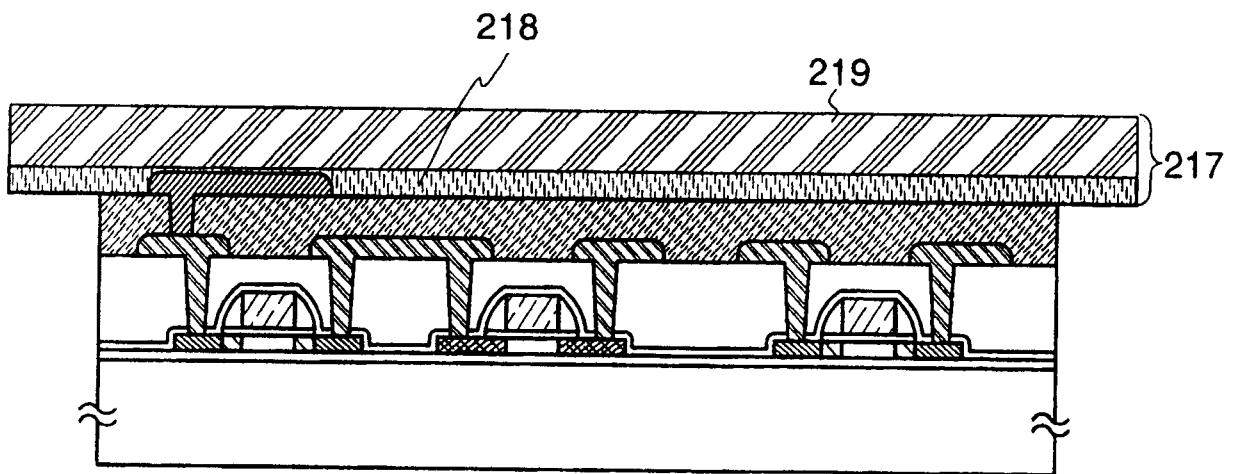
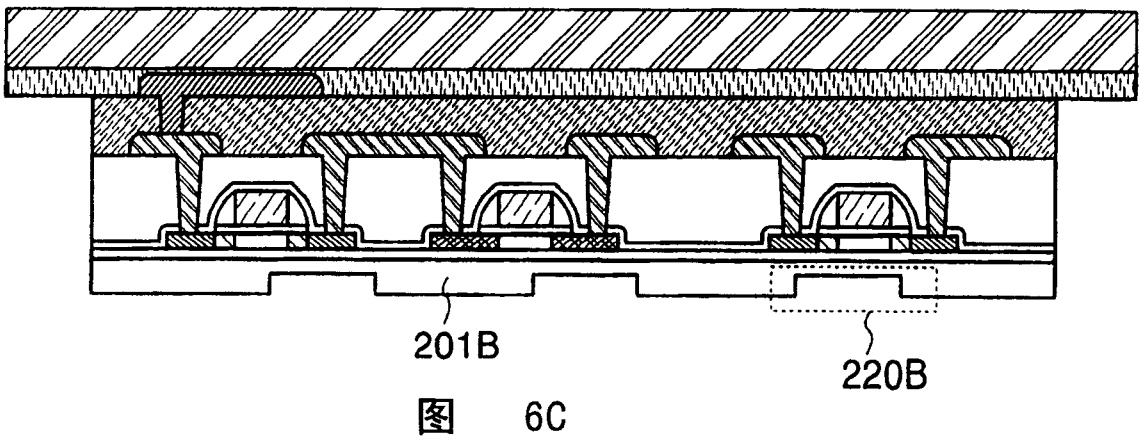
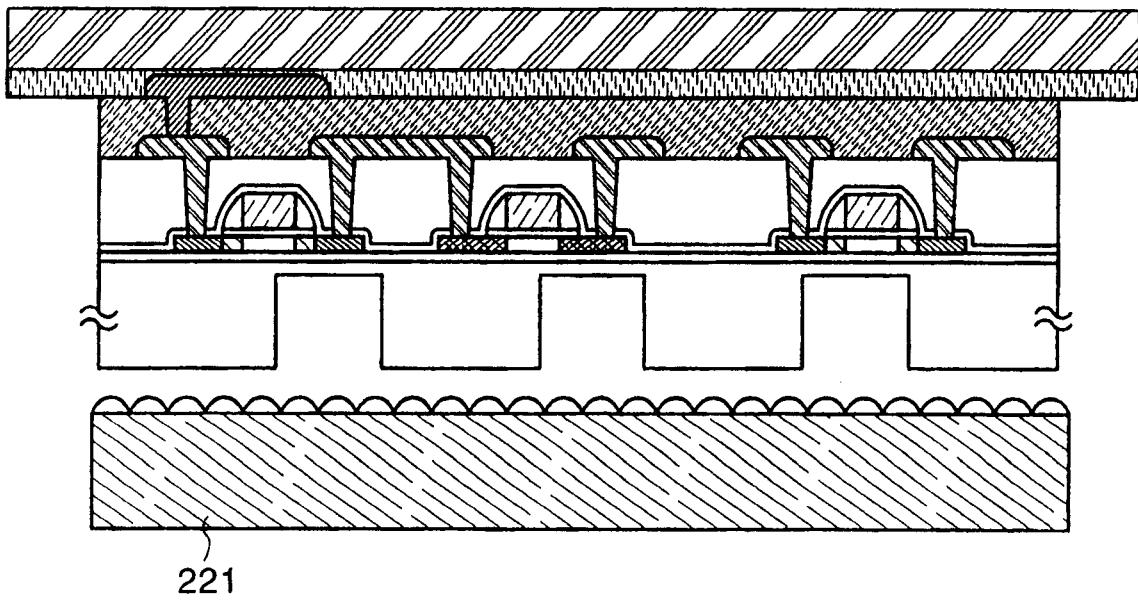
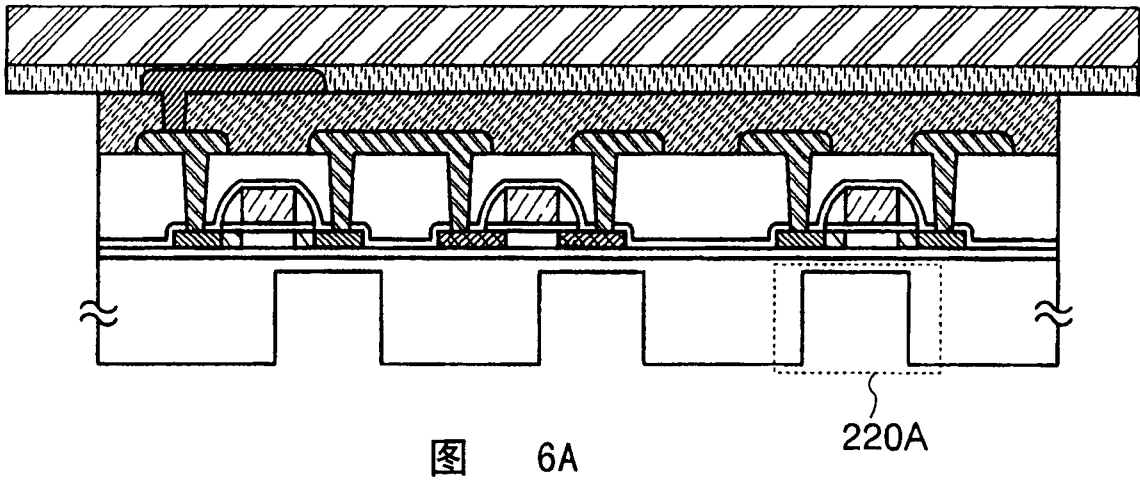


图 5C



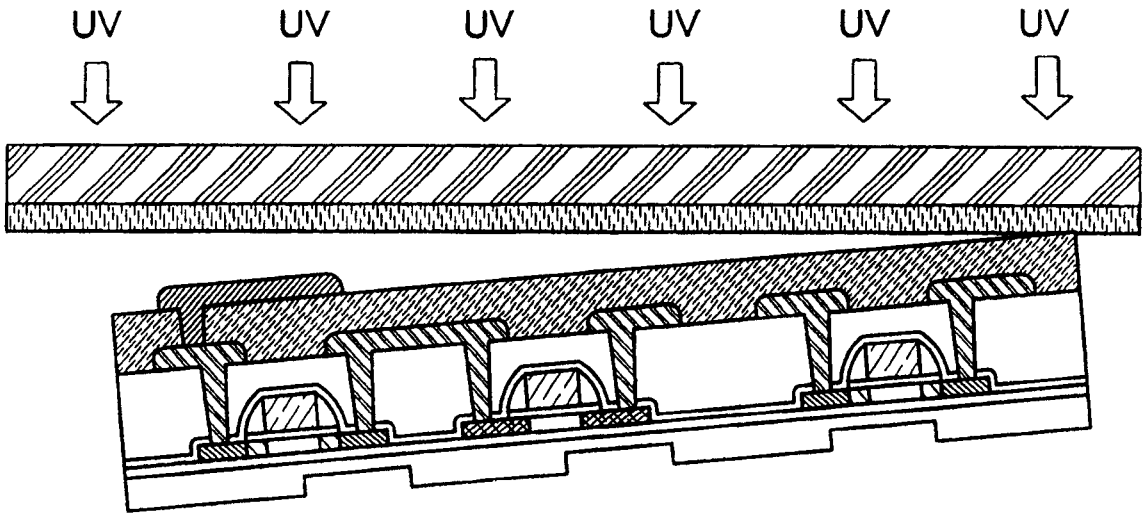


图 7A

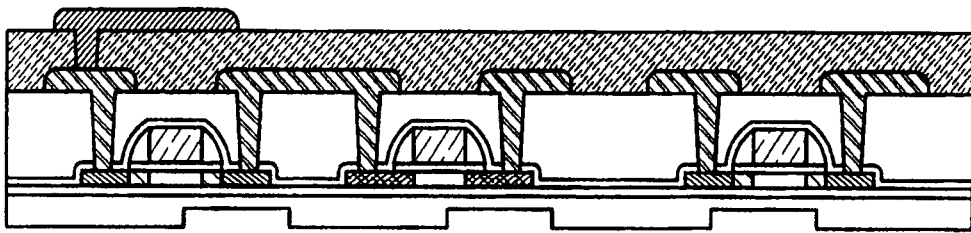


图 7B

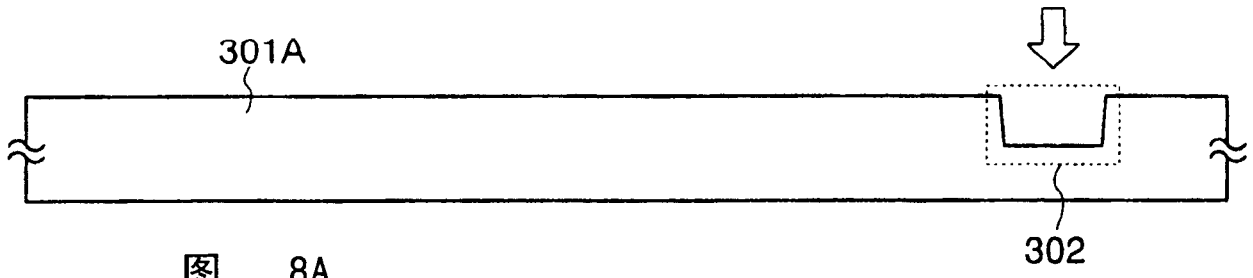


图 8A

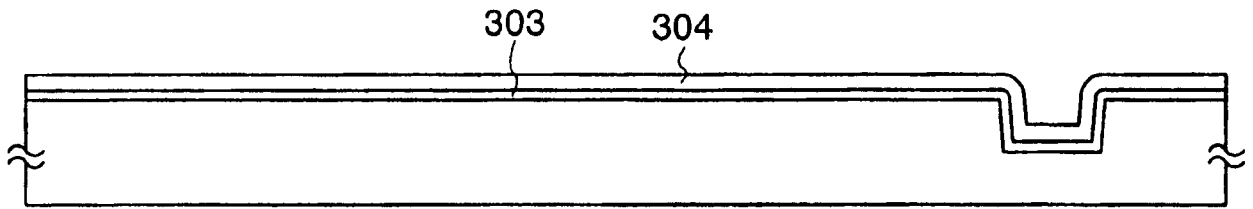


图 8B

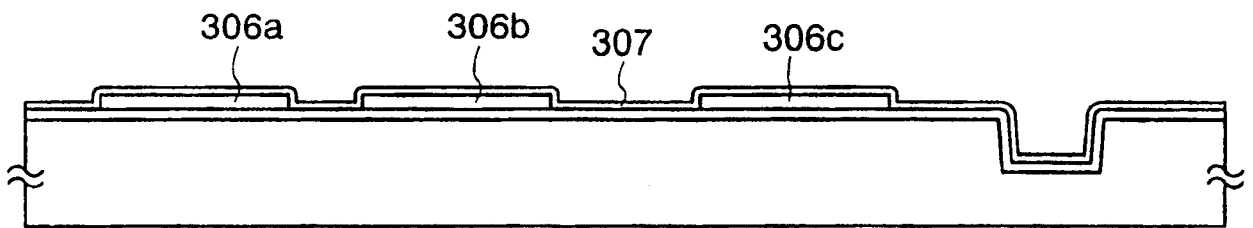


图 8C

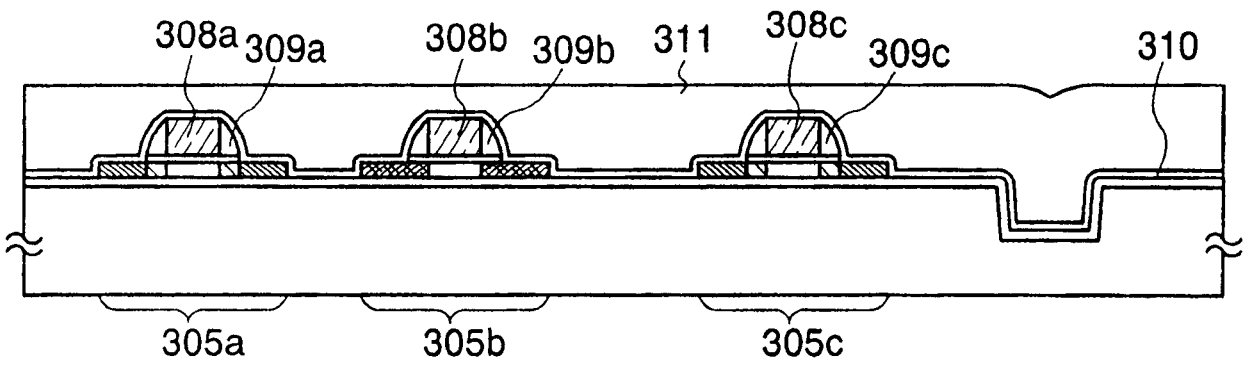


图 8D

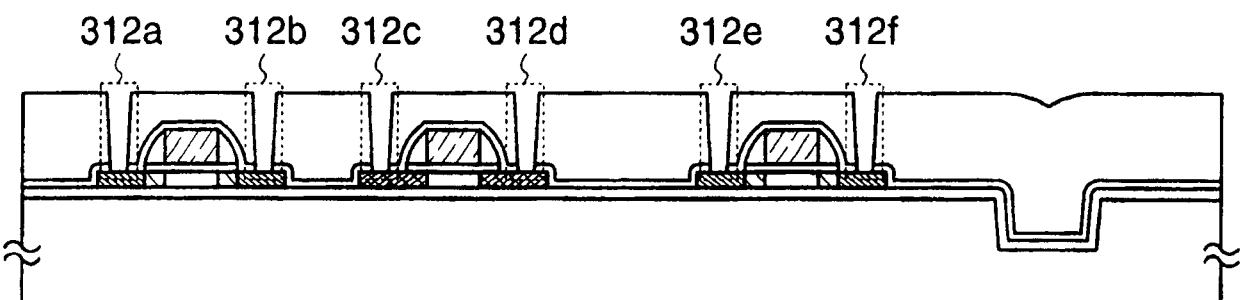


图 8E

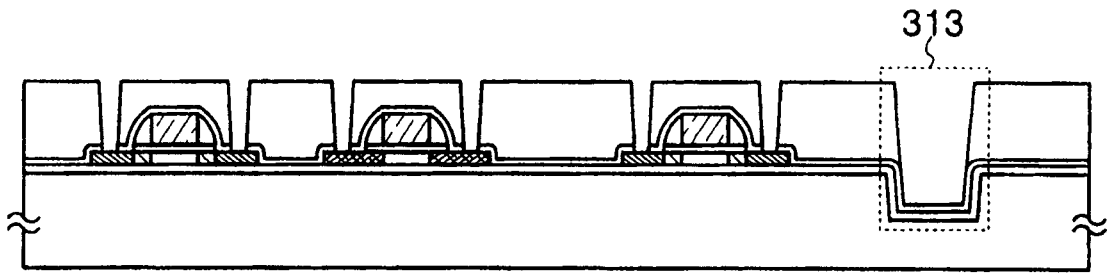


图 9A

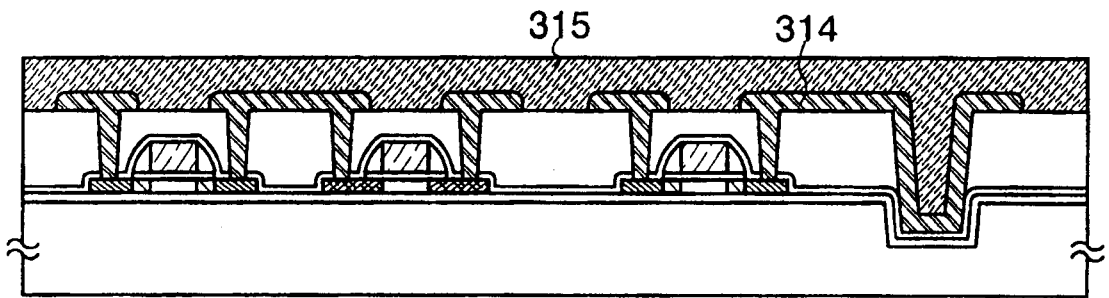


图 9B

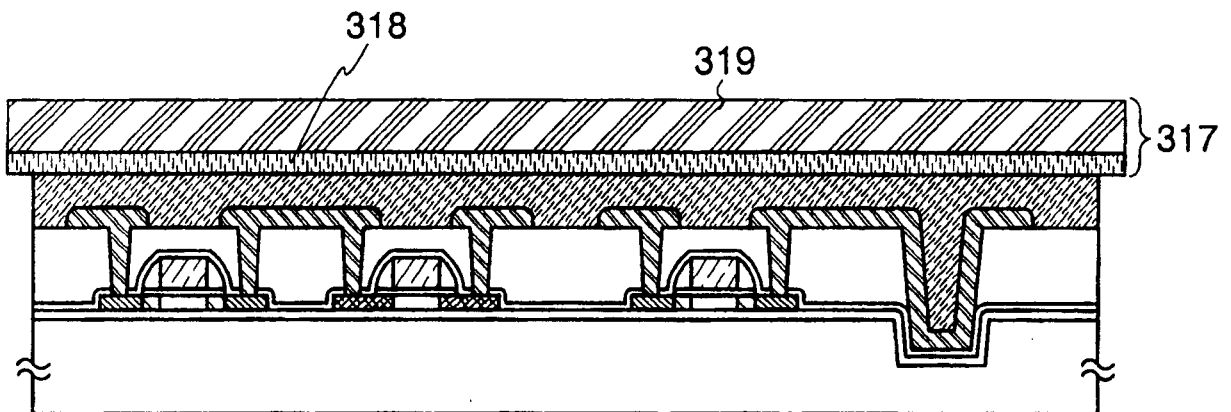


图 9C

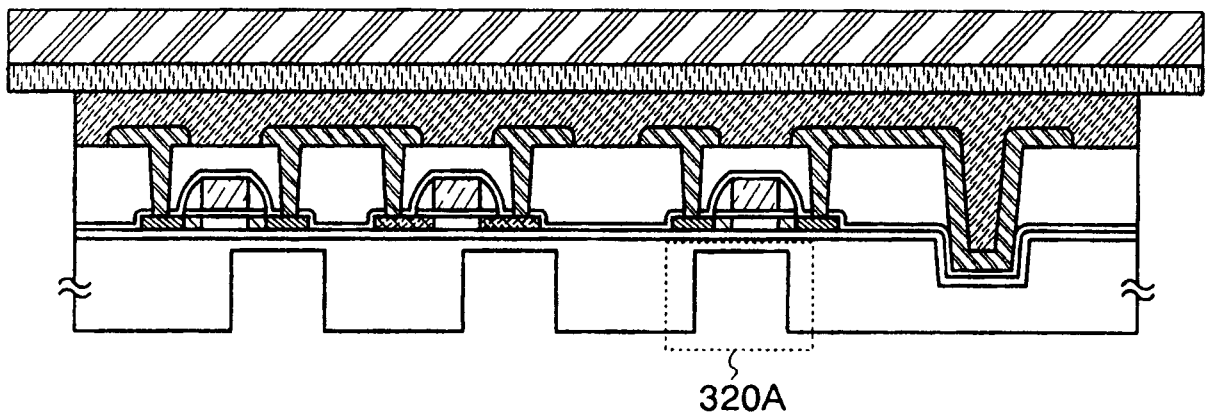


图 9D

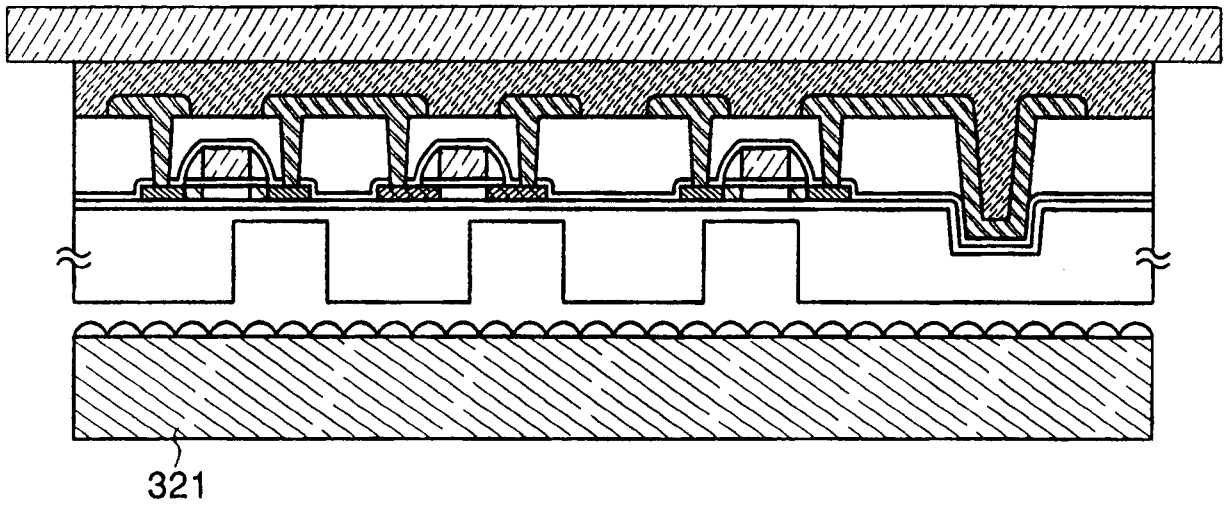


图 10A

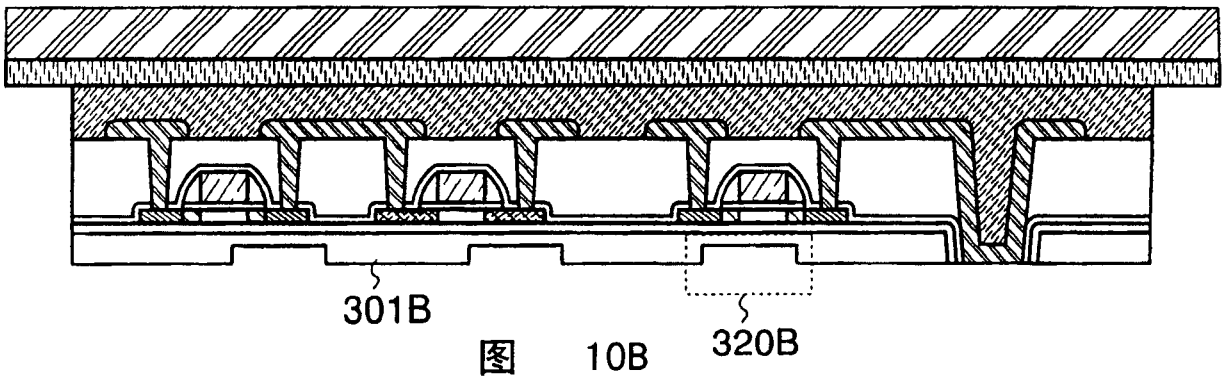


图 10B

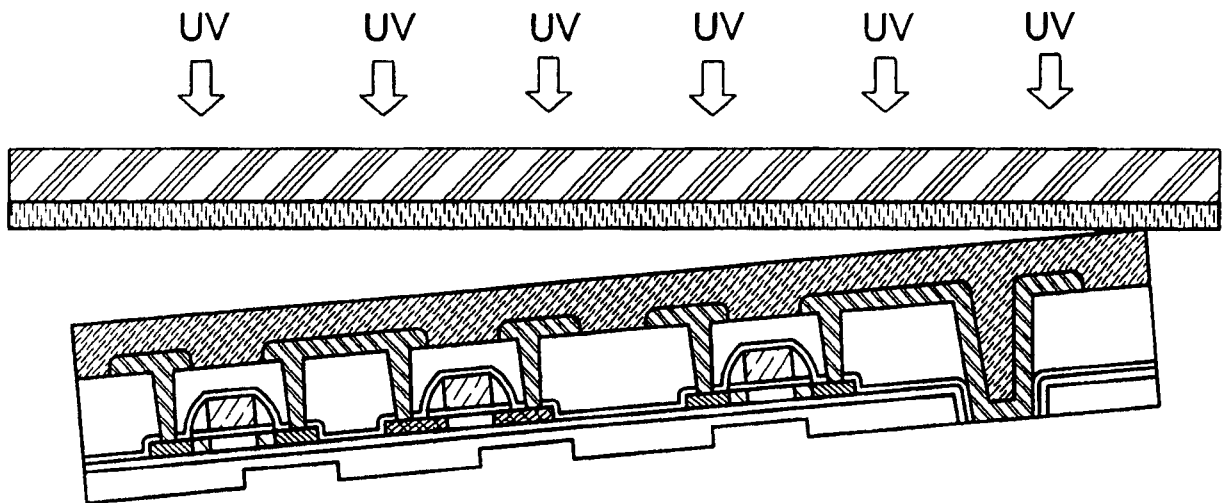


图 10C

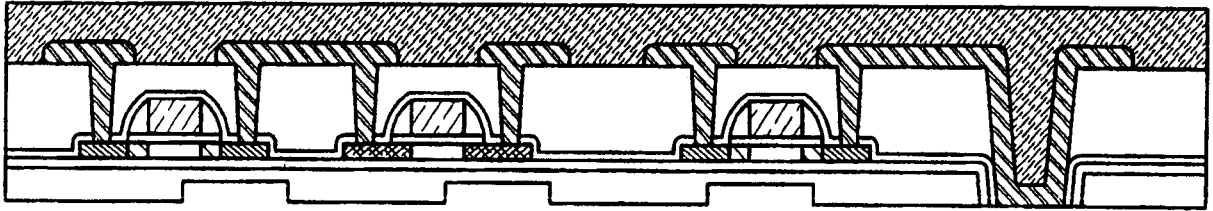


图 11

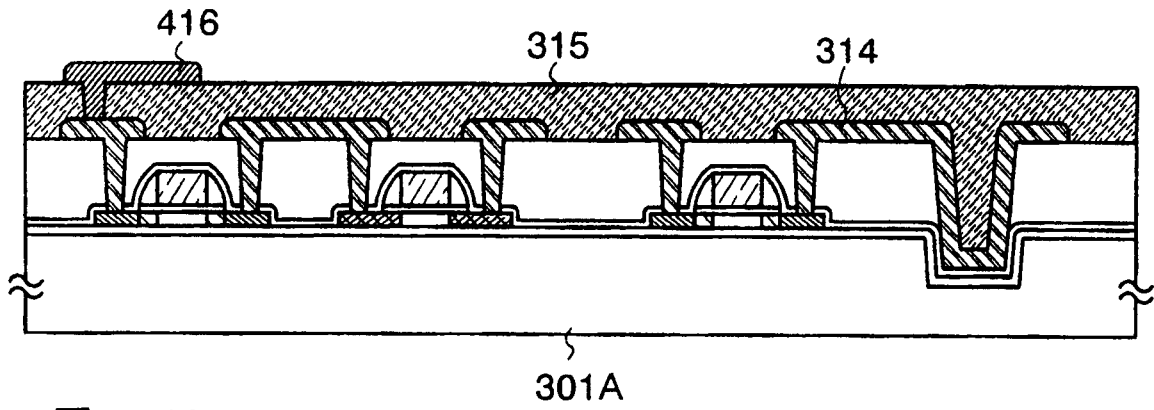


图 12A

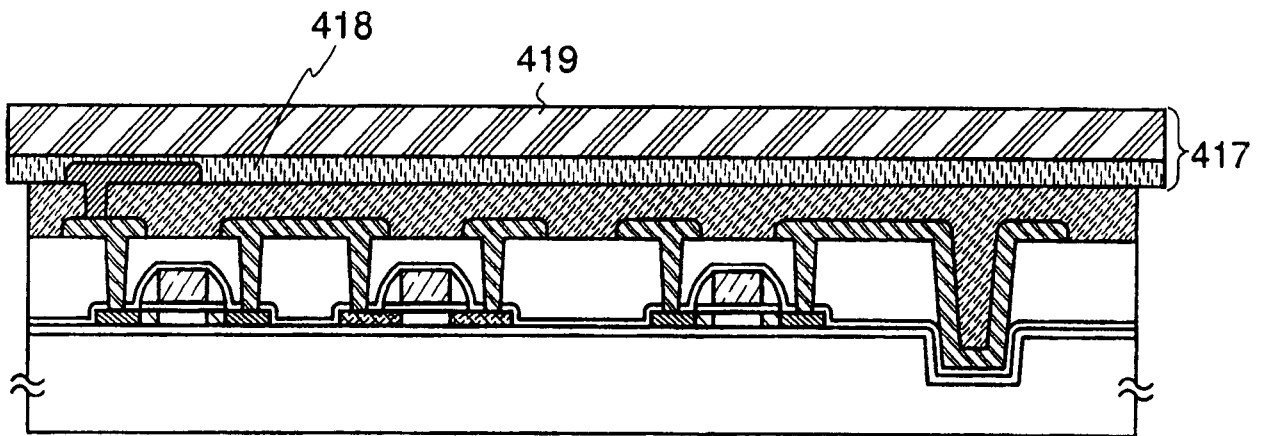


图 12B

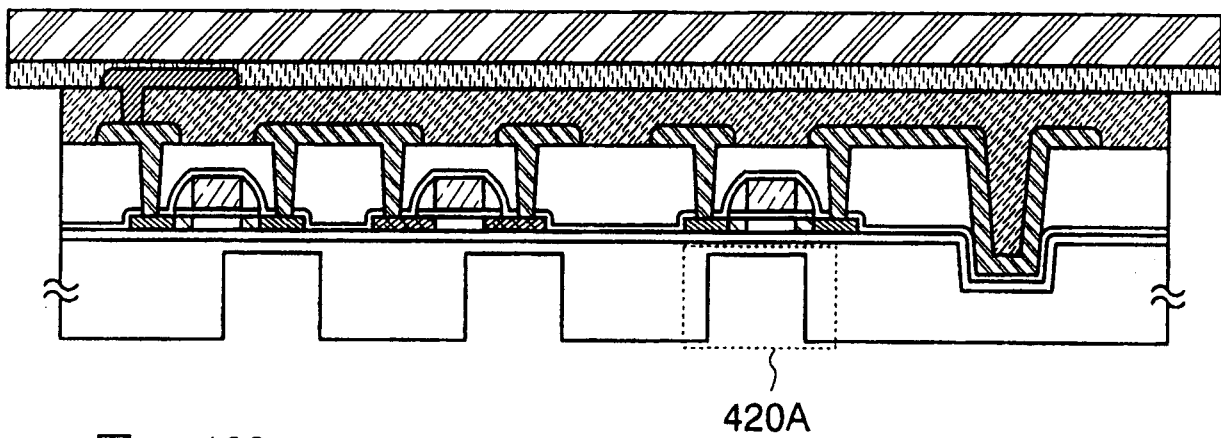


图 12C

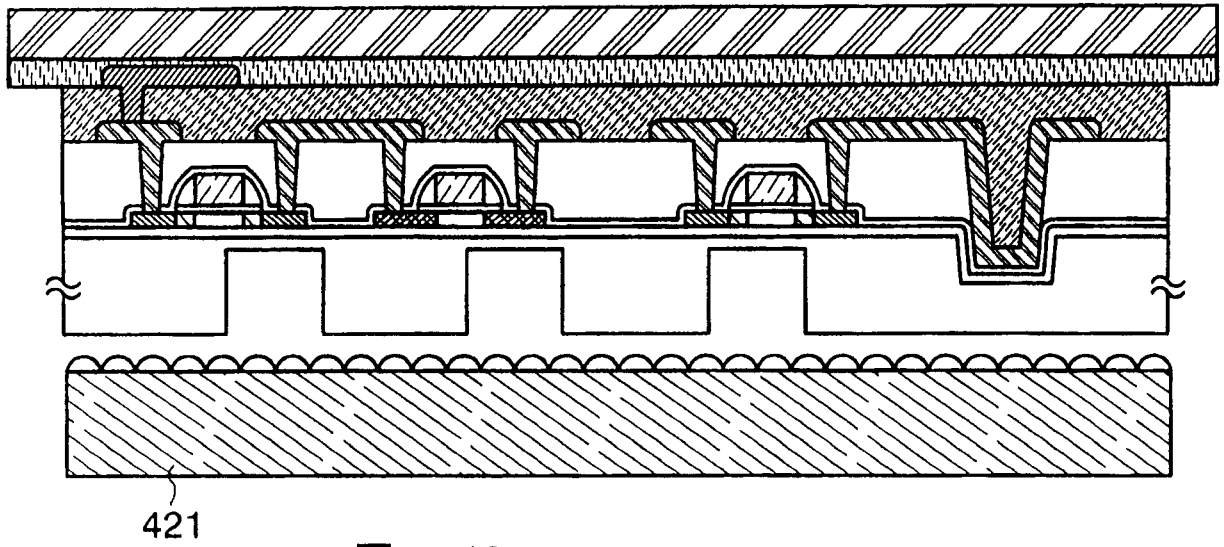


图 13A

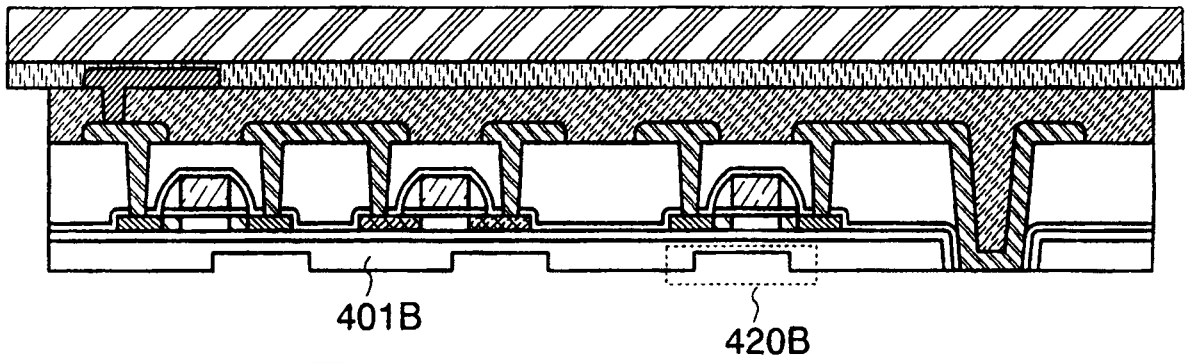


图 13B

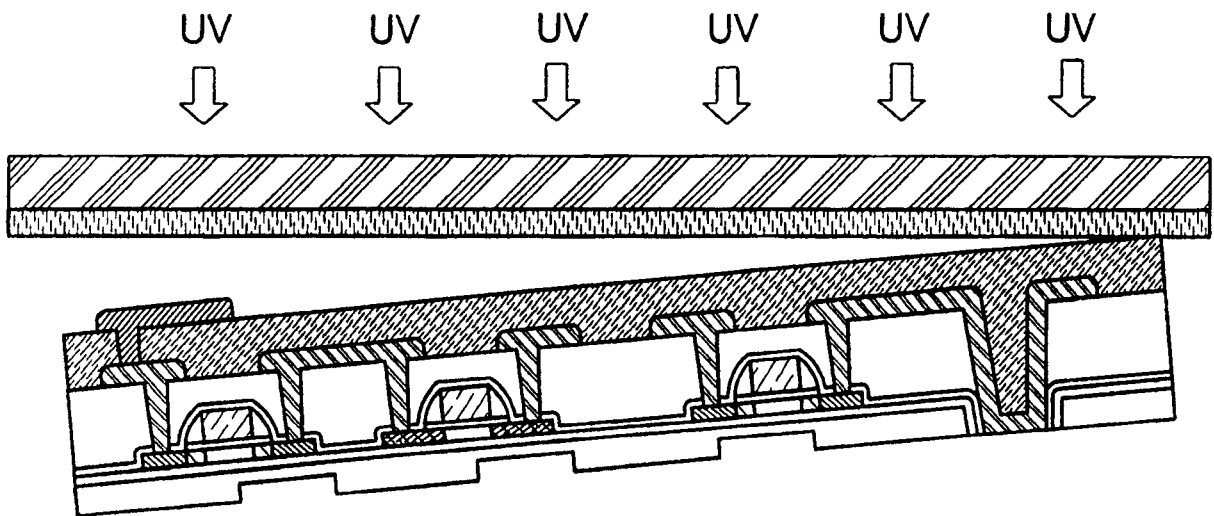


图 13C

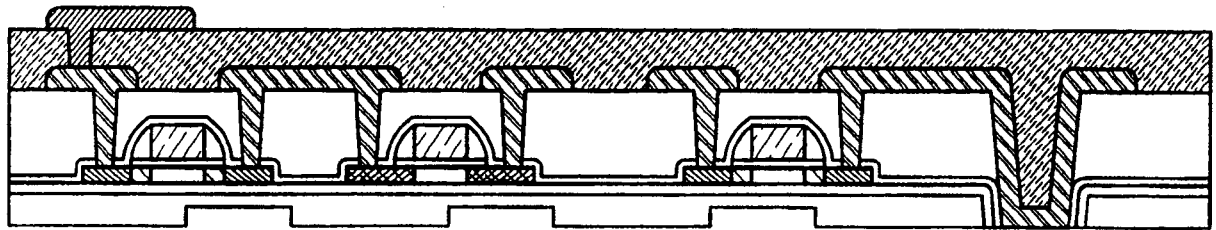


图 14

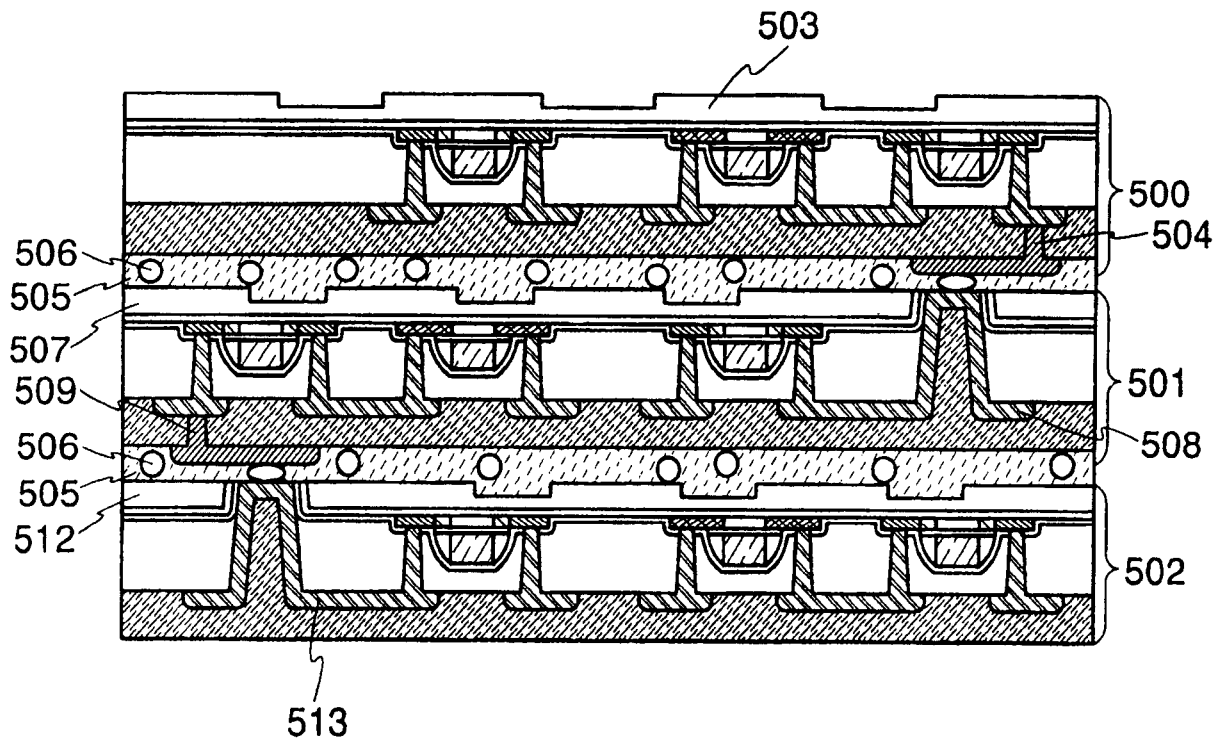


图 15

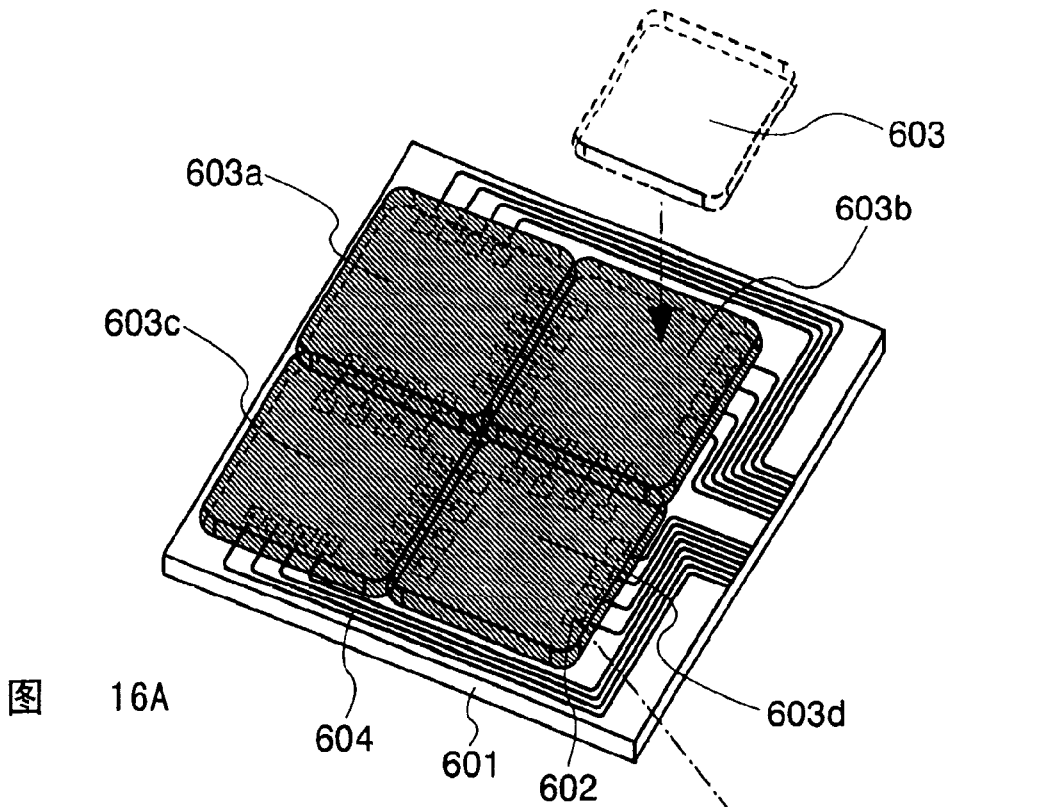


图 16A

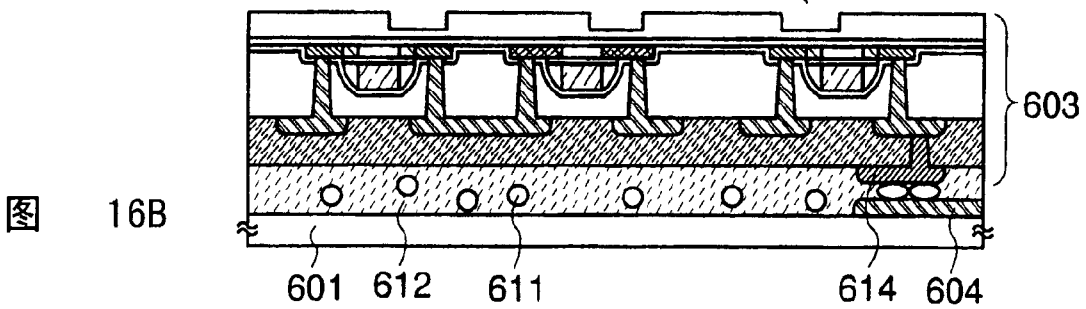


图 16B

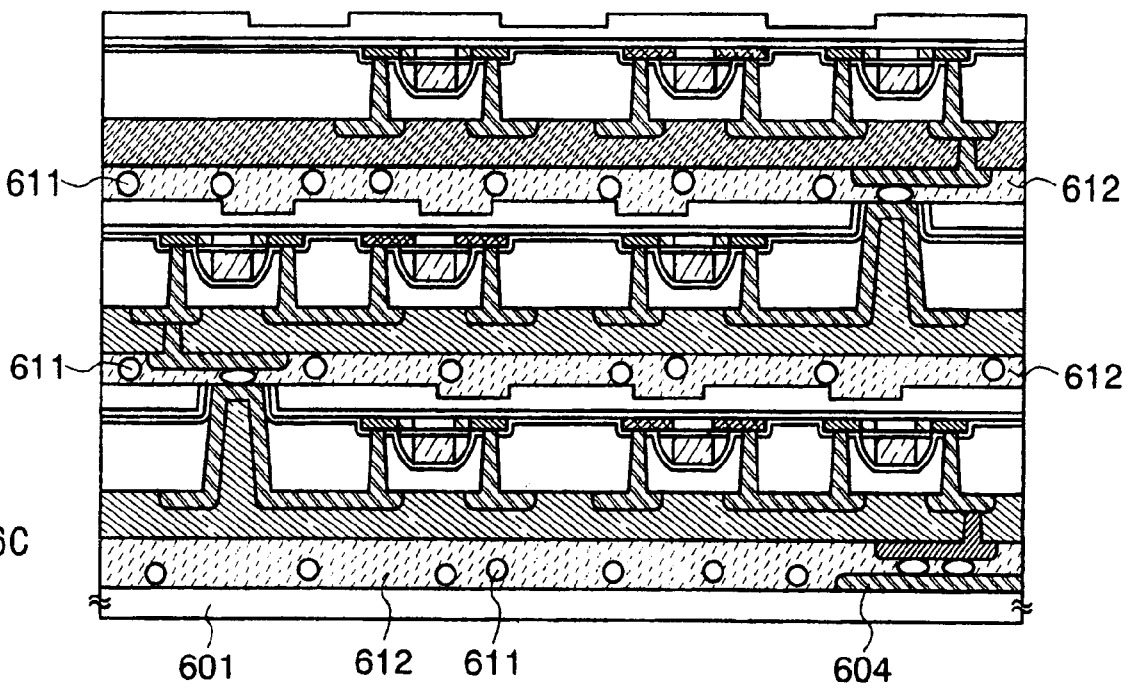


图 16C

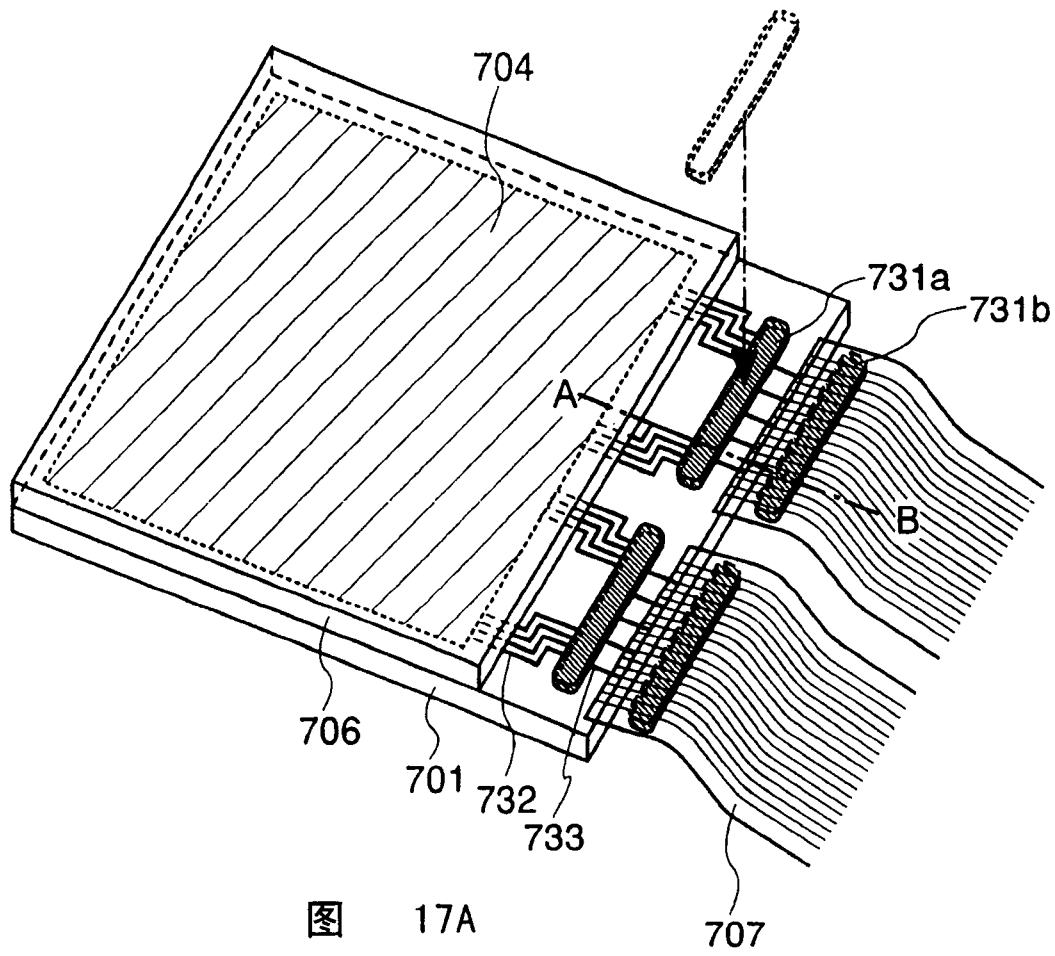


图 17A

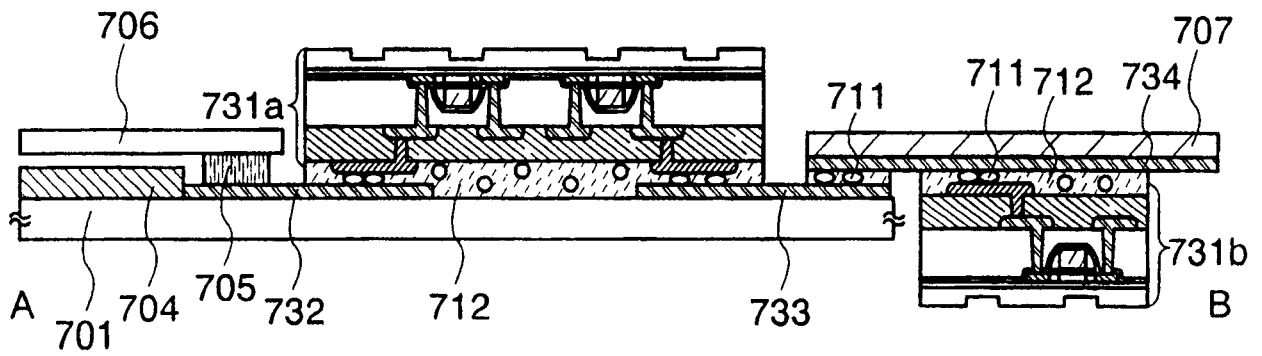


图 17B

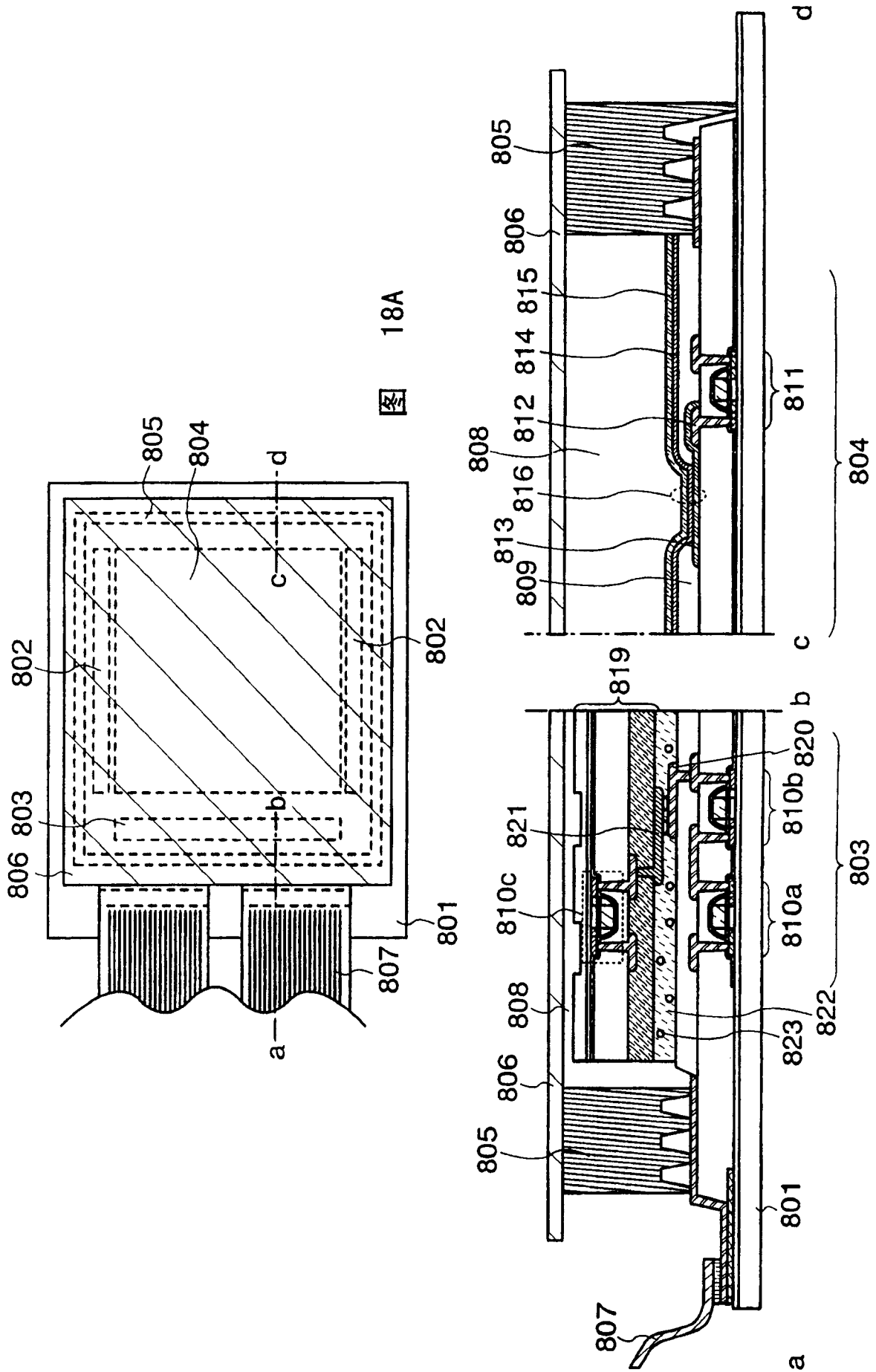


图 18A

图 18B

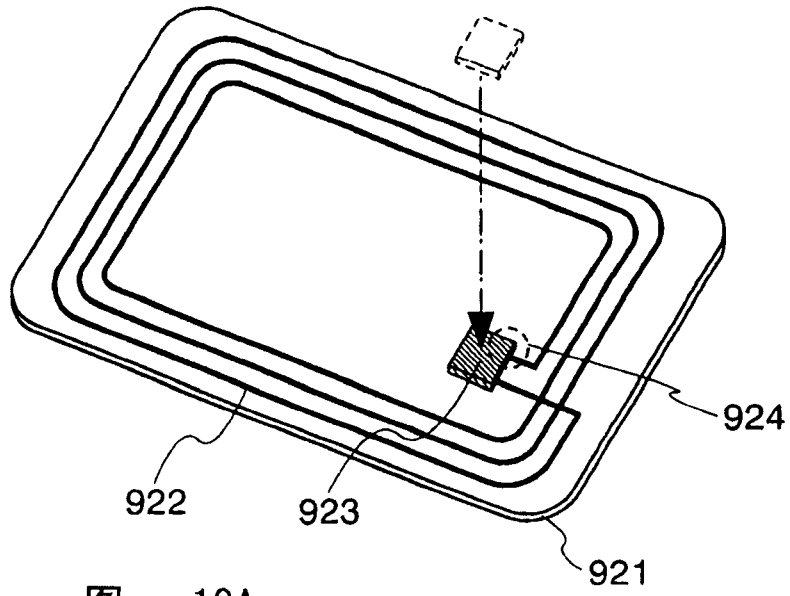


图 19A

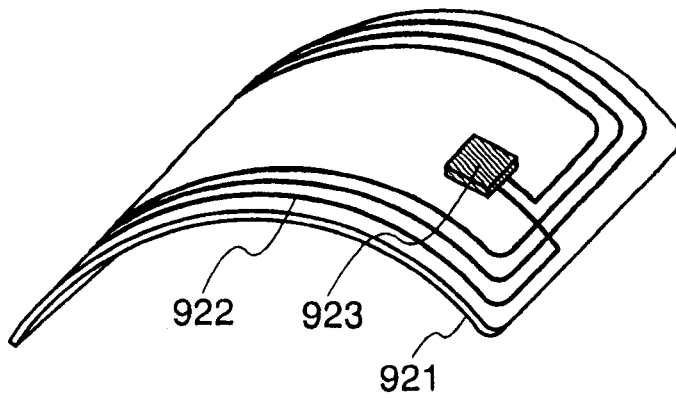


图 19B

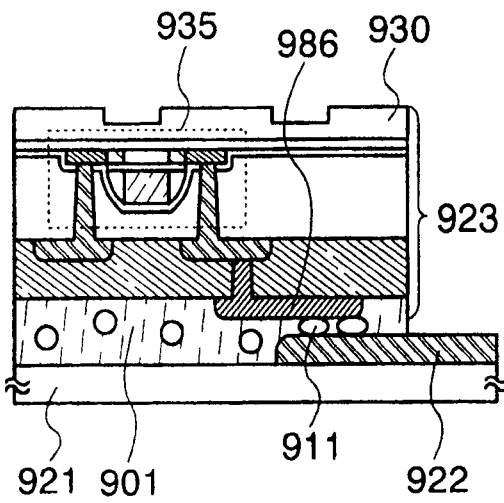


图 19C

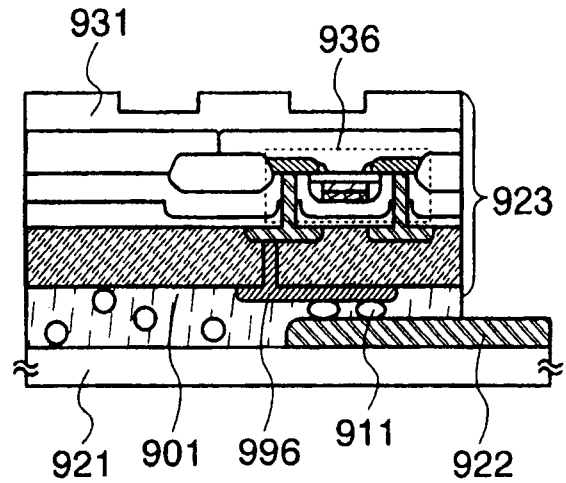


图 19D

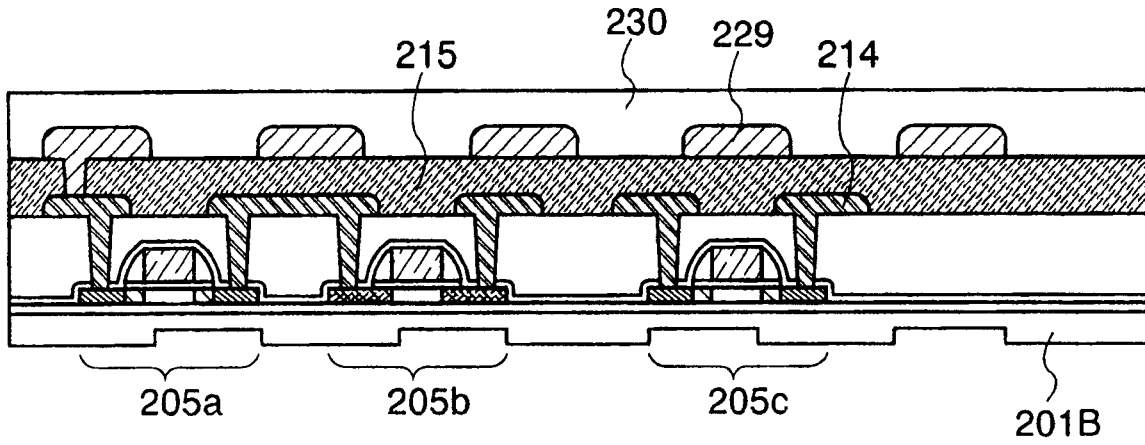


图 20A

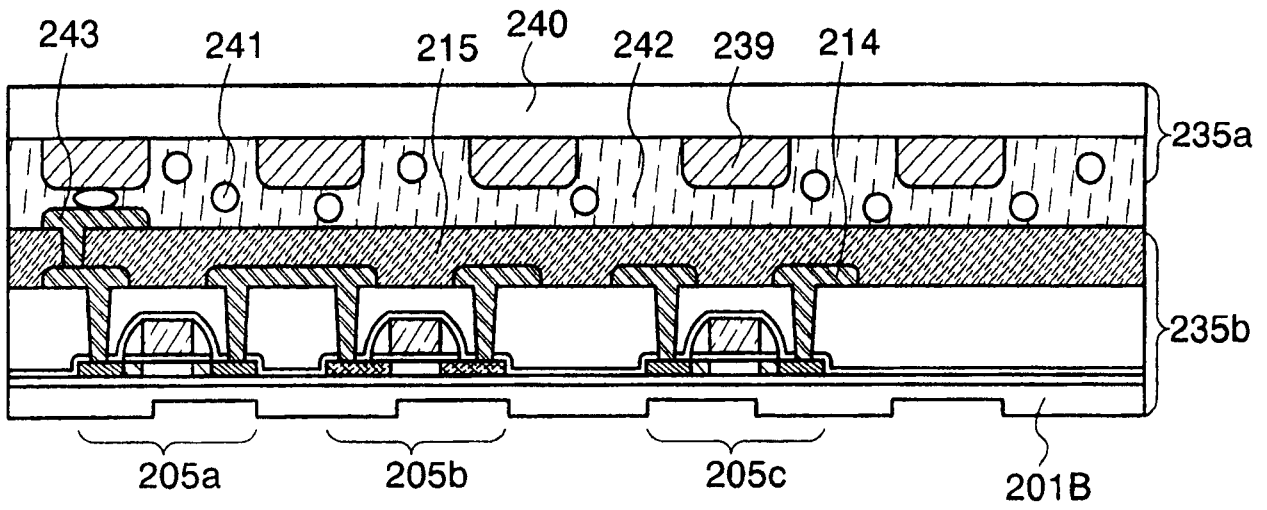


图 20B

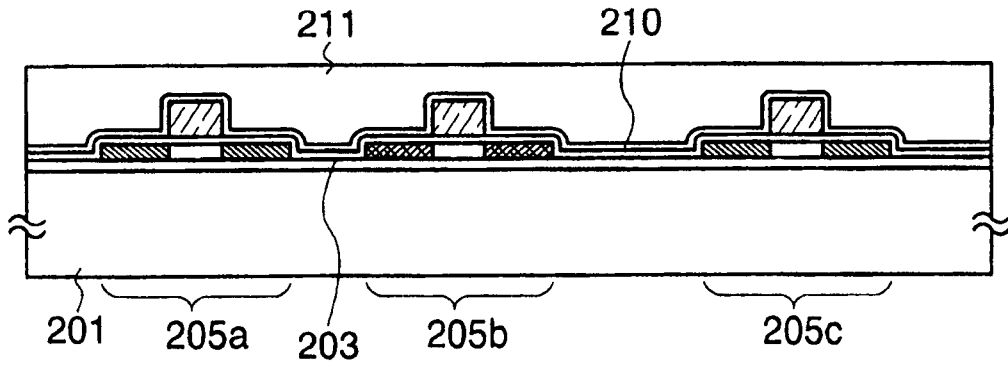


图 21A

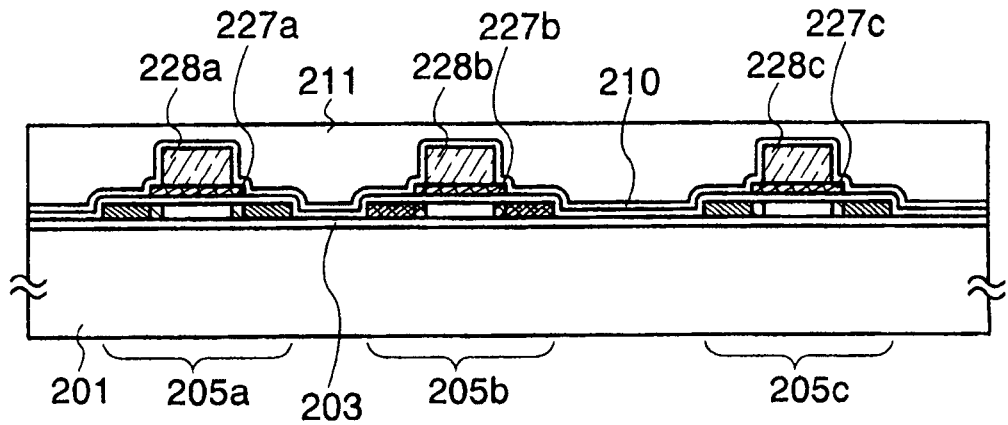


图 21B

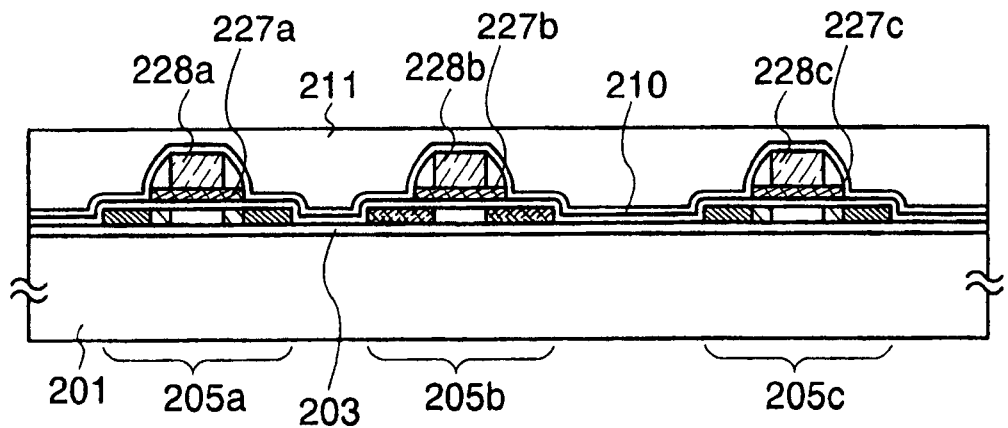


图 21C

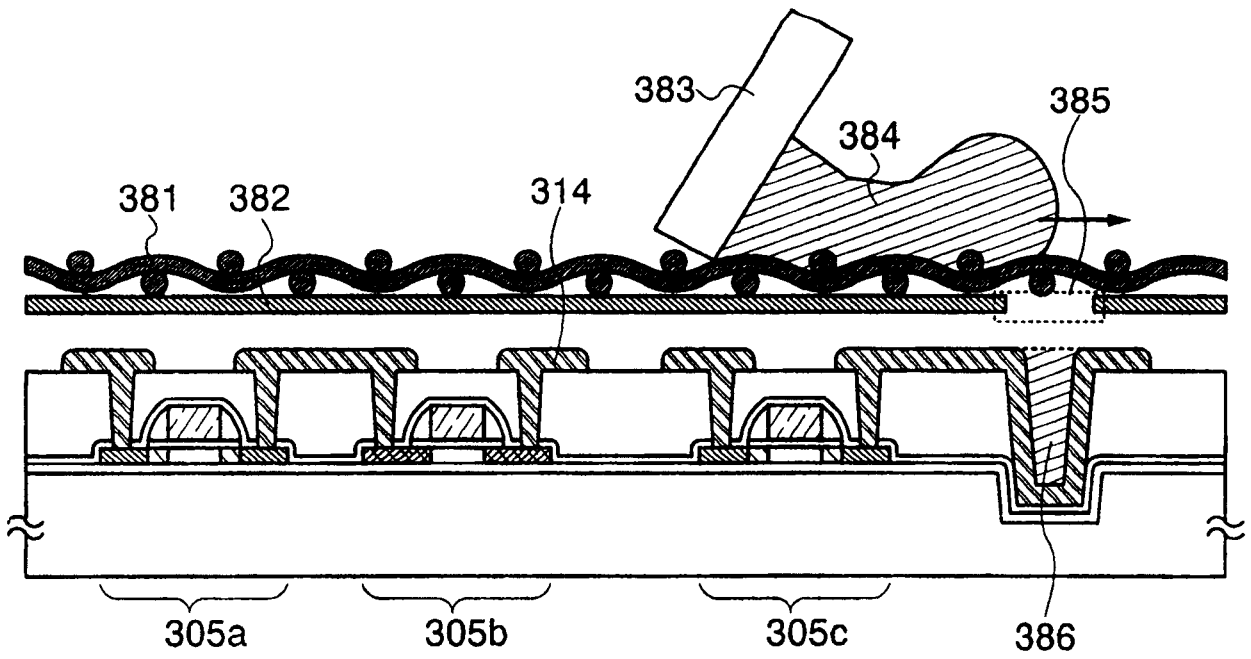


图 22A

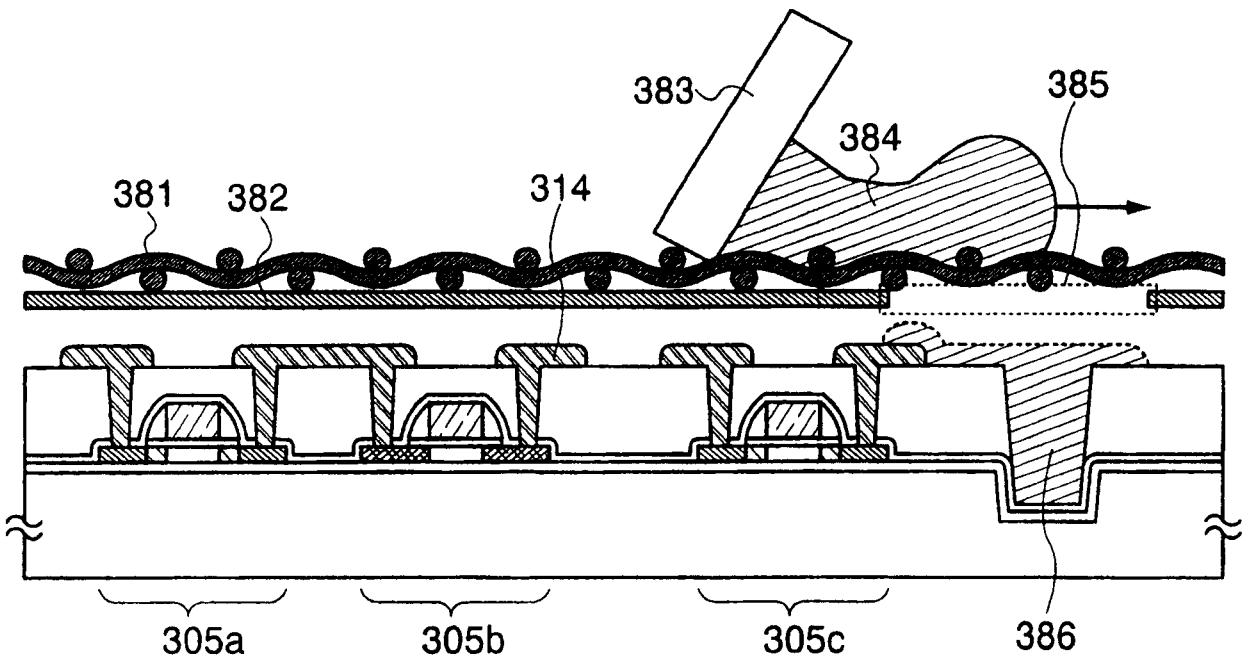


图 22B

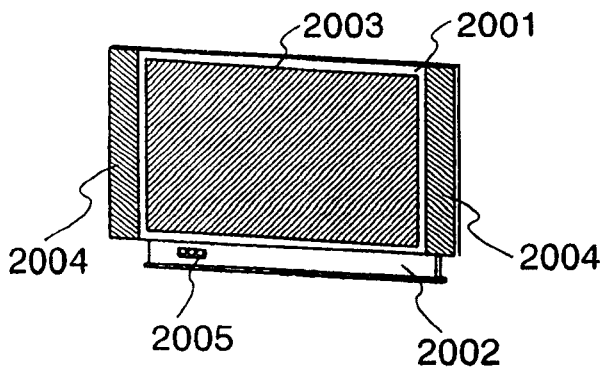


图 23A

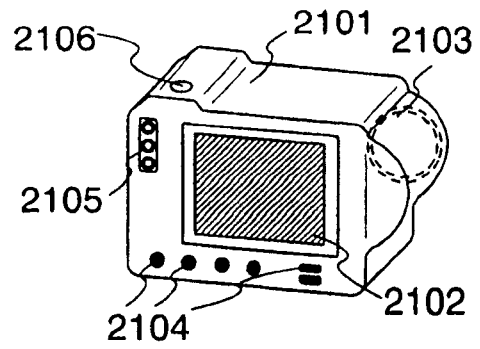


图 23B

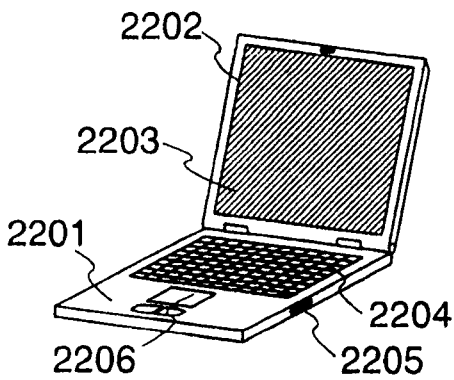


图 23C

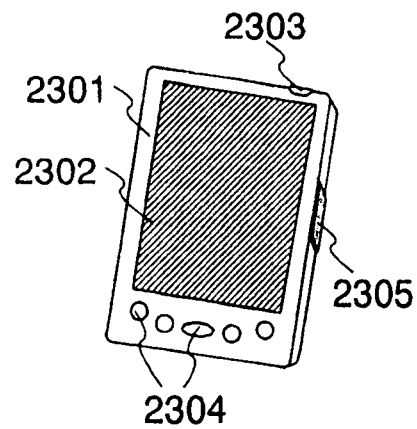


图 23D

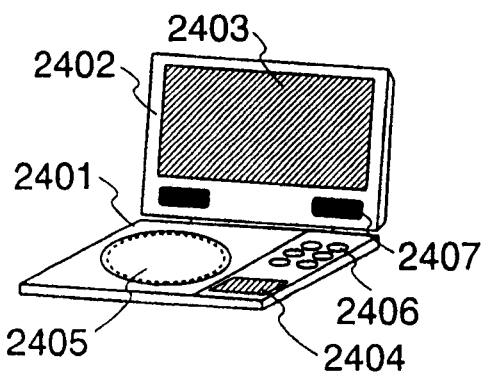


图 23E

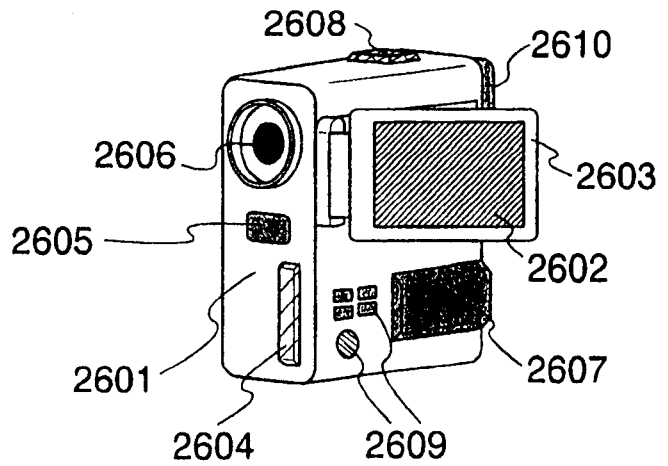


图 23F

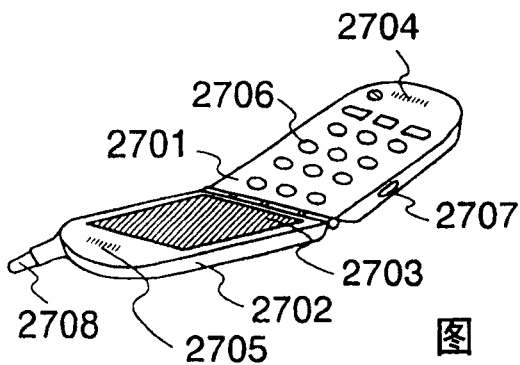


图 23G

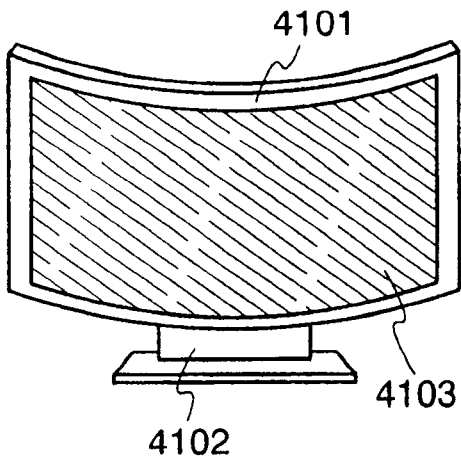


图 24A

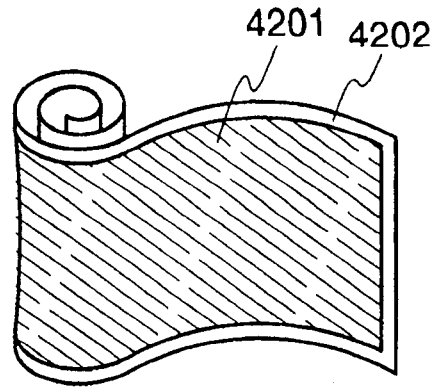


图 24B

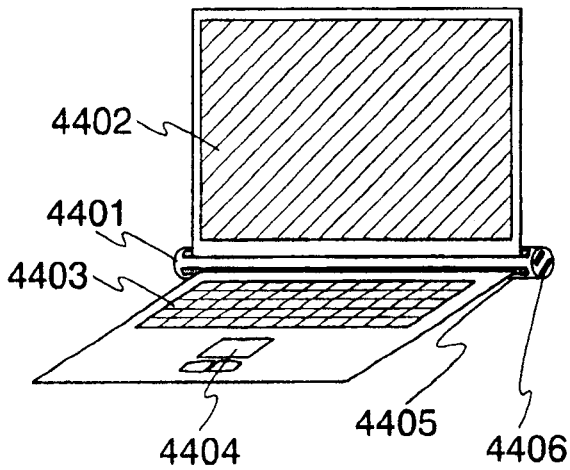


图 24C

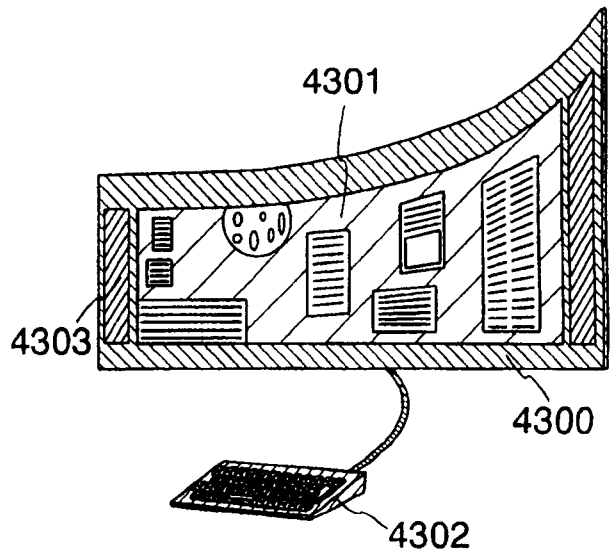


图 24D

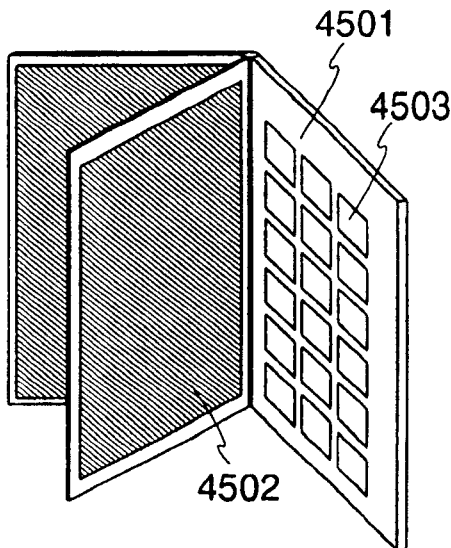


图 24E

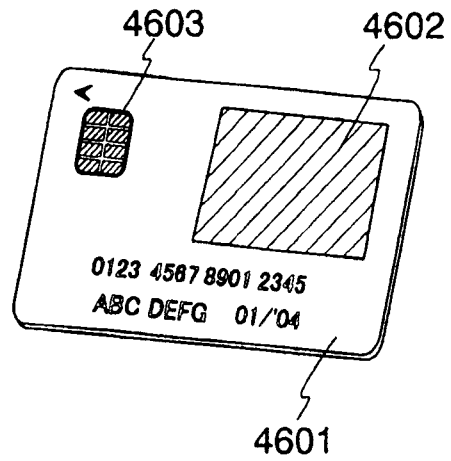


图 24F

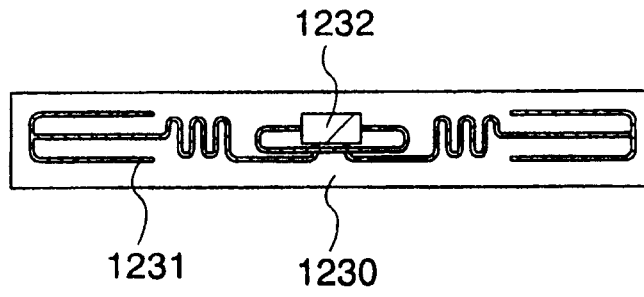


图 25A

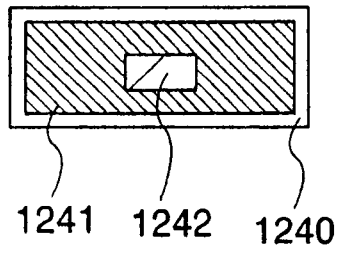


图 25B

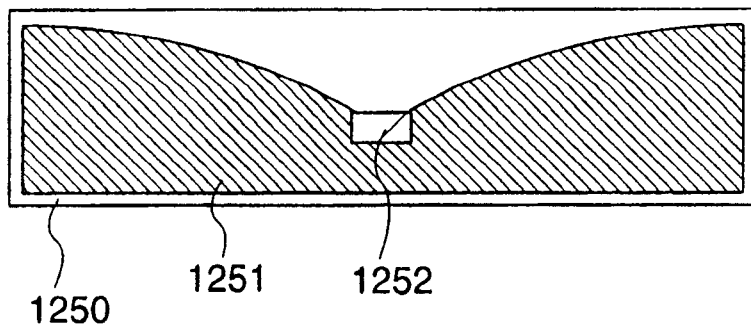


图 25C

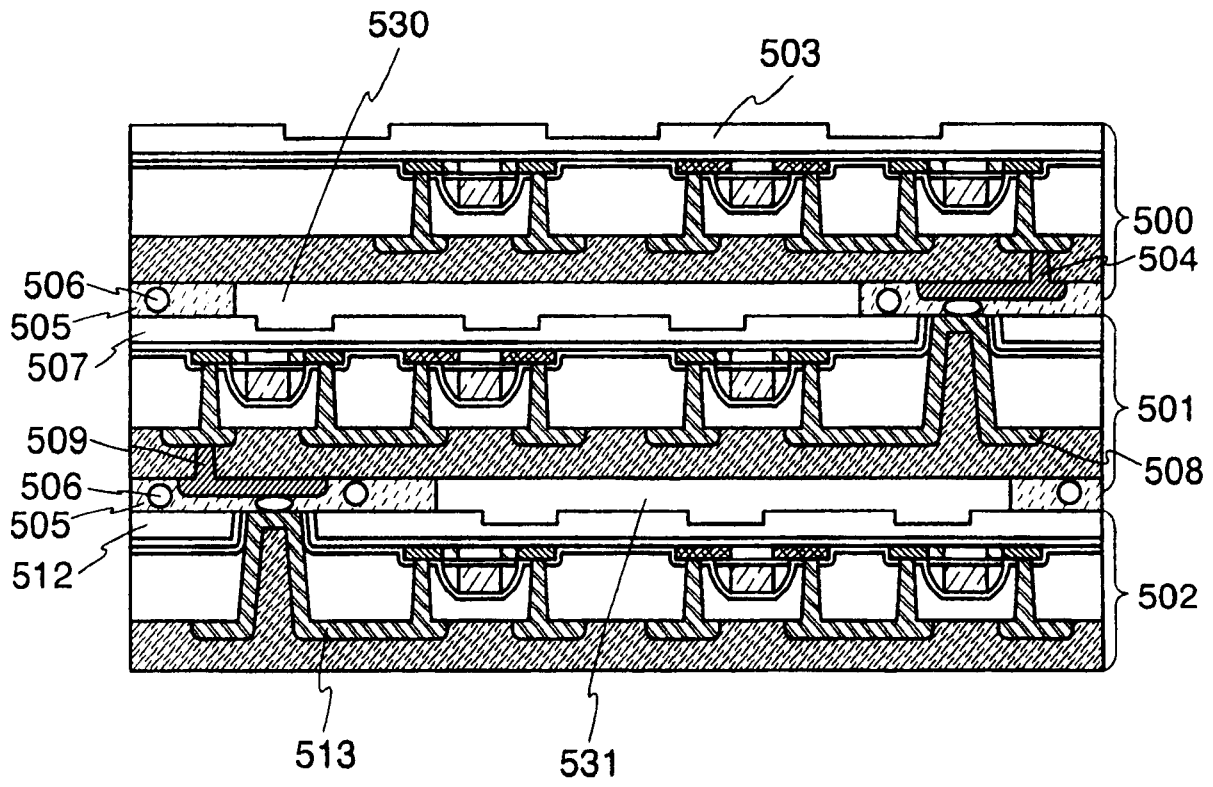


图 26

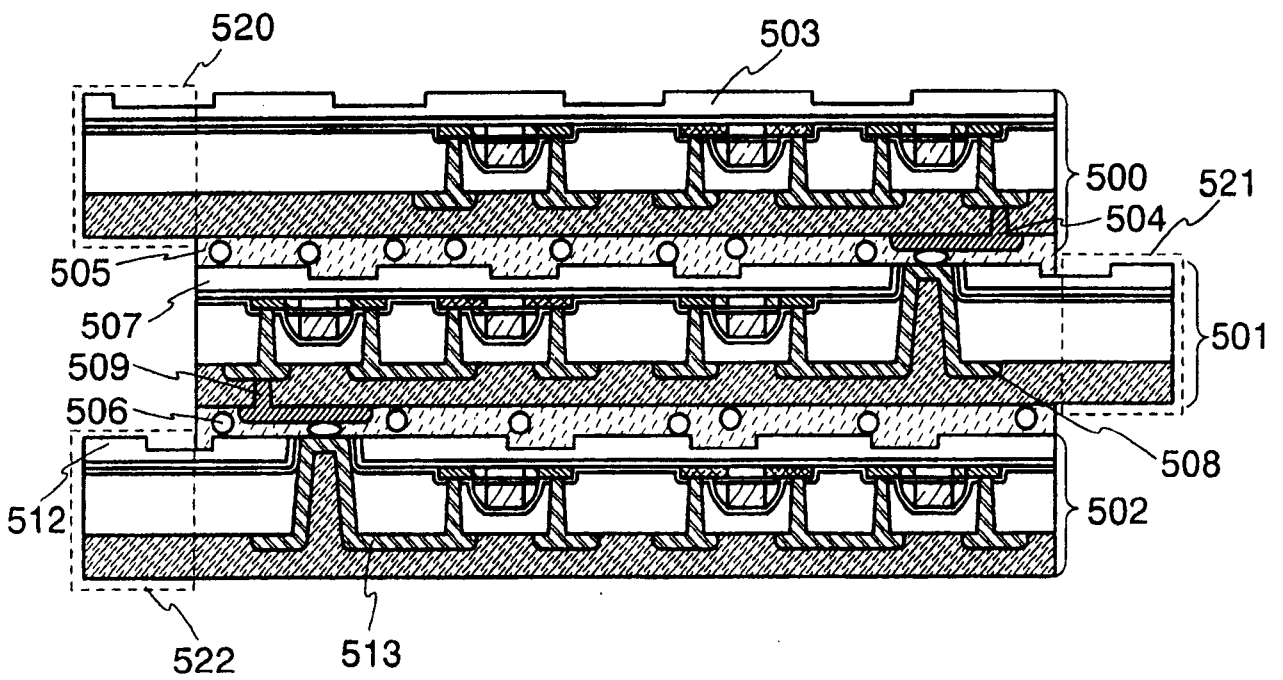


图 27

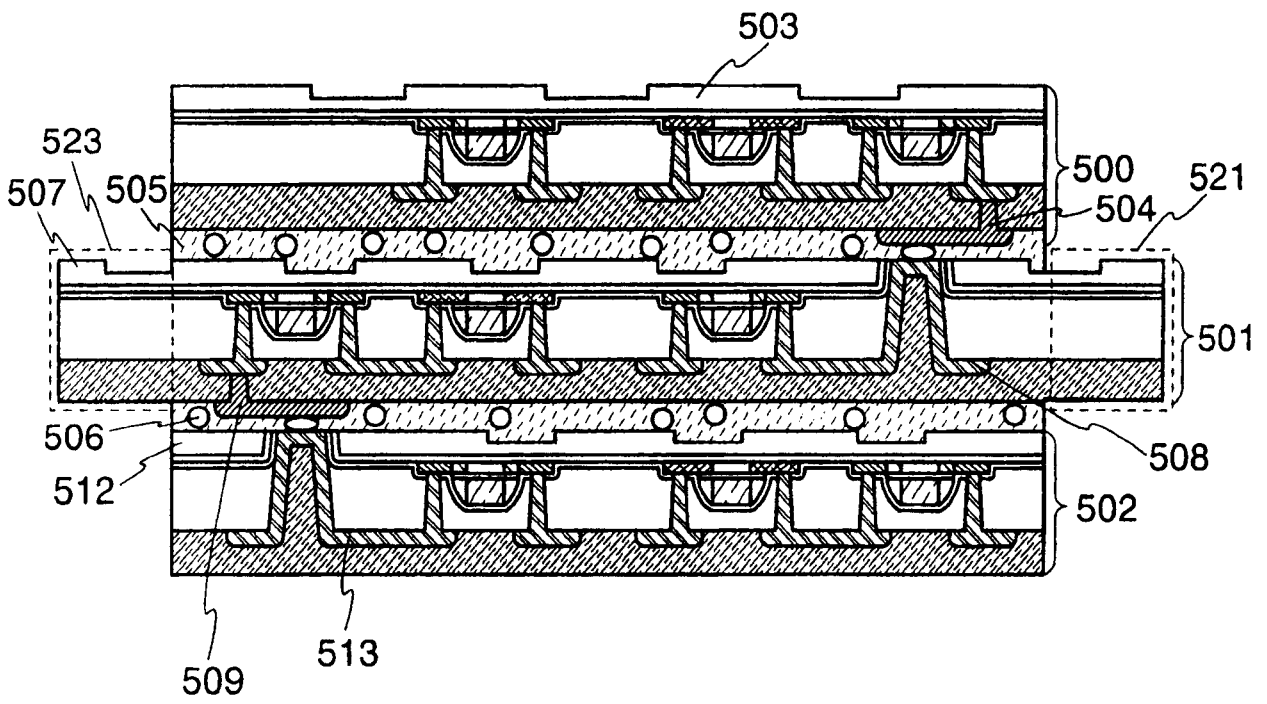


图 28

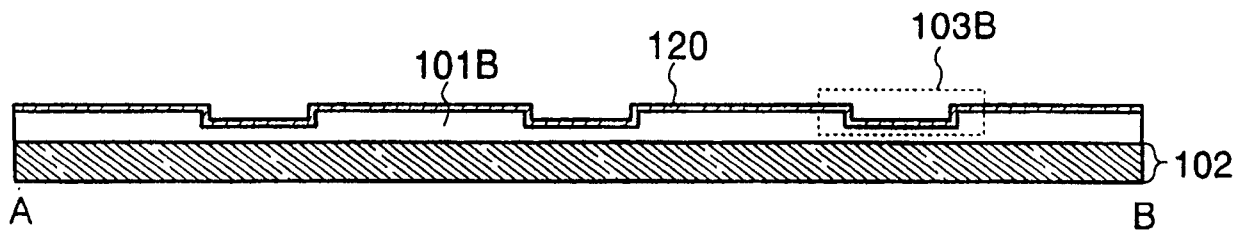


图 29A

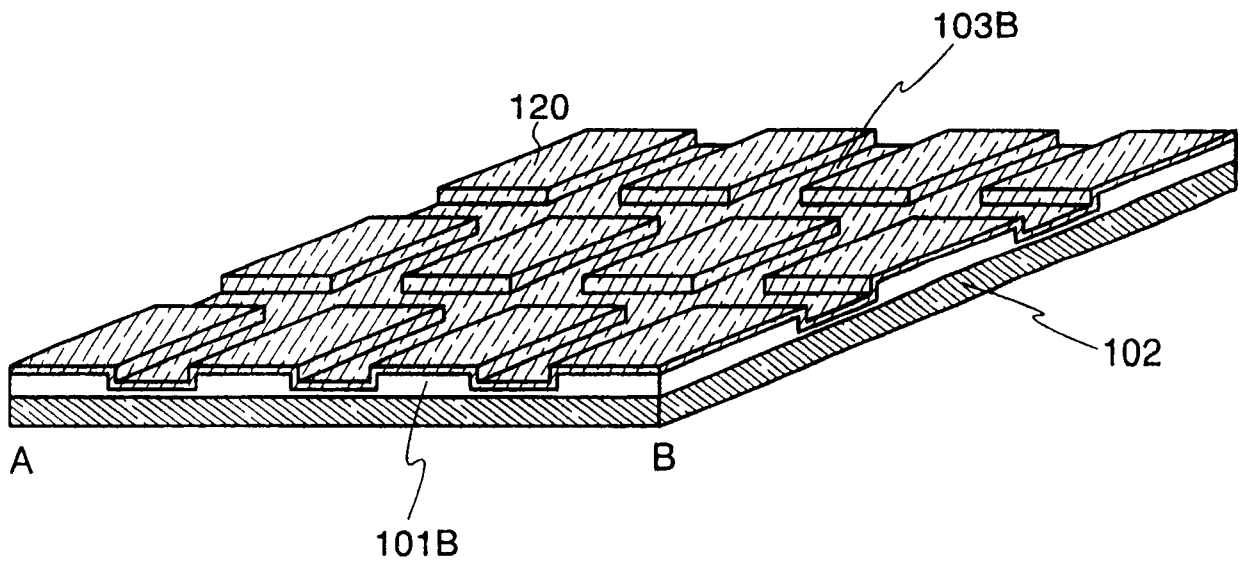


图 29B