



(21)申請案號：101218286

(22)申請日：中華民國 101 (2012) 年 09 月 21 日

(51)Int. Cl. : H01L21/66 (2006.01)

G01R31/28 (2006.01)

(71)申請人：中華精測科技股份有限公司(中華民國) (TW)

桃園縣平鎮市工業三路 15 號 2 樓

(72)新型創作人：鄧元瑄 TENG, YUAN CHANG (TW)；謝開傑 HSIEH, KAI CHIEH (TW)；李文聰 (TW)

(74)代理人：莊志強

申請專利範圍項數：8 項 圖式數：23 共 31 頁

(54)名稱

微小間距測試載板結構

(57)摘要

一種微小間距測試載板結構包括一核心基板及數個增層結構。核心基板相對表面分別具有一第一線路層及一第二線路層，該第一線路層電性連接於該第二線路層。該些增層結構疊設於核心基板之表面，每一增層結構包含一感光性介電層、及數個導電盲孔，該些導電盲孔係分別位於該感光性介電層中的多個開孔且電性連接於該第一線路層，且該些導電盲孔等距間隔地排列。其中至少一個該增層結構之該些導電盲孔疊設於另一增層結構之該些導電盲孔。

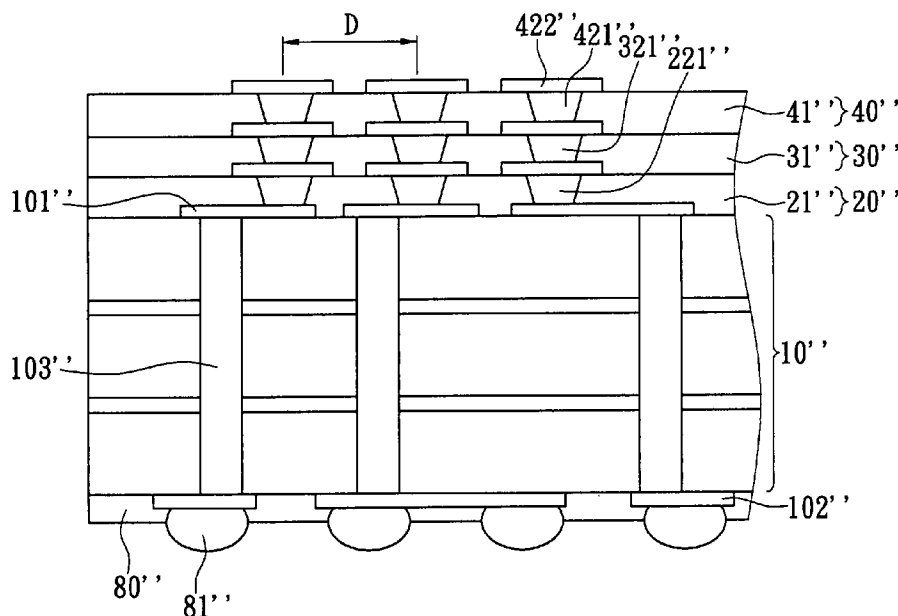


圖5

- 10'' . . . 核心基板
- 101'' . . . 第一線路層
- 102'' . . . 第二線路層
- 103'' . . . 導電通孔
- 20'' . . . 第一增層結構
- 21'' . . . 第一感光性介電層
- 221'' . . . 第一導電盲孔
- 30'' . . . 第二增層結構
- 31'' . . . 第二感光性介電層
- 321'' . . . 第二導電盲孔

- 40” . . . 第三增層
結構
- 41” . . . 第三感光
性介電層
- 421” . . . 第三導電
盲孔
- 422” . . . 測試端連
接墊
- 80” . . . 防焊層
- 81” . . . 錫球
- D . . . 間距

新型專利說明書

公告本

(本說明書格式、順序、請勿任意更動、※記號部分請勿填寫)

※申請案號：10/218286

※申請日：101. 9. 21

※IPC 分類：H01L 21/66 (2006.01)

G01R 31/28 (2006.01)

一、新型名稱：(中文/英文)

微小間距測試載板結構

二、中文新型摘要：

一種微小間距測試載板結構包括一核心基板及數個增層結構。核心基板相對表面分別具有一第一線路層及一第二線路層，該第一線路層電性連接於該第二線路層。該些增層結構疊設於核心基板之表面，每一增層結構包含一感光性介電層、及數個導電盲孔，該些導電盲孔係分別位於該感光性介電層中的多個開孔且電性連接於該第一線路層，且該些導電盲孔等距間隔地排列。其中至少一個該增層結構之該些導電盲孔疊設於另一增層結構之該些導電盲孔。

三、英文新型摘要：

四、指定代表圖：

(一)本案指定代表圖為：圖 5。

(二)本代表圖之元件符號簡單說明：

核心基板	10''
第一線路層	101''
第二線路層	102''
導電通孔	103''
第一增層結構	20''
第一感光性介電層	21''
第一導電盲孔	221''
第二增層結構	30''
第二感光性介電層	31''
第二導電盲孔	321''
第三增層結構	40''
第三感光性介電層	41''
第三導電盲孔	421''
測試端連接墊	422''
防焊層	80''
錫球	81''
間距	D

五、新型說明：

【新型所屬之技術領域】

本創作係關於一種測試載板結構，尤指一種用於積體電路上或封裝後用以測試的微小間距測試載板結構。

【先前技術】

請參考圖 1 至圖 3 所示，一般的垂直式晶圓測試結構包含有連接測試設備的印刷電路板 2A、及連接印刷電路板 2A 的測試載板 1A，該測試載板 1A 連接有多個晶圓測試探針 11A，以供測試移動載台 3A 上的晶圓 4A，其中測試載板 1A 的結構可區分為(1)多層陶瓷基板 1B (Multi Layer Ceramic, MLC)，如圖 2 所示；(2)多層有機基板 1C (Multi Layer Organic, MLO)，如圖 3 所示。但是兩者製程差異頗大，如多層陶瓷基板(MLC)必須採用低溫共燒多層陶瓷(LTCC)製程製作，使用生胚材料(Green Tape)，搭配印刷製程及高溫的燒結，才可以製程成品，通常層數很高，價格很高。而多層有機基板(MLO)則是利用印刷電路板(PCB)製程就可完成，其線路微細化雖可透過投資微影設備以達成，但開孔的加工仍採用雷射鑽孔加工，在材料及加工能力將會有所限制。

就測試用的 MLC 載板而言，一般設計多採用單一顆晶粒(Single DUT)或一對晶粒(Dual DUT)做測試，當 I/O 測點過多或是多顆晶粒(Multi DUT)測試，設計變相對複雜，且採用印刷方式的線寬最小為 100 微米，導致佈線密度有限，必須以增加層數來分散線路的佈排密度，所以層數有可能高達 50 層以上。加上每層都必須用雷射加工打孔，並用銀

膏塞孔及印製線路，故相對成本高，交期也長。

而測試用的 MLO 載板可採用 PCB 製程及材料，但對於微小間距加工，增層材料有所限制。當採用含玻璃纖維的材料經過雷射鑽孔，往往導致電鍍後會產生燈蕊效應而短路報廢。若採用量產封裝用的覆晶載板材料 (Ajinomoto Build-up Film, ABF)，其並無玻璃纖維，但採用該材料必須投資昂貴的壓合設備、昂貴的化銅設備及藥水，並非一般樣品廠(如：測試用載板廠)可負擔。

當封裝的發展趨向覆晶式封裝(Flip Chip Package)，其 I/O 的排列方式呈球型陣列式(Ball Grid Array)，因此要對應達到具微小間距測試能力的製程重點是開孔要微小化，並呈陣列式排列，但無玻璃纖維材料經過二氧化碳(CO₂)雷射或紫外光(UV)雷射鑽孔加工後，需再經去膠渣(Desmear)流程，嚴重造成開孔孔徑擴大問題，成品的間距約只能達到 140 微米。或許雷射加工的參數可再優化，讓孔徑再縮小，甚至不需作去膠渣，但材料的玻璃轉移溫度(Tg)不夠高(約 150°C)，且熱膨脹係數太大(CTE 約 250ppm/°C)，對於後續產品組裝品質的可靠度將是很大的疑慮。

緣是，本創作人有感上述問題之可改善，乃潛心研究並配合學理之運用，而提出一種設計合理且有效改善上述問題之本創作。

【新型內容】

本創作在於提供一種微小間距測試載板結構，其具有微小化開孔之孔徑，以進一步達到具微小間距測試能力。

為達上面所描述的，本創作提供一種微小間距測試

載板結構，其包括一核心基板，其相對表面分別具有一第一線路層及一第二線路層，該第一線路層電性連接於該第二線路層；數個增層結構，疊設於該核心基板之表面，每一該增層結構包含一感光性介電層、及數個導電盲孔，該些導電盲孔係分別位於該感光性介電層中的多個開孔且電性連接於該第一線路層，且該些導電盲孔呈微小間距排列；其中至少一個該增層結構之該些導電盲孔疊設於另一該增層結構之該些導電盲孔。

較佳地，每一該開孔之孔徑小於等於 62.5 微米。

較佳地，該些導電盲孔係以矩陣式排列，且每一該導電盲孔的中央與每一該相鄰導電盲孔的中央之間的間距小於等於 140 微米。

較佳地，位於最外層之該增層結構的感光性介電層更具有至少一個凹槽，該凹槽顯露出一內層線路層，以供嵌埋電子元件。

較佳地，位於最外層之該增層結構為測試端，其具有有多個測試端連接墊，且該些測試端連接墊呈矩陣式排列或環繞式排列，以供電性連接於多個晶圓測試探針。

較佳地，該核心基板更具有至少一圖形化信號層、至少一圖形化電源層、及至少一圖形化接地層，且該圖形化信號層、該圖形化電源層、及該圖形化接地層電性連接於該第一線路層及該第二線路層。

較佳地，該核心基板為單層核心基板或多層核心基板。

較佳地，該核心基板為陶瓷基板、有機基板、玻璃基板或鋁基板。

承上所述，本創作之微小間距測試載板結構的該些開

孔具有微小化之孔徑，以使該些導電盲孔呈微小間距排列，以進一步達到具微小間距測試能力。

【實施方式】

為了能更進一步瞭解本創作為達成既定目的所採取之技術、方法及功效，請參閱以下有關本創作之詳細說明、圖式，相信本創作之目的、特徵與特點，當可由此得以深入且具體之瞭解，然而所附圖式均為簡化之示意圖僅提供參考與說明用，並非用來對本創作加以限制者。

[第一實施例]

請參閱圖 4 及圖 4A，為本創作之微小間距測試載板結構第一實施例之示意圖。

本創作之微小間距測試載板包括一核心基板 10、數個增層結構 20、30、40、50、60、70 分別疊設於該核心基板 10 之上、下表面。

本實施例中，核心基板 10 為雙面核心基板，但不加以限制，如圖 10A 至 10D 所示，可依據設計需求而決定為另一種雙面的核心基板 10a；結合多層壓合的核心基板 10b；另一種結合多層壓合的核心基板 10c；或結合多次多層壓合的核心基板 10d，而其上、下表面分別具有一第一線路層 101 及一第二線路層 102，該第一線路層 101 藉由導電通孔 103 電性連接於該第二線路層 102。

如圖 4A 所示，第一增層結構 20 覆蓋於核心基板 10 之上表面。該第一增層結構 20 包含一第一感光性介電層 21、及數個第一導電盲孔 221，該些第一導電盲孔 221 係位

於該第一感光性介電層 21 中的多個第一開孔 211 且電性連接於該第一線路層 101，且該些第一導電盲孔 221 等距間隔地排列。

第二增層結構 30 覆蓋於核心基板 10 之下表面。該第二增層結構 30 包含一第二感光性介電層 31、及數個第二導電盲孔 321，該些第二導電盲孔 321 係位於該第二感光性介電層 31 中的多個第二開孔 311 且電性連接於該第二線路層 102。

更詳細說明的是，本實施例之微小間距測試載板結構為雙面增層結構，分別於核心基板 10 的上、下表面覆蓋有第一、第二增層結構 20、30，而增層結構的數量依電路設計的需求而決定，本實施例中，在第一、第二增層結構 20、30 上分別覆蓋第三、第五增層結構 40、60 及第四、第六增層結構 50、70。並且第三增層結構 40 之數個第三導電盲孔 421 疊設於該些第一導電盲孔 221，第五增層結構 60 之數個第五導電盲孔 621 疊設於該些第三導電盲孔 421。同樣地，數個第四導電盲孔 521 疊設於該些第二導電盲孔 321，數個第六導電盲孔 721 疊設於該些第四導電盲孔 521，以此形成本實施例之疊設結構，此疊構設計有助於在佈線時提升佈線密度。

位於最外層之第五增層結構 60 為本實施例之微小間距測試載板之測試端，且該些第五導電盲孔 621 具有多個測試端連接墊 622，以供多個晶圓測試探針 11A(如圖 1)電性連接於該些測試端連接墊 622 的中央處，該些測試端連接墊 622 呈矩陣式排列(如圖 4)或為環繞式排列(如圖 4B)，且每一測試端連接墊 622 的中央與每一相鄰之測試端連接

墊 622 的中央之間的間距 D 小於等於 140 微米，在實務上，取決於待測晶圓而定。藉由此晶圓測試探針之間距 D，可達到具微小間距測試能力。

另一位於最外層之第六增層結構 70 為本實施例之微小間距測試載板之植球端，該些第六導電盲孔 721 具有有多個植球端連接墊 722，且覆蓋有一防焊層 80，該些植球端連接墊 722 各植設有錫球 81，以供電性接至測試設備的印刷電路板 2A(如圖 1)，而電性接至測試設備的方式並不以焊接方式為限。

[第二實施例]

請參閱圖 5，為本創作之微小間距測試載板結構第二實施例之示意圖。與上述實施例的差異在於，核心基板 10'' 為多層核心基板，且增層結構為單面增層，而增層結構的數量依電路設計的需求而決定，本實施例中，核心基板 10'' 的上表面具有第一、第二、及第三增層結構 20''、30''、40''，且第二增層結構 30'' 覆蓋第一增層結構 20''，第三增層結構 40'' 覆蓋第二增層結構 30''。並且數個第二導電盲孔 321'' 疊設於數個第一導電盲孔 221''，數個第三導電盲孔 421'' 疊設於數個第二導電盲孔 321''，以此形成本實施例之疊設結構。

更進一步說明的是，透過多層核心基板的設計，該核心基板 10'' 可依設計需求預設一般線路較寬的圖形化信號層(未圖示)、圖形化電源層(未圖示)、及圖形化接地層(未圖示)，且圖形化信號層、圖形化電源層、及圖形化接地層電性連接於第一、第二線路層 101''、102''。

位於最外層之第三增層結構 40'' 為本實施例之微小

間距測試載板之測試端，且該些第三導電盲孔 421'' 具有多個測試端連接墊 422''，以供多個晶圓測試探針 11A(如圖 1)電性連接於該些測試端連接墊 422'' 的中央處。

第二線路層 102'' 為本實施例之微小間距測試載板之植球端，且覆蓋有一防焊層 80''，該第二線路層 102'' 植設有多個錫球 81''，以供電性接置測試設備的印刷電路板 A2(如圖 1)，而電性接至測試設備的方式並不以焊接方式為限。

[第三實施例]

請參閱圖 6 及圖 7，為本實施例之微小間距測試載板之增層部分之結構的示意圖。與上述實施例的差異在於，位於最外層之增層結構 40a 之感光性介電層 41a 具有一凹槽 43a，該凹槽 43a 顯露由部分導電盲孔 321a 之連接墊 322a 延伸而成的內層線路層 3221a，以供嵌入電子元件，如電阻、電容或電感等，且該凹槽 43a 設置於接近待測試物 (DUT) 端的內層線路層 3221a，縮短路徑，有助於電性品質之提升。依據嵌入各種電子元件之特性，可達到射頻 (RF) 調協、濾波、電源完整性 (Power Integration) 等各項功能的設計需求。

再者，為更加了解本創作的製作流程，請參閱圖 8A 至 8E，為本創作之微小間距測試載板結構之單面增層的製作流程示意圖。

如圖 8A 至 8E 所示，該核心基板 10'' 為多層核心基板，其上、下表面分別形成一第一線路層 101'' 及一第二線路層 102''。形成一第一感光性介電層 21'' 覆蓋於核心基板 10'' 上表面及第一線路層 101'' 之表面。利用曝光顯影方式於第一感光性介電層 21'' 中形成多個第一開孔

211''，以顯露部分第一線路層 101''，且該些第一開孔 211'' 之孔徑 d 小於 50 微米。需說明的是，第一感光性介電層 21'' 為一高阻值之感光介電材料，經由材料的感光效果並透過曝光顯影方式形成具有 62.5 微米(含)以下孔徑 d 的該些第一開孔 211''。換言之，本創作利用曝光顯影方式以縮小該些第一開孔 211'' 之孔徑 d ，而孔徑 d 可依據感光材料膜厚薄進行孔徑 d 的增減，在實務上，最終取決於曝光設備的曝光能力，優點為不需去膠渣，有助於信賴度的提升，並可通過斷短路電性測試。無需以雷射加工形成該些第一開孔 211''，不會造成開孔 211'' 孔徑擴大問題。再於該些第一開孔 211'' 電鍍銅 22'' 以形成多個第一導電盲孔 221''，且每一第一導電盲孔 221'' 具有一第一連接墊 222''，以完成第一增層結構 20''。如圖 8E 所示，於第一增層結構 20'' 上，再形成一第二增層結構 30'' 及一第三增層結構 40''，即完成本創作之微小間距測試載板結構之單面增層。

請參閱圖 9A 至 9E，此為本創作之微小間距測試載板結構之雙面增層的製作流程示意圖。核心基板 10 為單層核心基板，其上、下表面分別形成一第一線路層 101 及一第二線路層 102。形成一第一感光性介電層 21 及一第二感光性介電層 31 分別覆蓋於核心基板 10 的上、下表面及第一、第二線路層 101、102 之表面。利用曝光顯影的方式於第一感光性介電層 21 中及第二感光性介電層 31 中分別形成多個第一開孔 211 及多個第二開孔 311，以分別顯露部分第一線路層 101 及第二線路層 102，且該些第一、第二開孔 211、311 之孔徑 d 小於 62.5 微米。各於該些第一開孔 211 及該些第二開孔 311 電鍍銅 22、32

以分別形成多個第一導電盲孔 221 及多個第二導電盲孔 321。每一第一導電盲孔 221 及每一第二導電盲孔 321 分別具有一第一連接墊 222 及一第二連接墊 322。藉由上述步驟，以完成第一增層結構 20 及第二增層結構 30 分別覆蓋於核心基板 10 的上、下表面。如圖 9E 所示，在第一、第二增層結構 20、30 上分別再形成第三、第五增層結構 40、60 及第四、第六增層結構 50、70，即完成本創作之微小間距測試載板結構之雙面增層。

綜合以上所述，本創作具有微小化開孔之孔徑，且採用感光性材料做為介電層，不需經過機械加工，利用曝光顯影方式加工，不需經過去膠渣流程，可解決孔徑擴大問題。且更小的孔徑，使導電盲孔之間的間距更小，有助於微小間距之線路佈排，可提高各層線路設計的密度，並有助於多個待測物(Multi DUT)設計之佈局。又，本創作利用感光性介電材料之特性，在接近待測物(DUT)端，透過曝光顯影方式形成一個凹槽，以將電子元件內嵌在內層線路層上，可比一般的佈局更佳化，以提升電源完整性。

【圖式簡單說明】

圖 1，為習知技術之垂直式晶圓測試結構的側視示意圖。

圖 2，為習知技術之測試載板為多層陶瓷基板的剖面示意圖。

圖 3，為習知技術之測試載板為多層有機基板的剖面示意圖。

圖 4，為本創作之微小間距測試載板結構第一實施例之測試端之待測區 (DUT) 的平面示意圖。

圖 4A，為本創作之微小間距測試載板結構第一實施例之剖面示意圖。

圖 4B，為本創作之微小間距測試載板結構第一實施例之另一種測試端之待測區(DUT)的平面示意圖。

圖 5，為本創作之微小間距測試載板結構第二實施例之剖面示意圖。

圖 6，為本創作之微小間距測試載板結構第三實施例之局部的剖面示意圖。

圖 7，為本創作之微小間距測試載板結構第三實施例之局部的俯視示意圖。

圖 8A 至 8E，為本創作之微小間距測試載板結構之單面增層的剖面示意圖。

圖 9A 至 9E，為本創作之微小間距測試載板結構之雙面增層的剖面示意圖。

圖 10A，為本創作之微小間距測試載板之核心基板為另一種雙面的核心基板的剖面示意圖。

圖 10B，為本創作之微小間距測試載板之核心基板為結合多層壓合的核心基板的剖面示意圖。

圖 10C，為本創作之微小間距測試載板之核心基板為另一種結合多層壓合的核心基板的剖面示意圖。

圖 10D，為本創作之微小間距測試載板之核心基板為結合多次多層壓合的的核心基板的剖面示意圖。

【主要元件符號說明】

(習知技術)

測試載板 1A

晶圓測試探針 11A

多層陶瓷基板	1B
多層有機基板	1C
印刷電路板	2A
移動載台	3A
晶圓	4A

(本創作)

[第一實施例]

核心基板	10、10a、10b、10c、10d
第一線路層	101
第二線路層	102
導電通孔	103
第一增層結構	20
第一感光性介電層	21
銅	22、32
第一導電盲孔	221
第一開孔	211
第二增層結構	30
第二感光性介電層	31
第二導電盲孔	321
第二開孔	311
第三增層結構	40
第三感光性介電層	41
第三導電盲孔	421
第四增層結構	50
第四感光性介電層	51

第四導電盲孔	521
第五增層結構	60
第五感光性介電層	61
第五導電盲孔	621
測試端連接墊	622
第六增層結構	70
第六感光性介電層	71
第六導電盲孔	721
植球端連接墊	722
防焊層	80
錫球	81
孔徑	d
間距	D
[第二實施例]	
核心基板	10''
第一線路層	101''
第二線路層	102''
導電通孔	103''
第一增層結構	20''
第一感光性介電層	21''
銅	22''
第一導電盲孔	221''
第二增層結構	30''
第二感光性介電層	31''
第二導電盲孔	321''
第三增層結構	40''

第三感光性介電層	41''
第三導電盲孔	421''
測試端連接墊	422''
防焊層	80''
錫球	81''
孔徑	d
間距	D

[第三實施例]

增層結構	40a
感光性介電層	41a
凹槽	43a
導電盲孔	321a
連接墊	322a
內層線路層	3221a
測試端連接墊	422a
間距	D

形化電源層、及該圖形化接地層電性連接於該第一線路層及該第二線路層。

7. 如申請專利範圍第 1 項所述之微小間距測試載板結構，其中該核心基板為單層核心基板或多層核心基板。
8. 如申請專利範圍第 7 項所述之微小間距測試載板結構，其中該核心基板為陶瓷基板、有機基板、玻璃基板或鋁基板。

七、圖式：

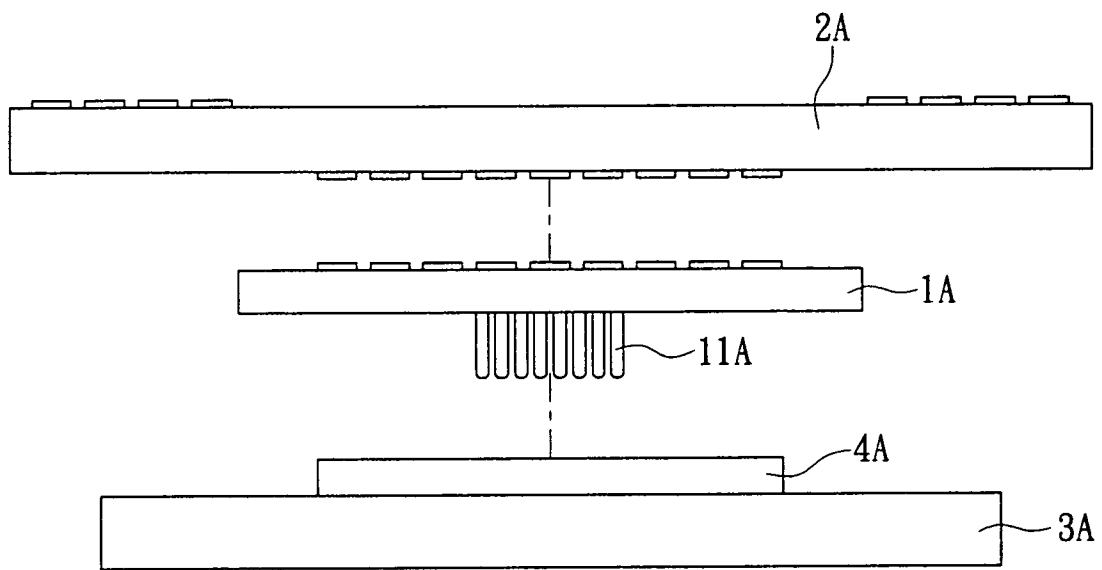


圖 1

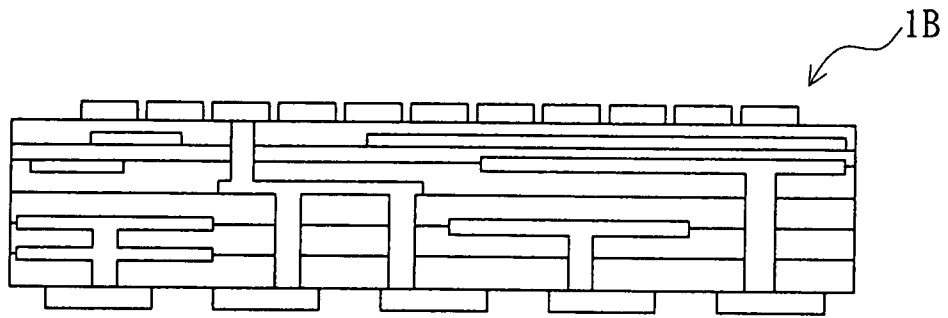


圖2

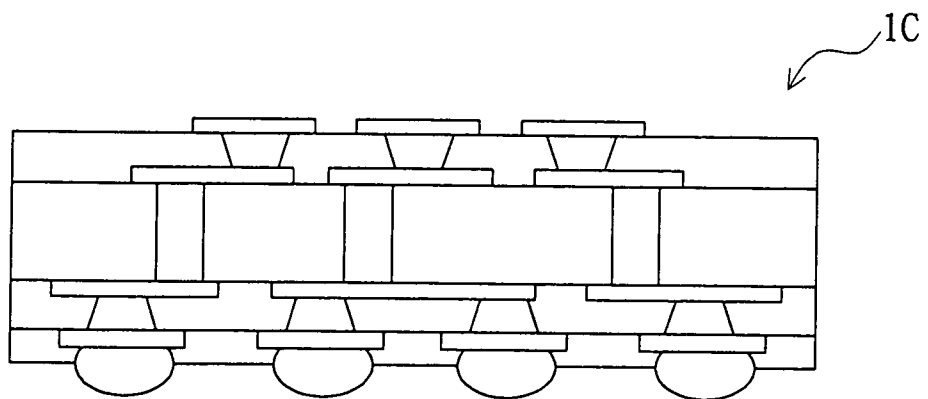


圖3

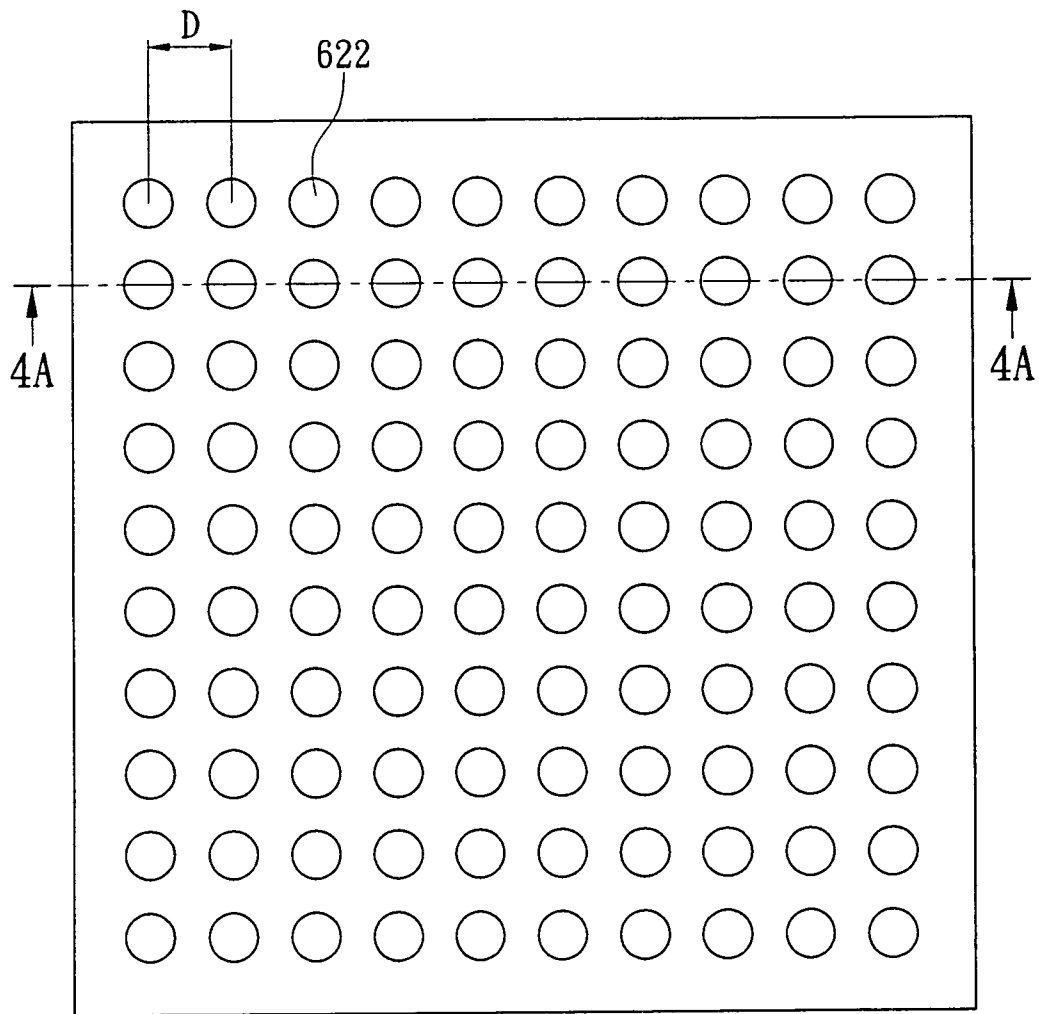


圖4

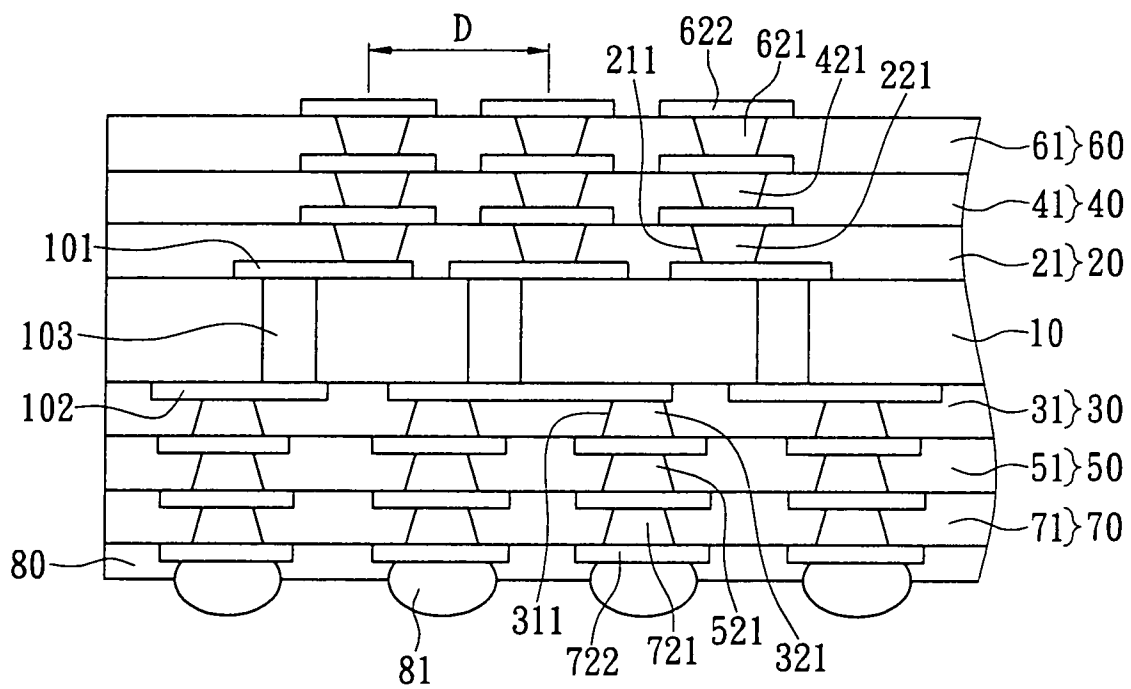


圖4A

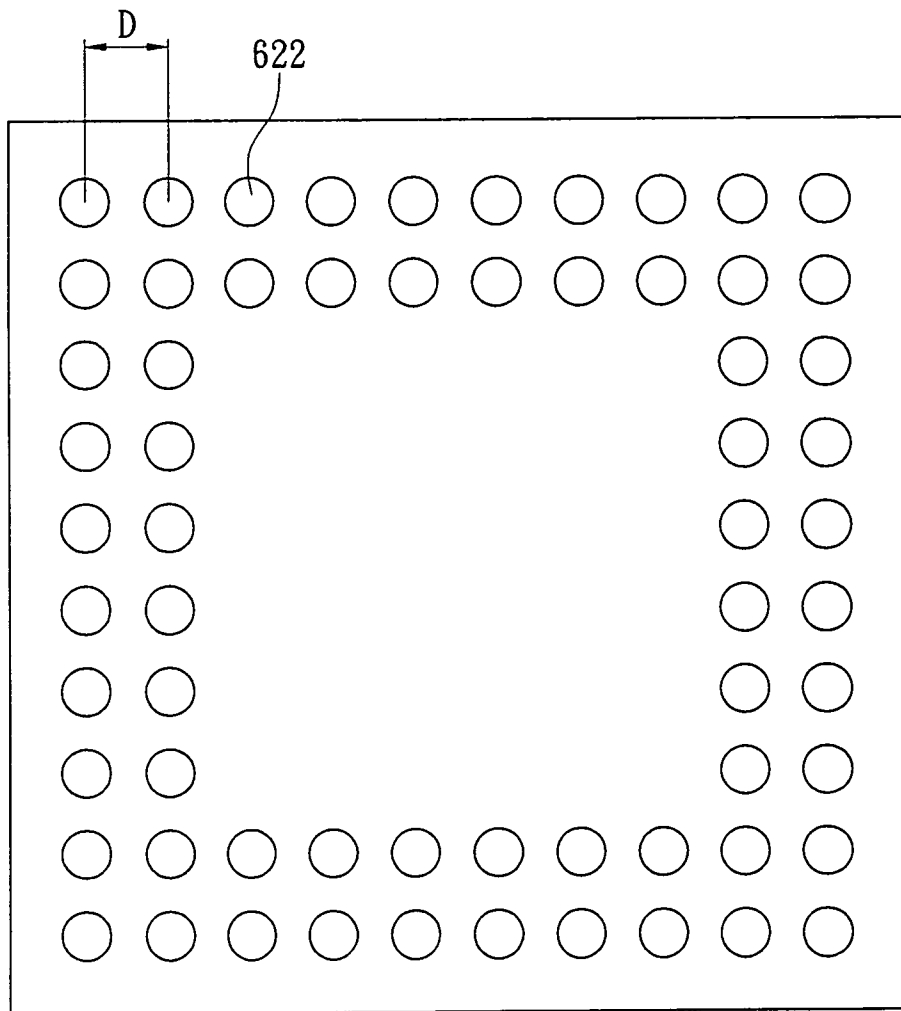


圖 4B

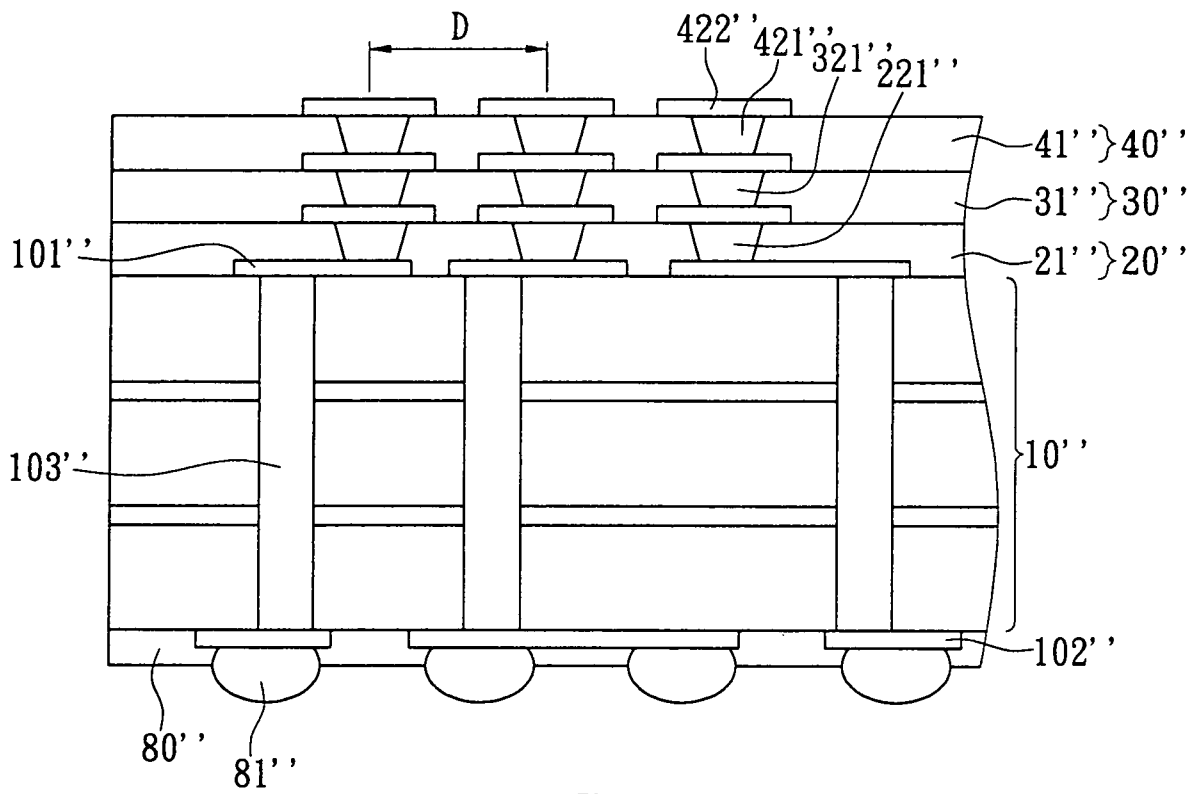


圖5

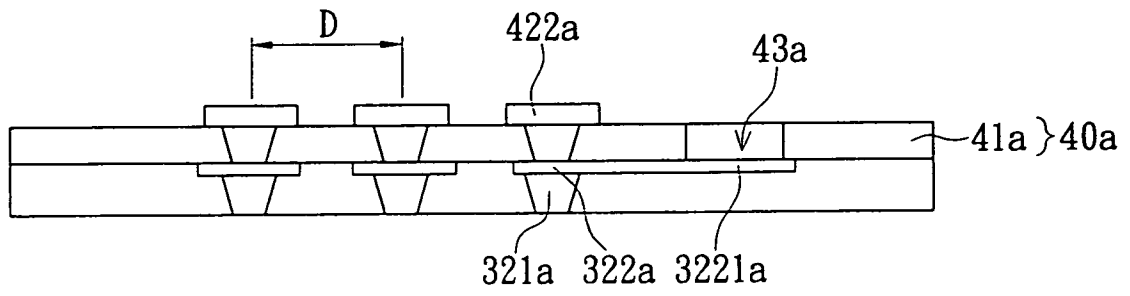


圖6

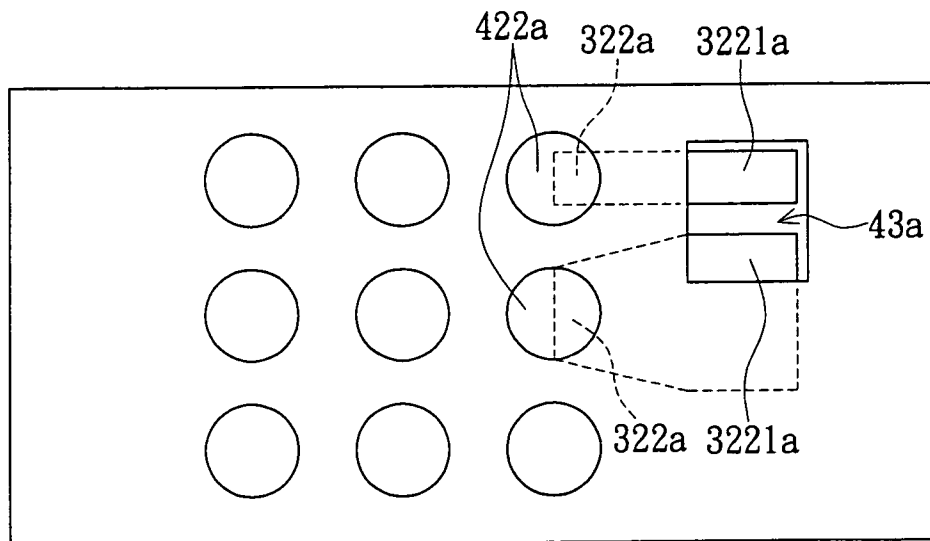


圖7

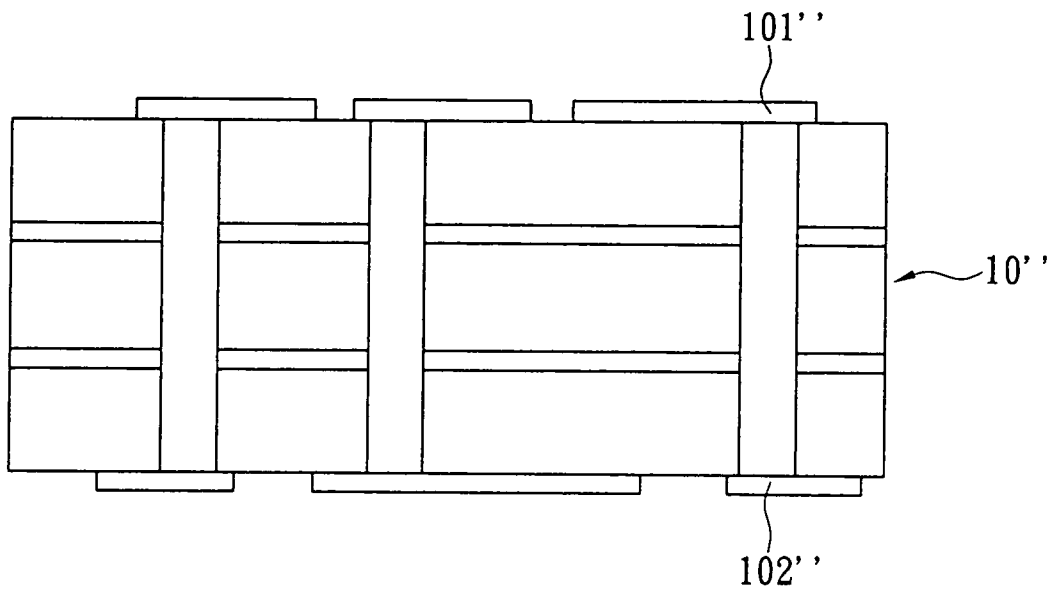


圖 8A

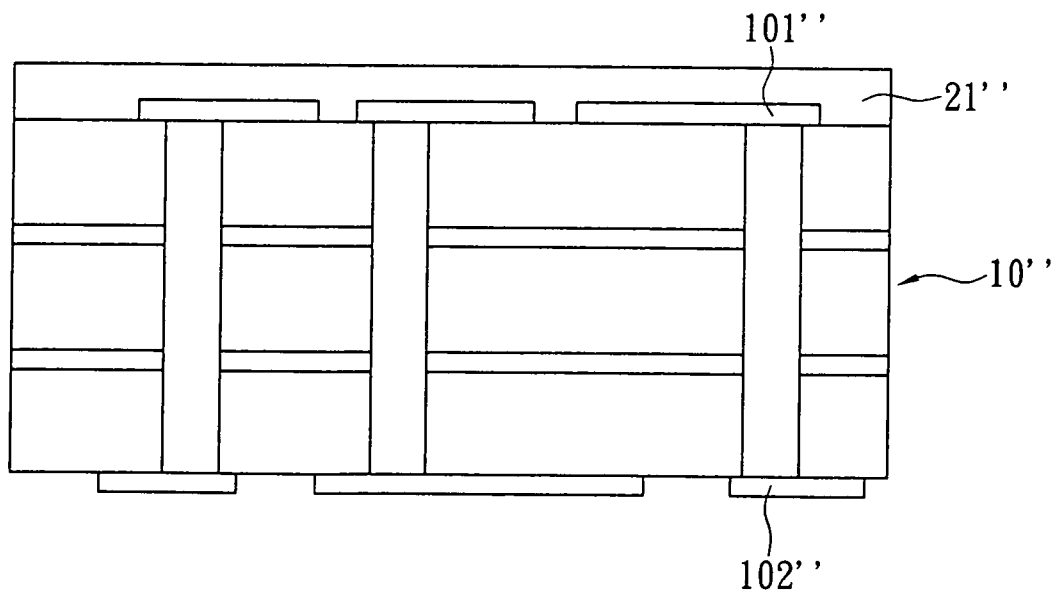


圖 8B

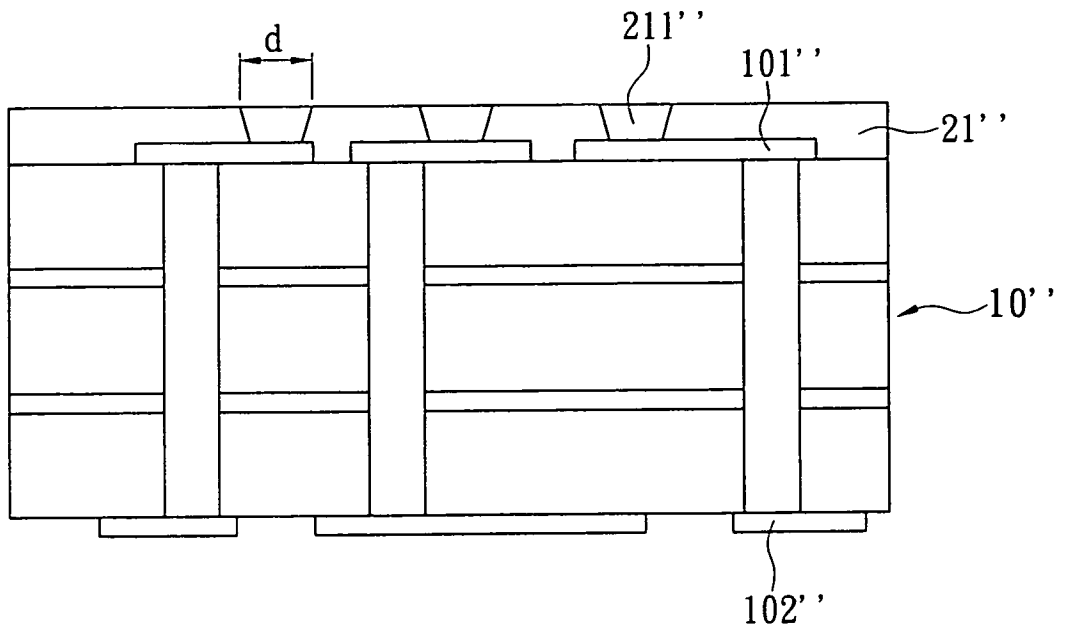


圖 8C

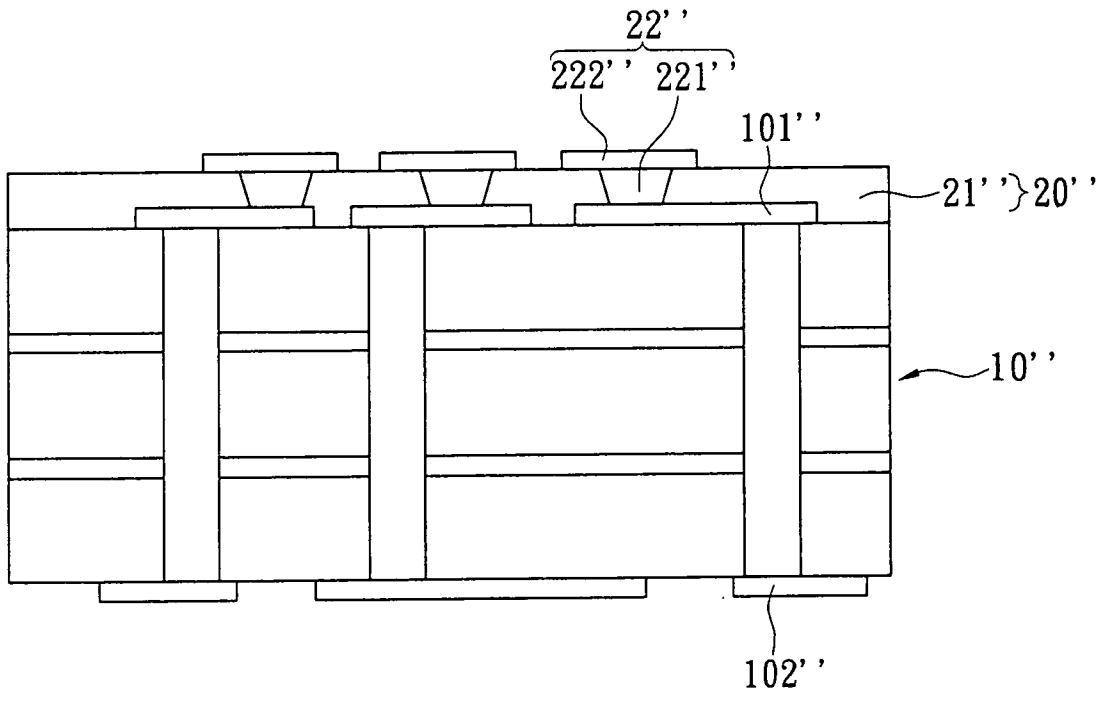


圖 8D

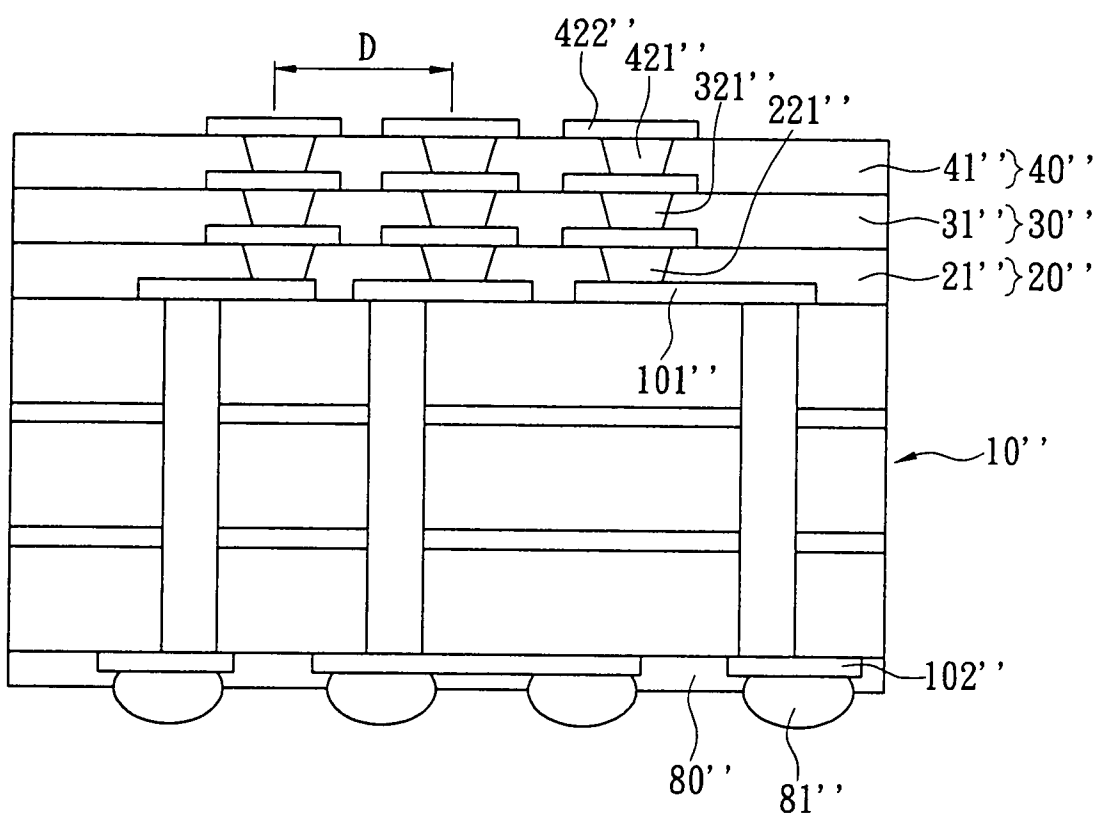


圖 8E

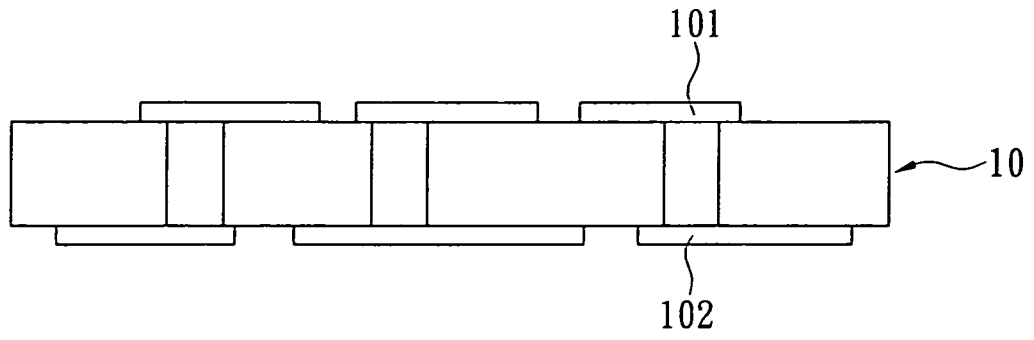


圖 9A

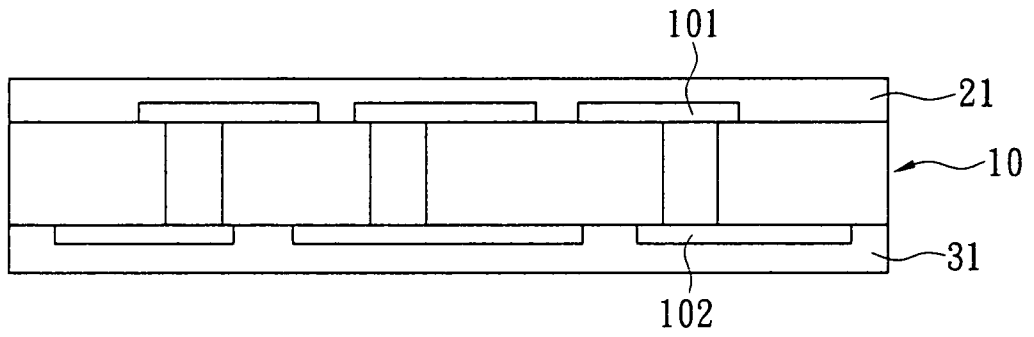


圖 9B

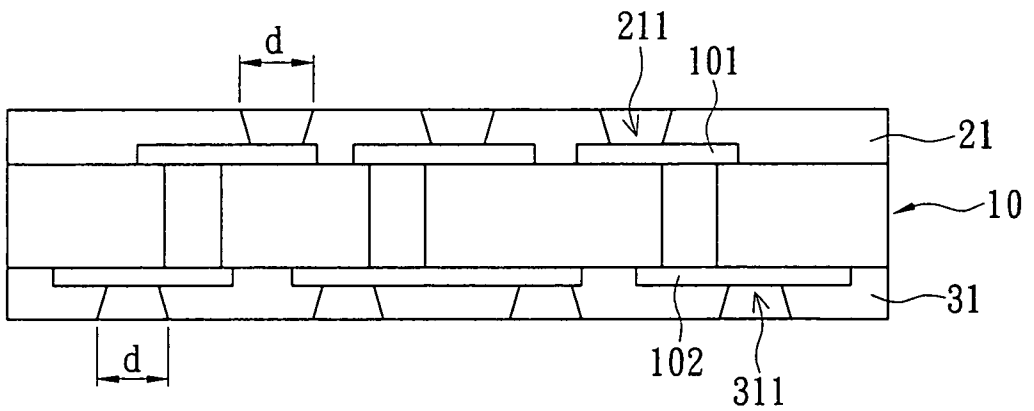


圖 9C

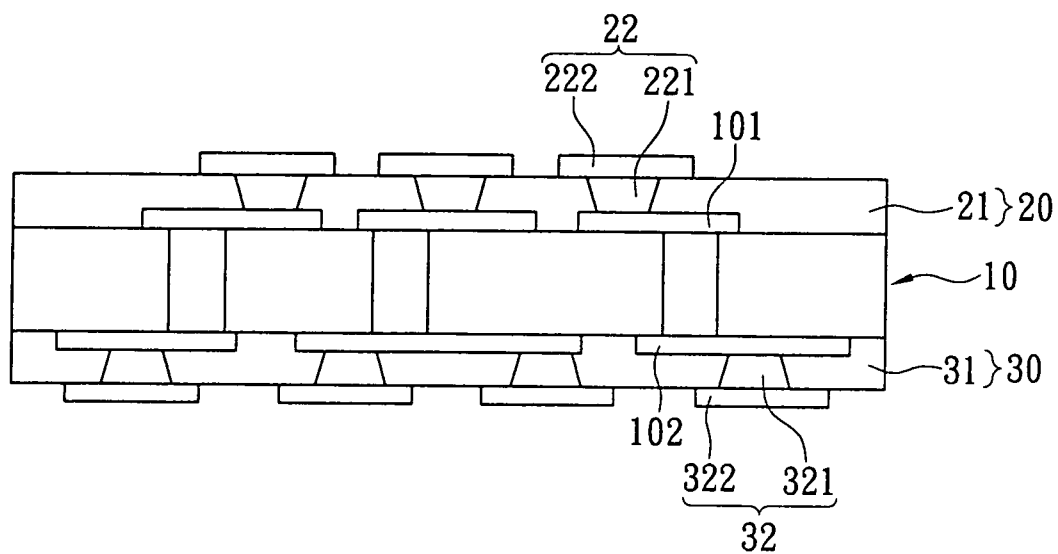


圖 9D

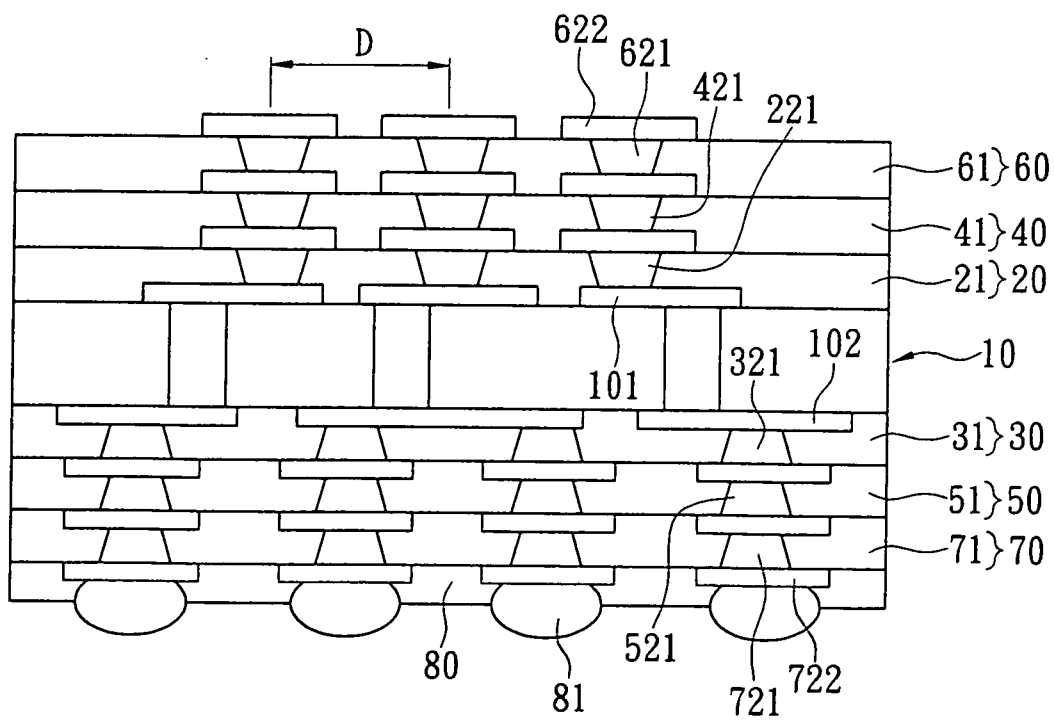


圖 9E

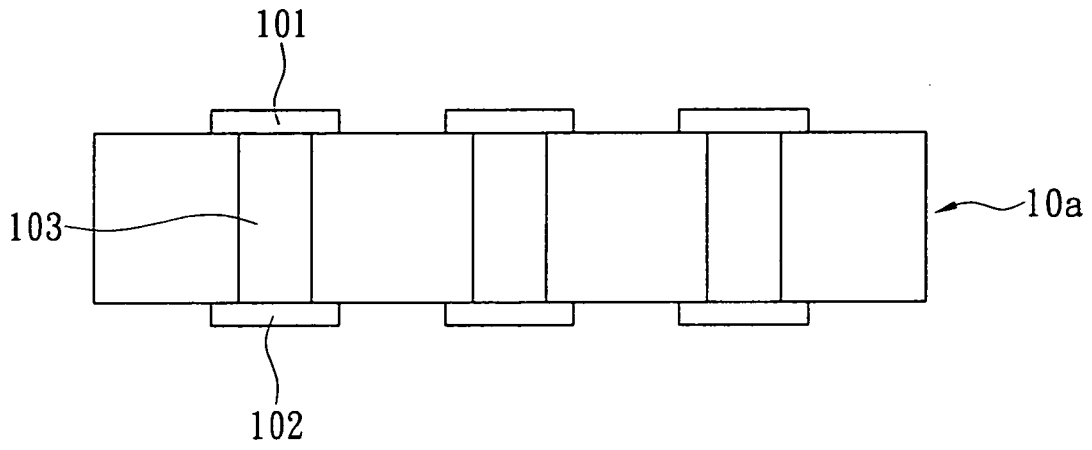


圖 10A

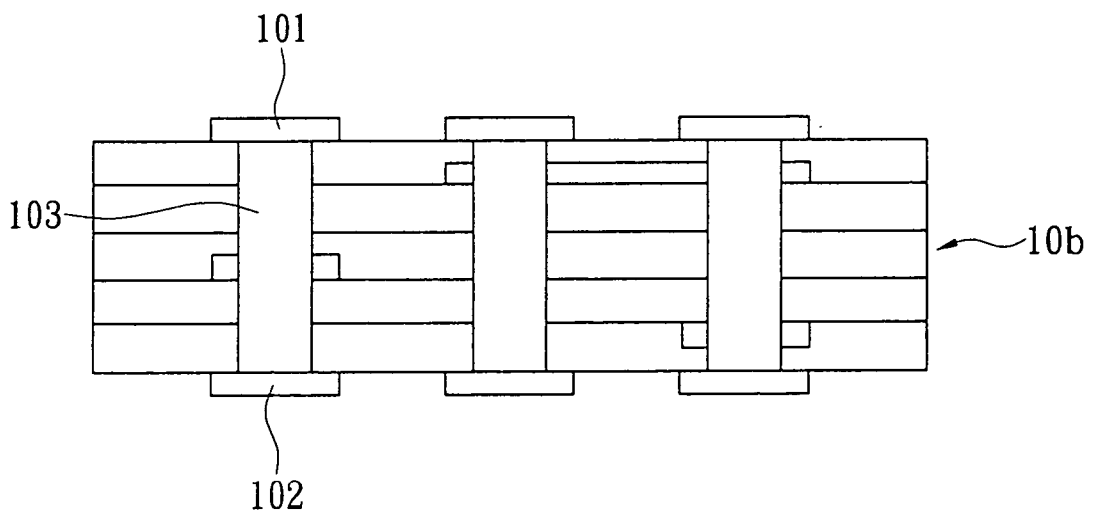


圖 10B

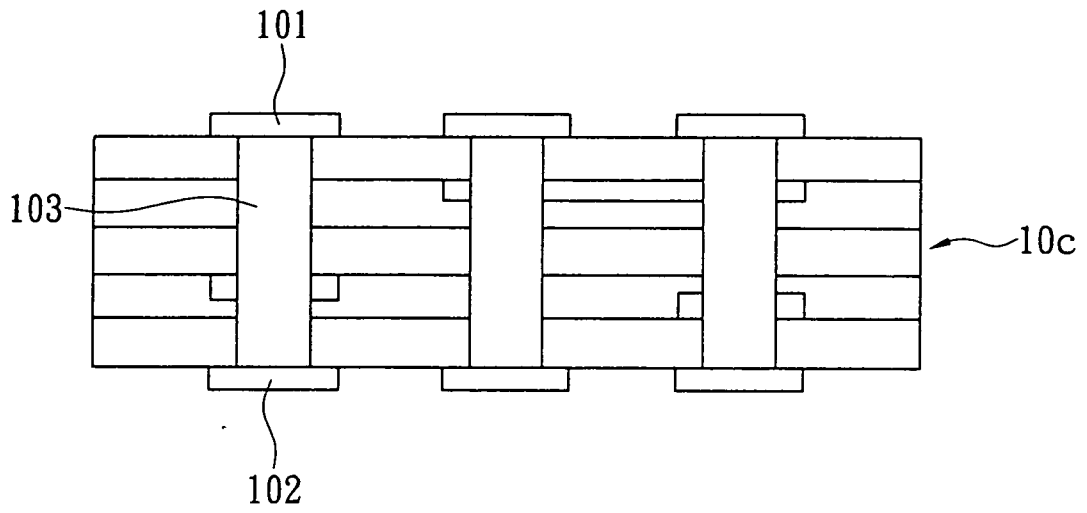


圖 10C

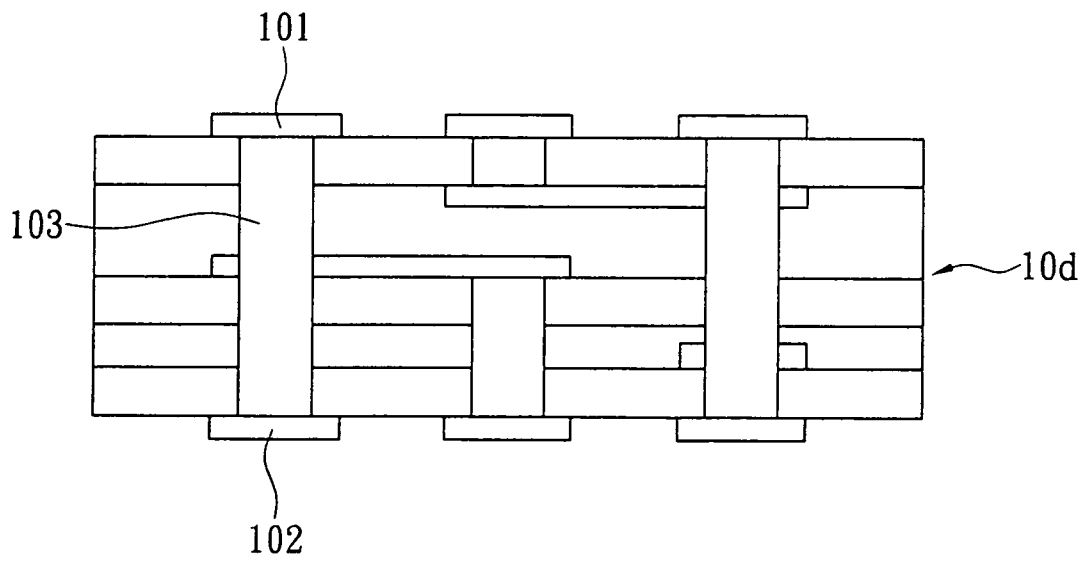


圖 10D