



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I548173 B

(45) 公告日：中華民國 105 (2016) 年 09 月 01 日

(21) 申請案號：101124219 (22) 申請日：中華民國 101 (2012) 年 07 月 05 日
 (51) Int. Cl. : H02H9/04 (2006.01) H01L27/04 (2006.01)
 (30) 優先權：2011/07/28 美國 13/137,225
 (71) 申請人：A R M 股份有限公司 (英國) ARM LIMITED (GB)
 英國
 (72) 發明人：帕迪拉西勒立 PADILLA, THIERRY (FR)；布蘭克斐布立斯 BLANC, FABRICE
 (FR)；杜比珍克勞蒂 DUBY, JEAN-CLAUDE (FR)
 (74) 代理人：蔡坤財；李世章
 (56) 參考文獻：
 TW 200952300A TW 201115712A
 US 2007/0230073A1
 審查人員：涂公遠
 申請專利範圍項數：20 項 圖式數：10 共 41 頁

(54) 名稱

靜電保護裝置以及用於保護半導體電子裝置的方法

ELECTROSTATIC PROTECTION APPARATUS AND METHOD FOR PROTECTING A SEMICONDUCTOR ELECTRONIC DEVICE

(57) 摘要

本發明揭示靜電保護裝置，靜電保護裝置包含電壓位準供應，電壓位準供應經配置以供應電壓位準至靜電放電保護裝置，且靜電放電保護裝置用以保護半導體電子裝置自快速提昇的輸入電流。電壓位準供應包含：分壓器，分壓器經設置於高電壓軌與低電壓軌之間，以供應在高電壓位準與低電壓位準之間的中間電壓位準至靜電保護裝置，而使跨靜電保護裝置內之至少一些裝置的電壓降被中間電壓位準限制；偵測裝置，偵測裝置用以偵測接收自靜電放電保護裝置的訊號，訊號指示靜電放電保護裝置已接收到快速提昇的輸入電流；切換裝置，切換裝置回應於訊號，而將供應至靜電放電保護裝置的電壓位準，從中間電壓位準切換至電壓軌之一者的電壓位準。

An electrostatic protection apparatus is disclosed that has a voltage level supply configured to supply a voltage level to an electrostatic discharge protection device and the electrostatic discharge protection device that protects a semiconductor electronic device from a rapidly increasing incoming current. The voltage level supply comprises: a voltage divider arranged between high and low voltage rails for supplying an intermediate voltage level to the electrostatic protection device such that a voltage drop across at least some devices within the electrostatic protection device is limited by the intermediate voltage level; a detection device for detecting a signal received from said electrostatic discharge protection device indicating the electrostatic discharge protection device has received the rapidly increasing incoming current; a switching device responsive to the signal to switch the voltage level supplied to the electrostatic discharge protection device from the intermediate voltage level to a voltage level of one of the voltage rails.

指定代表圖：

符號簡單說明：

10 . . . 電壓供應裝置

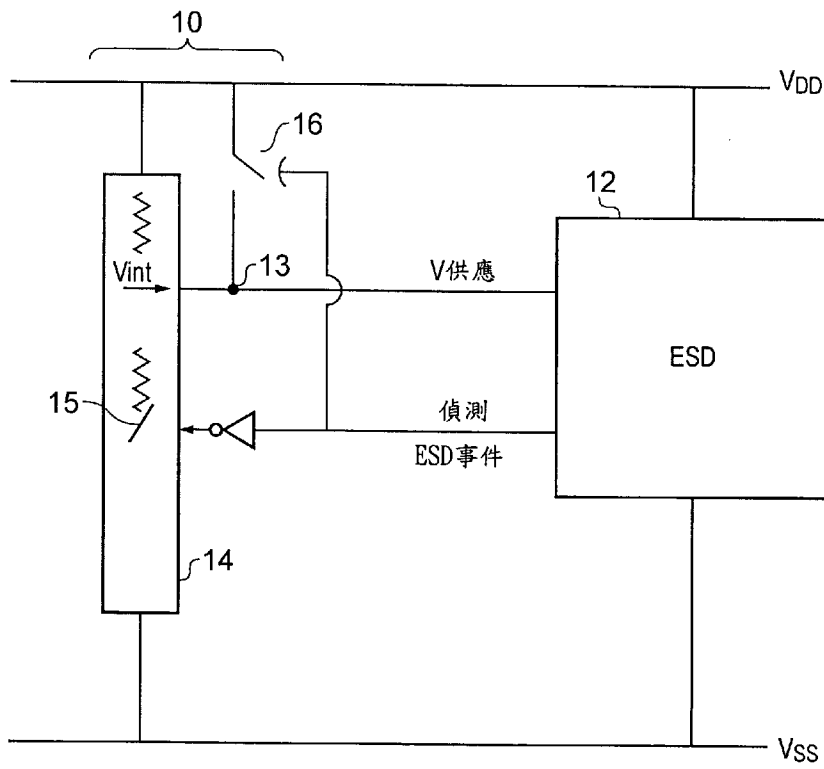
12 . . . 靜電放電裝置

13 . . . 電壓供應節點

14 . . . 分壓器

15 . . . 開關

16 . . . 另一開關



第 2 圖

公告本

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※ 申請案號：101124219

※ 申請日期：101 年 7 月 5 日

※IPC 分類：H02H 9/04 (2006.01)
H01L 27/04 (2006.01)

一、發明名稱：(中文/英文)

靜電保護裝置以及用於保護半導體電子裝置的方法
/ELECTROSTATIC PROTECTION APPARATUS AND METHOD
FOR PROTECTING A SEMICONDUCTOR ELECTRONIC
DEVICE

二、中文發明摘要：

本發明揭示靜電保護裝置，靜電保護裝置包含電壓位準供應，電壓位準供應經配置以供應電壓位準至靜電放電保護裝置，且靜電放電保護裝置用以保護半導體電子裝置自快速提昇的輸入電流。電壓位準供應包含：分壓器，分壓器經設置於高電壓軌與低電壓軌之間，以供應在高電壓位準與低電壓位準之間的中間電壓位準至靜電保護裝置，而使跨靜電保護裝置內之至少一些裝置的電壓降被中間電壓位準限制；偵測裝置，偵測裝置用以偵測接收自靜電放電保護裝置的訊號，訊號指示靜電放電保護裝置已接收到快速提昇的輸入電流；切換裝置，切換裝置回應於訊號，而將供應至靜電放電保護裝置的電壓位準，從中間電壓位準切換至電壓軌之一者的電壓位準。

三、英文發明摘要：

An electrostatic protection apparatus is disclosed that has a voltage level supply configured to supply a voltage level to an electrostatic discharge protection device and the

electrostatic discharge protection device that protects a semiconductor electronic device from a rapidly increasing incoming current. The voltage level supply comprises: a voltage divider arranged between high and low voltage rails for supplying an intermediate voltage level to the electrostatic protection device such that a voltage drop across at least some devices within the electrostatic protection device is limited by the intermediate voltage level; a detection device for detecting a signal received from said electrostatic discharge protection device indicating the electrostatic discharge protection device has received the rapidly increasing incoming current; a switching device responsive to the signal to switch the voltage level supplied to the electrostatic discharge protection device from the intermediate voltage level to a voltage level of one of the voltage rails.

四、指定代表圖：

(一) 本案指定代表圖為：第 (2) 圖。

(二) 本代表圖之元件符號簡單說明：

10	電壓供應裝置	12	靜電放電裝置
13	電壓供應節點	14	分壓器
15	開關	16	另一開關

五、本案若有化學式時，請揭示最能顯示發明特性的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明領域相關於對於半導體電子電路的靜電放電保護。

【先前技術】

已知靜電保護裝置 ESD，諸如使用電容器的電導性，回應於快速改變中的電壓位準而將該等保護裝置切換開啟的 RC 觸發裝置。靜電放電發生在（例如）具有高電容值的體部觸碰到電路，且體部所儲存的電荷傳送到電路，而造成快速提昇的輸入電流時。此可造成電路內的高電壓改變，除非電流可被散逸(dissipated)。如果太高的電壓被允許出現為跨電子裝置，則此電壓可對此裝置造成崩潰與傷害。

已擬出回應於快速提昇的輸入電流並允許電流流過低電阻值裝置的各種 ESD，藉以散逸電流並將任何電壓峰值減少到不足以傷害部件裝置的位準。

第 1a 圖圖示根據先前技術的 RC 觸發 ESD 裝置。此裝置使用電容器的電阻值性質（在穩態為高且在電壓快速改變時為低），來回應快速改變的電壓位準而開啟大 MOS 裝置，並在裝置位於穩態時關閉大 MOS 裝置。開啟大 MOS 裝置允許電流流過，並可散逸峰值電壓位準。隨著電壓峰值減少，電壓位準不再改變得那麼快速，而

電容器停止導電並將開始充電，且大 MOS 將關閉而低電阻值路徑將消失。

在半導體裝置中，盡可能地不使用額外的遮罩成本來處理不同的電壓域變得更為常見，且因此輸入/輸出電路時常使用具有較電力供應位準為低之電壓壓力容忍度的 MOS 裝置，例如，可使用 1.8 V 閘極氧化物 MOS 裝置而輸入/輸出單元被供應在 2.5 V。

在此種情況中，必須小心不要對裝置過度施壓，從而降級或永久地傷害裝置。處理此潛在問題的一種方式為提供串聯結構（其中裝置被設置為串聯於電力軌與中間電力位準之間），串聯結構被施加於適當的節點以限制過度電壓。第 1b 圖圖示類似於第 1a 圖所圖示的靜電保護裝置，其中由 1.8 V 閘極氧化物裝置形成裝置，並以由分壓器產生的中間電壓供應裝置。

【發明內容】

本發明之第一態樣提供一種靜電保護裝置，該靜電保護裝置包含電壓位準供應，該電壓位準供應經配置以供應電壓位準至靜電放電保護裝置，且該靜電放電保護裝置用以保護半導體電子裝置自快速提昇的輸入電流，該電壓位準供應包含：分壓器，該分壓器經設置於高電壓軌與低電壓軌之間，以供應在該高電壓位準與該低電壓位準之間的中間電壓位準至該靜電保護裝置，而使跨該

靜電保護裝置內之至少一些裝置的電壓降被該中間電壓位準限制；偵測裝置，該偵測裝置用以偵測接收自該靜電放電保護裝置的訊號，該訊號指示該靜電放電保護裝置已接收到該快速提昇的輸入電流；切換裝置，該切換裝置回應於該訊號，而將供應至該靜電放電保護裝置的該電壓位準，從該中間電壓位準切換至該等電壓軌之一者的電壓位準。

本發明認知到，在電子電路中的裝置具有較電力供應位準為低的電壓壓力容忍位準的情況中，可需要中間電壓位準。然而，在靜電放電保護裝置中，在重要的是可快速散逸大量電流之情況中，較佳地是能夠在散逸該等電流期間的有限時段期間內，能夠供應提昇的電壓。此可允許在該等非常短的時段期間內有提昇的效能，而此種提昇效能是重要的且不傷害部件。

因此，可提供被供應中間電壓位準且可操作在穩態情況下的靜電放電裝置，而使靜電放電裝置的部件可由具有較高與低電壓軌所提供之電壓位準要低的電壓壓力容忍度的裝置來組成。然而，此 ESD 回應於快速提昇電流以接收較高的電壓位準，且由於此發生於短時段期間內，裝置將不會被傷害，但將操作在提昇的效能位準，允許散逸大電流。

在一些具體實施例中，該偵測裝置經配置以偵測從該靜電保護裝置接收到的另一訊號，該另一訊號指示該快速提昇的輸入電流已被散逸至一程度，該程度使該輸入

電流不再高到足以傷害該半導體電子電路內的裝置；該切換裝置回應於該另一訊號，而將供應至該靜電放電保護裝置的該電壓位準，從該等電壓軌之該者的該電壓位準切換至該中間電壓位準。

在快速提昇的輸入電流需要被快速散逸時，要求從電壓軌施加之提昇的電壓位準。一旦已充足地散逸而使電流不再高到足以傷害半導體電子電路內的裝置，則較佳地是切換裝置將供應至靜電放電保護裝置的電壓位準切換回中間電壓位準。應注意到，切換回的時點將根據被保護的電路部件，以及電壓軌的電壓位準。熟習技藝者將能夠判定不會造成可傷害所保護之半導體電子電路的電壓差，且將設定偵測裝置為偵測此位準，而使切換裝置在適當點切換。

在一些具體實施例中，該分壓器包含分壓器開關，該分壓器開關在被切換開啟時提供低電阻值路徑，而在被切換關閉時提供高電阻值路徑，該分壓器開關經配置以回應於該偵測裝置偵測到接收到該訊號而切換關閉，並回應於該偵測裝置偵測到接收到該另一訊號而切換開啟。

較佳地是在電壓軌的電壓位準正被供應至電路時，供應中間電壓位準的分壓器可被切換關閉。此停止任何在供應中間電壓至節點之分壓器與供應電壓軌之電壓位準至相同節點之間的競爭。

在一些具體實施例中，該靜電裝置係回應於該快速提

昇的輸入電流，藉由在高電壓軌與低電壓軌之間提供低電阻值路徑，而藉以散逸該輸入電流，而保護該半導體電子電路，該靜電放電保護裝置包含：設置為串聯於該高電壓軌與該低電壓軌之間的兩個放電裝置，該兩個放電裝置在兩者皆被切換開啟時提供該低電阻值路徑，且在該兩個放電裝置之至少一者被切換關閉時提供高電阻值路徑，該兩個放電裝置之每一者包含控制節點，且該兩個放電裝置之每一者回應於在該控制節點的電壓而切換開啟或關閉；其中該電壓位準供應經配置以供應該電壓位準至該兩個放電裝置之第一者的該控制節點。

靜電放電保護裝置可由兩個放電裝置組成，兩個放電裝置在被切換開啟時在兩個電壓軌之間提供低電阻值路徑，允許輸入電流快速散逸。該等放電裝置的至少一者在一般作業中應被切換關閉，且該等放電裝置兩者應被非常快速地回應於快速提昇輸入電流而被切換開啟。較佳地是電壓位準供應供應電壓位準至兩個放電裝置之一者的控制節點。以此方式，在一般作業中跨兩個放電裝置的電壓降被兩個裝置的控制節點之一者處的中間電壓位準限制。此避免在兩個電壓軌之間的完全電壓差被施加於跨裝置之一者（並可能傷害裝置）。應注意到，使用設置為串聯的兩個放電裝置，在此情況中該等放電裝置並非設計為操作在電壓軌的電壓位準，且該等放電裝置被以此方式設置，而使兩個電壓軌之間的電壓位準降被共享於跨裝置。使裝置之一者的控制節點具有中間電

壓，以確保跨每一裝置的電壓位準降被限制。

在一些具體實施例中，該兩個放電裝置經設置為回應於該電壓位準供應供應該等電壓軌之該者的該電壓位準至該第一放電裝置之該控制節點，該第二放電裝置之該控制節點被連接至該第一放電裝置的該控制節點，而使該兩個放電裝置的該等控制節點從該等電壓軌之該者接收該電壓位準，且該兩個放電裝置被切換開啟。

在偵測到快速提昇輸入電流時，電壓位準供應供應電壓軌之一者的電壓位準至第一放電裝置的控制節點。供應中間位準電壓至此裝置的控制節點的一個問題為，可通過此裝置的電流量被此中間電壓位準限制。在靜電放電事件期間，放電裝置需要能夠非常快速地傳送許多電流。因此，較佳地是回應於此種事件，供應至放電裝置之控制節點的電壓位準被提昇至電壓軌之一者的電壓位準。因此，回應於此放電事件，電壓位準供應電壓軌的電壓位準（而非中間電壓位準）至放電裝置之一者的控制節點，且兩個放電裝置之另一者的控制節點被連接至第一放電裝置的控制節點，從而提昇由兩個裝置形成之路徑的電流容量。

在一些具體實施例中，該兩個放電裝置經設置為回應於該電壓位準供應供應該中間電壓位準至該第一放電裝置的該控制節點，該第二放電裝置接收電壓位準並被切換關閉，該電壓位準靠近該等電壓軌之該者之另一電壓軌的電壓位準。

在穩態作業期間內(其中未發生靜電放電事件),放電裝置之一者應被切換關閉,且因此,最好是第二放電裝置被切換關閉,而第一放電裝置在控制節點處接收到中間電壓位準。應注意到,第一與第二之用語係用以分異兩個放電裝置,且任一放電裝置可為第一放電裝置(或第二放電裝置)。

在一些具體實施例中,該靜電放電保護裝置包含至少一個另一放電裝置,該至少一個另一放電裝置設置為與該兩個放電裝置串聯,該至少一個另一放電裝置具有控制節點,該控制節點連接至該第一放電裝置或該第二放電裝置的控制節點。

雖然可存在設置為串聯的兩個放電裝置,熟習技藝者應瞭解可設置額外的放電裝置與此兩個放電裝置串聯(其中該等放電裝置的控制節點連接在一起),而使該等放電裝置與其他的放電裝置一起切換開啟或關閉。

在一些具體實施例中,該靜電保護裝置包含:觸發裝置,該觸發裝置經設置於該等電壓軌之第一者與該靜電放電保護裝置之內部節點之間,該觸發裝置回應於跨該觸發裝置的穩定電壓差而提供高電阻值路徑,且回應於跨該觸發裝置之由該快速改變的輸入電流造成的快速改變電壓差而提供低電阻值路徑,使得該內部節點回應於該快速改變電壓差而到達靠近該第一電壓軌的該電壓位準的電壓位準,該偵測裝置偵測該內部節點的該電壓位準到達靠近該第一電壓軌的該電壓位準的電壓位準為該

訊號。

產生由偵測裝置偵測到之訊號的一種方式，為使用具有隨著快速提昇電壓差改變之電阻值的觸發裝置。若此種裝置被連接至特定節點，則快速提昇電壓位準將改變電阻值，且此將影響在此節點處的電壓。偵測裝置隨後可偵測在此節點處的電壓位準改變，且此將為對已接收到快速提昇輸入電流的良好指示。

在一些具體實施例中，該內部節點被經由電阻器連接至該等電壓軌之第二者，其中回應於該快速改變電壓位準到達一較穩定的值，該觸發裝置的電阻值提昇，且該內部節點的該電壓位準移向該等電壓軌之該第二者的電壓位準；該偵測裝置經配置以偵測該內部節點的該電壓位準從靠近該第一電壓軌的該電壓位準的該電壓位準改變朝向該第二電壓軌之電壓位準為另一訊號，且回應於該另一訊號，該切換裝置經配置以將供應至靜電保護裝置的該電壓位準從該高電壓軌切換至該中間電壓位準；且其中該觸發裝置、電阻器與該切換裝置位於該兩個電壓軌之間，該切換裝置回應於該另一訊號而切換關閉，而使該觸發裝置與該電阻器與該等電壓軌之該者隔離。

觸發裝置、電阻器與切換裝置被設置於兩個電壓軌之間的設置是較佳的。在此種情況中，在中間電壓位準被供應至靜電放電裝置時，切換裝置可將電壓軌自電阻器與觸發裝置斷開，且此將表示電阻器與電容器不再連接於兩個電壓軌之間。隨著此發生於一般作業期間，此將

避免較高的電壓位準被施加於跨觸發裝置，在觸發裝置不傳導時，此將避免觸發裝置被比較大的電壓降降級。

在一些具體實施例中，該靜電裝置回應於快速提昇的輸入電流而保護半導體電子電路，藉由在高電壓軌與低電壓軌之間提供低電阻值路徑，藉以散逸該輸入電流，該靜電放電保護裝置包含：設置為串聯於該高電壓軌與該低電壓軌之間的兩個放電裝置，該兩個放電裝置在兩者皆被切換開啟時提供該低電阻值路徑，且在該兩個放電裝置之至少一者被切換關閉時提供高電阻值路徑，該兩個放電裝置之每一者包含控制節點，且該兩個放電裝置之每一者回應於在該控制節點的電壓而切換開啟或關閉；其中該電壓位準供應經配置以供應該電壓位準至該兩個放電裝置之第一者的該控制節點；且該第二放電裝置係回應於在該內部節點的電壓位準，且回應於該電壓位準移向該第二電壓軌的電壓位準，該兩個放電裝置之該第二者經配置以切換關閉。

使用觸發裝置回應於快速改變輸入電流而改變內部節點的電壓位準，可作為對於第二放電裝置的控制訊號，而使第二放電裝置回應於電壓位準移向第二電壓軌的電壓位準（指示快速提昇輸入電流已被散逸）而切換關閉。第二放電裝置切換的點，可被選擇為在決定電流已被散逸至足以保護半導體電子裝置內之裝置的量。

在一些具體實施例中，該兩個放電裝置為 NMOS 電晶體，該第一電壓軌為該低電壓軌，且該等電壓軌之該者

與該第二電壓軌為該高電壓軌，且該第二放電裝置的該控制節點係經由一反相裝置連接至該內部節點。

雖然放電裝置可由各種材料組成，較佳地是放電裝置為 NMOS 電晶體。在此情況中，低電壓軌將為第一電壓軌，而第二電壓軌與供應電壓（代替中間電壓位準，在靜電放電事件期間）至靜電放電保護裝置之電壓軌的一者為高電壓軌。NMOS 電晶體一般而言小於 PMOS 電晶體，且因為放電裝置需要為大，以快速發送許多電流，較佳地是由 NMOS 電晶體形成放電裝置。

在一些具體實施例中，該反相裝置係供電於由該電壓位準供應供應的該電壓位準與該低電壓軌之間。

較佳地是，藉由在一般作業期間使用中間電壓位準來供電反相裝置，以保護反相裝置自高電壓位準。

在一些具體實施例中，該反相裝置包含在該第一放電裝置的該控制節點與該第二放電裝置的控制節點之間的切換裝置，該切換裝置係回應於該內部節點到達靠近該第一電壓軌的該電壓位準的電壓位準而切換開啟，並將該兩個控制節點與彼此連接。

如上文所提及的，較佳地是在電壓軌的電壓位準被供應至靜電保護裝置時，電壓位準被供應至兩個放電裝置的控制節點，而使兩個放電裝置在操作時具有提昇的電流容量。較佳地是反相器內的切換裝置被用來回應於內部節點達到靠近第一電壓軌之電壓位準的電壓位準而連接兩個控制節點。

雖然觸發裝置可由數種方式形成，但是電容器形成低面積且不昂貴的觸發裝置。

雖然較佳地是在一些情況中由 NMOS 電晶體形成放電裝置，但是放電裝置亦可由 PMOS 電晶體形成。在此種情況中，第一電壓軌將為高電壓軌，第二電壓軌與電壓供應裝置供應至靜電放電裝置之電壓軌之一者（代替中間電壓位準）將為低電壓軌。

本發明之第二態樣提供一種供應電壓位準至靜電保護裝置以保護半導體電子裝置自快速提昇的輸入電流的方法，該半導體電子裝置由在相對高與低電壓位準的電壓軌供電，該方法包含以下步驟：供應在高電壓位準與低電壓位準之間的中間電壓位準給該靜電保護裝置，而使跨該靜電保護裝置內之至少一些裝置的電壓降被該中間電壓位準限制；偵測接收自該靜電放電保護裝置的訊號，該訊號指示該靜電放電保護裝置已接收到該快速提昇的輸入電流；將供應至該靜電放電保護裝置的該電壓位準，從該中間電壓位準切換至該等電壓軌之一者的電壓位準。

本發明之第三態樣提供一種靜電保護裝置，該靜電保護裝置包含電壓位準供應構件，該電壓位準供應構件用以供應電壓位準至靜電放電保護構件，且該靜電放電保護構件用以保護半導體電子裝置自快速提昇的輸入電流，該電壓位準供應構件包含：分壓構件，該分壓構件經設置於高電壓軌與低電壓軌之間，以供應在該高電壓

位準與該低電壓位準之間的中間電壓位準至該靜電保護構件，而使跨該靜電保護構件內之至少一些裝置的電壓降被該中間電壓位準限制；偵測構件，該偵測構件用以偵測接收自該靜電放電保護構件的訊號，該訊號指示該靜電放電保護構件已接收到該快速提昇的輸入電流；一切換構件，該切換構件回應於該訊號，而將供應至該靜電放電保護裝置的該電壓位準，從該中間電壓位準切換至該等電壓軌之一者的一電壓位準。

本發明之上述與其他的目標、特徵與優點將顯然於下列示例性具體實施例的實施方式，其將與附加圖式一同閱讀。

【實施方式】

第 2 圖非常示意地圖示電壓供應構件 10 如何供應高電壓位準 VDD 至靜電放電裝置 12，或經由電壓供應節點 13 供應中間電壓位準 V_{int} 至 ESD 12。

電壓供應裝置 10 包含分壓器 14，分壓器 14 包含具有開關 15 與另一開關 16 的傳統分壓構件。

ESD 12 經配置以在偵測到快速提昇的輸入電流時輸出偵測訊號，以發送 ESD 事件的訊息。可由數種方式偵測此提昇電流，該等方式將在下文說明。回應於此偵測訊號，開關 15 打開而使分壓器不再供應中間電壓位準 V_{int} 至電壓供應節點 13，且開關 16 被閉合（或切換開啟）

而使高電壓位準軌 VDD 被連接至電壓供應節點 13，電壓供應節點 13 供應電壓位準 VDD 至 ESD 12。

在 ESD 12 偵測到快速提昇的輸入電流已被散逸，而使輸入電流降到被保護的電子裝置部件可能會受傷害的位準以下時，ESD 12 發出另一訊號，開關 15 回應於此另一訊號而閉合（或切換開啟），而使分壓器再次操作並經由電壓供應節點 13 供應中間電壓位準給 ESD 12，而開關 16 被切換關閉而使高電壓軌與電壓供應節點 13 隔離。

第 3 圖示意地根據本發明之一具體實施例圖示靜電保護裝置。此裝置包含具有開關 15 的分壓器 14。如第 2 圖所圖示的裝置中，第 3 圖的裝置包含開關 16，開關 16 用以將輸入電壓供應節點 13 連接至高電壓軌 VDD，或將電壓供應節點 13 與 VDD 隔離，且裝置包含電阻器 18 與電容器 20。裝置亦包含兩個放電裝置 22 與 24，放電裝置 22 與 24 在此具體實施例中為大 NMOS 電晶體。該等大 NMOS 電晶體被定位在高電壓軌與低電壓軌之間，並在切換開啟時形成低電阻值路徑。在一般作業期間，該等裝置之一者被切換關閉，而使低電阻值路徑不存在，然而回應於 ESD 事件時該等裝置被切換開啟，而使快速提昇的輸入電流可藉由在軌之間流動而散逸。

在此具體實施例中，兩個放電裝置之第二者 24 在一般作業期間被切換關閉，且兩個放電裝置之第一者 22 在閘極接收中間電壓位準。供應中間電壓位準給放電裝置 22

的閘極，防止 VDD 至 VSS 的完整電壓差跨在兩個放電裝置之任一者上。以此方式，可使用具有較供應電壓為低之電壓壓力容忍度的放電裝置，因為在一般穩態作業期間該等放電裝置受此中間電壓位準的供應來保護。然而，在偵測到 ESD 事件時，較佳地是該等裝置能夠發送的電流越多越好。若在該等裝置閘極處的電壓位準提昇，則該等裝置可發送更多電流。因此在此裝置中，回應於偵測到靜電放電事件，開關 16 被切換開啟，且開關 15 被切換關閉，而使供應至放電裝置 22 的電壓位準並非中間電壓 V_{int} ，而是高電壓軌 VDD 的電壓位準。高電壓軌 VDD 的電壓位準亦經由反相器 28 被供應至電晶體 24 的閘極。此將參照第 4 圖更詳細說明。

現將說明第 3 圖裝置的作業。在穩態作業期間，在電壓軌上的電壓位準為定值時，電容器 20 被充電，且內部節點 11 位於與當前供應電壓相同的電壓（由分壓器 14 供應的中間電壓 V_{int} ）。此電壓位準足以讓放電裝置 22 被切換開啟，且因為反相器 28 放電，裝置 24 被切換關閉，而靜電放電保護裝置不發送電流。

在靜電放電事件發生時，接收到快速提昇的電流，且電路內的電壓位準快速改變。電容器 20 不傳導穩定電壓，但對快速改變的電壓具有非常高的傳導度。因此，電容器 20 移入具有傳導度的狀態，且內部節點 11 的電壓朝 VSS 下降。此電壓降被作為控制訊號以控制開關 15 與 16。開關 15 回應於內部節點 11 的電壓為低而切換關

閉，且開關 16 切換開啟。因此，在放電裝置 22 閘極的電壓位準到達高電壓軌的電壓位準，且類似的電壓被經由反相器 28 連接至放電裝置 24。因此，兩個放電裝置被完全切換開啟，並可傳導大量的電流。

一旦快速提昇的輸入電流已經由該等放電裝置 22、24 散逸，電壓位準不再快速改變，且電容器 20 開始具有較高的電阻值且因此充電。此提昇內部節點 11 的電壓位準，且此將開關 15 切換開啟並將開關 16 切換關閉。因此，供應至放電裝置 22 閘極的電壓返回中間電壓，且供應至放電裝置 24 閘極的電壓位準將為被反相器 28 反相的低電壓，且因此放電裝置 24 被關閉，且電流不再傳導通過該等裝置。

電阻器 18 與電容器 11 的大小可被選擇，而使開關 15 與 16 在適當的電流位準切換，以保護電子半導體電路。

第 4 圖更詳細圖示類似的裝置。在此範例中，1.8 V 閘極氧化物裝置被用於 2.5 V 電力供應環境中。如將顯然於熟習技藝者，此單純的為範例，且本發明的具體實施例可被延伸至被適當設計之其他閘極氧化物裝置與電力供應位準的組合。

在此裝置中，分壓器 14 由連接為二極體模式的電晶體 TP_D 與開關 15 組成，開關 15 由電晶體 TN_D 與電阻器 R_D 組成。反相器 28 被圖示為設置為反相器鏈的三個反相器。如先前所述，放電裝置 22 和 24 必須為大裝置，以傳導許多電流。該等反相器因此具有大電容值，且因此

將該等反相器切換開啟所需的電流為相當高。因此，在此具體實施例中存在三個設置為並聯的反相器 28，所以該等反相器 28 能夠提供所需的電流。

第 4 圖將首先說明在未發生 ESD 事件時，靜電保護裝置在穩態一般作業期間內的作業。

在電力波昇 (power ramp-up) 期間開啟時： R_{ESD} 兩側 $V_C = V_P$ ，且因此 TN_B 關閉。隨後，隨著 DVDD 在高電壓軌上波昇，由於 TN_B 為關閉， V_M 透過 R_B 隨著 DVDD 波昇，且 TP_P (對應於第 3 圖的開關 16) 因此關閉。控制放電裝置 22 閘極的電壓位準 V_P 亦由 TP_D 控制且跟隨 DVDD，同時 TN_D 為關閉。在 V_C 提昇到 TN_D 臨限值之上時， TN_D 開啟且分壓器 14 開始操作。在此時 V_P 成為供應至靜電保護裝置的中間電壓 V_{int} ，且 V_P 由 R_D 與 TP_D 電阻值 (汲極-源極) 的比例界定。比例被設計，而使中間電壓 V_{int} 在任何情況中不提昇至 1.8 V 閘極氧化物裝置所能接受的最大電壓 (1.95 V) 以上。

在高電壓軌 DVDD 上的電壓到達最終值時。 V_{int} 被設定於適當值，以避免在由此電壓位準 (最大值：1.95 V) 供電的裝置上產生任何壓力， $V_C = V_P$ 且 $V_T = 0$ ，因此，大 MOS 24 被關閉。注意到，在由 R_D 、 TN_D 與 TP_D 所建構的線上存在一些無可避免的 DC 消耗。可將設計準則設計為限制此 DC 消耗。

在節點 V_C 處並在高電壓軌 DVDD 上的電壓位準的波昇，與中間電壓位準 V_P 的波昇以及電流流向，被圖示於

第 5 圖中。如可見，電壓波昇的時間尺度為毫秒等級。

現將說明在 ESD 事件期間的行為。

ESD 事件包含兩個階段。第一個階段發生在幾百微微秒至幾奈秒等級之時段期間內。在此階段期間，ESD 保護必須回應地非常快，且必須能夠吸收 ESD 事件，同時僅產生低電壓。在此階段期間，電容器 20 呈現非常低的阻抗，且 V_C 節點保持在 DVSS(0 V)。在第二階段期間，ESD 保護結構持續吸收電流並緩解，同時電容器 20 透過 RESD 電阻器被裝載。

在 ESD 事件的第一階段期間，由於電容器 20 傳導， $V_C=0$ ，並在事件的早先部分將 V_C 連接至接地軌。 V_C 為低使 TN_D 為關閉，並使分壓器 14 不活動。對於邏輯部分，反相器 28 使用為低的 V_C ，以開啟大 NMOS 24，允許大 NMOS 24 吸收大部分的 ESD 電流，同時使所產生的電壓盡可能低。電流亦流過 TP_D 、 R_{ESD} 與開始裝載的電容器 20。在 $V_C \neq V_P$ 時 TN_B 開啟，因此 $V_M=V_C$ ，此開啟 TP_P 且由於 TP_P 被設計為比 TP_D 大很多， TP_P 奪取對 V_P 節點的控制，並將 V_P 拉至 DVDD。此為具體實施例的關鍵部分；將 V_P 拉至 DVDD 減少由於高 V_{GS} 對於大 MOS 22 的電流限制，結構從而使用結構的最大（或至少接近最大）的電流攜帶能力。再者，反相器內的 PMOS 電晶體亦開啟，而讓 PMOS 電晶體將 V_T 連接至 V_P ，而使大 MOS 24 亦具有高的 V_{GS} 。

第 5 圖與第 6 圖圖示說明 ESD 事件的第一與第二階

段，已使用傳輸線脈衝產生注入電流來模擬 ESD 事件，注入電流的振幅為 2 A、上升時間為 2 ns 且脈衝持續期間高於 100 ns。

第 6 圖圖示說明此 ESD 事件的第一階段。如可見，在高電壓軌上電壓非常快速地提昇（於數奈秒內）至 2 伏特以上的位準，並在降至約 1 伏特位準之前非常短暫地保持此位準，隨後在 ESD 事件之第二階段期間內電壓慢慢地爬升，其中電路具有傳統的行為。節點 V_p 與節點 V_m 處電壓亦非常快速地提昇至較低位準。

在此第一階段期間，電容器 20 將開始裝載，且在反相器 28 到達臨限電壓時，大 NMOS 24 將關閉。如同在此種電路中常見的，電路的 RC 常數被設計為在大 NMOS 24 被關閉時，保留夠低的剩餘 ESD 電流以被安全地透過晶片漏電被散逸。若事件持續地更久， V_c 節點將持續提昇電壓，且在到達 V_p 節點電壓時， TN_B 與 TP_P 將關閉，且分壓器將奪取對 V_p 的控制。此持續機制對總體結構的 ESD 效能不具有負面的影響，因為大 NMOS 22 已經關閉，且任何危險的 ESD 電流已經散逸。電容的裝載被繪製於第 7 圖。

如可見於對第 5 圖與第 6 圖的比較，相較於回應於 ESD 事件而發生的電壓改變（為微微秒與奈秒等級），電壓回應於裝置開啟的改變的時間尺度係為較長的毫秒等級。因此，具有適當 RC 值（且因此對該等較快速的改變敏感）的裝置，可用以回應於快速改變而切換在電壓軌的

電壓位準與中間電壓位準之間的輸入電壓位準，且回應於透過裝置（例如）在電力開啟時波昇而發生的電壓位準改變將還不會切換。設計有效地利用相較於任何 ESD 事件，施加至一般作業的時域差（相關於上升時間）。

第 8 圖圖示替代性具體實施例，其中圖示於第 3 圖與第 4 圖中的裝置的電阻器 18 與電容器 20 已被反轉。在此情況中，內部節點 11 回應於 ESD 事件而被拉向 VDD，且因此若 NMOS 放電裝置 22、24 被使用，則需要兩個反相器 28a、28b，而使回應於 ESD 事件而發生的高位準訊號被輸入至放電裝置 24 的閘極。

此裝置操作的方式非常類似於第 4 圖的裝置，除了在穩態作業期間，電容器 20 不傳導且內部節點 11 被保持為靠近 VSS。此表示放電裝置 24 被關閉。回應於放電事件，電容器 20 開始將內部節點 11 傳導提昇，且放電裝置 24 被切換開啟。開關 15 被切換關閉，將分壓器 14 切換關閉，且開關 16 被切換開啟而將供應電壓 V_{input} 的節點 13 連接至高電壓軌 VDD，並將放電裝置 22 與 24 完全切換開啟。

第 9 圖圖示本發明之替代性具體實施例，其中有三個放電裝置 22、24 與 26，且該三個放電裝置是 PMOS 裝置。應認知到放電裝置的數量可被增加，且最好是放電裝置的控制節點被連接在一起，而使該等放電裝置在同時切換。在此具體實施例中，由於 PMOS 裝置形成放電裝置，所以低電壓輸入將把放電裝置切換開啟，且因此

回應於靜電放電事件，最好是由分壓器 14 輸出的輸入電壓被經由開關 16 切換至低電壓軌。在此時開關 15 亦被切換關閉，以將分壓器切換關閉。在此具體實施例中，電容器 20 回應於靜電放電事件將內部節點的電壓提昇至 VDD，且此控制開關而使開關 15 被切換關閉且開關 16 被切換開啟。亦存在對應第 4 圖的開關 TN_b 的額外開關 17。因此，回應於靜電放電事件，所有的 PMOS 放電裝置 22、24 與 26 被切換開啟，且快速提昇的輸入電流可被散逸。

在一般穩態作業期間，電容器 20 成為被充電且不傳導，因此節點 11 降至低電壓位準，且反相器 30 輸出高電壓位準，且電晶體 24 與 2 被切換關閉。在此時開關 15 回應於在節點 11 的下降電壓被切換開啟，此下降電壓啟動分壓器 14，分壓器 14 供應中間電壓給節點 13，且開關 16 被切換關閉，將 VSS 與節點 13 隔離。因此，ESD 的部件裝置在穩態作業期間被此中間電壓保護，且不會看到電壓軌的完整電壓降。

第 10 圖圖示的流程圖根據本發明之具體實施例圖示說明方法中的步驟。首先，判定是否已接收到快速提昇的輸入電流。若電壓軌的電壓位準被供應至靜電放電保護裝置，則放電裝置回應於此而切換開啟，且輸入電流被散逸。

隨後判定在何時輸入電流已被散逸至將不會傷害由 ESD 保護的半導體電子裝置部件的程度。在判定已散逸

至彼程度時，中間電壓位準被供應至 ESD 裝置，而非電壓軌的電壓位準，且放電裝置被切換關閉。

方法隨後持續監視是否已接收到快速提昇的輸入電流。在沒有偵測到 ESD 事件的同時，中間電壓位準被供應至 ESD 裝置，且放電裝置不形成放電路徑。

雖然本文已參照附加圖式詳細說明了本發明的說明性具體實施例，應瞭解到本發明並不限於彼等精確的具體實施例，且可由本發明領域中具有通常知識者進行各種改變與修改，而不脫離由附加申請專利範圍界定之本發明的範疇與精神。例如，可將下列附屬項特徵與獨立項特徵進行各種組合，而不脫離本發明的範疇。

【圖式簡單說明】

第 1a 圖根據先前技術圖示靜電放電保護裝置；

第 1b 圖根據先前技術圖示具有分壓器以提供電壓壓力限制的靜電保護裝置；

第 2 圖根據本發明之具體實施例圖示用於靜電放電保護裝置的電壓供應裝置；

第 3 圖根據本發明之具體實施例圖示靜電保護裝置；

第 4 圖根據本發明之具體實施例更詳細圖示靜電保護裝置；

第 5 圖圖示圖示於第 4 圖中之裝置的一般作業的模擬結果；

第 6 圖圖示在第 4 圖之裝置中靜電放電事件第一階段的模擬結果；

第 7 圖圖示在第 4 圖之裝置中靜電放電事件第二階段的模擬結果；

第 8 圖根據本發明之具體實施例圖示靜電放電保護裝置的替代性具體實施例；

第 9 圖圖示靜電放電保護裝置的具體實施例，其中放電裝置由 PMOS 裝置形成，而非 NMOS 裝置；且

第 10 圖根據本發明之具體實施例圖示圖示說明方法步驟的流程圖。

【主要元件符號說明】

10	電壓供應裝置	12	靜電放電裝置
13	電壓供應節點	14	分壓器
15	開關	16	另一開關
11	內部節點	18	電阻器
20	電容器	22	大 MOS
24	NMOS	28	反相器
28a	反相器	28b	反相器
30	反相器		

七、申請專利範圍：

1. 一種靜電保護裝置，該靜電保護裝置包含：

一電壓位準供應，該電壓位準供應經配置以供應一電壓位準至一靜電放電保護裝置，且該靜電放電保護裝置用以保護一半導體電子裝置自一快速提昇的輸入電流，該電壓位準供應包含：

一分壓器，該分壓器經設置於一高電壓軌與一低電壓軌之間，以供應在該高電壓位準與該低電壓位準之間的一中間電壓位準至該靜電放電保護裝置，而使跨該靜電放電保護裝置內之至少一些裝置的一電壓降被該中間電壓位準限制；

一偵測裝置，該偵測裝置用以偵測接收自該靜電放電保護裝置的一訊號，該訊號指示該靜電放電保護裝置已接收到該快速提昇的輸入電流；

一切換裝置，該切換裝置回應於該訊號，而將供應至該靜電放電保護裝置的該電壓位準，從該中間電壓位準切換至該等電壓軌之一者的一電壓位準。

2. 如請求項 1 所述之靜電保護裝置，其中該偵測裝置經配置以偵測從該靜電放電保護裝置接收到的一另一訊號，該另一訊號指示該快速提昇的輸入電流已被散逸至一程度，該程度使該輸入電流不再高到足以傷害該半導體電子裝置內的裝置；

該切換裝置回應於該另一訊號，而將供應至該靜電放電保護裝置的該電壓位準，從該等電壓軌之該者的該電壓位準切換至該中間電壓位準。

3. 如請求項 2 所述之靜電保護裝置，其中該分壓器包含一分壓器開關，該分壓器開關在被切換開啟時提供一低電阻值路徑，而在被切換關閉時提供一高電阻值路徑，該分壓器開關經配置以回應於該偵測裝置偵測到接收到該訊號而切換關閉，並回應於該偵測裝置偵測到接收到該另一訊號而切換開啟。
4. 如請求項 1 所述之靜電保護裝置，其中該靜電放電保護裝置係回應於該快速提昇的輸入電流藉由在一高電壓軌與一低電壓軌之間提供一低電阻值路徑，而藉以散逸該輸入電流，而保護該半導體電子裝置，該靜電保護裝置包含：

設置為串聯於該高電壓軌與該低電壓軌之間的兩個放電裝置，該兩個放電裝置在兩者皆被切換開啟時提供該低電阻值路徑，且在該兩個放電裝置之至少一者被切換關閉時提供一高電阻值路徑，該兩個放電裝置之每一者包含一控制節點，且該兩個放電裝置之每一者回應於在該控制節點的一電壓而切換開啟或關閉；其中

該電壓位準供應經配置以供應該電壓位準至該兩個放電裝置之一第一者的該控制節點。

5. 如請求項 4 所述之靜電保護裝置，其中該兩個放電裝置經設置為回應於該電壓位準供應供應該等電壓軌之該者的該電壓位準至該第一放電裝置之該控制節點，該第二放電裝置之該控制節點被連接至該第一放電裝置的該控制節點，而使該兩個放電裝置的該等控制節點從該等電壓軌之該者接收該電壓位準，且該兩個放電裝置被切換開啟。
6. 如請求項 5 所述之靜電保護裝置，其中該兩個放電裝置經設置為回應於該電壓位準供應供應該中間電壓位準至該第一放電裝置的該控制節點，該第二放電裝置接收一電壓位準並被切換關閉，該電壓位準靠近該等電壓軌之該者之一另一電壓軌的一電壓位準。
7. 如請求項 4 所述之靜電保護裝置，該靜電放電保護裝置包含至少一個另一放電裝置，該至少一個另一放電裝置設置為與該兩個放電裝置串聯，該至少一個另一放電裝置具有一控制節點，該控制節點連接至該第一放電裝置或該第二放電裝置的一控制節點。
8. 如請求項 1 所述之靜電保護裝置，其中該靜電放電保護裝置包含：

一觸發裝置，該觸發裝置經設置於該等電壓軌之一第一者與該靜電放電保護裝置之一內部節點之間，該觸發裝置回應於跨該觸發裝置的一穩定電壓差而提供一高電阻值路徑，且回應於跨該觸發裝置之由該快速改變的輸入電流造成的一快速改變電壓差而提供一低電阻值路徑，使得該內部節點回應於該快速改變電壓差而到達靠近該第一電壓軌的該電壓位準的一電壓位準，該偵測裝置偵測該內部節點的該電壓位準到達靠近該第一電壓軌的該電壓位準的一電壓位準為該訊號。

9. 如請求項 8 所述之靜電保護裝置，其中該內部節點被經由一電阻器連接至該等電壓軌之一第二者，其中回應於該快速改變電壓位準到達一較穩定的值，該觸發裝置的一電阻值提昇，且該內部節點的該電壓位準移向該等電壓軌之該第二者的一電壓位準；

該偵測裝置經配置以偵測該內部節點的該電壓位準從靠近該第一電壓軌的該電壓位準的該電壓位準改變朝向該第二電壓軌之一電壓位準為一另一訊號，且回應於該另一訊號，該切換裝置經配置以將供應至靜電放電保護裝置的該電壓位準從該高電壓軌切換至該中間電壓位準；且

其中該觸發裝置、電阻器與該切換裝置位於該兩個電壓軌之間，該切換裝置回應於該另一訊號而切換關閉，而使該觸發裝置與該電阻器與該等電壓軌之該者隔離。

10. 如請求項 9 所述之靜電保護裝置，其中該靜電放電保護裝置回應於一快速提昇的輸入電流，藉由在一高電壓軌與一低電壓軌之間提供一低電阻值路徑，藉以散逸該輸入電流，而保護一半導體電子裝置，該靜電放電保護裝置包含：

設置為串聯於該高電壓軌與該低電壓軌之間的兩個放電裝置，該兩個放電裝置在兩者皆被切換開啟時提供該低電阻值路徑，且在該兩個放電裝置之至少一者被切換關閉時提供一高電阻值路徑，該兩個放電裝置之每一者包含一控制節點，且該兩個放電裝置之每一者回應於在該控制節點的一電壓而切換開啟或關閉；其中

該電壓位準供應經配置以供應該電壓位準至該兩個放電裝置之一第一者的該控制節點；且

該第二放電裝置係回應於在該內部節點的一電壓位準，且回應於該電壓位準移向該第二電壓軌的一電壓位準，該兩個放電裝置之該第二者經配置以切換關閉。

11. 如請求項 10 所述之靜電保護裝置，其中該兩個放電裝置為 NMOS 電晶體，該第一電壓軌為該低電壓軌，且該等電壓軌之該者與該第二電壓軌為該高電壓軌，且該第二放電裝置的該控制節點係經由一反相裝置連接至該內部節點。

12. 如請求項 10 所述之靜電保護裝置，其中該反相裝置係供電於由該電壓位準供應供應的該電壓位準與該低電壓軌之間。
13. 如請求項 8 所述之靜電保護裝置，其中該反相裝置包含在該第一放電裝置的該控制節點與該第二放電裝置的一控制節點之間的一切換裝置，該切換裝置係回應於該內部節點到達靠近該第一電壓軌的該電壓位準的一電壓位準而切換開啟，並將該兩個控制節點與彼此連接。
14. 如請求項 8 所述之靜電保護裝置，其中該觸發裝置包含一電容器。
15. 如請求項 10 所述之靜電保護裝置，其中該兩個放電裝置為 PMOS 電晶體，該第一電壓軌為該高電壓軌，該第二電壓軌為該低電壓軌且該等電壓軌之該者為該低電壓軌。
16. 一種供應一電壓位準至一靜電放電保護裝置以保護一半導體電子裝置自一快速提昇的輸入電流的方法，該半導體電子裝置分別由在高與低電壓位準的電壓軌供電，該方法包含以下步驟：
供應在一高電壓位準與一低電壓位準之間的一中間電壓位準給該靜電放電保護裝置，而使跨該靜電放電保

護裝置內之至少一些裝置之一電壓降被該中間電壓位準限制；

偵測接收自該靜電放電保護裝置的一訊號，該訊號指示該靜電放電保護裝置已接收到該快速提昇的輸入電流；

將供應至該靜電放電保護裝置的該電壓位準，從該中間電壓位準切換至該等電壓軌之一者之一電壓位準。

17. 如請求項 16 所述之方法，該方法進一步包含以下步驟：

偵測從該靜電放電保護裝置接收到的一另一訊號，該另一訊號指示該快速提昇的輸入電流已被散逸至一程度，該程度使該輸入電流不再高到足以傷害該半導體電子裝置內的裝置；及

將供應至該靜電放電保護裝置的該電壓位準，從該等電壓軌之該者的該電壓位準切換至該中間電壓位準。

18. 如請求項 16 所述之方法，其中該靜電放電保護裝置係回應於該快速提昇的輸入電流，藉由在一高電壓軌與一低電壓軌之間提供一低電阻值路徑，而藉以散逸該輸入電流，而保護該半導體電子裝置，該靜電放電保護裝置包含兩個放電裝置，該兩個放電裝置在兩者皆被切換開啟時提供該低電阻值路徑，且在該兩個放電裝置之至少一者被切換關閉時提供一高電阻值路徑，該兩個放電裝置之每一者包含一控制節點，且該兩個放電裝置之每一

者回應於在該控制節點的一電壓而切換開啟或關閉，該電壓位準被供應至該兩個放電裝置之第一者的一控制節點，該方法更包含以下步驟：

回應於該訊號，連接該第一放電裝置之該控制節點與一第二放電裝置的該控制節點，而使該兩個放電裝置的該等控制節點從該等電壓軌之該者接收該電壓位準，且該兩個放電裝置切換開啟。

19. 如請求項 18 所述之方法，該方法進一步包含以下步驟：回應於該電壓位準供應供應該中間電壓位準至該靜電放電保護裝置，藉由發送靠近該等電壓軌之除了該者之外的一另一電壓軌的一電壓位準至該第二放電裝置的一控制節點，而將該第二放電裝置切換關閉。

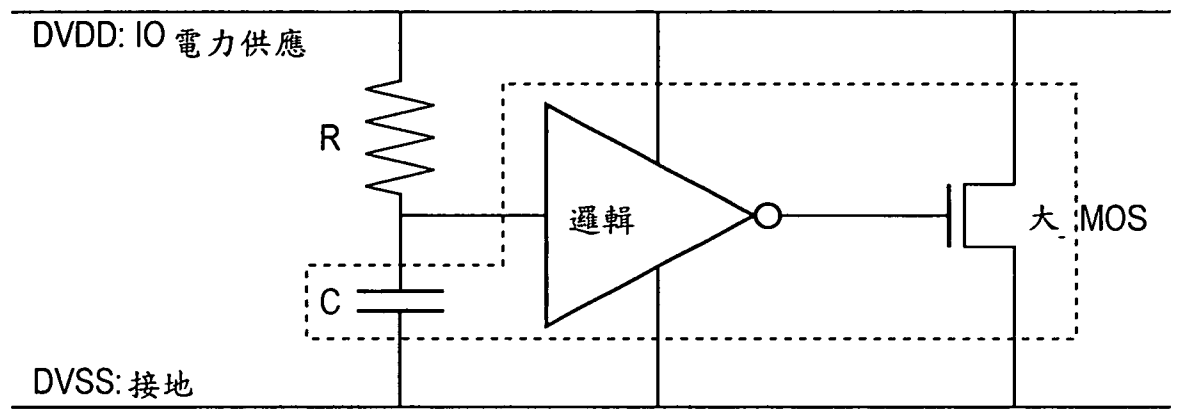
20. 一種靜電保護裝置，該靜電保護裝置包含一電壓位準供應構件，該電壓位準供應構件用以供應一電壓位準至一靜電放電保護構件，且該靜電放電保護構件用以保護一半導體電子裝置自一快速提昇的輸入電流，該電壓位準供應構件包含：

一分壓構件，該分壓構件經設置於一高電壓軌與一低電壓軌之間，以供應在該高電壓位準與該低電壓位準之間的一中間電壓位準至該靜電放電保護構件，而使跨該靜電放電保護構件內之至少一些裝置的一電壓降被該中間電壓位準限制；

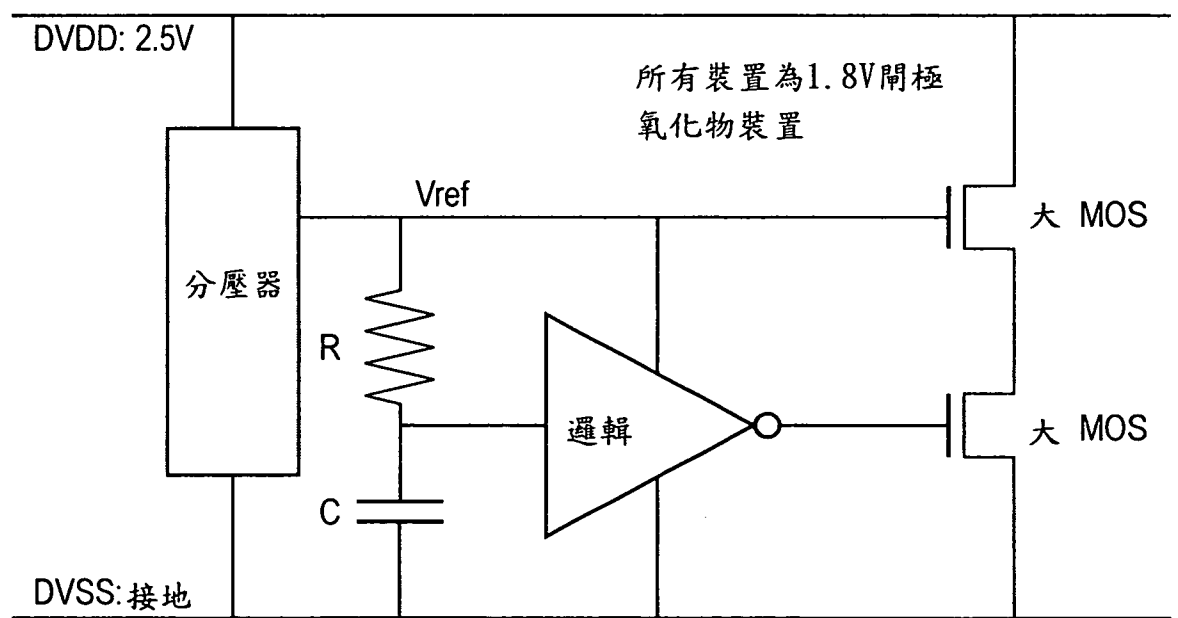
一偵測構件，該偵測構件用以偵測接收自該靜電放電保護構件的一訊號，該訊號指示該靜電放電保護構件已接收到該快速提昇的輸入電流；

一切換構件，該切換構件回應於該訊號，而將供應至該靜電放電保護構件的該電壓位準，從該中間電壓位準切換至該等電壓軌之一者的一電壓位準。

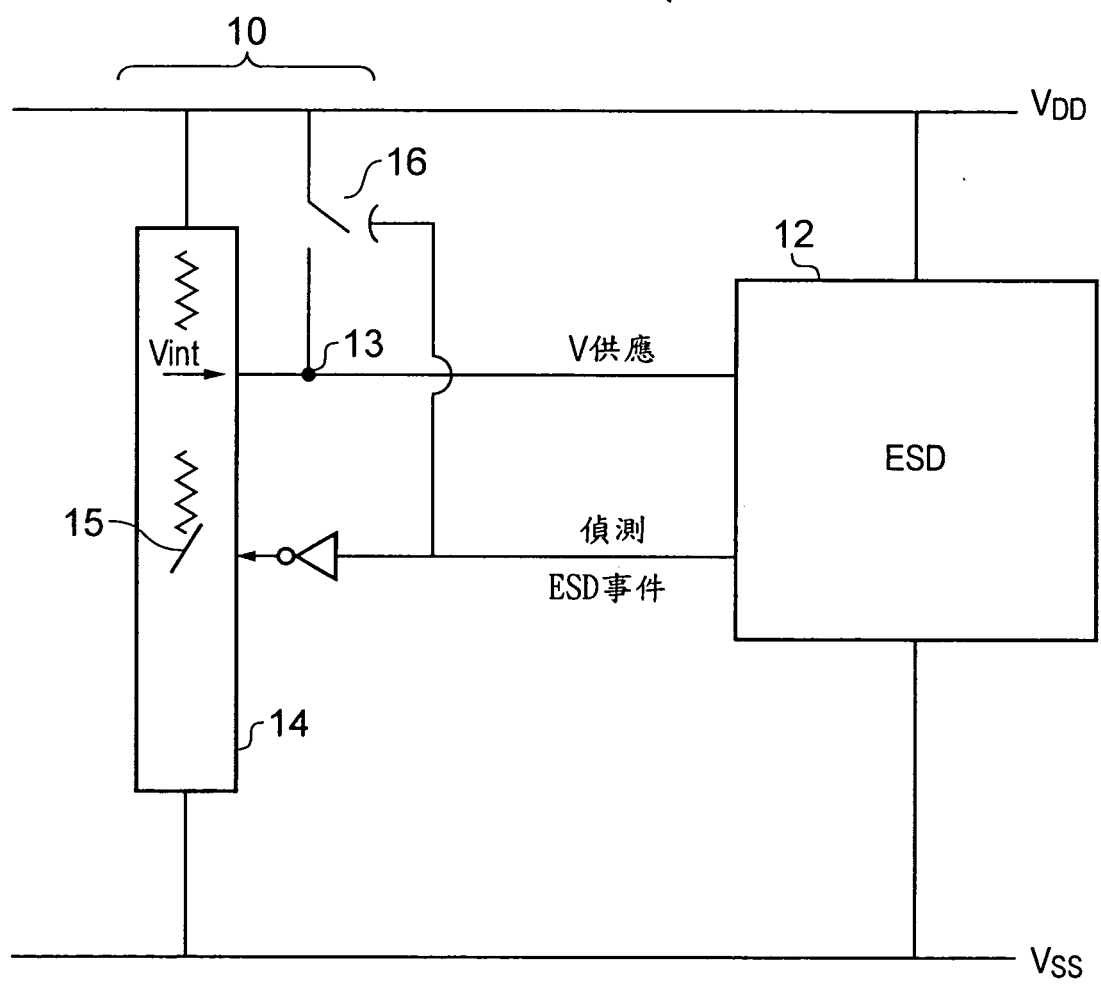
八、圖式：



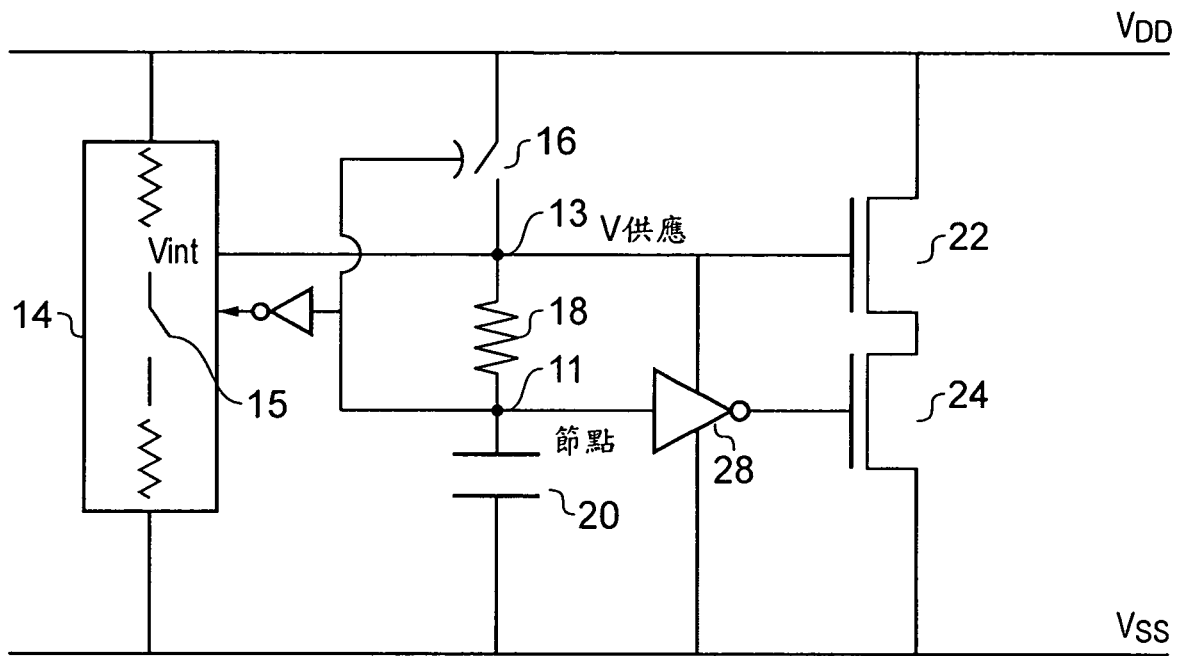
第 1a 圖



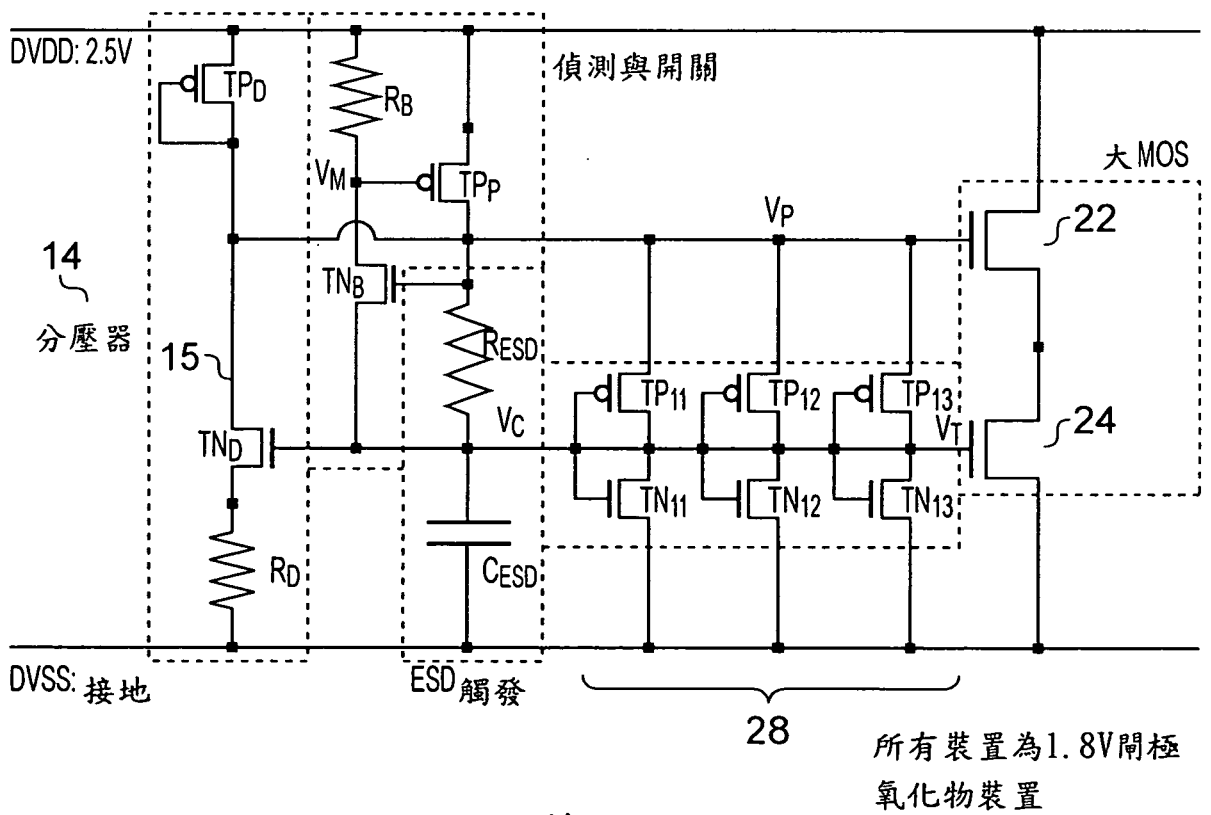
第 1b 圖



第 2 圖

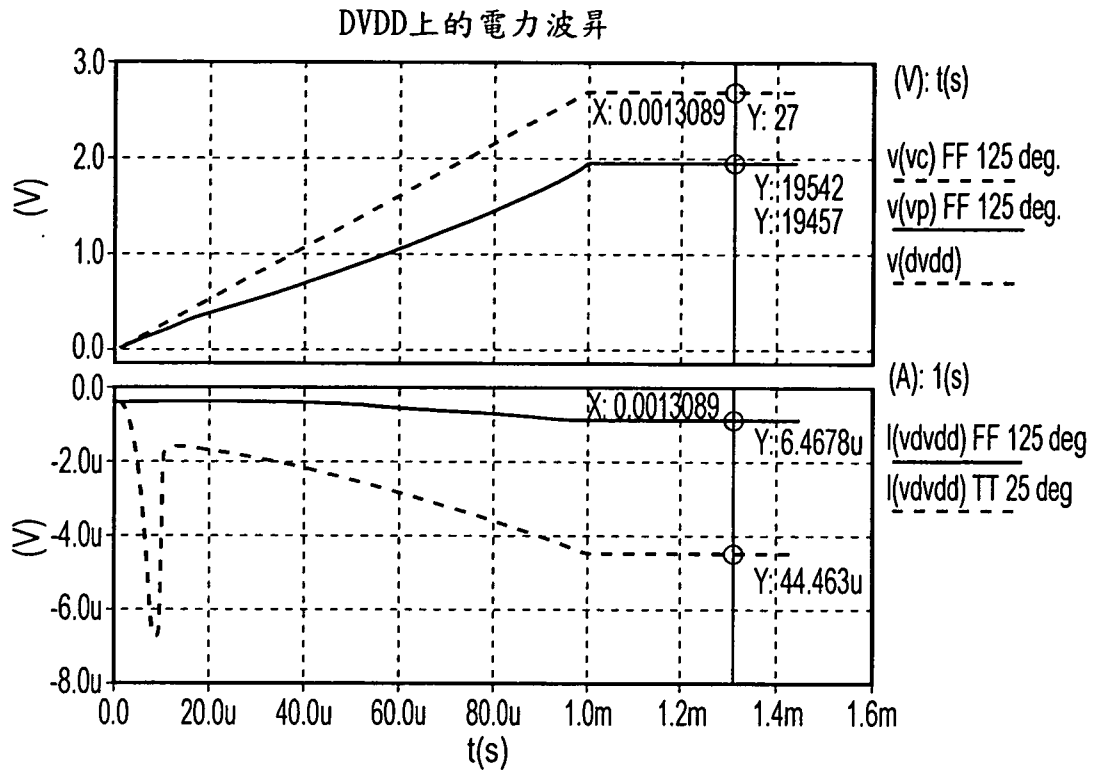


第 3 圖



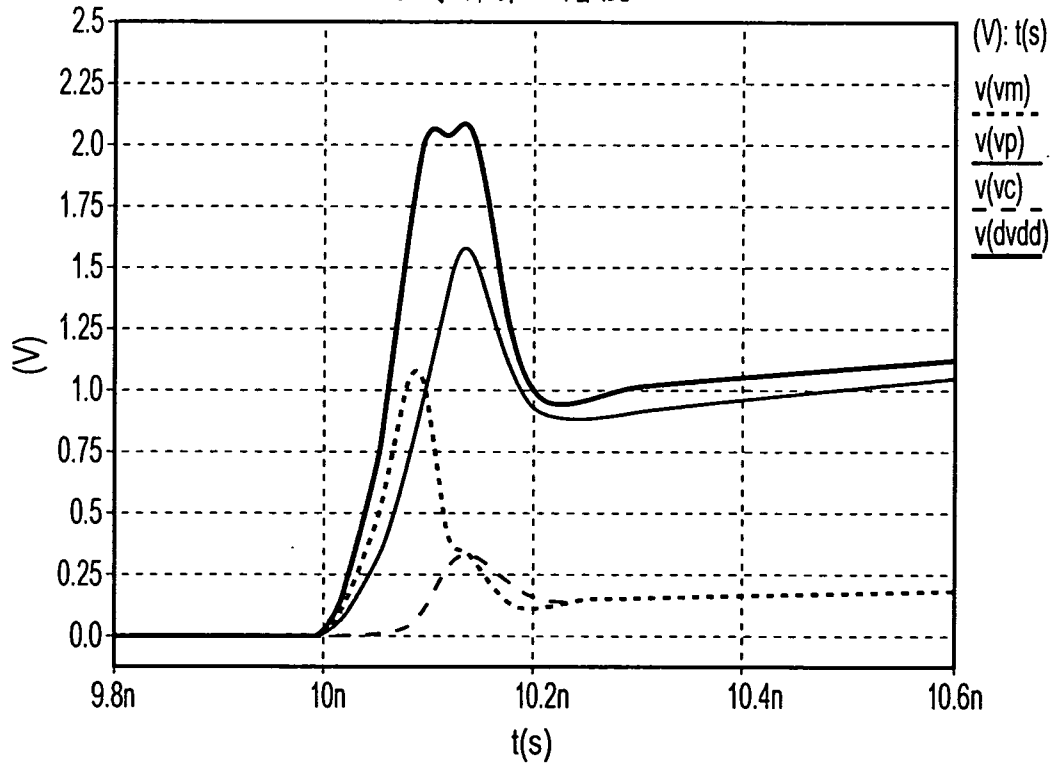
第 4 圖

所有裝置為 1.8V 閘極
氧化物裝置

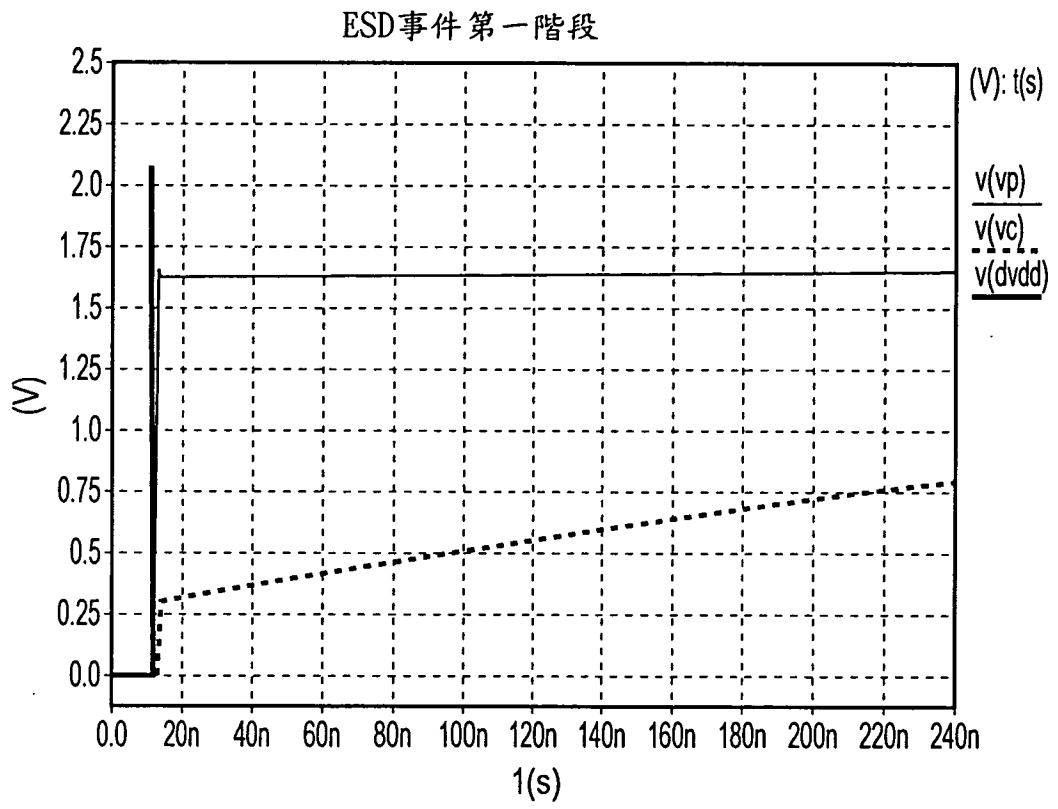


第 5 圖

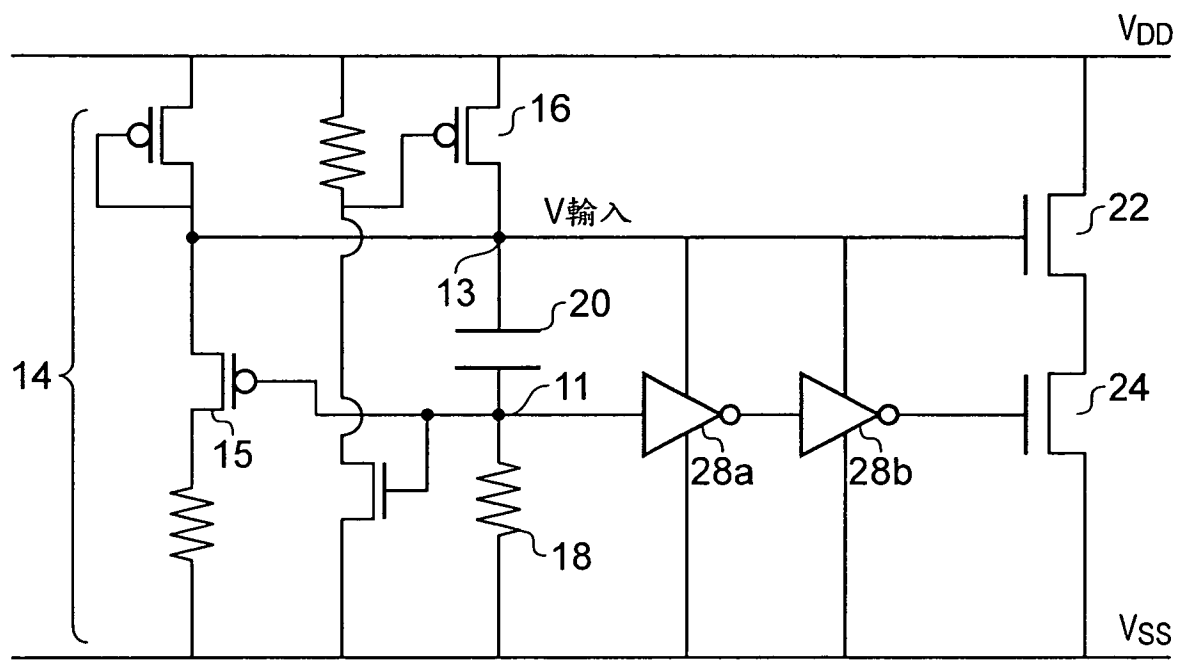
ESD事件第一階段



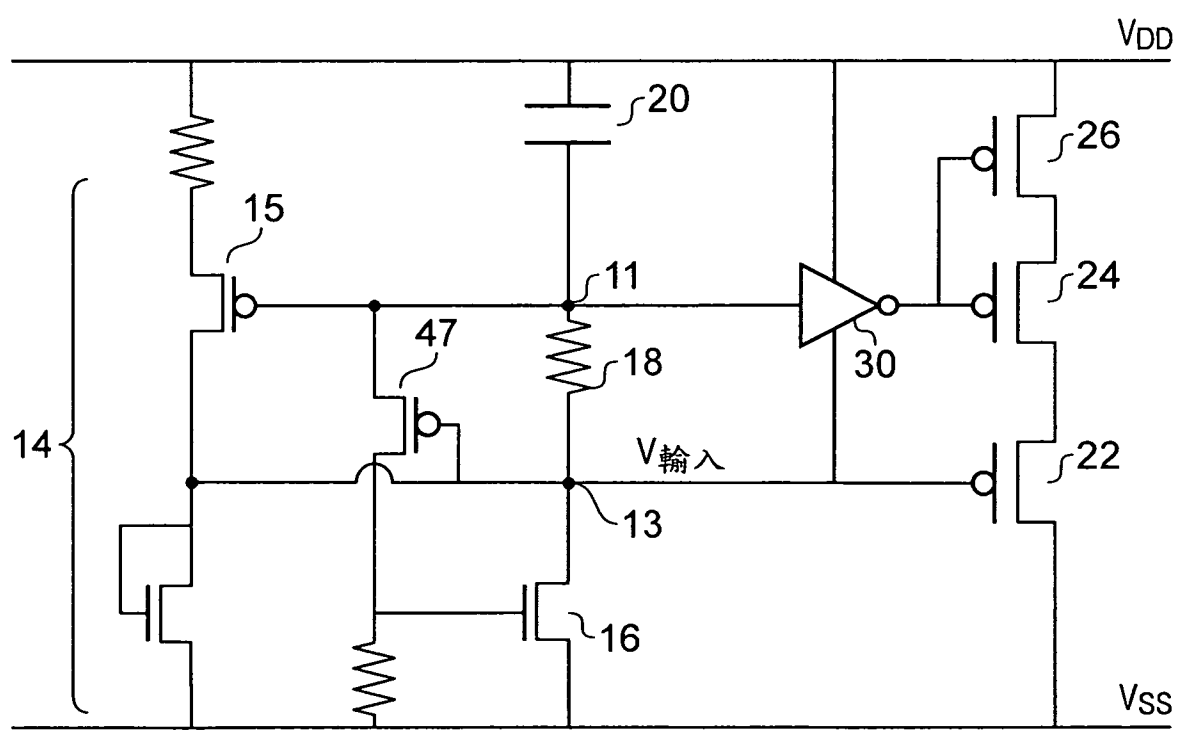
第 6 圖



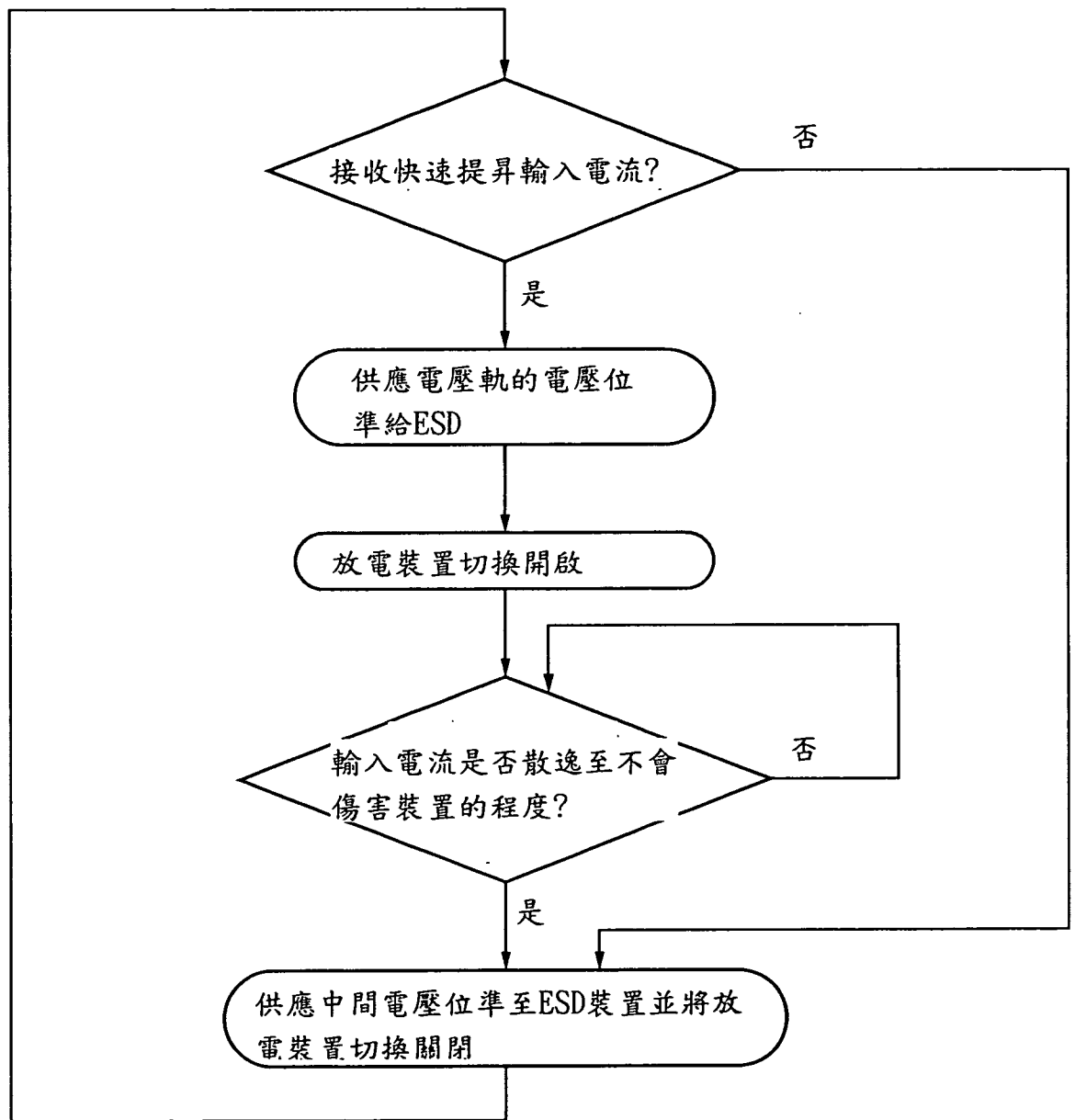
第 7 圖



第 8 圖



第 9 圖



第 10 圖