

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7117159号
(P7117159)

(45)発行日 令和4年8月12日(2022.8.12)

(24)登録日 令和4年8月3日(2022.8.3)

(51)国際特許分類

F I

G 0 9 G	3/20	(2006.01)	G 0 9 G	3/20	6 4 2 K
H 0 1 L	51/50	(2006.01)	H 0 5 B	33/14	A
H 0 5 B	33/12	(2006.01)	H 0 5 B	33/12	B
H 0 5 B	33/22	(2006.01)	H 0 5 B	33/22	Z
H 0 1 L	27/32	(2006.01)	H 0 1 L	27/32	

請求項の数 8 (全25頁) 最終頁に続く

(21)出願番号 特願2018-106084(P2018-106084)
(22)出願日 平成30年6月1日(2018.6.1)
(65)公開番号 特開2019-211565(P2019-211565
A)
(43)公開日 令和1年12月12日(2019.12.12)
審査請求日 令和3年5月18日(2021.5.18)

(73)特許権者 303018827
T i a n m a J a p a n 株式会社
神奈川県川崎市幸区鹿島田一丁目1番2
号
(73)特許権者 520272868
武漢天馬微電子有限公司
中華人民共和国武漢市東湖新技術開発区
流芳園横路8号
(74)代理人 110001678
特許業務法人藤央特許事務所
(72)発明者 松枝 洋二郎
神奈川県川崎市幸区鹿島田一丁目1番2
号 T i a n m a J a p a n 株式会社内
塚本 丈二
審査官

最終頁に続く

(54)【発明の名称】 表示装置及びその制御方法

(57)【特許請求の範囲】

【請求項1】

複数のパネル画素ラインを含む表示パネルと、
前記表示パネルを制御する制御部と、を含み、
前記複数のパネル画素ラインは、
それぞれ第1方向に配列された複数の第1種パネル画素からなる、第1種パネル画素ラ
インと、
それぞれ前記第1方向に配列された複数の第2種パネル画素からなる、第2種パネル画
素ラインと、
を含み、
前記第1種パネル画素ラインと前記第2種パネル画素ラインとは、前記第1方向に垂直
な第2方向に交互に配列されており、
前記第1種パネル画素は、前記第2方向に配列された第1赤副画素及び第1青副画素、
並びに、前記第1赤副画素及び前記第1青副画素に対して前記第1方向と反対の側に配置
され、かつ、前記第2方向において前記第1赤副画素及び前記第1青副画素の間に配置さ
れている第1緑副画素、から構成され、
前記第2種パネル画素は、前記第2方向に配列された第2赤副画素及び第2青副画素、
並びに、前記第2赤副画素及び前記第2青副画素に対して前記第1方向の側に配置され、
かつ、前記第2方向において前記第2赤副画素及び前記第2青副画素の間に配置されてい
る第2緑副画素、から構成され、

10

20

前記制御部は、
 映像フレームの画像データを受信し、
 前記画像データから、前記表示パネルの輝度データを生成し、
 前記表示パネルの輝度データにおいて、
前記第 1 種パネル画素による第 1 表示ラインと前記第 2 種パネル画素による第 2 表示ラインは、それぞれ第 1 方向において連続する輝度が 0 より大きい複数のパネル画素で構成され、

前記第 1 表示ラインに対して、第 1 表示ライン端に位置する緑副画素の前記第 1 方向と反対側に隣接し、前記第 1 表示ラインに沿って配置される前記第 1 種パネル画素の第 1 赤副画素及び第 1 青副画素の輝度値を増加させ、前記第 1 表示ライン端に位置する前記緑副画素の輝度値を維持し、

10

前記第 2 表示ラインに対して、第 2 表示ライン端に位置する緑副画素の前記第 1 方向の側に隣接し、前記第 2 表示ラインに沿って配置される第 2 種パネル画素の第 2 赤副画素及び第 2 青副画素の輝度値を増加させ、前記第 2 表示ライン端に位置する緑副画素の輝度値を維持する、

表示装置。

【請求項 2】

請求項 1 に記載の表示装置であって、
 前記制御部は、
 前記第 1 表示ラインに含まれる赤副画素及び青副画素の少なくとも一部の輝度値を低下させ、

20

前記第 2 表示ラインに含まれる赤副画素及び青副画素の少なくとも一部の輝度値を低下させる、

表示装置。

【請求項 3】

請求項 2 に記載の表示装置であって、
 前記第 1 表示ラインに含まれる赤副画素の変更後の輝度値及び前記第 1 赤副画素の総輝度値は、前記第 1 表示ラインに含まれる赤副画素の変更前の総輝度値と一致し、

前記第 1 表示ラインに含まれる青副画素の変更後の輝度値及び前記第 1 青副画素の総輝度値は、前記第 1 表示ラインに含まれる青副画素の変更前の総輝度値と一致し、

30

前記第 2 表示ラインに含まれる赤副画素の変更後の輝度値及び前記第 2 赤副画素の総輝度値は、前記第 2 表示ラインに含まれる赤副画素の変更前の総輝度値と一致し、

前記第 2 表示ラインに含まれる青副画素の変更後の輝度値及び前記第 2 青副画素の総輝度値は、前記第 2 表示ラインに含まれる青副画素の変更前の総輝度値と一致する、

表示装置。

【請求項 4】

複数のパネル画素ラインを含む表示パネルと、
前記表示パネルを制御する制御部と、を含み、
前記複数のパネル画素ラインは、
それぞれ第 1 方向に配列された複数の第 1 種パネル画素からなる、第 1 種パネル画素ラインと、

40

それぞれ前記第 1 方向に配列された複数の第 2 種パネル画素からなる、第 2 種パネル画素ラインと、

を含み、

前記第 1 種パネル画素ラインと前記第 2 種パネル画素ラインとは、前記第 1 方向に垂直な第 2 方向に交互に配列されており、

前記第 1 種パネル画素は、前記第 2 方向に配列された第 1 赤副画素及び第 1 青副画素、並びに、前記第 1 赤副画素及び前記第 1 青副画素に対して前記第 1 方向と反対の側に配置され、かつ、前記第 2 方向において前記第 1 赤副画素及び前記第 1 青副画素の間に配置されている第 1 緑副画素、から構成され、

50

前記第 2 種パネル画素は、前記第 2 方向に配列された第 2 赤副画素及び第 2 青副画素、並びに、前記第 2 赤副画素及び前記第 2 青副画素に対して前記第 1 方向の側に配置され、かつ、前記第 2 方向において前記第 2 赤副画素及び前記第 2 青副画素の間に配置されている第 2 緑副画素、から構成され、

前記制御部は、

映像フレームの画像データを受信し、

前記画像データから、前記表示パネルの輝度データを生成し、

前記表示パネルの輝度データにおいて、前記第 1 方向において連続する輝度が 0 より大きい複数のパネル画素で構成された第 1 表示ラインに対して、前記第 1 表示ラインのライン端に位置する緑副画素に前記第 1 表示ラインの外側において前記第 1 表示ラインに沿って隣接する赤副画素及び青副画素の輝度値を増加させ、

10

前記第 1 表示ラインの全ての赤副画素及び青副画素の輝度値を同率だけ低下させる、
表示装置。

【請求項 5】

請求項 4 に記載の表示装置であって、

前記制御部は、

前記第 1 表示ラインの全ての赤副画素の総輝度値の低下量を、前記隣接する赤副画素の輝度値に設定し、

前記第 1 表示ラインの全ての青副画素の総輝度値の低下量を、前記隣接する青副画素の輝度値に設定する、

20

表示装置。

【請求項 6】

複数のパネル画素ラインを含む表示パネルと、

前記表示パネルを制御する制御部と、を含み、

前記複数のパネル画素ラインは、

それぞれ第 1 方向に配列された複数の第 1 種パネル画素からなる、第 1 種パネル画素ラインと、

それぞれ前記第 1 方向に配列された複数の第 2 種パネル画素からなる、第 2 種パネル画素ラインと、

を含み、

30

前記第 1 種パネル画素ラインと前記第 2 種パネル画素ラインとは、前記第 1 方向に垂直な第 2 方向に交互に配列されており、

前記第 1 種パネル画素は、前記第 2 方向に配列された第 1 赤副画素及び第 1 青副画素、並びに、前記第 1 赤副画素及び前記第 1 青副画素に対して前記第 1 方向と反対の側に配置され、かつ、前記第 2 方向において前記第 1 赤副画素及び前記第 1 青副画素の間に配置されている第 1 緑副画素、から構成され、

前記第 2 種パネル画素は、前記第 2 方向に配列された第 2 赤副画素及び第 2 青副画素、並びに、前記第 2 赤副画素及び前記第 2 青副画素に対して前記第 1 方向の側に配置され、かつ、前記第 2 方向において前記第 2 赤副画素及び前記第 2 青副画素の間に配置されている第 2 緑副画素、から構成され、

40

前記制御部は、

映像フレームの画像データを受信し、

前記画像データから、前記表示パネルの輝度データを生成し、

前記表示パネルの輝度データにおいて、前記第 1 方向において連続する輝度が 0 より大きい複数のパネル画素で構成された第 1 表示ラインに対して、前記第 1 表示ラインのライン端に位置する緑副画素に前記第 1 表示ラインの外側において前記第 1 表示ラインに沿って隣接する赤副画素及び青副画素の輝度値を増加させ、

前記第 1 表示ラインに含まれる赤副画素及び青副画素の少なくとも一部の輝度値を低下させ、

前記第 1 表示ラインの一方端の赤副画素の輝度値の低下率は、前記第 1 表示ラインの中

50

央の赤副画素の輝度値の低下率より大きく、

前記第 1 表示ラインの前記一方端の青副画素の輝度値の低下率は、前記第 1 表示ラインの中央の青副画素の輝度値の低下率より大きい、
表示装置。

【請求項 7】

複数のパネル画素ラインを含む表示パネルと、
前記表示パネルを制御する制御部と、を含み、
前記複数のパネル画素ラインは、
それぞれ第 1 方向に配列された複数の第 1 種パネル画素からなる、第 1 種パネル画素ラインと、

10

それぞれ前記第 1 方向に配列された複数の第 2 種パネル画素からなる、第 2 種パネル画素ラインと、
を含み、

前記第 1 種パネル画素ラインと前記第 2 種パネル画素ラインとは、前記第 1 方向に垂直な第 2 方向に交互に配列されており、

前記第 1 種パネル画素は、前記第 2 方向に配列された第 1 赤副画素及び第 1 青副画素、並びに、前記第 1 赤副画素及び前記第 1 青副画素に対して前記第 1 方向と反対の側に配置され、かつ、前記第 2 方向において前記第 1 赤副画素及び前記第 1 青副画素の間に配置されている第 1 緑副画素、から構成され、

20

前記第 2 種パネル画素は、前記第 2 方向に配列された第 2 赤副画素及び第 2 青副画素、並びに、前記第 2 赤副画素及び前記第 2 青副画素に対して前記第 1 方向の側に配置され、かつ、前記第 2 方向において前記第 2 赤副画素及び前記第 2 青副画素の間に配置されている第 2 緑副画素、から構成され、

前記制御部は、

映像フレームの画像データを受信し、

前記画像データから、前記表示パネルの輝度データを生成し、

前記表示パネルの輝度データにおいて、前記第 1 方向において連続する輝度が 0 より大きい複数のパネル画素で構成された第 1 表示ラインに対して、前記第 1 表示ラインのライン端に位置する緑副画素に前記第 1 表示ラインの外側において前記第 1 表示ラインに沿って隣接する赤副画素及び青副画素の輝度値を増加させ、

30

前記第 1 表示ラインに含まれる赤副画素及び青副画素の少なくとも一部の輝度値を低下させ、

前記第 1 表示ラインが予め設定された数未満のパネル画素で構成される場合、前記第 1 表示ラインに含まれる赤副画素及び青副画素の少なくとも一部の輝度値を低下させる、

表示装置。

【請求項 8】

表示装置の制御方法であって、

前記表示装置は、複数のパネル画素ラインを含む表示パネルを含み、

前記複数のパネル画素ラインは、

それぞれ第 1 方向に配列された複数の第 1 種パネル画素からなる、第 1 種パネル画素ラインと、

40

それぞれ前記第 1 方向に配列された複数の第 2 種パネル画素からなる、第 2 種パネル画素ラインと、

を含み、

前記第 1 種パネル画素ラインと前記第 2 種パネル画素ラインとは、前記第 1 方向に垂直な第 2 方向に交互に配列されており、

前記第 1 種パネル画素は、前記第 2 方向に配列された第 1 赤副画素及び第 1 青副画素、並びに、前記第 1 赤副画素及び前記第 1 青副画素に対して前記第 1 方向と反対の側に配置され、かつ、前記第 2 方向において前記第 1 赤副画素及び前記第 1 青副画素の間に配置されている第 1 緑副画素、から構成され、

50

前記第 2 種パネル画素は、前記第 2 方向に配列された第 2 赤副画素及び第 2 青副画素、並びに、前記第 2 赤副画素及び前記第 2 青副画素に対して前記第 1 方向の側に配置され、かつ、前記第 2 方向において前記第 2 赤副画素及び前記第 2 青副画素の間に配置されている第 2 緑副画素、から構成され、

前記制御方法は、

映像フレームの画像データを受信し、

前記画像データから、前記表示パネルの輝度データを生成し、

前記表示パネルの輝度データにおいて、

前記第 1 種パネル画素による第 1 表示ラインと前記第 2 種パネル画素による第 2 表示ラインは、それぞれ第 1 方向において連続する輝度が 0 より大きい複数のパネル画素で構成され、

10

前記第 1 表示ラインに対して、第 1 表示ライン端に位置する緑副画素の前記第 1 方向と反対側に隣接し、前記第 1 表示ラインに沿って配置される前記第 1 種パネル画素の第 1 赤副画素及び第 1 青副画素の輝度値を増加させ、前記第 1 表示ライン端に位置する前記緑副画素の輝度値を維持し、

前記第 2 表示ラインに対して、第 2 表示ライン端に位置する緑副画素の前記第 1 方向の側に隣接し、前記第 2 表示ラインに沿って配置される第 2 種パネル画素の第 2 赤副画素及び第 2 青副画素の輝度値を増加させ、前記第 2 表示ライン端に位置する緑副画素の輝度値を維持する、

表示装置の制御方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、表示装置及びその制御方法に関する。

【背景技術】

【0002】

カラー表示装置の表示領域は、一般に、表示パネルの基板上に配列された赤（R）、緑（G）、青（B）の副画素で構成されている。副画素の様々な配置（画素配置）が提案されており、例えば、RGB Straipe 配置や、デルタナブラ配置（単にデルタ配置とも呼ぶ）が知られている（例えば特許文献 1）。

30

【先行技術文献】

【特許文献】

【0003】

【文献】米国特許出願公開第 2017 / 0178554 号

【発明の概要】

【発明が解決しようとする課題】

【0004】

緑の視感度は赤及び青より高く、デルタナブラ配置では表示ラインのライン端の緑副画素が視認されやすい。そのため表示ラインの本来の色と異なる色の点そのライン端で視認され得る。例えば、白い表示ラインのライン端で緑の点が視認される。

40

【課題を解決するための手段】

【0005】

本開示の一態様による表示装置は、複数のパネル画素ラインを含む表示パネルと、前記表示パネルを制御する制御部と、を含む。前記複数のパネル画素ラインは、それぞれ第 1 方向に配列された複数の第 1 種パネル画素からなる、第 1 種パネル画素ラインと、それぞれ前記第 1 方向に配列された複数の第 2 種パネル画素からなる、第 2 種パネル画素ラインと、を含む。前記第 1 種パネル画素ラインと前記第 2 種パネル画素ラインとは、前記第 1 方向に垂直な第 2 方向に交互に配列されている。前記第 1 種パネル画素は、前記第 2 方向に配列された第 1 赤副画素及び第 1 青副画素、並びに、前記第 1 赤副画素及び前記第 1 青副画素に対して前記第 1 方向と反対の側に配置され、かつ、前記第 2 方向において前記第

50

1 赤副画素及び前記第 1 青副画素の間に配置されている第 1 緑副画素、から構成されている。前記第 2 種パネル画素は、前記第 2 方向に配列された第 2 赤副画素及び第 2 青副画素、並びに、前記第 2 赤副画素及び前記第 2 青副画素に対して前記第 1 方向の側に配置され、かつ、前記第 2 方向において前記第 2 赤副画素及び前記第 2 青副画素の間に配置されている第 2 緑副画素、から構成されている。前記制御部は、映像フレームの画像データを受信し、前記画像データから、前記表示パネルの輝度データを生成し、前記表示パネルの輝度データにおいて、前記第 1 方向において連続する輝度が 0 より大きい複数のパネル画素で構成された第 1 表示ラインに対して、前記第 1 表示ラインのライン端に位置する緑副画素に前記第 1 表示ラインの外側において前記第 1 表示ラインに沿って隣接する赤副画素及び青副画素の輝度値を増加させる。

10

【発明の効果】

【0006】

本開示の一態様によれば、デルタナブラ配置の表示装置において画質を向上できる。

【図面の簡単な説明】

【0007】

【図 1】OLED 表示装置の構成例を模式的に示す。

【図 2】トップエミッション型の画素構造の例を示す。

【図 3 A】ドライバ IC の論理要素を示す。

【図 3 B】画素回路の例を示す。

【図 3 C】画素回路の例を示す。

20

【図 4】デルタナブラパネルにおける画素配置を示す。

【図 5 A】X 軸に沿って延びる白表示ラインの例を示す。

【図 5 B】表示ライン及びそれに対して追加された赤副画素及び青副画素を示す。

【図 6 A】X 軸に沿って延びる白表示ラインの例を示す。

【図 6 B】表示ライン及びそれに対して追加された赤副画素及び青副画素を示す。

【図 7 A】X 軸に沿って延びる白表示ラインの例を示す。

【図 7 B】表示ライン及びそれに対して追加された赤副画素及び青副画素を示す。

【図 8 A】X 軸に沿って延びる白表示ラインの例を示す。

【図 8 B】表示ライン及びそれに対して追加された赤副画素及び青副画素を示す。

【図 9】図 5 B に示す緑副画素が消灯された表示ラインの輝度データにおける補正量を示す。

30

【図 10】図 6 B に示す緑副画素が消灯された表示ラインの輝度データにおける補正量を示す。

【図 11】表示ラインに赤副画素と青副画素を追加することに伴う表示ラインの副画素の輝度値の補正方法の他の例を示す。

【図 12】図 7 B に示す緑副画素が消灯された表示ラインの輝度データにおける補正量を示す。

【図 13】図 8 B に示す緑副画素が消灯された表示ラインの輝度データにおける補正量を示す。

【図 14】単一表示画素及び新たに点灯された赤副画素及び青副画素の輝度値の例を示す。

40

【発明を実施するための形態】

【0008】

以下、添付図面を参照して本開示の実施形態を説明する。本実施形態は本開示の特徴を実現するための一例に過ぎず、本開示の技術的範囲を限定するものではないことに注意すべきである。各図において共通の構成については同一の参照符号が付されている。

【0009】

[表示装置の構成]

図 1 を参照して、本実施形態に係る、表示装置の全体構成を説明する。なお、説明をわかりやすくするため、図示した物の寸法、形状については、誇張して記載している場合もある。以下において、表示装置の例として、OLED (Organic Light - E

50

mitting Diode) 表示装置を説明するが、本開示の特徴は、液晶表示装置や量子ドット表示装置等、OLED表示装置と異なる任意の種類表示装置に適用することができる。

【0010】

図1は、OLED表示装置10の構成例を模式的に示す。OLED表示装置10は、OLED表示パネルと制御装置とを含む。OLED表示パネルは、OLED素子(発光素子)が形成されるTFT(Thin Film Transistor)基板100と、OLED素子を封止する封止基板200と、TFT基板100と封止基板200とを接合する接合部(ガラスフリットシール部)300を含む。TFT基板100と封止基板200との間には、例えば、乾燥空気が封入されており、接合部300により封止されている。

10

【0011】

TFT基板100の表示領域125の外側のカソード電極形成領域114の周囲に、走査ドライバ131、エミッションドライバ132、保護回路133、及びドライバIC134が配置されている。これらは、FPC(Flexible Printed Circuit)135を介して外部の機器と接続される。ドライバIC134、走査ドライバ131、エミッションドライバ132、及び保護回路133は、制御装置に含まれる。

【0012】

走査ドライバ131はTFT基板100の走査線を駆動する。エミッションドライバ132は、エミッション制御線を駆動して、例えば、各副画素の発光期間を制御する。保護回路133は素子を静電気放電から保護する。ドライバIC134は、例えば、異方性導電フィルム(ACF: Anisotropic Conductive Film)を用いて実装される。

20

【0013】

ドライバIC134は、走査ドライバ131及びエミッションドライバ132に電源及びタイミング信号(制御信号)を与え、さらに、データ線に映像データに対応する信号を与える。すなわち、ドライバIC134は、表示制御機能を有する。後述するように、ドライバIC134は、映像フレームの画素の輝度データを表示パネルの副画素の輝度データに変換する機能を有する。

【0014】

図1において、左右に延びる軸をX軸、上下に延びる軸をY軸と呼ぶ。走査線はX軸に沿って延びており、表示領域125において、X軸に沿って配列された画素又は副画素を画素又は副画素の行と呼ぶ。表示領域125において、Y軸に沿って配列された画素又は副画素を画素列又は副画素の列と呼ぶ。

30

【0015】

次に、OLED表示装置10の詳細構造について説明する。図2は、OLED表示装置10の断面構造の一部を模式的に示す。図2に示すように、OLED表示装置10は、TFT基板100と、TFT基板100と対向する封止構造部とを含む。ここで、封止構造部の一例は、可撓性又は不撓性の封止基板200である。封止構造部は、例えば、薄膜封止(TFE: Thin Film Encapsulation)構造であってもよい。

【0016】

TFT基板100は、絶縁基板151と封止構造部との間に配置された、複数の下部電極(例えば、アノード電極162)と、1つの上部電極(例えば、カソード電極166)と、複数の有機発光膜165とを含む。カソード電極166は、有機発光膜165(有機発光層165とも記す)からの光を封止構造部に向けて透過させる透明電極である。

40

【0017】

1つのカソード電極166と1つのアノード電極162との間に、1つの有機発光膜165が配置されている。複数のアノード電極162は、同一面上(例えば、平坦化膜161の上)に配置され、1つのアノード電極162の上に1つの有機発光膜165が配置されている。

【0018】

50

OLE D表示装置10は、封止構造部に向かって立ち上がる複数のスペーサ164と、それぞれが複数のスイッチを含む複数の回路とを有する。複数の回路の各々は、絶縁基板151とアノード電極162との間に形成され、複数のアノード電極162の各々に供給する電流を制御する。

【0019】

図2は、トップエミッション型の画素構造の例を示す。トップエミッション型の画素構造は、光が出射する側(図面上側)に、複数の画素に共通のカソード電極166が配置される。カソード電極166は、表示領域125の全面を完全に覆う形状を有する。本開示の特徴は、ボトムエミッション型の画素構造を有するOLE D表示装置にも適用できる。ボトムエミッション型の画素構造は、透明アノード電極と反射カソード電極を有し、TF T基板100を介して外部に光を出射する。

10

【0020】

以下、OLE D表示装置10についてより詳しく説明する。TF T基板100は、表示領域125内に配列された副画素、及び、表示領域125の周囲の配線領域に形成された配線を含む。配線は、画素回路と、配線領域に配置された回路131、132、134とを接続する。

【0021】

本実施形態の表示領域125は、デルタナブラ配置された副画素で構成されている。デルタナブラ配置の詳細は後述する。以下において、OLE D表示パネルを、デルタナブラパネルと呼ぶことがある。副画素は、赤(R)、緑(G)、又は青(B)のいずれかの色を表示する発光領域である。以下に説明する例は、上記三色の組により画像を表示する。

20

【0022】

発光領域は、OLE D素子に含まれる。OLE D素子は、下部電極であるアノード電極、有機発光膜、及び上部電極であるカソード電極を含んで構成される。すなわち、複数のOLE D素子は、1つのカソード電極166と、複数のアノード電極162と、複数の有機発光膜165により形成されている。

【0023】

絶縁基板151は、例えばガラス又は樹脂で形成されており、不撓性又は可撓性基板である。なお、以下の説明において、絶縁基板151に近い側を下側、遠い側を上側と記す。ゲート絶縁膜156を介して、ゲート電極157が形成されている。ゲート電極157の層上に層間絶縁膜158が形成されている。

30

【0024】

表示領域125内において、層間絶縁膜158上にソース電極159、ドレイン電極160が形成されている。ソース電極159、ドレイン電極160は、例えば、高融点金属又はその合金で形成される。ソース電極159、ドレイン電極160は、層間絶縁膜158のコンタクトホールに形成されたコンタクト部168、169によって、チャンネル部155に接続されている。

【0025】

ソース電極159、ドレイン電極160の上に、絶縁性の平坦化膜161が形成される。絶縁性の平坦化膜161の上に、アノード電極162が形成されている。アノード電極162は、平坦化膜161のコンタクトホールに形成されたコンタクト部によってドレイン電極160に接続されている。画素回路(TFTs)は、アノード電極162の下側に形成されている。

40

【0026】

アノード電極162の上に、OLE D素子を分離する絶縁性の画素定義層(Pixel Defining Layer: PDL)163が形成されている。OLE D素子は、積層された、アノード電極162、有機発光層165、及びカソード電極166(の部分)で構成される。発光領域OLE D素子は、画素定義層163の開口167に形成されている。

【0027】

50

絶縁性のスペーサ 164 は、2つのアノード電極 162 の間における、画素定義層 163 の面上に形成されている。スペーサ 164 の頂面は画素定義層 163 の上面よりも高い（封止基板 200 に近い）位置にあり、封止基板 200 が変形した場合に、封止基板 200 を支持して、OLED 素子と封止基板 200 との間隔を維持する。

【0028】

アノード電極 162 の上に、有機発光膜 165 が形成されている。有機発光膜 165 は、画素定義層 163 の開口 167 及びその周囲において、画素定義層 163 に付着している。有機発光膜 165 の上にカソード電極 166 が形成されている。カソード電極 166 は、透明電極である。カソード電極 166 は、有機発光膜 165 からの可視光の全て又は一部を透過させる。

10

【0029】

画素定義層 163 の開口 167 に形成された、アノード電極 162、有機発光膜 165 及びカソード電極 166 の積層膜が、OLED 素子を構成する。電流は画素定義層 163 の開口 167 のみに流れ、開口 167 において露出している有機発光膜 165 の領域が、OLED 素子の発光領域（副画素）である。カソード電極 166 は、分離して形成されているアノード電極 162 及び有機発光膜 165（OLED 素子）に共通である。なお、カソード電極 166 の上には、不図示のキャップ層が形成されてもよい。

【0030】

封止基板 200 は、透明な絶縁基板であって、例えばガラス基板である。封止基板 200 の光出射面（前面）に、 $\lambda/4$ 位相差板 201 と偏光板 202 とが配置され、外部から入射した光の反射を抑制する。

20

【0031】

[ドライバ IC の構成]

図 3A は、ドライバ IC 134 の論理要素を示す。ドライバ IC 134 は、ガンマ変換部 341、相対輝度変換部 342、逆ガンマ変換部 343、駆動信号生成部 344、及びデータドライバ 345 を含む。

【0032】

ドライバ IC 134 は、不図示の主制御部から、映像信号及び映像信号用タイミング信号を受信する。映像信号は、連続する映像フレームのデータ（信号）を含む。ガンマ変換部 341 は、入力された映像信号に含まれる RGB 階調値（信号）を、RGB 相対輝度値に変換する。より具体的には、ガンマ変換部 341 は、各映像フレームの各画素の R 階調値、G 階調値、B 階調値を、R 相対輝度値、G 相対輝度値、B 相対輝度値（単に輝度値とも呼ぶ）に変換する。画素の相対輝度値は、映像フレーム内で正規化された輝度値である。

30

【0033】

相対輝度変換部 342 は、映像フレーム内の各画素の R、G、B 相対輝度値を、OLED 表示パネルの副画素の R、G、B 相対輝度値に変換する。副画素の相対輝度値は、OLED 表示パネルにおいて正規化された副画素の輝度値である。

【0034】

後述するように、相対輝度変換部 342 は、表示ライン端の緑副画素を目立ちにくくするため、特定の 1 又は複数の副画素の相対輝度値を調整する。なお、相対輝度変換部 342 と異なる任意の機能部が、特定副画素の最終的な輝度値が調整されるように演算処理を実行してよい。

40

【0035】

なお、表示すべき画像データの画素数と表示パネルの画素数は必ずしも一致するとは限らず、レンダリング処理によって見かけ上の解像度を向上させることもできる。その場合には、相対輝度変換部 342 は、レンダリング処理により OLED 表示パネルの副画素に割り当てられる副画素の相対輝度値を、調整する。

【0036】

逆ガンマ変換部 343 は、相対輝度変換部 342 による演算後の R 副画素、G 副画素、B 副画素の相対輝度値を、R 副画素、G 副画素、B 副画素の階調値に変換する。データド

50

ライバ 3 4 5 は、R 副画素、G 副画素、B 副画素の階調値に応じた駆動信号を、画素回路に送信する。

【 0 0 3 7 】

駆動信号生成部 3 4 4 は、入力された映像信号用タイミング信号を、O L E D 表示パネルの表示制御用駆動信号に変換する。映像信号用タイミング信号は、データ転送レートを決めるドットクロック（ピクセルクロック）、水平同期信号、垂直同期信号、データイネーブル信号を含む。

【 0 0 3 8 】

駆動信号生成部 3 4 4 は、入力された映像信号用タイミング信号のドットクロック、データイネーブル信号、垂直同期信号、水平同期信号から、デルタナブラパネルのソースドライバ 3 5 5、走査ドライバ 1 3 1、及びエミッションドライバ 1 3 2 の制御信号（又は、パネルの駆動信号）を生成し、それらに出力する。

【 0 0 3 9 】

[画素回路]

基板 1 0 0 上には、複数の副画素のアノード電極にそれぞれ供給する電流を制御する複数の画素回路が形成されている。図 3 B は、画素回路の構成例を示す。各画素回路は、第 1 のトランジスタ T 1 と、第 2 のトランジスタ T 2 と、第 3 のトランジスタ T 3 と、保持容量 C とを含む。画素回路は、副画素である O L E D 素子 E 1 の発光を制御する。トランジスタは、T F T (Thin Film Transistor) である。以下、第 1 のトランジスタ T 1 ~ 第 3 のトランジスタ T 3 をそれぞれトランジスタ T 1 ~ トランジスタ T 3 と略記する。

【 0 0 4 0 】

トランジスタ T 2 は副画素選択用のスイッチである。トランジスタ T 2 は p チャネル型 T F T であり、ゲート端子は、走査線 1 0 6 に接続されている。ドレイン端子は、データ線 1 0 5 に接続されている。ソース端子は、トランジスタ T 1 のゲート端子に接続されている。

【 0 0 4 1 】

トランジスタ T 1 は O L E D 素子 E 1 の駆動用のトランジスタ（駆動 T F T）である。トランジスタ T 1 は p チャネル型 T F T であり、そのゲート端子は T 2 のソース端子に接続されている。トランジスタ T 1 のソース端子は電源線 1 0 8 (V d d) に接続されている。ドレイン端子は、トランジスタ T 3 のソース端子に接続されている。トランジスタ T 1 のゲート端子とソース端子との間に保持容量 C 1 が形成されている。

【 0 0 4 2 】

トランジスタ T 3 は、O L E D 素子 E 1 への駆動電流の供給と停止を制御するスイッチである。トランジスタ T 3 は p チャネル型 T F T であり、ゲート端子はエミッション制御線 1 0 7 に接続されている。トランジスタ T 3 のソース端子はトランジスタ T 1 のドレイン端子に接続されている。ドレイン端子は、O L E D 素子 E 1 に接続されている。

【 0 0 4 3 】

次に、画素回路の動作を説明する。走査ドライバ 1 3 1 が走査線 1 0 6 に選択パルスを出力し、トランジスタ T 2 を O N 状態にする。データ線 1 0 5 を介してドライバ I C 1 3 4 から供給されたデータ電圧は、保持容量 C 1 に格納される。保持容量 C 1 は、格納された電圧を、1 フレーム期間を通じて保持する。保持電圧によって、トランジスタ T 1 のコンダクタンスがアナログ的に変化し、トランジスタ T 1 は、発光諧調に対応した順バイアス電流を O L E D 素子 E 1 に供給する。

【 0 0 4 4 】

トランジスタ T 3 は、駆動電流の供給経路上に位置する。エミッションドライバ 1 3 2 は、エミッション制御線 1 0 7 に制御信号を出力して、トランジスタ T 3 O N / O F F 状態を制御する。トランジスタ T 3 が O N 状態のとき、駆動電流が O L E D 素子 E 1 に供給される。トランジスタ T 3 が O F F 状態のとき、この供給が停止される。トランジスタ T 3 の O N / O F F 状態を制御することにより、1 フィールド周期内の点灯期間（デューテ

10

20

30

40

50

イ比)を制御することができる。

【 0 0 4 5 】

図 3 C は、画素回路の他の構成例を示す。図 3 B の画素回路との相違は、トランジスタ T 2 a と、トランジスタ T 3 である。トランジスタ T 2 a は、図 3 B のトランジスタ T 2 の機能 (副画素選択用のスイッチ) と同じ機能を有するスイッチである。

【 0 0 4 6 】

トランジスタ T 3 は、様々な目的で使用することができる。トランジスタ T 3 は、例えば、O L E D 素子 E 1 間のリーク電流によるクロストークを抑制するために、一旦、O L E D 素子 E 1 のアノード電極を黒信号レベル以下の十分低い電圧にリセットする目的で使用しても良い。

【 0 0 4 7 】

他にも、トランジスタ T 3 は、トランジスタ T 1 の特性を測定する目的で使用してもよい。例えば、トランジスタ T 1 を飽和領域、スイッチングトランジスタ T 3 を線形領域で動作するようにバイアス条件を選んで、電源線 1 0 8 (V d d) から基準電圧供給線 1 0 9 (V r e f) に流れる電流を測定すれば、トランジスタ T 1 の電圧・電流変換特性を正確に測定することができる。副画素毎のトランジスタ T 1 の電圧・電流変換特性の違いを補償するデータ信号を外部回路で生成すれば、均一性の高い表示画像を実現できる。

【 0 0 4 8 】

一方、トランジスタ T 1 をオフ状態にしてトランジスタ T 3 をリニア領域で動作させ、O L E D 素子 E 1 を発光させる電圧を基準電圧供給線 1 0 9 から印加すれば、副画素毎の O L E D 素子 E 1 の電圧・電流特性を正確に測定することができる。例えば、長時間の使用によって O L E D 素子 E 1 が劣化した場合にも、その劣化量を補償するデータ信号を外部回路で生成すれば、長寿命化を実現できる。

【 0 0 4 9 】

図 3 B 及び 3 C の画素回路は例であって、画素回路は他の回路構成を有してよい。図 3 B 及び 3 C の画素回路は p チャネル型 T F T を使用しているが、画素回路は n チャネル型 T F T を使用してもよい。

【 0 0 5 0 】

[デルタナブラパネルにおける画素配置]

図 4 は、デルタナブラパネルにおける画素配置を示す。図 4 は、表示領域 1 2 5 の一部の領域を模式的に示す。表示領域 1 2 5 は、面内に配置されている、複数の赤副画素 4 1 R、複数の緑副画素 4 1 G、及び複数の青副画素 4 1 B で構成されている。図 4 において、一つの赤副画素、一つの緑副画素、及び一つの青副画素が、例として、符号で指示されている。図 4 において、同一のハッチングの (丸い角の) 四角は、同一色の副画素を示す。図 4 において、副画素の形状は四角であるが、副画素の形状は任意であって、例えば、六角形又は八角形であってもよい。

【 0 0 5 1 】

表示領域 1 2 5 は、X 方向 (第 1 方向の例) に配列されている複数の副画素列 4 2 を含む。図 4 において、一つの副画素列が、例として、符号 4 2 で指示されている。副画素列 4 2 は、図 4 において、Y 方向 (第 2 方向の例) に配列されている副画素で構成されている。X 方向は、図 4 において左から右に向かう方向 (X 軸に沿った方向) であり、Y 方向は、上から下に向かう方向 (Y 軸に沿った方向) である。X 方向と Y 方向は、副画素が配置されている面内において垂直である。

【 0 0 5 2 】

副画素列 4 2 は、所定ピッチで交互に配列された赤副画素 4 1 R、緑副画素 4 1 G 及び青副画素 4 1 B で構成されている。図 4 の例において、赤副画素 4 1 R、青副画素 4 1 B、及び緑副画素 4 1 G は、この順で配列されている。隣接する副画素列 4 2 の位置は、Y 方向においてずれており、副画素列 4 2 の副画素は、Y 方向において、隣接する副画素列 4 2 の他の二色の副画素の間にある。

【 0 0 5 3 】

10

20

30

40

50

図 4 の例において、隣接する副画素列 4 2 は半ピッチずれている。1 ピッチは、同一色の副画素の間の Y 方向における距離である。例えば、緑副画素 4 1 G は、Y 方向において、隣接副画素列 4 2 における赤副画素 4 1 R と青副画素 4 1 B の中央に位置している。

【 0 0 5 4 】

表示領域 1 2 5 は、Y 方向に配列されている複数の副画素行 4 3 を含む。図 4 において、一つの緑の副画素行が、例として、符号 4 3 で指示されている。副画素行 4 3 は、X 方向に所定ピッチで配列されている副画素で構成されている。図 4 の例において、各副画素行 4 3 は、同一色の副画素で構成されている。副画素行 4 3 は、他の 2 色の副画素行に Y 軸に沿っておいて挟まれている。

【 0 0 5 5 】

副画素行 4 3 の副画素は、X 方向において、隣接する副画素行 4 3 の隣接する二つの副画素の間に位置する。図 4 の例において、隣接する副画素行 4 3 は半ピッチずれている。1 ピッチは、副画素行 4 3 において隣接する副画素の間の距離である。副画素は、X 方向において、隣接する副画素行 4 3 の隣接する二つの副画素の中央に位置する。

【 0 0 5 6 】

なお、本実施形態においては、便宜的に、X 軸に沿って延びる副画素ラインを副画素行、Y 軸に沿って延びる副画素ラインを副画素列と呼ぶが、副画素行及び副画素列の方向は、これに限定されない。

【 0 0 5 7 】

表示領域 1 2 5 は、マトリックス状に配置されている、第 1 種パネル画素 5 1 及び第 2 種パネル画素 5 2 の、2 種類のパネル画素を含む。以下において、表示パネルの画素をパネル画素又は単に画素と呼び、映像フレーム内の画素をフレーム画素又は単に画素と呼ぶ。

【 0 0 5 8 】

図 4 において、一つの第 1 種パネル画素のみが、例として、符号 5 1 で指示されている。また、一つの第 2 種パネル画素のみが、例として、符号 5 2 で指示されている。第 1 種パネル画素及び第 2 種パネル画素の一方が、デルタナブラ配置におけるデルタ画素であり、もう一方がナブラ画素である。

【 0 0 5 9 】

図 4 において、いくつかの第 1 種パネル画素 5 1 が、一つの頂点が左側にあり、二つの頂点が右側にある三角形で示されている。また、いくつかの第 2 種パネル画素 5 2 が、一つの頂点が右側にあり、二つの頂点が左側にある三角形で示されている。図 4 における右側が X 方向の側であり、左側がその反対側である。なお、パネル画素 5 1 を第 2 種パネル画素と呼び、パネル画素 5 2 を第 1 種パネル画素と呼んでもよい。

【 0 0 6 0 】

第 1 種パネル画素 5 1 及び第 2 種パネル画素 5 2 は、それぞれ、一つ緑副画素 4 1 G と、当該緑副画素 4 1 G に隣接する副画素列 4 2 において、当該緑副画素 4 1 G に隣接する（最も近い）赤副画素 4 1 R 及び青副画素 4 1 B で構成されている。

【 0 0 6 1 】

第 1 種パネル画素 5 1 において、赤副画素 4 1 R 及び青副画素 4 1 は、同一の副画素列 4 2 において連続して配置されている。緑副画素 4 1 G が含まれる副画素列 4 2 は、赤副画素 4 1 R 及び青副画素 4 1 が含まれる副画素列 4 2 に、X 方向の反対側、つまり、図 4 における左側に隣接している。緑副画素 4 1 G は、Y 軸に沿って、赤副画素 4 1 R と青副画素 4 1 B の間、より具体的には中央に位置している。

【 0 0 6 2 】

第 2 種パネル画素 5 2 において、赤副画素 4 1 R 及び青副画素 4 1 は、同一の副画素列 4 2 において連続して配置されている。緑副画素 4 1 G が含まれる副画素列 4 2 は、赤副画素 4 1 R 及び青副画素 4 1 が含まれる副画素列 4 2 に、X 方向の側、つまり、図 4 における右側に隣接している。緑副画素 4 1 G は、Y 軸に沿って、赤副画素 4 1 R と青副画素 4 1 B の間、より具体的には中央に位置している。

【 0 0 6 3 】

10

20

30

40

50

表示領域 1 2 5 は、X 軸に沿って延び、Y 軸に沿って配列されている複数のパネル画素行（X 軸に沿って延びる画素ライン）を含む。複数のパネル画素行は、第 1 種パネル画素行 6 1 及び第 2 種パネル画素行 6 2 の 2 種類のパネル画素行で構成されている。図 4 において、一つの第 1 種パネル画素行が、例として、符号 6 1 で指示されている。また、一つの第 2 種パネル画素行が、例として、符号 6 2 で指示されている。

【 0 0 6 4 】

第 1 種パネル画素行 6 1 は、X 方向に配列された第 1 種パネル画素 5 1 で構成されている。第 2 種パネル画素行 6 2 は、X 方向に配列された第 2 種パネル画素 5 2 で構成されている。表示領域 1 2 5 において、第 1 種パネル画素行 6 1 及び第 2 種パネル画素行 6 2 は、Y 方向において交互に配列されている。

10

【 0 0 6 5 】

表示領域 1 5 2 は、Y 軸に沿って延び、X 軸に沿って配列されている複数のパネル画素列（Y 方軸に沿って延びる画素ライン）6 3 を含む。図 4 において、一つのパネル画素列が、例として、符号 6 3 で指示されている。各パネル画素列 6 3 は、Y 軸に沿って所定ピッチで交互に配列された、第 1 種パネル画素 5 1 及び第 2 種パネル画素 5 2 で構成されている。

【 0 0 6 6 】

[副画素の輝度データの補正]

以下において、副画素の輝度値を補正する方法を説明する。ドライバ I C 1 3 4 は、映像フレームの画像データから変換した表示パネルの輝度データにおいて、特定の副画素の輝度値を補正する。より具体的には、ドライバ I C 1 3 4 は、表示領域 1 2 5 内で X 軸に沿って延びる表示ラインに対して、そのライン端に位置する緑副画素に表示ラインの外側において X 軸に沿って隣接する赤副画素及び青副画素の輝度値が増加するように、輝度データを補正する。例えば、非点灯の赤副画素及び青副画素の輝度値が 0 より大きい値になる。これにより、表示ライン端で視認される色の所望の色からの変化を低減する。

20

【 0 0 6 7 】

上述のように、ドライバ I C 1 3 4 は、映像フレームの画像データから表示パネルの輝度データを生成する。輝度データは、表示パネルの副画素それぞれの輝度値（相対輝度値又は絶対輝度値）を示す。ドライバ I C 1 3 4 は、輝度データにおいて、X 軸に沿って延びる表示ラインに対して、ライン端の緑副画素に X 軸に沿って隣接する赤副画素及び青副画素を追加する。

30

【 0 0 6 8 】

表示ラインは、輝度値が 0 より大きく一方向に連続するパネル画素で構成される。パネル画素の輝度値は、構成する副画素の輝度値に基づき、1 以上の副画素の輝度値が 0 より大きい場合、そのパネル画素の輝度値は 0 より大きい。表示ラインの外側で表示ラインに沿って隣接するパネル画素の輝度値は、0 又は表示ライン端のパネル画素の輝度値よりも所定値以上小さい。所定値は、例えば、予め設定された定数又は表示ライン端のパネル画素の輝度値の所定割合である。

【 0 0 6 9 】

パネル画素の輝度値は、それを構成する三つの副画素の輝度値から予め設定された方法で計算できる。なお、表示ラインに沿って、表示ラインの端のパネル画素に隣接する画素の輝度は 0 と設定されていてもよい。このように、表示ラインの端は、表示ラインに沿って隣接するパネル画素の輝度値に基づき決定される。

40

【 0 0 7 0 】

ここで、X 軸に沿って延びる白のパネル画素からなる表示ラインを例として説明する。以下において、非点灯の赤副画素及び青副画素を点灯する例を説明する。図 5 A は、X 軸に沿って延びる白表示ラインの例 7 1 を示す。表示ライン 7 1 は、三つのパネル画素 7 2 A、7 2 B 及び 7 2 C で構成されている。パネル画素 7 2 A、7 2 B 及び 7 2 C は、それぞれ、点灯した赤副画素、青副画素及び緑副画素で構成されている。

【 0 0 7 1 】

50

X軸に沿って延びる表示ライン71は、第1種パネル画素行61に含まれている。表示ライン71は、二つのライン端を有する。一方のライン端(図5Aにおける左端)に、緑副画素73Gが配置されている。他方のライン端(図5Aにおける右端)に、赤副画素及び青副画素が配置されている。

【0072】

表示ライン71の左端のパネル画素72Aの左隣のパネル画素の輝度値は0である。右端のパネル画素72Cの右隣のパネル画素の輝度値は0である。さらに、表示ライン71を構成するパネル画素72A、72B及び72Cそれぞれが隣接する表示ライン71外のパネル画素の輝度値は0(消灯状態)である。表示ライン71は、消灯状態のパネル画素で囲まれている。

10

【0073】

上述のように、表示ライン71のライン端の緑副画素73Gの左側に隣接する赤副画素及び青副画素が表示ライン71に対して追加される。図5Bは表示ライン71及びそれに対して追加された赤副画素74R及び青副画素74Bを示す。

【0074】

緑の視感度は、赤、青及び緑の3色中最も高い。このため、パネル画素72B及び72Cの緑副画素のように、点灯した赤副画素と青副画素に挟まれている緑副画素は、他の色の副画素と適切に混色されるが、表示ライン71から突出している緑副画素73Gは目立ちやすく、ユーザは、白ではなく、緑副画素73Gの緑を視覚にとらえやすい。緑副画素73Gに隣接する赤副画素74R及び青副画素74Bを点灯することで、表示ライン71の左端において緑の点がユーザに視認されるのを防ぐことができる。

20

【0075】

図6Aは、X軸に沿って延びる白表示ラインの例75を示す。表示ライン75は、四つのパネル画素76A、76B、76C及び76Dで構成されている。パネル画素76A、76B、76C及び76Dは、それぞれ、点灯した赤副画素、青副画素及び緑副画素で構成されている。

【0076】

X軸に沿って延びる表示ライン75は、第2種パネル画素行62に含まれている。表示ライン75は、二つのライン端を有する。一方のライン端(図6Aにおける右端)に、緑副画素77Gが配置されている。他方のライン端(図6Aにおける左端)に、赤副画素及び青副画素が配置されている。

30

【0077】

表示ライン75の右端のパネル画素76Aの右隣のパネル画素の輝度値は0である。左端のパネル画素76Dの左隣のパネル画素の輝度値は0である。さらに、表示ライン75を構成するパネル画素76A、76B、76C及び76Dそれぞれが隣接する表示ライン75外のパネル画素の輝度値は0(消灯状態)である。表示ライン75は、消灯状態のパネル画素で囲まれている。

【0078】

上述のように、表示ライン75のライン端の緑副画素77Gの右側に隣接する赤副画素及び青副画素が表示ライン75に対して追加される。図6Bは表示ライン75及びそれに対して追加された赤副画素78R及び青副画素78Bを示す。緑副画素77Gに隣接する赤副画素78R及び青副画素78Bを点灯することで、表示ライン75の右端において緑の点がユーザに視認されるのを防ぐことができる。

40

【0079】

図7Aは、X軸に沿って延びる白表示ラインの例81を示す。表示ライン81は、七つのパネル画素82A~82Gで構成されている。パネル画素82A~82Gは、それぞれ、点灯した赤副画素、青副画素及び緑副画素で構成されている。

【0080】

X軸に沿って延びる表示ライン81は、第1種パネル画素行61に含まれている。表示ライン81は、二つのライン端を有する。一方のライン端(図7Aにおける左端)に、緑

50

副画素 8 3 G が配置されている。他方のライン端（図 7 A における右端）に、赤副画素及び青副画素が配置されている。

【 0 0 8 1 】

表示ライン 8 1 の左端のパネル画素 8 2 A の左隣のパネル画素の輝度値は 0 である。右端のパネル画素 8 2 G の右隣のパネル画素の輝度値は 0 である。さらに、表示ライン 8 1 を構成するパネル画素 8 2 A ~ 8 2 G それぞれが隣接する表示ライン 8 1 外のパネル画素の輝度値は 0（消灯状態）である。表示ライン 8 1 は、消灯状態のパネル画素で囲まれている。

【 0 0 8 2 】

上述のように、表示ライン 8 1 のライン端の緑副画素 8 3 G の左側に隣接する赤副画素及び青副画素が表示ライン 7 1 に対して追加される。図 7 B は表示ライン 8 1 及びそれに対して追加された赤副画素 8 4 R 及び青副画素 8 4 B を示す。緑副画素 8 3 G に隣接する赤副画素 8 4 R 及び青副画素 8 4 B を点灯することで、表示ライン 8 1 の左端において緑の点がユーザに視認されるのを防ぐことができる。

10

【 0 0 8 3 】

図 8 A は、X 軸に沿って延びる白表示ラインの例 8 5 を示す。表示ライン 8 5 は、七つのパネル画素 8 6 A ~ 8 6 G で構成されている。パネル画素 8 6 A ~ 8 6 G は、それぞれ、点灯した赤副画素、青副画素及び緑副画素で構成されている。

【 0 0 8 4 】

X 軸に沿って延びる表示ライン 8 5 は、第 2 種パネル画素行 6 2 に含まれている。表示ライン 8 5 は、二つのライン端を有する。一方のライン端（図 8 A における右端）に、緑副画素 8 7 G が配置されている。他方のライン端（図 8 A における左端）に、赤副画素及び青副画素が配置されている。

20

【 0 0 8 5 】

表示ライン 8 5 の右端のパネル画素 8 6 A の右隣のパネル画素の輝度値は 0 である。左端のパネル画素 8 6 G の左隣のパネル画素の輝度値は 0 である。さらに、表示ライン 8 5 を構成するパネル画素 8 6 A ~ 8 6 G それぞれが隣接する表示ライン 8 5 外のパネル画素の輝度値は 0（消灯状態）である。表示ライン 8 5 は、消灯状態のパネル画素で囲まれている。

【 0 0 8 6 】

上述のように、表示ライン 8 5 のライン端の緑副画素 8 7 G の右側に隣接する赤副画素及び青副画素が表示ライン 8 5 に対して追加される。図 8 B は表示ライン 8 5 及びそれに対して追加された赤副画素 8 8 R 及び青副画素 8 8 B を示す。緑副画素 8 7 G に隣接する赤副画素 8 8 R 及び青副画素 8 8 B を点灯することで、表示ライン 8 5 の右端において緑の点がユーザに視認されるのを防ぐことができる。

30

【 0 0 8 7 】

図 5 A ~ 8 B を参照して説明したように、X 軸に沿って延びる表示ラインの一方のライン端の副画素の数は 2 であり、他方のライン端の副画素の数は 1 である。さらに、一方のライン端の副画素は、赤副画素及び青副画素であり、他方のライン端の副画素は緑副画素である。

40

【 0 0 8 8 】

図 5 A 及び 7 A を参照して説明したように、第 1 種パネル画素行 6 1 内の点灯パネル画素で構成される表示ラインは、左側ライン端に緑副画素を有する。図 6 A 及び 8 A を参照して説明したように、第 2 種パネル画素行 6 2 内の点灯パネル画素で構成される表示ラインは、右側ライン端に緑副画素を有する。

【 0 0 8 9 】

図 5 A ~ 8 B を参照した例において、表示ラインに沿って表示ラインに隣接するパネル画素の輝度値は 0 である。例えば、表示ライン 7 1 の左端パネル画素 7 2 A の左側に隣接するパネル画素の輝度値は 0 である。また、右端パネル画素 7 2 C の右側に隣接するパネル画素の輝度値は 0 である。他の例において、表示ラインに沿って表示ラインに隣接する

50

パネル画素の輝度値は0より大きい値であって、表示ライン端のパネル画素よりも所定値以上小さい値であってもよい。

【0090】

つまり、表示ラインの左端の左側に隣接するパネル画素の輝度値は0（消灯状態）又は存在せず、表示ラインの右端の右側に隣接するパネル画素の輝度値は0（消灯状態）又は存在しない。例えば、表示ライン71の左端パネル画素72Aの左側に隣接するパネル画素の輝度値は0である。また、右端パネル画素72Cの右側に隣接するパネル画素の輝度値は0である。

【0091】

ドライバIC134は、ライン端の（点灯した）緑副画素を含むX軸に沿った表示ラインを特定し、表示ラインの外側で当該緑副画素に対してX軸に沿って隣接する赤副画素及び青副画素の輝度値を0より大きい値に設定する。

10

【0092】

図5A～8Bを参照して説明した例において、表示ラインは黒（非点灯）のパネル画素で囲まれている。ドライバIC134は、特定の条件を満たす表示ラインを選択し、選択した表示ラインに対して（点灯した）赤副画素及び青副画素を追加してもよい。または、ドライバIC134は、全ての表示ラインに対して赤副画素及び青副画素を追加してもよい。

【0093】

ドライバIC134は、ライン端の緑副画素を含むパネル画素に表示ライン外でX軸及びY軸に沿って隣接する全てのパネル画素の輝度値が0である表示ラインを選択し、選択した表示ラインに対して赤副画素及び青副画素を追加してもよい。ドライバIC134は、例えば、図5A～8Bを参照して説明した例のように、黒（非点灯）のパネル画素で囲まれている表示ラインを選択してもよい。

20

【0094】

図5A～8Bの例と異なり、白と異なる1色又は複数色のパネル画素で構成されている表示ラインに対しても、ドライバIC134は、赤副画素及び青副画素を追加してもよい。ドライバIC134は、緑の要素を含む特定の1又は複数の色（混色）の表示ラインを選択し、選択した表示ラインに対して赤副画素及び青副画素を追加してもよい。

【0095】

図5A～8Bの例と異なり、表示ラインに隣接するパネル画素が暗く点灯している場合、つまり、隣接するパネル画素の輝度が0より大きく、表示ライン端のパネル画素の輝度よりも所定値以上小さい場合、ドライバIC134は、点灯しているパネル画素の赤副画素及び青副画素の輝度値を増加させる。

30

【0096】

一般に人間の目は視感度が高い色を輝度の中心点として認識し、それより視感度の低い周辺の色を輝度の中心点に対して混色させやすいという性質がある。このため、パネル画素の中心付近に緑の副画素がある状態で混色させることが望ましい。しかし緑の副画素が表示ラインの端にある場合、周辺に混色させるべき色が無いため、緑の点として目立ちやすくなってしまう。上述したように緑の画素の外側に緑の画素を挟むようにその他の色の副画素が配置されると、上手く混色することができる。

40

【0097】

上述のように、X軸に沿って延びる表示ラインに隣接する赤副画素及び青副画素を点灯することで、微妙パターンをより正確に表示することができる。例えば、明朝体のはねの部分綺麗に表示することができる。

【0098】

上述のように、赤副画素及び青副画素を追加すると、表示ライン全体における赤色及び青色の総輝度が増加する。このため、表示ラインが本来意図した色と異なる色と認識される可能性がある。そこで、一例は、隣接する赤副画素及び青副画素の点灯に応じて、表示ライン内の他の副画素の輝度値を補正する。以下においては、非点灯の赤副画素及び青副

50

画素を点灯する例が説明されるが、暗く点灯している赤副画素及び青副画素の輝度値を増加させる場合も同様に説明が適用できる。

【 0 0 9 9 】

図 9 は、図 5 B に示す赤副画素 7 4 R 及び青副画素 7 4 B が追加された表示ライン 7 1 の輝度データにおける補正量を示す。ドライバ IC 1 3 4 は、表示ライン 7 1 内における赤副画素それぞれの輝度値を元の値の 7 5 % に低下させ（低下率 2 5 %）、青副画素それぞれの輝度値を元の値の 7 5 % に低下させる（低下率 2 5 %）。緑副画素の輝度値は元の値（1 0 0 %）に維持される。

【 0 1 0 0 】

追加された赤副画素 7 4 R 及び青副画素 7 4 B には、それぞれ、表示ライン 7 1 における赤色の総低下輝度値及び青色の総低下輝度値が与えられる。白色の表示ライン 7 1 の全ての赤副画素及び追加された赤副画素 7 4 R の輝度値は同一である。また、表示ライン 7 1 の全ての青副画素及び追加された青副画素 7 4 B の輝度値は同一である。

10

【 0 1 0 1 】

表示ライン 7 1 は、三つのパネル画素で構成されており、一つの赤副画素及び一つの青副画素を追加することで、赤副画素及び青副画素それぞれの数は 4 / 3 倍となる。そこで、表示ライン 7 1 の赤副画素及び青副画素それぞれの輝度値が、3 / 4 倍（7 5 %）される。

【 0 1 0 2 】

表示ライン 7 1 の赤副画素の総低下輝度値（7 5 % = 3 * 2 5 %）が追加される赤副画素 7 4 R に与えられ、表示ライン 7 1 の青副画素の総低下輝度値（7 5 % = 3 * 2 5 %）が追加される青副画素 7 4 B に与えられる。これにより、表示ライン 7 1 における全ての色の総輝度値の比を一定に維持し、表示ライン 7 1 を白に適切に維持できる。

20

【 0 1 0 3 】

図 1 0 は、図 6 B に示す赤副画素 7 8 R 及び青副画素 7 8 B が追加された表示ライン 7 5 の輝度データにおける補正量を示す。ドライバ IC 1 3 4 は、表示ライン 7 5 内における赤副画素それぞれの輝度値を元の値の 8 0 % に低下させ（低下率 2 0 %）、青副画素それぞれの輝度値を元の値の 8 0 % に低下させる（低下率 2 0 %）。緑副画素の輝度値は元の値（1 0 0 %）に維持される。

【 0 1 0 4 】

追加された赤副画素 7 8 R 及び青副画素 7 8 B には、それぞれ、表示ライン 7 5 における赤色の総低下輝度値及び青色の総低下輝度値が与えられる。白色の表示ライン 7 5 の全ての赤副画素及び追加された赤副画素 7 8 R の輝度値は同一である。また、表示ライン 7 5 の全ての青副画素及び追加された青副画素 7 8 B の輝度値は同一である。

30

【 0 1 0 5 】

表示ライン 7 5 は、四つのパネル画素で構成されており、一つの赤副画素及び一つの青副画素を追加することで、赤副画素及び青副画素それぞれの数は 5 / 4 倍となる。そこで、表示ライン 7 1 の赤副画素及び青副画素それぞれの輝度値が、4 / 5 倍（8 0 %）される。

【 0 1 0 6 】

表示ライン 7 5 の赤副画素の総低下輝度値（8 0 % = 4 * 2 0 %）が追加される赤副画素 7 8 R に与えられ、表示ライン 7 5 の青副画素の総低下輝度値（8 0 % = 4 * 2 0 %）が追加される青副画素 7 8 B に与えられる。これにより、表示ライン 7 5 における全ての色の総輝度値の比を一定に維持し、表示ライン 7 5 を白に適切に維持できる。

40

【 0 1 0 7 】

図 1 1 は、表示ラインに赤副画素と青副画素を追加することに伴う表示ラインの副画素の輝度値の補正方法の他の例を示す。白の表示ライン 9 1 に対して、赤副画素 9 4 R 及び青副画素 9 4 B が追加される。表示ライン 9 1 は、パネル画素 9 2 A 及び 9 2 B で構成されている。赤副画素 9 4 R 及び青副画素 9 4 B は、ライン端の緑副画素 9 3 G に X 方向と反対方向で隣接する副画素である。

50

【 0 1 0 8 】

図 1 1 に示すように、緑副画素に対しては元の輝度値が維持される（100%）。両端の赤副画素に対して、表示ライン 9 1 における赤副画素の元の輝度値の半分（50%）の輝度値が与えられる。両端の赤副画素は、追加された赤副画素 9 4 R とパネル画素 9 2 B の赤副画素である。同様に、両端の青副画素に対して、表示ライン 9 1 における青副画素の元の輝度値の半分（50%）の輝度値が与えられる。両端の青副画素は、追加された青副画素 9 4 B とパネル画素 9 2 B の青副画素である。

【 0 1 0 9 】

中央の赤副画素及び青副画素に対しては元の輝度値が維持される（100%）。中央の赤副画素及び青副画素は、パネル画素 9 2 A の赤副画素及び青副画素である。このように、両端の赤副画素及び青副画素の輝度値を、中央の赤副画素及び青副画素の輝度値よりも小さくすることで、表示ライン 9 1 と他のオブジェクトとの間の境界をより明確に示すことができる。

10

【 0 1 1 0 】

赤副画素及び青副画素の追加前後の赤色及び青色の総輝度値は一定である。赤副画素及び青副画素の輝度値は、図 1 1 に示す例と異なってもよい。例えば、両端の赤副画素及び青副画素の輝度値が元の輝度値の 60% であり、中央の赤副画素及び青副画素の輝度値が元の値の 80% であってもよい。

【 0 1 1 1 】

ドライバ IC 1 3 4 は、白と異なる色を示す表示ラインにおいても、隣接する赤副画素及び青副画素の点灯に応じて、残りの副画素の輝度値を補正してよい。ドライバ IC 1 3 4 は、例えば、ライン端の緑副画素を含むパネル画素の赤副画素及び青副画素と同一の輝度値を、それぞれ、追加する赤副画素及び青副画素に与えてもよい。

20

【 0 1 1 2 】

上記例において、ドライバ IC 1 3 4 は、赤副画素及び青副画素の追加に伴い、表示ラインの元の赤副画素の少なくとも一部及び青副画素の少なくとも一部の輝度値を低下させる。これにより、赤副画素及び青副画素の追加による表示ラインの色変化を低減できる。

【 0 1 1 3 】

上記例において、ドライバ IC 1 3 4 は、表示ラインの赤副画素及び追加した赤副画素の総輝度値が、赤副画素追加前の表示ラインの赤副画素の総輝度値（赤色の総輝度値）と一致するように、赤副画素追加後の表示ラインの赤副画素及び追加した赤副画素の輝度値を決定する。

30

【 0 1 1 4 】

同様に、ドライバ IC 1 3 4 は、表示ラインの青副画素及び追加した青副画素の総輝度値が、青副画素追加前の表示ラインの青副画素の総輝度値（青色の総輝度値）と一致するように、青副画素追加後の表示ラインの青副画素及び追加した青副画素の輝度値を決定する。これらによって、赤副画素及び青副画素の追加による表示ラインの色変化を低減できる。設計によっては、赤副画素及び青副画素の追加後の赤色総輝度値又は青色総輝度値が、追加前の赤色総輝度値又は青色総輝度値と異なってもよい。

【 0 1 1 5 】

図 1 2 は、図 7 B に示す表示ライン 8 1 及び点灯された赤副画素 8 4 R 及び青副画素 8 4 B の輝度データを示す。表示ライン 8 1 の全ての副画素の輝度値は元の値（100%）に維持される。追加された赤副画素 8 4 R に対しては、表示ライン 8 1 内の赤副画素と同一の輝度値が与えられる。追加された青副画素 8 4 B に対しては、表示ライン 8 1 内の青副画素と同一の輝度値が与えられる。

40

【 0 1 1 6 】

図 1 3 は、図 8 B に示す表示ライン 8 5 及び点灯された赤副画素 8 8 R 及び青副画素 8 8 B の輝度データを示す。表示ライン 8 5 の全ての副画素の輝度値は元の値（100%）に維持される。追加された赤副画素 8 8 R に対しては、表示ライン 8 5 内の赤副画素と同一の輝度値が与えられる。追加された青副画素 8 8 B に対しては、表示ライン 8 5 内の青

50

副画素と同一の輝度値が与えられる。

【0117】

表示ライン81及び85は、それぞれ、七つのパネル画素で構成されている。表示ラインを構成するパネル画素が特定の数を超える場合、追加された赤副画素及び青副画素の点灯の表示ラインの色に対する影響は小さい。そのため、規定数を超えるパネル画素で構成される表示ラインにおいて、赤副画素及び青副画素の追加点灯に応じた他の副画素の輝度値の補正は省略される。設計によっては、表示ラインを構成するパネル画素数によらず、表示ライン内の副画素の輝度値を補正してもよく、表示ライン内の副画素の輝度値の補正を行わなくてもよい。

【0118】

ドライバIC134は、白と異なる色を示す表示ラインであって、構成するパネル画素数が規定数を超える表示ラインに対して、表示ラインに隣接する赤副画素及び青副画素を追加してよい。追加される赤副画素及び青副画素は、例えば、ライン端の緑副画素を含むパネル画素の赤副画素及び青副画素の輝度値が与えられる。

【0119】

例えば、X軸に沿って連続する暗い（例えば輝度値0）のパネル画素の周囲が明るいパネル画素（例えば白パネル画素）で囲まれている場合、暗いラインが視認される。暗いラインを挟む明るい表示ラインの一方の表示ライン端の緑副画素は目立ちやすい。上述のように表示ラインに隣接する暗いパネル画素の赤副画素及び青副画素を点灯することで、当該緑副画素が目立ちにくくすることができる。

【0120】

次に、単一表示画素のための補正を説明する。単一表示画素は、輝度値が0より大きく、周囲を黒のパネル画素で囲まれている。つまり、単一表示画素の周囲を囲む八つのパネル画素の輝度値は0である。八つの隣接パネル画素は、全方位において隣接するパネル画素である。単一表示画素の緑副画素は、表示ライン端の緑副画素と同様に他の副画素より目立ち、緑の点として認識され得る。そこで、ドライバIC134は、緑副画素に隣接するパネル画素において、赤副画素及び青副画素を点灯する（輝度値を0より大きい値に設定する）。これにより、緑副画素をより目立ちにくくすることができる。

【0121】

図14は、単一表示画素95及び新たに点灯された赤副画素98R及び青副画素98Bを示す。赤副画素98R及び青副画素98Bは、緑副画素97Gに隣接するパネル画素の副画素である。緑副画素97Gは赤副画素98R及び青副画素98Bと、単一表示画素95の赤副画素及び青副画素とに挟まれている。

【0122】

図14は、単一表示画素95及び新たに点灯された赤副画素98R及び青副画素98Bの輝度値の例を示す。赤副画素98R及び青副画素98Bの追加により、赤色及び青色の総輝度値が増加し得る。そこで、ドライバIC134は、単一表示画素95の赤副画素及び青副画素の輝度値を低下させる。また、追加される赤副画素98R及び青副画素98Bには、単一表示画素95の赤副画素及び青副画素と同一の輝度値が与えられる。

【0123】

図14が示す例において、単一表示画素95の赤副画素及び青副画素の輝度値は半分に低下している。上述のように、追加された赤副画素98R及び青副画素98Bには、単一表示画素95の赤副画素及び青副画素と同一の輝度値が与えられる。緑副画素97Gの輝度値は維持されている。これにより、赤色、青色及び緑色の総輝度値が、赤副画素98R及び青副画素98Bの追加前後で維持され、表示色を維持できる。

【0124】

以上、本発明の実施形態を説明したが、本発明が上記の実施形態に限定されるものではない。当業者であれば、上記の実施形態の各要素を、本発明の範囲において容易に変更、追加、変換することが可能である。ある実施形態の構成の一部を他の実施形態の構成に置き換えることが可能であり、ある実施形態の構成に他の実施形態の構成を加えることも可

10

20

30

40

50

能である。

【符号の説明】

【0125】

10 OLED表示装置、41B 青副画素、41G 緑副画素、41R 赤副画素、42 副画素列、43 副画素行、51 第1種パネル画素、52 第2種パネル画素、61 第1種パネル画素行、62 第2種パネル画素行、63 パネル画素列、100 TFT基板、114 カソード電極形成領域、125 表示領域、131 走査ドライバ、132 エミッションドライバ、133 保護回路、151 絶縁基板、152 表示領域、341 ガンマ変換部、342 相対輝度変換部、343 逆ガンマ変換部、344 駆動信号生成部、345 データドライバ、355 ソースドライバ

10

20

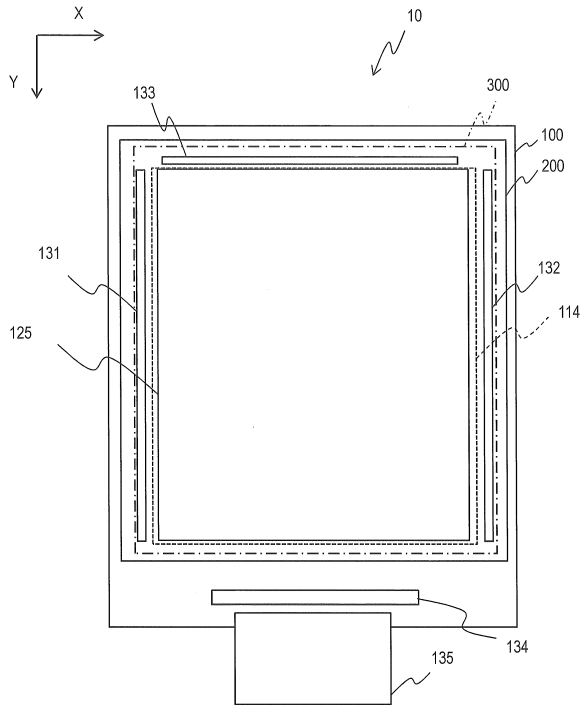
30

40

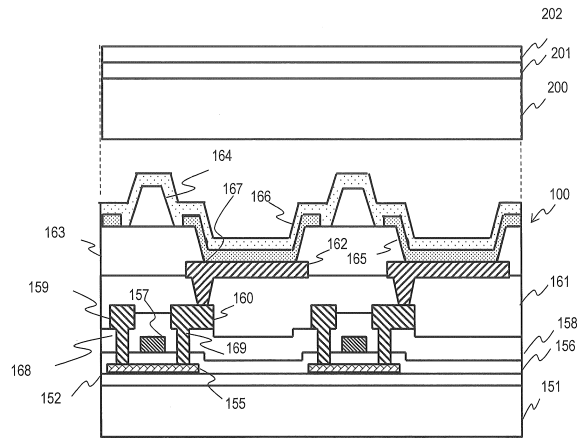
50

【図面】

【図 1】



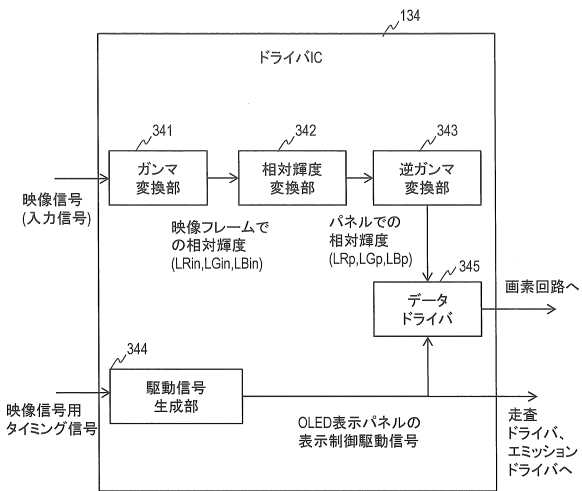
【図 2】



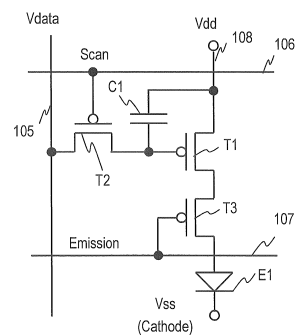
10

20

【図 3 A】



【図 3 B】

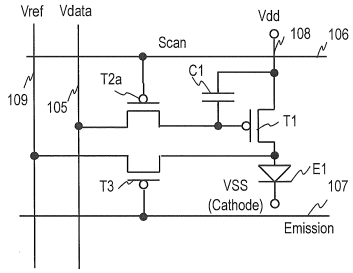


30

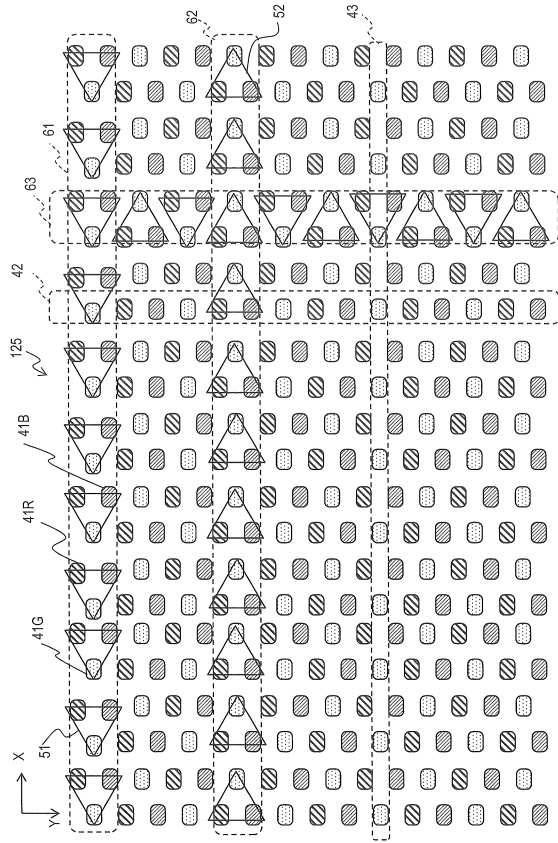
40

50

【 3 C 】



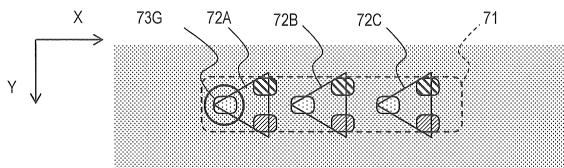
【 4 】



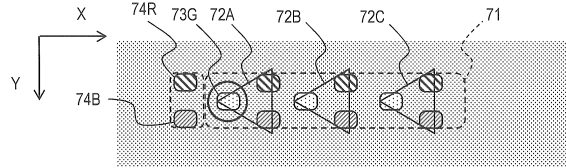
10

20

【 5 A 】



【 5 B 】

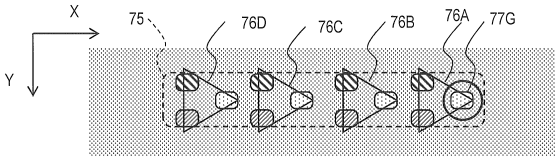


30

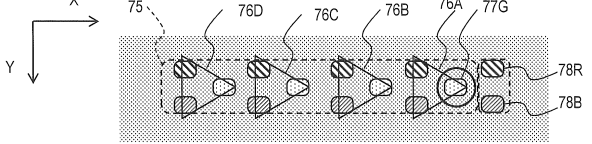
40

50

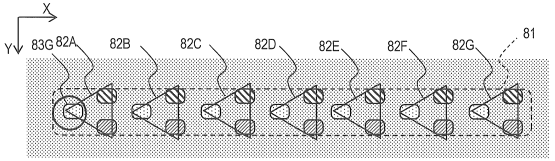
【図 6 A】



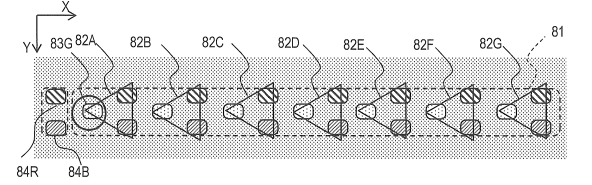
【図 6 B】



【図 7 A】

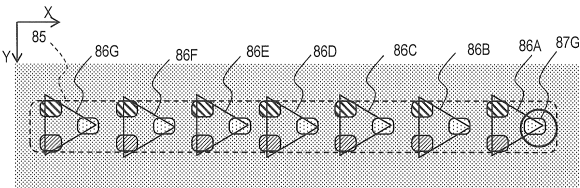


【図 7 B】

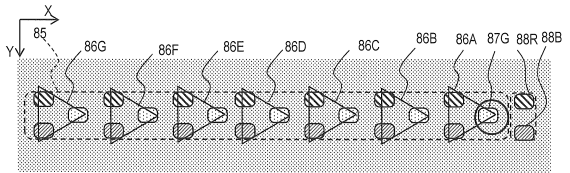


10

【図 8 A】

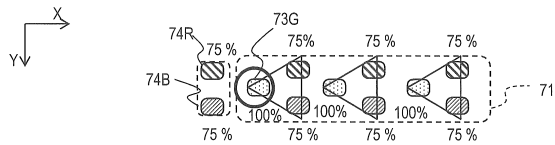


【図 8 B】

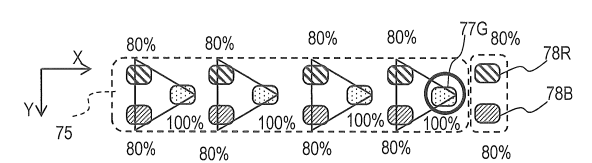


20

【図 9】



【図 10】

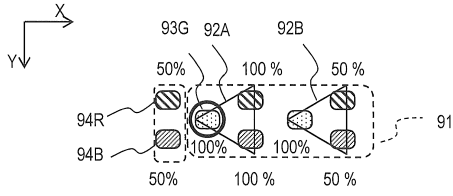


30

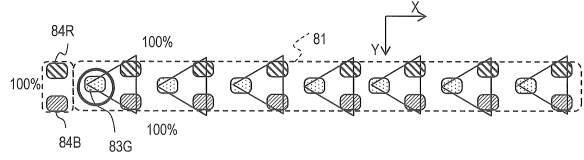
40

50

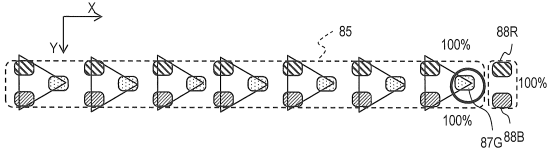
【図 1 1】



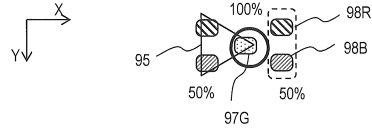
【図 1 2】



【図 1 3】



【図 1 4】



10

20

30

40

50

フロントページの続き

(51)国際特許分類

G 0 9 G 3/3233(2016.01)
G 0 9 G 3/36 (2006.01)
G 0 9 G 3/3291(2016.01)

F I

G 0 9 G 3/20 6 1 2 U
G 0 9 G 3/20 6 4 1 P
G 0 9 G 3/20 6 5 0 M
G 0 9 G 3/3233
G 0 9 G 3/36
G 0 9 G 3/20 6 4 2 A
G 0 9 G 3/3291

(56)参考文献

特開 2 0 0 3 - 2 5 9 3 8 6 (J P , A)

米国特許出願公開第 2 0 1 7 / 0 0 5 3 5 8 2 (U S , A 1)

(58)調査した分野 (Int.Cl., D B名)

G 0 9 G 3 / 2 0 - 3 / 3 8

H 0 1 L 5 1 / 5 0

H 0 5 B 3 3 / 1 2

H 0 5 B 3 3 / 2 2

H 0 1 L 2 7 / 3 2