

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3821417号
(P3821417)

(45) 発行日 平成18年9月13日(2006.9.13)

(24) 登録日 平成18年6月30日(2006.6.30)

(51) Int. Cl.		F I		
G 1 O H	1/00	(2006.01)	G 1 O H	1/00 C
G 1 O K	15/12	(2006.01)	G 1 O K	15/00 B
H O 3 H	17/02	(2006.01)	H O 3 H	17/02 6 1 5 J

請求項の数 1 (全 12 頁)

<p>(21) 出願番号 特願平11-54841 (22) 出願日 平成11年3月2日(1999.3.2) (65) 公開番号 特開2000-250564(P2000-250564A) (43) 公開日 平成12年9月14日(2000.9.14) 審査請求日 平成12年10月30日(2000.10.30) 審判番号 不服2004-4660(P2004-4660/J1) 審判請求日 平成16年3月8日(2004.3.8)</p>	<p>(73) 特許権者 000004075 ヤマハ株式会社 静岡県浜松市中沢町10番1号 (74) 代理人 100096954 弁理士 矢島 保夫 (72) 発明者 官田 智美 静岡県浜松市中沢町10番1号 ヤマハ株 式会社内 合議体 審判長 原 光明 審判官 北岡 浩 審判官 西谷 憲人</p>
---	--

最終頁に続く

(54) 【発明の名称】 残響付加装置

(57) 【特許請求の範囲】

【請求項1】

入力信号に対し残響音成分信号を生成する残響付加装置であって、
 残響音成分信号を生成するために用いる係数乗算と信号遅延を含む所定のデジタルフ
 ィルタアルゴリズムに基づくオールパスフィルタで構成される第1のデジタルフィルタ
 の信号路中に、前記所定のフィルタアルゴリズムに基づくオールパスフィルタで構成され
 る第2のデジタルフィルタをn段(n 1)介挿したフィルタ手段を備えるとともに、
前記フィルタ手段が、前記第1のデジタルフィルタの出力側から取出した信号をフィ
 ルタリングして入力側に帰還するフィードバックフィルタを備える

ことを特徴とする残響付加装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、残響付加装置に関し、特に高密度の残響音を生成することができる残響付加
 装置に関する。

【0002】

【従来の技術】

従来より知られている残響付加装置は、例えば特公平1-57799号に記載されている
 ように、初期反射音形成部とその後段の残響音形成部とから構成されている。初期反射音
 形成部は、振幅レベルおよび遅延時間がランダムに変化する初期反射音を形成する部分で

あり、例えば音源から発生した楽音が最初に部屋の壁で反射されることなどをシミュレートするものである。この初期反射音形成部に続く残響音形成部は、振幅レベルおよび遅延時間が規則的に変化する残響音を形成する部分であり、例えば部屋の壁で反射された楽音がさらに部屋の中を拡散する様子などをシミュレートするものである。

【0003】

【発明が解決しようとする課題】

このような残響付加装置にインパルス（単一のパルス信号）を入力したとき、その出力として得られるインパルス応答は、インパルスが入力した時点から種々の遅延時間で種々の振幅レベルのパルスが分散したような形になる。このインパルス応答の密度は、できる限り高密度とするのが好ましい。残響音の密度を高くすることにつながり、質的に高品質の残響音を得られることになるからである。

10

【0004】

しかし、従来の残響付加装置で高密度の残響音を生成するには、オールパスフィルタや楕円フィルタを多数用意してインパルス応答の密度を高くすることが必要となり、構成上複雑になるという問題点があった。

【0005】

この発明は、上述の従来技術における問題点に鑑み、簡単な構成で高密度の残響音を生成することができる残響付加装置を提供することを目的とする。

【0006】

【課題を解決するための手段】

20

この目的を達成するため、請求項1に係る発明は、入力信号に対し残響音成分信号を生成する残響付加装置であって、残響音成分信号を生成するために用いる係数乗算と信号遅延を含む所定のデジタルフィルタアルゴリズムに基づくオールパスフィルタで構成される第1のデジタルフィルタの信号路中に、前記所定のフィルタアルゴリズムに基づくオールパスフィルタで構成される第2のデジタルフィルタを n 段($n \geq 1$)介挿したフィルタ手段を備えるとともに、前記フィルタ手段が、前記第1のデジタルフィルタの出力側から取出した信号をフィルタリングして入力側に帰還するフィードバックフィルタを備えることを特徴とする。

【0009】

【発明の実施の形態】

30

以下、図面を用いてこの発明の実施の形態を説明する。

【0010】

図1は、この発明の実施の形態に係る残響付加装置の全体構成を示すブロック図である。この残響付加装置（REVERBERATION SYSTEM）100は、拡散音形成部（DIFFUSION BLOCK）101L, 101R、タップディレイ部（TAPPED DELAY BLOCK）102L, 102R、および残響音形成部（REVERBERATION BLOCK）103L, 103Rを備えている。この残響付加装置100は、ステレオ構成であり、各ブロックは左側のチャンネルの処理を行なう101L, 102L, 103Lと、右側のチャンネルの処理を行なうブロック101R, 102R, 103Rとに分かれている。残響音形成部103L, 103Rでは、互いの信号を授受するライン104を設け、左右の各チャンネル間での相互干渉をシミュレートしている。なお、拡散音形成部101L, 101Rやタップディレイ部102L, 102Rにおいても、左右の各チャンネル間の相互干渉を考慮して互いの信号を授受するラインを設けても良い。

40

【0011】

図2は、図1の拡散音形成部101L, 101Rの構成を示す。拡散音形成部は、音源から周囲に放射される音響が拡散していく様子などをシミュレートするもので、基本的にはAPFまたはその集合体によって原音信号成分を時間的に散らす処理を行なうものである。拡散音形成部101Lと101Rとは同じ構成である。図2において、拡散音形成部101L, 101Rは、オールパスフィルタ（APF）の構成（信号路）内にさらにAPFを埋め込んだ構成を持つ「APF in APF」201、複数段に接続したAPF 202

50

(APF1~APFm)、乗算器203、APF204、乗算器205、加算器206、およびAPF207を備える。

【0012】

拡散音形成部101L, 101Rに入力した楽音信号DIFFUSION INは、APF204で移相され、乗算器205で所定の係数DIFFMIXと乗算され、加算器206に入力する。APF204から乗算器205を経て加算器206に至る系列は、音源から直接放射される楽音の処理部分に相当する。一方、音源から放射された楽音が音源を中心に広がっていく様子などをシミュレートするために、入力信号はAPF in APF201から多段のAPF202および乗算器203を経て加算器206に至る系列を有する。加算器206で、これら2系列の楽音信号を加算し、さらにAPF207で移相した後、拡散音形成部出力DIFFUSION OUTとして出力する。なお、APF in APFは、高密度の残響音を生成するためオールパスフィルタをネストさせた構成(入れ子構造)にしたもので、これについては後に詳しく説明する。

10

【0013】

図3は、図1のタップディレイ部102L, 102Rの構成を示す。タップディレイ部102Lと102Rは同じ構成である。図3において、タップディレイ部102L, 102Rは、前置遅延部(PREDLY)302、乗算器301, 303, 304, 305、加算器306、後置遅延部(TAPDLY)308、乗算器307, 309, 310、加算器311、フィードバックフィルタ(FBFILTER)312、および乗算器313を備えている。タップディレイ部102L, 102Rは、従来技術における初期反射音形成部にほぼ相当するものであり、ここでは前置部と後置部(加算器306の前後で前置部と後置部を分ける)の2段構成とし、帰還路を設けて、より反射音密度や音づくりの自由度を上げている。

20

【0014】

前置部に入力した入力信号INは、直接音に相当する楽音信号の処理のため、乗算器301で所定の係数を乗算した後、加算器306に入力する。また、入力信号INは前置遅延部302に入力する。前置遅延部302は、複数のディレイ回路を多段縦続接続(入力信号を所定時間遅延させて次段へ送る)したものである。前置遅延部302は、複数の所定の遅延値(遅延段数)の位置からそれぞれ遅延出力(タップ出力)が得られるようになっている。乗算器303は、前置遅延部302の最終段からの遅延出力を入力し、所定の乗算係数を乗算し、その結果を加算器306に出力する。乗算器304, 305は、前置遅延部302のそれぞれ途中の遅延段数の位置から取り出したタップ出力を入力し、所定の係数をそれぞれ乗算し、乗算結果を加算器306に出力する。これらの乗算器301, 303, 304, 305は、入力信号を任意に重みづけし、加算器306で重みづけ加算合成するためのものである。なお、図3では前置遅延部302から取り出すタップ出力を最終段も含めて3系列のみ図示したが、実際にはさらに多くの(その数は任意)タップ出力を取り出して係数を乗算して加算している。PREDMIX1~jは、乗算器301, 303, 304, ..., 305の乗算係数を示す。加算器306は、乗算器301, 303, 304, 305からの乗算結果、および後置遅延部308からフィードバックされた信号を加算し、その結果を後置部に入力する。

30

【0015】

加算器306から出力された楽音信号は、直接音に相当する楽音信号の処理のため、乗算器307で所定の係数を乗算した後、加算器311に入力する。また、加算器306から出力された楽音信号は、後置遅延部308に入力する。後置遅延部308は、前置遅延部302と同様、複数のディレイ回路を多段縦続接続したものである。後置遅延部308は、複数の所定の遅延値(遅延段数)の位置からそれぞれ遅延出力(タップ出力)が得られるようになっている。乗算器309, 310は、後置遅延部308のそれぞれ途中の遅延段数の位置から取り出したタップ出力を入力し、所定の係数をそれぞれ乗算し、乗算結果を加算器311に出力する。これらの乗算器307, 309, 310は、入力信号を任意に重みづけし、加算器311で重みづけ加算合成するためのものである。後置遅延部308の最終段からの遅延出力は、フィードバックフィルタ312に入力してフィルタリング

40

50

された後、乗算器 313 で所定のフィードバック係数 $T P D F B G$ と乗算され、加算器 306 に入力する。

【0016】

なお、図 3 では後置遅延部 308 の途中段から取り出すタップ出力を 2 系列のみ図示したが、実際にはさらに多くの（その数は任意）タップ出力を取り出して係数を乗算して加算している。 $T P D M I X 1 \sim g$ は、乗算器 307, 309, ..., 310 の乗算係数を示す。加算器 311 は、乗算器 307, 309, ..., 310 からの乗算結果を加算し、最終的な出力信号 $O U T$ を出力する。

【0017】

図 4 は、残響音形成部 103L, 103R の構成を示す。残響音形成部 103L と 103R は同じ構成である。残響音形成部 103L, 103R は、従来技術で説明した後部残響音形成部に相当するものであり、主として $A P F$ の多段縦続接続路とフィードバックによって高密度な後部残響音を形成するものである。図 4 において、残響音形成部 103L, 103R は、乗算器 401、加算器 402、 $A P F \text{ in } A P F 403$ 、多段縦続接続した複数の $A P F 404$ ($A P F 1 \sim A P F k$)、乗算器 405、加算器 406、フィルタ部 420、フィードバックディレイ回路 416、フィードバックフィルタ 417、および乗算器 418 を備えている。 $A P F \text{ in } A P F 403$ は、図 2 の拡散音形成部 101L, 101R で用いた $A P F \text{ in } A P F 201$ と同様の回路であり、その構成については後に詳述する。フィルタ部 420 は、乗算器 407, 409, 412, 414, 415、加算器 408, 410, 413、およびディレイ回路 411 からなる。

【0018】

残響音形成部 103L, 103R に入力した入力信号 $R E V B I N$ は、直接音に相当する楽音信号の処理のため、乗算器 401 で所定の係数 $R E V B I N M I X$ と乗算され、乗算結果は加算器 406 に入力する。また、残響音形成部に入力した入力信号 $R E V B I N$ は、加算器 402 でフィードバックされてきた信号と加算され、加算結果は、 $A P F \text{ in } A P F 403$ および多段縦続接続された $A P F 404$ によって信号成分を時間的に散らすとともに高密度な残響音を形成する。 $A P F 404$ の出力は、乗算器 405 で所定の係数 $R E V B M I X$ と乗算され、乗算結果は加算器 406 に入力する。加算器 406 は、乗算器 401, 405 の乗算結果、およびもう一つの残響音形成部（左右のチャンネルごとに図 4 の回路が設けられている）から出力される $C H O U T$ を入力信号 $C H I N$ として入力し、これらの入力信号を加算する。また、乗算器 405 の乗算結果を、 $C H O U T$ として出力し、もう一つの残響音形成部への入力信号 $C H I N$ とする。

【0019】

加算器 406 の出力はフィルタ部 420 に入力する。フィルタ部 420 への入力信号は、乗算器 407 で所定の係数 $O U T F d$ と乗算され、その乗算結果は加算器 408 に入力する。またフィルタ部 420 への入力信号は、乗算器 409 で所定の係数 $O U T F a$ と乗算され、その乗算結果は加算器 410 に入力する。加算器 410 は、乗算器 409 および 415 の出力を加算し、加算結果をディレイ回路 ($O U T F D L Y$) 411 に入力する。ディレイ回路 411 は、入力信号を所定の遅延時間だけ遅延させて出力するとともに、途中の位置からタップ出力を取り出せるものとする。ディレイ回路 411 の最終段の出力信号は、乗算器 415 で所定の係数 $O U T F b$ と乗算され、加算器 410 にフィードバックされる。また、ディレイ回路 411 の最終段の出力信号は、乗算器 412 で所定の係数 $O U T F c$ と乗算され、その乗算結果は加算器 413 に入力する。一方、ディレイ回路 411 の途中段から取り出したタップ出力は、乗算器 414 で所定の係数 $O U T F e$ と乗算され、その乗算結果は加算器 413 に入力する。加算器 413 は、乗算器 412 および 414 の出力を加算し、加算結果を加算器 408 に出力する。加算器 408 は、加算器 413 の加算結果と乗算器 407 からの出力とを加算する。加算器 408 の加算結果は、残響音形成部の最終出力 $R E V B O U T$ として出力される。

【0020】

加算器 408 の出力は、フィードバックのためにフィードバックディレイ回路 ($F B D L Y$)

10

20

30

40

50

416に入力する。このディレイ回路416は、出力信号を所定の遅延時間だけ遅延させて出力する。ディレイ回路416の出力は、フィードバックフィルタ417でフィルタリングされた後、乗算器418で所定の係数 $FBLVL$ と乗算され、その乗算結果は加算器402にフィードバックされる。

【0021】

図2の拡散音形成部101L, 101Rおよび図4の残響音形成部103L, 103Rでは、 $APF_{in} APF$ (図2の201、図4の403)を使用して信号の密度を稼いでいる。以下、本実施の形態で用いている APF の構成例、およびその APF から作成した $APF_{in} APF$ の構成例について説明する。

【0022】

図5(a)は、上述した各部で使用する APF の基本的な構成例を示す。この APF は、乗算器501, 503, 506, 507、加算器502, 504、およびディレイ回路505を備えている。この APF への入力信号 $input$ は、乗算器501で所定の係数 $CAPFnd$ と乗算され、乗算結果は加算器502に入力する。また、入力信号 $input$ は、乗算器503で所定の係数 $CAPFna$ と乗算され、乗算結果は加算器504に入力する。加算器504は、乗算器503および507の出力を加算し、加算結果をディレイ回路505に入力する。ディレイ回路505は、所定の遅延量 $APFDLYn$ だけ信号を遅延させ出力する。ディレイ回路505の出力は、乗算器507で所定の係数 $CAPFnb$ と乗算され、乗算結果は加算器504にフィードバックされる。またディレイ回路505の出力は、乗算器506で所定の係数 $CAPFnc$ と乗算され、乗算結果は加算器502に入力する。加算器502は、乗算器501および506の出力を加算し、 APF の最終出力 $output$ として出力する。

【0023】

図5(b)は、図5(a)の APF をブロック表現したものである。なお、図5では、 n はフィルタを識別する添え字とし、 $a\sim d$ は係数を識別する添え字とする。 $APFn$ は、パラメータ $CAPFn$ を入力し動作する。パラメータ $CAPFn$ は、図5(a)で説明した、遅延量 $APFDLYn$ および各乗算器の乗算係数 $CAPFna\sim nd$ である。

【0024】

図5の APF は、任意遅延量 $APFDLY$ を内包する1次フィルタ構造にしてある。各係数値の与え方によって、 APF のみならず、 LPF (ローパスフィルタ)、 HPF (ハイパスフィルタ)、および楕円フィルタなどの特性を持たせることもできるし、振幅係数を乗算するのみとすることもできる。遅延量 $APFDLYn$ を内包する1次 APF とする場合は、

$$CAPFna \times CAPFnc - CAPFnb \times CAPFnd = 1 \text{ かつ}$$

$$CAPFd = -CAPFnb$$

の条件を満たすように係数を設定する必要がある。

【0025】

図6は、図2の201や図4の403で用いた $APF_{in} APF$ の構成例を示す。この $APF_{in} APF$ は、 APF に内包されるディレイ回路の部分に縦続する形で APF が入れ子構造になっているものである。すなわち、図6の $APF_{in} APF$ において、入れ子になった $APF620$ ($APF2$)を取り去れば、図5(a)の APF と全く同じ構造となる。図5の500番台の番号が示す部分と図6の $APF1$ の600番台の番号が示す部分とは、番号の下二桁が一致するもの同士が対応している。入れ子になっている $APF2$ (620)も、その構造は図5(a)と同じである。図5の500番台の番号が示す部分と図6の $APF2$ の620番台の番号が示す部分とは、番号の下二桁が一致するもの同士が対応している。

【0026】

図7は、図6のディレイ回路605と入れ子の $APF2$ (620)を一般化したものである。図6の600番台の番号が示す部分と図7の700番台の番号が示す部分とは、番号の下二桁が一致するもの同士が対応している。図7で、 n は入れ子の深さを示す添え字で

10

20

30

40

50

ある。ディレイ回路705に、番号720のAPF(n+1)が縦続されている。さらに、このAPF(n+1)内のディレイ回路725の部分に図7と同じ回路を入れ子にしていき(図7の添え字nはn+1にする)、これを任意の回数繰り返すことにより、任意の深さでAPFを入れ子にしたAPF in APFが得られる。

【0027】

図9～図13のグラフは、図8(a)～(d)に示す各構成におけるインパルス応答の例を示す。各グラフにおいて、横軸は時間軸で、その値はサンプル点番号に相当する。各グラフは、150ポイント目の時刻に振幅1の単位インパルスを入力した場合のインパルス応答を示す。各構成で用いたAPFは、伝達関数を $T = [z^{(-D)} - a] / [1 - az^{(-D)}]$ とした1次APFで、 $D = 25$ 、 $a = -0.9$ とし、フィードバックディレイは100サンプル遅れとした。

10

【0028】

図9は、図8(a)のように2つのAPF811, 812を単純に縦続接続した場合のインパルス応答を示す。各APF811, 812の構成は、図5で説明したとおりのものである。インパルス応答は、密度も高くなく、比較的単調な応答になっている。

【0029】

図10は、図8(b)のようにAPFを1つ入れ子にしたAPF in APF821のインパルス応答を示す。APF in APF821の構成は、図6で説明したとおりのものであり、APF1にAPF2を入れ子にしたものである。インパルス応答は、図9の場合より密度が上がっている。複数の山鳴りのインパルス応答が時間差をもって重畳して

20

【0030】

図11は、図8(c)の回路におけるインパルス応答を示す。図8(c)では、入力信号を加算器831に inputs し、加算器831で乗算器834からのフィードバック出力と加算し、加算結果をAPF in APF832(図8(b)の821と同じ構成のもの)に inputs し、APF in APF832の出力をディレイ回路833で遅延し、乗算器834で所定の係数を乗算し、加算器831にフィードバックした回路としている。インパルス応答は、密度がそれほど高くない。

【0031】

図12は、図8(d)の回路におけるインパルス応答を示す。図8(d)では、図8(c)と同様に帰還路を設けているが、帰還路にはフィードバックフィルタ(1次LPF)850を設けている。入力信号は加算器841に inputs し、加算器841でフィードバックフィルタ850からのフィードバック出力と加算し、加算結果をAPF in APF842(図8(b)の821と同じ構成のもの)に inputs し、APF in APF842の出力をフィードバックフィルタ850に inputs する。フィードバックフィルタ850では、APF in APF842の出力に乗算器843で所定の係数を乗算し、乗算結果を加算器844に inputs する。加算器844は、乗算器843と846の出力を加算し、加算結果を加算器841とディレイ回路845に outputs する。ディレイ回路845は入力信号を所定の遅延時間だけ遅延して乗算器846に outputs する。乗算器846は、遅延出力に所定の係数乗算し、乗算結果を加算器844に inputs する。

30

40

【0032】

図12は、図8(d)の回路でフィードバックフィルタ850の内包遅延(すなわちディレイ回路845の遅延時間)を1サンプルとした場合のインパルス応答である。信号密度が非常に高くなっている。

【0033】

図13は、図8(d)の回路でフィードバックフィルタ850の内包遅延を30サンプルとした場合のインパルス応答である。信号密度が非常に高くなっていると同時に、振幅値も分散されている。

【0034】

以上より、図2の拡散音形成部101L, 101Rおよび図4の残響音形成部103L,

50

103RでAPF in APF201や403を用いることにより、高密度の出力信号を得ることができるようになり、高品質の残響音を生成することができる。また、構成上、APFや楕形フィルタを従来ほど多数用意する必要もない。

【0035】

なお、上記実施の形態では、図5の構成のAPFおよび図6,7の構成のAPF in APFを用いたが、これに限らず、別の構成のAPFおよびAPF in APFを用いてもよい。また、APFの入れ子の数は、目的や使用に応じて決めればよい。上記実施の形態の残響付加装置のAPFなどの各部は、専用ハードウェアによってもよいし、DSP（デジタルシグナルプロセッサ）やMPU（マイクロプロセッサユニット：パソコンなどMPU応用機器も含む）とその処理プログラム（ソフトウェア）による構成としてもよい。ソフトウェア化した場合は、ソフトウェア音源と組み合わせて使ってもよい。

10

【0036】

また、上記実施の形態のAPF in APFは、図5のような構成のフィルタのディレイ回路APFDLYn505を含む信号路にさらにAPFを介挿するようにしたが、係数乗算器CAPFna~CAPFndを含む信号路の何れかにAPFを介挿するような構成にしてもよい。また、介挿するAPFの個数（段数）を複数としてもよい。

【0037】

【発明の効果】

以上説明したように、この発明によれば、残響付加装置の残響音形成部や拡散音形成部などで用いられているデジタルフィルタにおいて、その信号路中に該デジタルフィルタアルゴリズムによって構成される第2のデジタルフィルタを介挿しているの

20

【図面の簡単な説明】

【図1】この発明の実施の形態に係る残響付加装置の全体構成を示すブロック図

【図2】拡散音形成部の構成を示すブロック図

【図3】タップディレイ部の構成を示すブロック図

【図4】残響音形成部の構成を示すブロック図

【図5】APFの基本的な構成例を示す図

【図6】APF in APFの構成例を示す図

30

【図7】ディレイ回路と入れ子のAPFを一般化した構成例を示す図

【図8】インパルス応答を求めた構成例を示す図

【図9】APF単純2段縦続接続の回路のインパルス応答を示す図

【図10】1つのAPF in APFのインパルス応答を示す図

【図11】遅延フィードバックを伴うAPF in APFのインパルス応答を示す図

【図12】遅延フィードバックフィルタ（内包遅延1サンプル）を伴うAPF in APFのインパルス応答を示す図

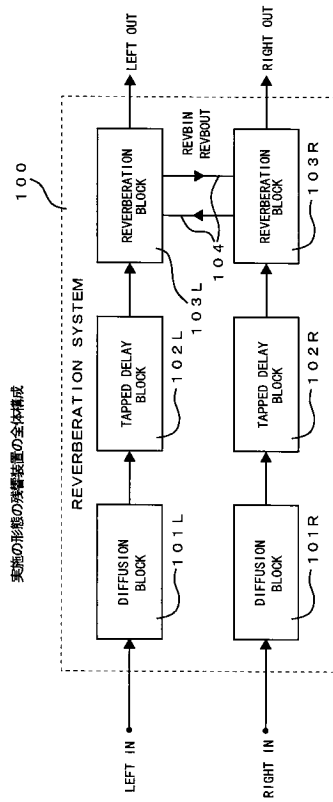
【図13】遅延フィードバックフィルタ（内包遅延30サンプル）を伴うAPF in APFのインパルス応答を示す図

【符号の説明】

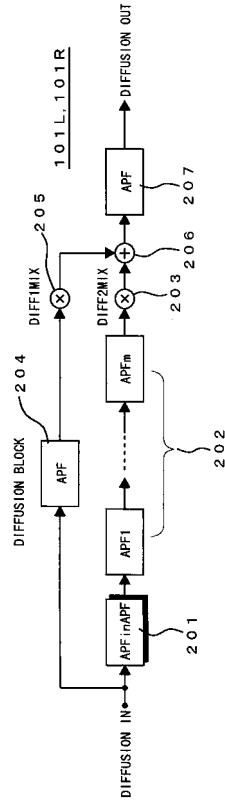
40

100...残響付加装置、101L,101R...拡散音形成部、102L,102R...タップディレイ部、103L,103R...残響音形成部、201...APF in APF、202...複数段に接続したAPF、203,205...乗算器、204,207...APF、206...加算器、302...前置遅延部、301,303,304,305...乗算器、311...加算器、312...フィードバックフィルタ、313...乗算器、401...乗算器、402...加算器、403...APF in APF、404...多段縦続接続した複数のAPF、405...乗算器、406...加算器、420...フィルタ部、416...フィードバックディレイ回路、417...フィードバックフィルタ、418...乗算器。

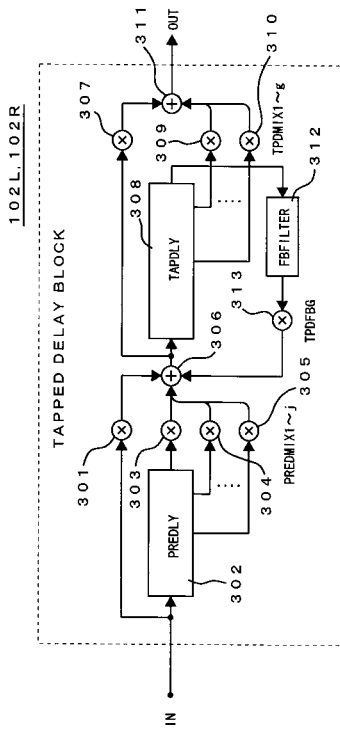
【 図 1 】



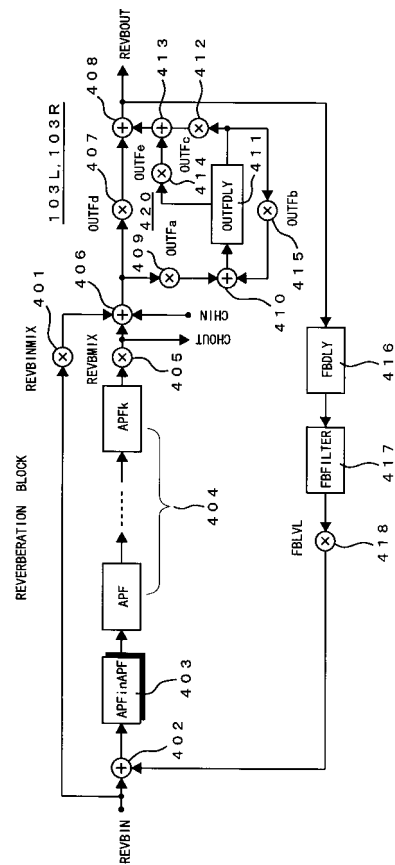
【 図 2 】



【 図 3 】

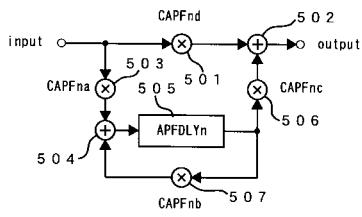


【 図 4 】

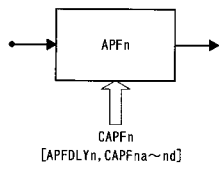


【 図 5 】

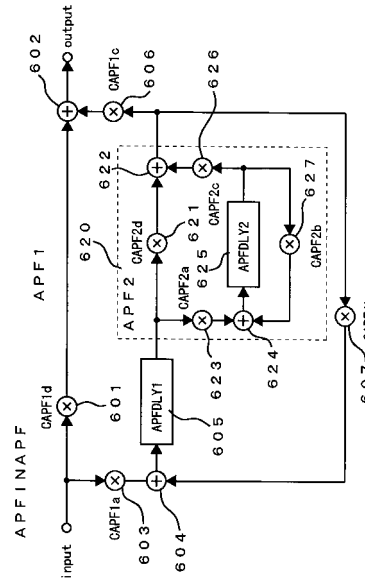
(a)



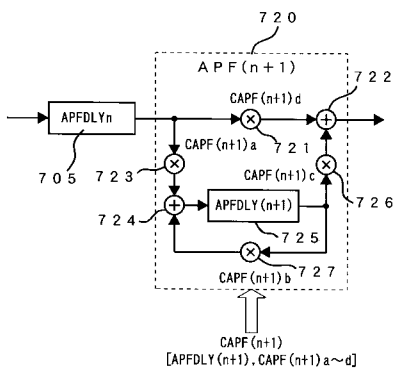
(b)



【 図 6 】

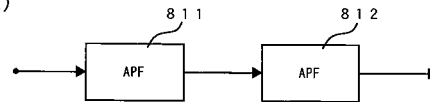


【 図 7 】

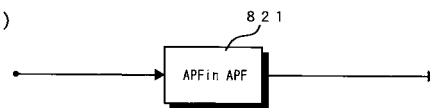


【 図 8 】

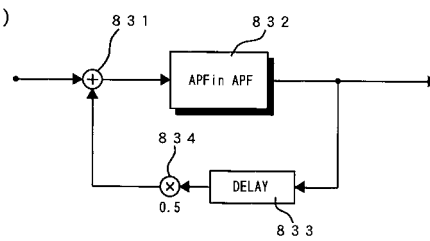
(a)



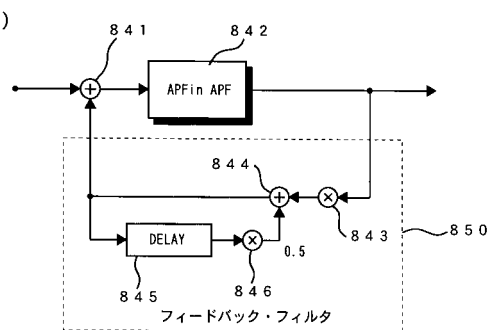
(b)



(c)

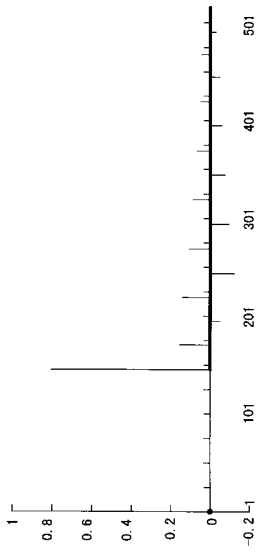


(d)



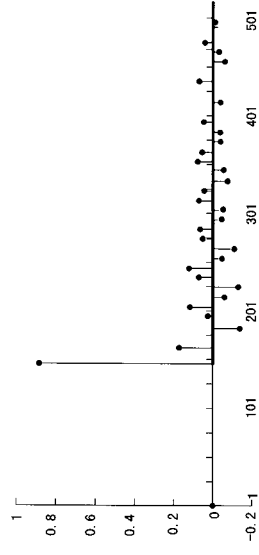
【 図 9 】

APF 単斜 2 段縦接続のインパルス応答の例



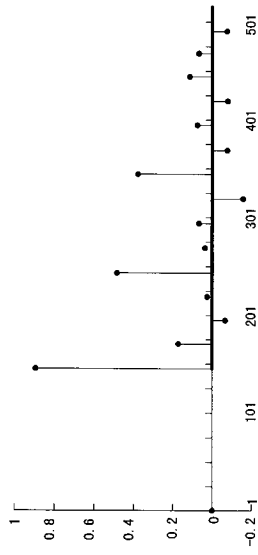
【 図 10 】

1APF in APF のインパルス応答の例



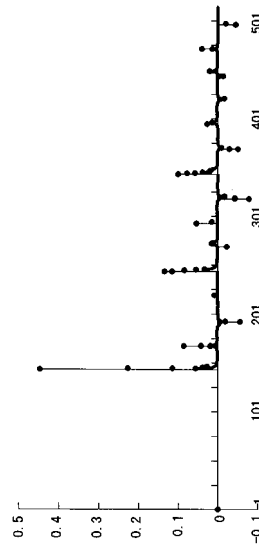
【 図 11 】

1APF in APF (delayed feedback) のインパルス応答の例



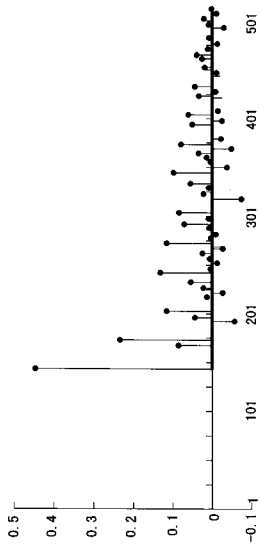
【 図 12 】

1 APF in APF (with feedback filter) のインパルス応答の例



【 図 1 3 】

1 APF in APF (with feedback filter delay30)のインパルス応答の例



フロントページの続き

- (56)参考文献 実開平7 - 29600 (JP, U)
特開平7 - 28482 (JP, A)
特開平6 - 161483 (JP, A)
実公平4 - 23280 (JP, Y2)
特開平4 - 318899 (JP, A)
特開昭61 - 169897 (JP, A)
実開平5 - 59499 (JP, U)
特開平2 - 256099 (JP, A)
特開平6 - 149277 (JP, A)