

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6347879号
(P6347879)

(45) 発行日 平成30年6月27日(2018.6.27)

(24) 登録日 平成30年6月8日(2018.6.8)

(51) Int.Cl. F I
HO 1 L 29/786 (2006.01)
 HO 1 L 29/78 6 1 8 F
 HO 1 L 29/78 6 1 8 B
 HO 1 L 29/78 6 1 8 E

請求項の数 2 (全 55 頁)

(21) 出願番号	特願2017-155186 (P2017-155186)	(73) 特許権者	000153878
(22) 出願日	平成29年8月10日 (2017. 8. 10)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2014-46636 (P2014-46636)		神奈川県厚木市長谷398番地
	の分割	(72) 発明者	肥塚 純一
原出願日	平成26年3月10日 (2014. 3. 10)		神奈川県厚木市長谷398番地 株式会社
(65) 公開番号	特開2017-204657 (P2017-204657A)		半導体エネルギー研究所内
(43) 公開日	平成29年11月16日 (2017. 11. 16)	(72) 発明者	島 行徳
審査請求日	平成29年9月8日 (2017. 9. 8)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2013-51289 (P2013-51289)		半導体エネルギー研究所内
(32) 優先日	平成25年3月14日 (2013. 3. 14)	(72) 発明者	平石 鈴之介
(33) 優先権主張国	日本国(JP)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2013-249899 (P2013-249899)		半導体エネルギー研究所内
(32) 優先日	平成25年12月3日 (2013. 12. 3)	(72) 発明者	岡崎 健一
(33) 優先権主張国	日本国(JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

ゲート電極と、
 前記ゲート電極上のゲート絶縁膜と、
 前記ゲート絶縁膜上の、InとGaとZnとを有する第1の酸化物膜と、
 前記第1の酸化物膜上の、InとGaとZnとを有する第2の酸化物膜と、
 前記第2の酸化物膜上の、ソース電極及びドレイン電極と、
 前記ソース電極上及び前記ドレイン電極上の絶縁膜と、を有し、
 前記絶縁膜は、前記ソース電極と前記ドレイン電極との間で、前記第2の酸化物膜と接する領域を有し、
 前記ソース電極及び前記ドレイン電極の各々は、Cuを有し、
 前記第2の酸化物膜のInに対するGaの原子数比は、前記第1の酸化物膜のInに対するGaの原子数比よりも大きく、
 前記第2の酸化物膜は、非単結晶構造を有し、且つ、c軸配向した結晶部を有し、
 前記第1の酸化物膜は、前記第2の酸化物膜よりもCuの濃度が低い第1の領域を有することを特徴とする半導体装置。

【請求項2】

ゲート電極と、
 前記ゲート電極上のゲート絶縁膜と、
 前記ゲート絶縁膜上の、InとGaとZnとを有する第1の酸化物膜と、

前記第1の酸化物膜上の、InとGaとZnとを有する第2の酸化物膜と、
前記第2の酸化物膜上の、ソース電極及びドレイン電極と、
前記ソース電極上及び前記ドレイン電極上の絶縁膜と、を有し、
前記絶縁膜は、前記ソース電極と前記ドレイン電極との間で、前記第2の酸化物膜と接する領域を有し、

前記ソース電極及び前記ドレイン電極の各々は、Cuを有し、
前記第2の酸化物膜のInに対するGaの原子数比は、前記第1の酸化物膜のInに対するGaの原子数比よりも大きく、
前記第2の酸化物膜は、非単結晶構造を有し、且つ、c軸配向した結晶部を有し、
前記第1の酸化物膜は、前記第2の酸化物膜よりもCuの濃度が低い第1の領域を有し

10

、
前記第1の領域のCuの濃度は、 1×10^{18} atomic/cm³未満であることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

トランジスタを有する半導体装置及びその作製方法に関する。

【背景技術】

【0002】

液晶表示装置や発光表示装置に代表されるフラットパネルディスプレイの多くに用いられているトランジスタは、ガラス基板上に形成されたアモルファスシリコン、単結晶シリコンまたは多結晶シリコンなどのシリコン半導体によって構成されている。また、該シリコン半導体を用いたトランジスタは、集積回路(IC)などにも利用されている。

20

【0003】

近年、シリコン半導体に代わって、半導体特性を示す金属酸化物をトランジスタに用いる技術が注目されている。なお、本明細書中では、半導体特性を示す金属酸化物を酸化物半導体とよぶことにする。

【0004】

例えば、酸化物半導体として、酸化亜鉛、またはIn-Ga-Zn系酸化物を用いたトランジスタを作製し、該トランジスタを表示装置の画素のスイッチング素子などに用いる技術が開示されている(特許文献1及び特許文献2参照)。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2007-123861号公報

【特許文献2】特開2007-96055号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

酸化物半導体膜を用いたトランジスタにおいて、酸化物半導体膜に含まれる欠損量が多いことは、トランジスタの電気特性の不良に繋がると共に、経時変化やストレス試験(例えば、BT(Bias-Temperature)ストレス試験)において、トランジスタの電気特性、代表的にはしきい値電圧の変動量が増大することの原因となる。

40

【0007】

また、欠損に限らず、酸化物半導体膜に含まれる不純物、代表的には絶縁膜の構成元素であるシリコンや炭素、配線の構成材料である銅等の不純物が多いと、トランジスタの電気特性の不要の原因となる。

【0008】

そこで、本発明の一態様は、酸化物半導体膜を用いた半導体装置などにおいて、酸化物半導体膜の欠陥を低減することを課題の一とする。または、本発明の一態様は、酸化物半

50

導体膜を用いた半導体装置などにおいて、酸化物半導体膜の不純物濃度を低減することを課題の一とする。または、本発明の一態様は、酸化物半導体膜を用いた半導体装置などにおいて、電気特性を向上させることを課題の一とする。または、本発明の一態様は、酸化物半導体膜を用いた半導体装置などにおいて、信頼性を向上させることを課題の一とする。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。

【課題を解決するための手段】

【0009】

本発明の一態様は、基板上にゲート電極及びゲート絶縁膜を形成し、ゲート絶縁膜上に、酸化物半導体膜及び酸化物膜を有する多層膜を形成し、300以上400以下、好ましくは320以上370以下で第1の加熱処理を行った後、多層膜に接する一对の電極を形成し、多層膜、及び前記一对の電極上に、第1の酸化物絶縁膜を形成し、第1の酸化物絶縁膜上に第2の酸化物絶縁膜を形成し、150以上300以下、好ましくは200以上250以下で第2の加熱処理を行う半導体装置の作製方法であり、一对の電極は銅、アルミニウム、金、銀、またはモリブデンを含む。

10

【0010】

なお、真空排気された処理室内に載置された基板を180以上400以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下とし、処理室内に設けられる電極に高周波電力を供給することにより、第1の酸化物絶縁膜を形成することができる。

【0011】

また、真空排気された処理室内に載置された基板を180以上280以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下とし、処理室内に設けられる電極に $0.17\text{W}/\text{cm}^2$ 以上 $0.5\text{W}/\text{cm}^2$ 以下の高周波電力を供給することにより、第2の酸化物絶縁膜を形成することができる。

20

【0012】

また、第1の酸化物絶縁膜及び第2の酸化物絶縁膜として、シリコンを含む堆積性気体及び酸化性気体を原料ガスに用いて、酸化シリコン膜または酸化窒化シリコン膜を形成する。

【0013】

なお、酸化物半導体膜は、In若しくはGaを含むことが好ましい。

30

【0014】

また、酸化物膜の伝導帯の下端のエネルギーが、酸化物半導体膜の伝導帯の下端のエネルギーよりも真空準位に近い。さらには、酸化物膜の伝導帯の下端のエネルギーと、酸化物半導体膜の伝導帯の下端のエネルギーとの差は 0.05eV 以上 2eV 以下であることが好ましい。なお、真空準位と伝導帯下端のエネルギー差を電子親和力ともいうため、酸化物膜の電子親和力が、酸化物半導体膜の電子親和力より小さく、その差が 0.05eV 以上 2eV 以下であることが好ましい。

【発明の効果】

【0015】

本発明の一態様により、酸化物半導体膜を用いた半導体装置において、酸化物半導体膜の欠陥を低減することができる。または、本発明の一態様は、酸化物半導体膜を用いた半導体装置などにおいて、酸化物半導体膜の不純物を低減することができる。または、本発明の一態様により、酸化物半導体膜を用いた半導体装置において、電気特性を向上させることができる。または、本発明の一態様により、酸化物半導体膜を用いた半導体装置において、信頼性を向上させることができる。

40

【図面の簡単な説明】

【0016】

【図1】トランジスタの一形態を説明する上面図及び断面図である。

【図2】トランジスタの作製方法の一形態を説明する断面図である。

【図3】トランジスタのバンド構造を説明する図である。

50

- 【図4】トランジスタの一形態を説明する断面図である。
- 【図5】トランジスタの一形態を説明する上面図及び断面図である。
- 【図6】トランジスタの一形態を説明する上面図及び断面図である。
- 【図7】半導体装置の一形態を説明するブロック図及び回路図である。
- 【図8】半導体装置の一形態を説明する上面図である。
- 【図9】半導体装置の一形態を説明する断面図である。
- 【図10】半導体装置の作製方法の一形態を説明する断面図である。
- 【図11】半導体装置の作製方法の一形態を説明する断面図である。
- 【図12】半導体装置の作製方法の一形態を説明する断面図である。
- 【図13】半導体装置の作製方法の一形態を説明する断面図である。
- 【図14】半導体装置の作製方法の一形態を説明する断面図である。
- 【図15】酸化物半導体の極微電子線回折パターンを示す図である。
- 【図16】酸化物半導体の極微電子線回折パターンを示す図である。
- 【図17】酸化物半導体の不純物分析結果及びXRD分析結果を示す図である。
- 【図18】酸化物半導体の不純物分析結果及びXRD分析結果を示す図である。
- 【図19】酸化物半導体の不純物分析結果及びXRD分析結果を示す図である。
- 【図20】酸化物半導体の不純物分析結果及びXRD分析結果を示す図である。
- 【図21】トランジスタのVg - Id特性を示す図である。
- 【図22】酸化物半導体の不純物分析結果及びXRD分析結果を示す図である。
- 【図23】抵抗率の温度依存性を説明する図。

【発明を実施するための形態】

【0017】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本発明は、以下に示す実施の形態及び実施例の記載内容に限定して解釈されるものではない。また、以下に説明する実施の形態及び実施例において、同一部分または同様の機能を有する部分には、同一の符号または同一のハッチパターンを異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0018】

なお、本明細書で説明する各図において、各構成の大きさ、膜の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

【0019】

また、本明細書にて用いる第1、第2、第3などの用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。そのため、例えば、「第1の」を「第2の」または「第3の」などと適宜置き換えて説明することができる。

【0020】

また、「ソース」や「ドレイン」の機能は、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

【0021】

また、電圧とは2点間における電位差のことをいい、電位とはある一点における静電場の中にある単位電荷が持つ静電エネルギー（電気的な位置エネルギー）のことをいう。ただし、一般的に、ある一点における電位と基準となる電位（例えば接地電位）との電位差のことを、単に電位もしくは電圧と呼び、電位と電圧が同義語として用いられることが多い。このため、本明細書では特に指定する場合を除き、電位を電圧と読み替えてもよいし、電圧を電位と読み替えてもよいこととする。

【0022】

本明細書において、フォトリソグラフィ工程を行った後にエッチング工程を行う場合は

10

20

30

40

50

、フォトリソグラフィ工程で形成したマスクは除去するものとする。

【0023】

(実施の形態1)

本実施の形態では、本発明の一態様である半導体装置及びその作製方法について図面を参照して説明する。

【0024】

酸化物半導体膜を用いたトランジスタにおいて、トランジスタの電気特性の不良に繋がる欠陥の一例として酸素欠損がある。例えば、膜中に酸素欠損が含まれている酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナス方向に変動しやすく、ノーマリーオン特性となりやすい。これは、酸化物半導体膜に含まれる酸素欠損に起因して電荷が生じ、低抵抗化するためである。トランジスタがノーマリーオン特性を有すると、動作時に動作不良が発生しやすくなる、または非動作時の消費電力が高くなるなどの、様々な問題が生じる。また、経時変化やストレス試験により、トランジスタの電気特性、代表的にはしきい値電圧の変動量が増大するという問題がある。

10

【0025】

酸素欠損の発生原因の一つとして、トランジスタの作製工程に生じるダメージがある。例えば、酸化物半導体膜上にプラズマCVD法またはスパッタリング法により絶縁膜、導電膜などを形成する際、その形成条件によっては、当該酸化物半導体膜にダメージが入ることがある。

【0026】

また、酸素欠損に限らず、絶縁膜の構成元素であるシリコンや炭素等の不純物も、トランジスタの電気特性の不良の原因となる。また、例えば、第8世代以上の大面積基板を用いてトランジスタを作製する場合、配線遅延を抑制するため、銅、アルミニウム、金、銀、モリブデン等の低抵抗材料を用いて配線を形成する。しかしながら、配線の構成元素である、銅、アルミニウム、金、銀、モリブデン等もトランジスタの電気特性の不良の原因となる不純物の一つである。このため、該不純物が、酸化物半導体膜に混入することにより、当該酸化物半導体膜が低抵抗化してしまい、経時変化やストレス試験により、トランジスタの電気特性、代表的にはしきい値電圧の変動量が増大するという問題がある。

20

【0027】

そこで、本実施の形態では、酸化物半導体膜を有するトランジスタを備える半導体装置において、チャンネル領域を有する酸化物半導体膜への酸素欠損、及び酸化物半導体膜の不純物濃度を低減することを課題の一とする。

30

【0028】

一方で、市場で販売されている表示装置は、画面サイズが対角60インチ以上と大型化する傾向にあり、さらには、対角120インチ以上の画面サイズも視野に入れた開発が行われている。このため、表示装置に用いられるガラス基板においては、第8世代以上の大面積化が進んでいる。しかしながら、大面積基板を用いる場合、高温処理、例えば450以上の加熱処理をするため加熱装置が大型で高価となってしまい、生産コストが増大してしまう。また、高温処理を行うと、基板の反りやシュリンクが生じてしまい、歩留まりが低減してしまう。

40

【0029】

そこで、本実施の形態では、少ない加熱処理工程数、及び大面積基板を用いても可能な温度の加熱処理を用いて、半導体装置を作製することを課題の一とする。

【0030】

図1(A)乃至図1(C)に、半導体装置が有するトランジスタ50の上面図及び断面図を示す。図1に示すトランジスタ50は、チャンネルエッチ型のトランジスタである。図1(A)はトランジスタ50の上面図であり、図1(B)は、図1(A)の一点鎖線A-B間の断面図であり、図1(C)は、図1(A)の一点鎖線C-D間の断面図である。なお、図1(A)では、明瞭化のため、基板11、トランジスタ50の構成要素の一部(例えば、ゲート絶縁膜17)、酸化物絶縁膜23、酸化物絶縁膜24、窒化物絶縁膜25な

50

を省略している。

【0031】

図1(B)及び図1(C)に示すトランジスタ50は、基板11上に設けられるゲート電極15を有する。また、基板11及びゲート電極15上に形成されるゲート絶縁膜17と、ゲート絶縁膜17を介して、ゲート電極15と重なる多層膜20と、多層膜20に接する一对の電極21、22とを有する。また、ゲート絶縁膜17、多層膜20、及び一对の電極21、22上には、酸化物絶縁膜23、酸化物絶縁膜24、及び窒化物絶縁膜25で構成される保護膜26が形成される。

【0032】

本実施の形態に示すトランジスタ50において、多層膜20は、酸化物半導体膜18及び酸化物膜19を有する。また、酸化物半導体膜18の一部がチャネル領域として機能する。また、多層膜20に接するように、酸化物絶縁膜23が形成されており、酸化物絶縁膜23に接するように酸化物絶縁膜24が形成されている。即ち、酸化物半導体膜18と酸化物絶縁膜23との間に、酸化物膜19が設けられている。

10

【0033】

酸化物半導体膜18は、代表的には、In-Ga酸化物膜、In-Zn酸化物膜、In-M-Zn酸化物膜(Mは、Ti、Ga、Y、Zr、La、Ce、Nd、またはHf)がある。

【0034】

酸化物半導体膜18がIn-M-Zn酸化物(Mは、Ti、Ga、Y、Zr、La、Ce、NdまたはHf)の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In M、Zn Mを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In:M:Zn=1:1:1、In:M:Zn=3:1:2が好ましい。なお、成膜される酸化物半導体膜18の原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス20%の変動を含む。

20

【0035】

なお、酸化物半導体膜18がIn-M-Zn酸化物であるとき、InとMの原子数比率は、ZnおよびOを除いてのInおよびMの原子数比率は、Inが25atomic%以上、Mが75atomic%未満、さらに好ましくはInが34atomic%以上、Mが66atomic%未満とする。

30

【0036】

酸化物半導体膜18は、エネルギーギャップが2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ50のオフ電流を低減することができる。

【0037】

酸化物半導体膜18の厚さは、3nm以上200nm以下、好ましくは3nm以上100nm以下、さらに好ましくは3nm以上50nm以下とする。

【0038】

酸化物膜19は、代表的には、In-Ga酸化物、In-Zn酸化物、In-M-Zn酸化物(Mは、Ti、Ga、Y、Zr、La、Ce、NdまたはHf)であり、且つ酸化物半導体膜18よりも伝導帯の下端のエネルギーが真空準位に近く、代表的には、酸化物膜19の伝導帯の下端のエネルギーと、酸化物半導体膜18の伝導帯の下端のエネルギーとの差が、0.05eV以上、0.07eV以上、0.1eV以上、または0.15eV以上、且つ2eV以下、1eV以下、0.5eV以下、または0.4eV以下である。即ち、酸化物膜19の電子親和力と、酸化物半導体膜18の電子親和力との差が、0.05eV以上、0.07eV以上、0.1eV以上、または0.15eV以上、且つ2eV以下、1eV以下、0.5eV以下、または0.4eV以下である。

40

【0039】

酸化物膜19として、Al、Ti、Ga、Y、Zr、La、Ce、NdまたはHfをI

50

nより高い原子数比で有することで、以下の効果を有する場合がある。(1) 酸化物膜19のエネルギーギャップを大きくする。(2) 酸化物膜19の電子親和力を小さくする。(3) 外部からの不純物を遮蔽する。(4) 酸化物半導体膜18と比較して、絶縁性が高くなる。また、Al、Ti、Ga、Y、Zr、La、Ce、NdまたはHfは酸素との結合力が強い金属元素であるため、Al、Ti、Ga、Y、Zr、La、Ce、NdまたはHfをInより高い原子数比で有することで、酸素欠損が生じにくくなる。

【0040】

酸化物膜19がIn-M-Zn酸化物であるとき、InとMの原子数比率は、ZnおよびOを除いてのInおよびMの原子数比率は、Inが50 atomic %未満、Mが50 atomic %以上、さらに好ましくは、Inが25 atomic %未満、Mが75 atomic %以上とする。

10

【0041】

また、酸化物半導体膜18、及び酸化物膜19がIn-M-Zn酸化物膜(Mは、Ti、Ga、Y、Zr、La、Ce、NdまたはHf)の場合、酸化物半導体膜18と比較して、酸化物膜19に含まれるM(Al、Ti、Ga、Y、Zr、La、Ce、Nd、またはHf)の原子数比が大きく、代表的には、酸化物半導体膜18に含まれる上記原子と比較して、1.5倍以上、好ましくは2倍以上、さらに好ましくは3倍以上高い原子数比である。

【0042】

また、酸化物半導体膜18、及び酸化物膜19がIn-M-Zn酸化物膜(Mは、Ti、Ga、Y、Zr、La、Ce、NdまたはHf)の場合、酸化物膜19をIn:M:Zn = x_1 : y_1 : z_1 [原子数比]、酸化物半導体膜18をIn:M:Zn = x_2 : y_2 : z_2 [原子数比]とすると、 y_1/x_1 が y_2/x_2 よりも大きく、好ましくは、 y_1/x_1 が y_2/x_2 よりも1.5倍以上である。さらに好ましくは、 y_1/x_1 が y_2/x_2 よりも2倍以上大きく、より好ましくは、 y_1/x_1 が y_2/x_2 よりも3倍以上大きい。このとき、酸化物半導体膜において、 y_2 が x_2 以上であると、当該酸化物半導体膜を用いたトランジスタに安定した電気特性を付与できるため好ましい。ただし、 y_2 が x_2 の3倍以上になると、当該酸化物半導体膜を用いたトランジスタの電界効果移動度が低下してしまうため、 y_2 は x_2 3倍未満であると好ましい。

20

【0043】

酸化物膜19がIn-M-Zn酸化物膜(Mは、Ti、Ga、Y、Zr、La、Ce、NdまたはHf)の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $M > In$ 、 $Zn > 0.5 \times M$ 、更には $Zn > M$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In:Ga:Zn = 1:3:2、In:Ga:Zn = 1:3:4、In:Ga:Zn = 1:3:5、In:Ga:Zn = 1:3:6、In:Ga:Zn = 1:3:7、In:Ga:Zn = 1:3:8、In:Ga:Zn = 1:3:9、In:Ga:Zn = 1:3:10、In:Ga:Zn = 1:6:4、In:Ga:Zn = 1:6:5、In:Ga:Zn = 1:6:6、In:Ga:Zn = 1:6:7、In:Ga:Zn = 1:6:8、In:Ga:Zn = 1:6:9、In:Ga:Zn = 1:6:10が好ましい。なお、上記スパッタリングターゲットを用いて成膜された酸化物半導体膜18、及び酸化物膜19に含まれる金属元素の原子数比はそれぞれ、誤差として上記スパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス20%の変動を含む。

30

40

【0044】

酸化物半導体膜18及び酸化物膜19としては、キャリア密度の低い酸化物半導体膜を用いる。例えば、酸化物半導体膜18、及び酸化物膜19は、キャリア密度が 1×10^7 個/cm³以下、好ましくは 1×10^5 個/cm³以下、さらに好ましくは 1×10^3 個/cm³以下、より好ましくは 1×10^1 個/cm³以下の酸化物半導体膜を用いる。

【0045】

50

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものをを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体膜 18 のキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

【0046】

酸化物膜 19 は、後に形成する酸化物絶縁膜 24 を形成する際の、酸化物半導体膜 18 へのダメージ緩和膜としても機能する。

【0047】

酸化物膜 19 の厚さは、3 nm 以上 100 nm 以下、好ましくは 3 nm 以上 50 nm とする。

【0048】

なお、酸化物半導体膜 18 として、不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を用いることで、さらに優れた電気特性を有するトランジスタを作製することができ好ましい。ここでは、不純物濃度が低く、欠陥準位密度の低い（酸素欠損量の少ない）ことを高純度真性または実質的に高純度真性とよぶ。

【0049】

高純度真性または実質的に高純度真性である酸化物半導体は、キャリア発生源が少ないため、キャリア密度を低くすることができる場合がある。従って、当該酸化物半導体膜にチャンネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない場合がある。

【0050】

また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。

【0051】

また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャンネル幅が $1 \times 10^6 \mu\text{m}$ でチャンネル長 L が $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1 V から 10 V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13} \text{A}$ 以下という特性を得ることができる。

【0052】

従って、当該酸化物半導体膜にチャンネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる場合がある。なお、酸化物半導体膜のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体膜にチャンネル領域が形成されるトランジスタは、電気特性が不安定となる場合がある。不純物としては、水素、窒素、アルカリ金属、またはアルカリ土類金属等がある。

【0053】

酸化物半導体膜に含まれる水素は金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損が形成される。当該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合することで、キャリアである電子を生成する場合がある。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。

【0054】

このため、酸化物半導体膜 18 は水素ができる限り低減されていることが好ましい。具体的には、酸化物半導体膜 18 において、二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる水素濃度を、 $5 \times 10^{19} \text{atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{19} \text{atoms/cm}^3$ 以下、 $5 \times 10^{18} \text{atoms/cm}^3$ 以下、好ましくは $1 \times 10^{18} \text{atoms/cm}$

10

20

30

40

50

³ 以下、より好ましくは 5×10^{17} atoms/cm³ 以下、さらに好ましくは 1×10^{16} atoms/cm³ 以下とする。

【0055】

酸化物半導体膜 18 において、第 14 族元素の一つであるシリコンや炭素が含まれると、酸化物半導体膜 18 において酸素欠損量が増加し、n 型化してしまう。このため、酸化物半導体膜 18 におけるシリコンや炭素の濃度、または酸化物膜 19 と、酸化物半導体膜 18 との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法により得られる濃度）を、 2×10^{18} atoms/cm³ 以下、好ましくは 2×10^{17} atoms/cm³ 以下とする。

【0056】

また、酸化物半導体膜 18 において、二次イオン質量分析法により得られるアルカリ金属またはアルカリ土類金属の濃度を、 1×10^{18} atoms/cm³ 以下、好ましくは 2×10^{16} atoms/cm³ 以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流が増大してしまうことがある。このため、酸化物半導体膜 18 のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

【0057】

また、酸化物半導体膜 18 に窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n 型化しやすい。この結果、窒素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。従って、当該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、二次イオン質量分析法により得られる窒素濃度は、 5×10^{18} atoms/cm³ 以下にすることが好ましい。

【0058】

また、酸化物半導体膜 18 及び酸化物膜 19 は、例えば非単結晶構造でもよい。非単結晶構造は、例えば、後述する CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor)、多結晶構造、後述する微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OS は最も欠陥準位密度が低い。

【0059】

酸化物半導体膜 18 及び酸化物膜 19 は、例えば非晶質構造でもよい。非晶質構造の酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。

【0060】

なお、酸化物半導体膜 18 及び酸化物膜 19 が、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OS の領域、単結晶構造の領域の二種以上を有する混合膜であってもよい。混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OS の領域、単結晶構造の領域のいずれか二種以上の領域を有する単層構造の場合がある。また、混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OS の領域、単結晶構造の領域のいずれか二種以上の領域の積層構造を有する場合がある。なお、酸化物膜 19 を CAAC-OS とすることで、一对の電極 21、22 に含まれる銅、アルミニウム、金、銀、モリブデン等が酸化物半導体膜 18 へ移動しにくくなるため、好ましい。

【0061】

ここでは、酸化物半導体膜 18 及び酸化物絶縁膜 23 の間に、酸化物膜 19 が設けられている。このため、酸化物膜 19 と酸化物絶縁膜 23 の間において、不純物及び欠陥によりトラップ準位が形成されても、当該トラップ準位と酸化物半導体膜 18 との間には隔りがある。この結果、酸化物半導体膜 18 を流れる電子がトラップ準位に捕獲されにくく、トランジスタのオン電流を増大させることが可能であると共に、電界効果移動度を高めることができる。また、トラップ準位に電子が捕獲されると、該電子がマイナスの固定電荷となってしまう。この結果、トランジスタのしきい値電圧が変動してしまう。しかしながら、酸化物半導体膜 18 とトラップ準位との間に隔りがあるため、トラップ準位にお

10

20

30

40

50

ける電子の捕獲を低減することが可能であり、しきい値電圧の変動を低減することができる。

【0062】

また、酸化物膜19は、外部からの不純物を遮蔽することが可能であるため、外部から酸化物半導体膜18へ移動する不純物量を低減することが可能である。このため、銅、アルミニウム、金、銀、またはモリブデンを用いて一対の電極21、22を形成しても、一対の電極21、22の、銅、アルミニウム、金、銀、またはモリブデンが酸化物膜19を介して酸化物半導体膜18に移動しにくい。または、酸化物半導体膜18に銅が移動しても、ゲート絶縁膜17近傍であるチャンネル領域には、銅、アルミニウム、金、銀、またはモリブデンが移動しにくい。この結果、トランジスタのしきい値電圧の変動を低減するこ

10

【0063】

また、酸化物膜19は、酸素欠損を形成しにくい。

【0064】

これらのため、酸化物半導体膜18における不純物濃度及び酸素欠損量を低減することが可能である。

【0065】

また、本実施の形態に示すトランジスタ50において、多層膜20に接するように、一対の電極21、22が形成されている。

【0066】

一対の電極21、22は、銅、アルミニウム、金、銀、モリブデン等の低抵抗材料からなる単体金属、またはこれを主成分とする化合物または合金を、単層構造または積層構造として用いる。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、銅-マグネシウム-アルミニウム合金膜上に、銅膜、銀膜、または金膜を積層する二層構造、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜、銅膜、銀膜、または金膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜、銅膜、銀膜、または金膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。

20

【0067】

一対の電極21、22を、銅、アルミニウム、金、銀、モリブデン等の低抵抗材料を用いて形成することで、大面積基板を用いて、配線遅延を抑制した半導体装置を作製することができる。

【0068】

以下に、トランジスタ50の他の構成の詳細について説明する。

【0069】

基板11の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板11として用いてもよい。また、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板等を適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板11として用いてもよい。なお、基板11として、ガラス基板を用いる場合、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)、第9世代(2400mm×2800mm)、第10世代(2950mm×3400mm)等の大面積基板を用いることで、大型の表示装置を作製することができる。

40

【0070】

また、基板11として、可撓性基板を用い、可撓性基板上に直接、トランジスタ50を形成してもよい。または、基板11とトランジスタ50の間に剥離層を設けてもよい。剥

50

離層は、その上半導体装置を一部あるいは全部完成させた後、基板 11 より分離し、他の基板に転載するのに用いることができる。その際、トランジスタ 50 は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0071】

ゲート電極 15 は、クロム、銅、アルミニウム、金、銀、モリブデン、タンタル、チタン、タングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属元素を用いてもよい。また、ゲート電極 15 は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた元素の一または複数を組み合わせた合金膜、もしくは窒化膜を用いてもよい。

10

【0072】

また、ゲート電極 15 は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

20

【0073】

また、ゲート電極 15 とゲート絶縁膜 17 との間に、In-Ga-Zn系酸窒化物膜、In-Sn系酸窒化物膜、In-Ga系酸窒化物膜、In-Zn系酸窒化物膜、Sn系酸窒化物膜、In系酸窒化物膜、金属窒化物膜(InN、ZnN等)等を設けてもよい。これらの膜は5 eV、好ましくは5.5 eV以上の仕事関数を有し、酸化物半導体の電子親和力よりも大きい値であるため、酸化物半導体を用いたトランジスタのしきい値電圧をプラスにシフトすることができ、所謂ノーマリーオフ特性のスイッチング素子を実現できる。例えば、In-Ga-Zn系酸窒化物膜を用いる場合、少なくとも酸化物半導体膜 18 より高い窒素濃度、具体的には7原子%以上のIn-Ga-Zn系酸窒化物膜を用いる。

30

【0074】

ゲート絶縁膜 17 は、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn系金属酸化物などを用いればよく、積層または単層で設ける。

【0075】

また、ゲート絶縁膜 17 として、ハフニウムシリケート($HfSiO_x$)、窒素が添加されたハフニウムシリケート($HfSi_xO_yN_z$)、窒素が添加されたハフニウムアルミネート($HfAl_xO_yN_z$)、酸化ハフニウム、酸化イットリウムなどのhigh-k材料を用いることでトランジスタのゲートリークを低減できる。

40

【0076】

ゲート絶縁膜 17 の厚さは、5 nm以上400 nm以下、より好ましくは10 nm以上300 nm以下、より好ましくは50 nm以上250 nm以下とするとよい。

【0077】

酸化物絶縁膜 23 は、酸素を透過する酸化物絶縁膜である。なお、酸化物絶縁膜 23 は、後に形成する酸化物絶縁膜 24 を形成する際の、多層膜 20 へのダメージ緩和膜としても機能する。

【0078】

酸化物絶縁膜 23 としては、厚さが5 nm以上150 nm以下、好ましくは5 nm以上50 nm以下の酸化シリコン、酸化窒化シリコン等を用いることができる。なお、本明細

50

書中において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指す。

【0079】

また、酸化物絶縁膜23は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピ密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下であることが好ましい。これは、酸化物絶縁膜23に含まれる欠陥密度が多いと、当該欠陥に酸素が結合してしまい、酸化物絶縁膜23における酸素の透過量が減少してしまうためである。

【0080】

また、酸化物絶縁膜23と多層膜20との界面における欠陥量が少ないことが好ましく、代表的には、ESR測定により、多層膜20の欠陥に由来する $g = 1.93$ に現れる信号のスピ密度が $1 \times 10^{17} \text{ spins/cm}^3$ 以下、さらには検出下限以下であることが好ましい。

【0081】

なお、酸化物絶縁膜23においては、外部から酸化物絶縁膜23に入った酸素が全て酸化物絶縁膜23の外部に移動せず、酸化物絶縁膜23にとどまる酸素もある。また、酸化物絶縁膜23に酸素が入ると共に、酸化物絶縁膜23に含まれる酸素が酸化物絶縁膜23の外部へ移動することで、酸化物絶縁膜23において酸素の移動が生じる場合もある。

【0082】

酸化物絶縁膜23として酸素を透過する酸化物絶縁膜を形成すると、酸化物絶縁膜23上に設けられる、酸化物絶縁膜24から脱離する酸素を、酸化物絶縁膜23を介して酸化物半導体膜18に移動させることができる。

【0083】

酸化物絶縁膜23に接するように酸化物絶縁膜24が形成されている。酸化物絶縁膜24は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて形成する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により酸素の一部が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、TDS分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物絶縁膜である。

【0084】

酸化物絶縁膜24としては、厚さが30nm以上500nm以下、好ましくは50nm以上400nm以下の、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0085】

また、酸化物絶縁膜24は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピ密度が $1.5 \times 10^{18} \text{ spins/cm}^3$ 未満、更には $1 \times 10^{18} \text{ spins/cm}^3$ 以下であることが好ましい。なお、酸化物絶縁膜24は、酸化物絶縁膜23と比較して多層膜20から離れているため、酸化物絶縁膜23より、欠陥密度が多くともよい。

【0086】

さらに、酸化物絶縁膜24上に、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキング効果を有する窒化物絶縁膜25を設けることで、多層膜20からの酸素の外部への拡散と、外部から多層膜20への水素、水等の侵入を防ぐことができる。窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等がある。なお、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキング効果を有する窒化物絶縁膜の代わりに、酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜を設けてもよい。酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜としては、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム

10

20

30

40

50

等がある。

【0087】

次に、図1に示すトランジスタ50の作製方法について、図2を用いて説明する。

【0088】

図2(A)に示すように、基板11上にゲート電極15を形成し、ゲート電極15上にゲート絶縁膜17を形成する。

【0089】

ここでは、基板11としてガラス基板を用いる。

【0090】

ゲート電極15の形成方法を以下に示す。はじめに、スパッタリング法、CVD法、蒸着法等により導電膜を形成し、導電膜上にフォトリソグラフィ工程によりマスクを形成する。次に、該マスクを用いて導電膜の一部をエッチングして、ゲート電極15を形成する。この後、マスクを除去する。

10

【0091】

なお、ゲート電極15は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

【0092】

ここでは、厚さ100nmのタングステン膜をスパッタリング法により形成する。次に、フォトリソグラフィ工程によりマスクを形成し、当該マスクを用いてタングステン膜をドライエッチングして、ゲート電極15を形成する。

20

【0093】

ゲート絶縁膜17は、スパッタリング法、CVD法、蒸着法等で形成する。

【0094】

ゲート絶縁膜17として酸化シリコン膜、酸化窒化シリコン膜、または窒化酸化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0095】

また、ゲート絶縁膜17として酸化ガリウム膜を形成する場合、MOCVD(Metal Organic Chemical Vapor Deposition)法を用いて形成することができる。

30

【0096】

次に、図2(B)に示すように、ゲート絶縁膜17上に酸化物半導体膜18及び酸化物膜19を形成する。

【0097】

酸化物半導体膜18、及び酸化物膜19の形成方法について、以下に説明する。ゲート絶縁膜17上に、酸化物半導体膜18となる酸化物半導体膜、及び酸化物膜19となる酸化物膜を連続的に形成する。次に、酸化物膜上にフォトリソグラフィ工程によりマスクを形成した後、該マスクを用いて酸化物半導体膜、及び酸化物膜のそれぞれ一部をエッチングすることで、図2(B)に示すような、素子分離された酸化物半導体膜18、及び酸化物膜19を有する多層膜20を形成する。この後、マスクを除去する。

40

【0098】

酸化物半導体膜18となる酸化物半導体膜、及び酸化物膜19となる酸化物膜は、スパッタリング法、塗布法、パルスレーザー蒸着法、レーザーアブレーション法等を用いて形成することができる。

【0099】

スパッタリング法で該酸化物半導体膜及び酸化物膜を形成する場合、プラズマを発生させるための電源装置は、RF電源装置、AC電源装置、DC電源装置等を適宜用いることができる。

50

【0100】

スパッタリングガスは、希ガス及び酸素の混合ガス、希ガス（代表的にはアルゴン、酸素ガス等を適宜用いる。なお、希ガス及び酸素の混合ガスの場合、希ガスに対して酸素のガス比を高めることが好ましい。

【0101】

また、ターゲットは、形成する酸化物半導体膜及び酸化物膜の組成にあわせて、適宜選択すればよい。

【0102】

酸化物半導体膜18及び酸化物膜19は、各膜を単に積層するのではなく連続接合（ここでは特に伝導帯の下端のエネルギーが各膜の間で連続的に変化する構造）が形成されるように作製する。すなわち、各膜の界面において、酸化物半導体膜18にとってトラップ中心や再結合中心のような欠陥準位、あるいはキャリアの流れを阻害するバリアを形成するような不純物が存在しないような積層構造とする。仮に、積層された酸化物半導体膜18及び酸化物膜19の間に不純物が混在していると、エネルギーバンドの連続性が失われ、界面でキャリアがトラップされ、あるいは再結合して、消滅してしまう。

【0103】

連続接合を形成するためには、ロードロック室を備えたマルチチャンバー方式の成膜装置（スパッタリング装置）を用いて各膜を大気に触れさせることなく連続して積層することが必要となる。スパッタリング装置における各チャンバーは、酸化物半導体膜にとって不純物となる水等を可能な限り除去すべくクライオポンプのような吸着式の真空排気ポンプを用いて高真空排気（ 5×10^{-7} Pa乃至 1×10^{-4} Pa程度まで）することが好ましい。または、ターボ分子ポンプとコールドトラップを組み合わせて排気系からチャンバー内に気体、特に炭素または水素を含む気体が逆流しないようにしておくことが好ましい。

【0104】

高純度真性または実質的に高純度真性である酸化物半導体膜を得るためには、チャンバー内を高真空排気するのみならずスパッタガスの高純度化も必要である。スパッタガスとして用いる酸素ガスやアルゴンガスは、露点が -40 以下、好ましくは -80 以下、より好ましくは -100 以下、より好ましくは -120 以下にまで高純度化したガスを用いることで酸化物半導体膜に水分等が取り込まれることを可能な限り防ぐことができる。

【0105】

ここでは、In-Ga-Zn酸化物ターゲット（In:Ga:Zn=1:1:1）を用いたスパッタリング法により、酸化物半導体膜として厚さ35nmのIn-Ga-Zn酸化物膜を形成した後、In-Ga-Zn酸化物ターゲット（In:Ga:Zn=1:3:2）を用いたスパッタリング法により、酸化物膜として厚さ20nmのIn-Ga-Zn酸化物膜を形成する。次に、酸化物膜上にマスクを形成し、酸化物半導体膜及び酸化物膜のそれぞれ一部を選択的にエッチングすることで、酸化物半導体膜18及び酸化物膜19を有する多層膜20を形成する。

【0106】

こののち、第1の加熱処理を行う。第1の加熱処理によって、酸化物半導体膜18に含まれる水素、水等を脱離させ、酸化物半導体膜に含まれる水素濃度及び水濃度を低減することができる。該加熱処理の温度は、代表的には、 300 以上 400 以下、好ましくは 320 以上 370 以下とする。

【0107】

第1の加熱処理は、電気炉、RTA装置等を用いることができる。RTA装置を用いることで、短時間に限り、基板の歪み点以上の温度で熱処理を行うことができる。そのため加熱処理時間を短縮することができる。

【0108】

第1の加熱処理は、窒素、酸素、超乾燥空気（水の含有量が 20 ppm以下、好ましく

10

20

30

40

50

は1 ppm以下、好ましくは10 ppb以下の空気)、または希ガス(アルゴン、ヘリウム等)の雰囲気下で行えばよい。なお、上記窒素、酸素、超乾燥空気、または希ガスに水素、水等が含まれないことが好ましい。また、窒素または希ガス雰囲気で加熱処理した後、酸素または超乾燥空気雰囲気で加熱してもよい。この結果、酸化物半導体膜中に含まれる水素、水等を脱離させると共に、酸化物半導体膜中に酸素を供給することができる。この結果、酸化物半導体膜中に含まれる酸素欠損量を低減することができる。

【0109】

次に、図2(C)に示すように、一对の電極21、22を形成する。

【0110】

一对の電極21、22の形成方法を以下に示す。はじめに、スパッタリング法、CVD法、蒸着法等で導電膜を形成する。次に、該導電膜上にフォトリソグラフィ工程によりマスクを形成する。次に、該マスクを用いて導電膜をエッチングして、一对の電極21、22を形成する。この後、マスクを除去する。

【0111】

ここでは、厚さ50nmのチタン膜及び厚さ400nmの銅膜を順にスパッタリング法により積層する。次に、銅膜上にフォトリソグラフィ工程によりマスクを形成し、当該マスクを用いてチタン膜及び銅膜をドライエッチングして、一对の電極21、22を形成する。

【0112】

次に、図2(D)に示すように、多層膜20及び一对の電極21、22上に、酸化物絶縁膜23を形成する。次に、酸化物絶縁膜23上に酸化物絶縁膜24を形成する。

【0113】

なお、酸化物絶縁膜23を形成した後、大気に曝すことなく、連続的に酸化物絶縁膜24を形成することが好ましい。酸化物絶縁膜23を形成した後、大気開放せず、原料ガスの流量、圧力、高周波電力及び基板温度の一以上を調整して、酸化物絶縁膜24を連続的に形成することで、酸化物絶縁膜23及び酸化物絶縁膜24における界面の大気成分由来の不純物濃度を低減することができると共に、酸化物絶縁膜24に含まれる酸素を酸化物半導体膜18に移動させることが可能であり、酸化物半導体膜18の酸素欠損量を低減することができる。

【0114】

酸化物絶縁膜23としては、プラズマCVD装置の真空排気された処理室内に載置された基板を180以上400以下、さらに好ましくは200以上370以下に保持し、処理室に原料ガスを導入して処理室内における圧力を20Pa以上250Pa以下、さらに好ましくは100Pa以上250Pa以下とし、処理室内に設けられる電極に高周波電力を供給する条件により、酸化物絶縁膜23として酸化シリコン膜または酸化窒化シリコン膜を形成することができる。

【0115】

酸化物絶縁膜23の原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0116】

上記条件を用いることで、酸化物絶縁膜23として酸素を透過する酸化物絶縁膜を形成することができる。また、酸化物膜19及び酸化物絶縁膜23を設けることで、後に形成する酸化物絶縁膜24の形成工程において、酸化物半導体膜18へのダメージ低減が可能である。

【0117】

なお、酸化物絶縁膜23は、プラズマCVD装置の真空排気された処理室内に載置された基板を300以上400以下、さらに好ましくは320以上370以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下

10

20

30

40

50

とし、処理室内に設けられる電極に高周波電力を供給する条件により、酸化物絶縁膜 2 3 として、酸化シリコン膜または酸化窒化シリコン膜を形成することができる。

【 0 1 1 8 】

当該成膜条件において、基板温度を 3 0 0 以上 4 0 0 以下、さらに好ましくは 3 2 0 以上 3 7 0 以下とすることで、シリコン及び酸素の結合力が強くなる。この結果、酸化物絶縁膜 2 3 として、酸素が透過し、緻密であり、且つ硬い酸化物絶縁膜、代表的には、2 5 において 0 . 5 重量%のフッ酸に対するエッチング速度が 1 0 n m / 分以下、好ましくは 8 n m / 分以下である酸化シリコン膜または酸化窒化シリコン膜を形成することができる。

【 0 1 1 9 】

また、当該工程において、加熱をしながら酸化物絶縁膜 2 3 を形成するため、当該工程において酸化物半導体膜 1 8 に含まれる水素、水等を脱離させることができる。酸化物半導体膜 1 8 に含まれる水素は、プラズマ中で発生した酸素ラジカルと結合し、水となる。酸化物絶縁膜 2 3 の成膜工程において基板が加熱されているため、酸素及び水素の結合により生成された水は酸化物半導体膜から脱離する。即ち、プラズマ C V D 法によって酸化物絶縁膜 2 3 を形成することで、酸化物半導体膜に含まれる水、水素の含有量を低減することができる。

【 0 1 2 0 】

さらには、処理室の圧力を 1 0 0 P a 以上 2 5 0 P a 以下とすることで、酸化物絶縁膜 2 3 に含まれる水の含有量が少なくなるため、トランジスタ 5 0 の電気特性のばらつきを低減すると共に、しきい値電圧の変動を抑制することができる。また、処理室の圧力を 1 0 0 P a 以上 2 5 0 P a 以下とすることで、酸化物絶縁膜 2 3 を成膜する際に、酸化物半導体膜 1 8 を含む多層膜 2 0 へのダメージを低減することが可能であり、酸化物半導体膜 1 8 に含まれる酸素欠損量を低減することができる。特に、酸化物絶縁膜 2 3 または後に形成される酸化物絶縁膜 2 4 の成膜温度を高くする、代表的には 2 2 0 より高い温度とすることで、酸化物半導体膜 1 8 に含まれる酸素の一部が脱離し、酸素欠損が形成されやすい。また、トランジスタの信頼性を高めるため、後に形成する酸化物絶縁膜 2 4 の欠陥量を低減するための成膜条件を用いると、酸素脱離量が低減しやすい。これらの結果、酸化物半導体膜 1 8 の酸素欠損を低減することが困難な場合がある。しかしながら、処理室の圧力を 1 0 0 P a 以上 2 5 0 P a 以下とし、酸化物絶縁膜 2 3 の成膜時における酸化物半導体膜 1 8 へのダメージを低減することで、酸化物絶縁膜 2 4 からの少ない酸素脱離量でも酸化物半導体膜 1 8 中の酸素欠損を低減することが可能である。

【 0 1 2 1 】

なお、シリコンを含む堆積性気体に対する酸化性気体量を 1 0 0 倍以上とすることで、酸化物絶縁膜 2 3 に含まれる水素含有量を低減することが可能である。この結果、酸化物半導体膜 1 8 に混入する水素量を低減できるため、トランジスタのしきい値電圧のマイナスシフトを抑制することができる。

【 0 1 2 2 】

ここでは、酸化物絶縁膜 2 3 として、流量 3 0 s c c m のシラン及び流量 4 0 0 0 s c c m の一酸化二窒素を原料ガスとし、処理室の圧力を 2 0 0 P a 、基板温度を 2 2 0 とし、2 7 . 1 2 M H z の高周波電源を用いて 1 5 0 W の高周波電力を平行平板電極に供給したプラズマ C V D 法により、厚さ 5 0 n m の酸化窒化シリコン膜を形成する。当該条件により、酸素が透過する酸化窒化シリコン膜を形成することができる。なお、本実施の形態においては、2 7 . 1 2 M H z の高周波電源を用いて酸化物絶縁膜 2 3 を形成する方法について例示したが、これに限定されず、例えば 1 3 . 5 6 M H z の高周波電源を用いて酸化物絶縁膜 2 3 を形成してもよい。

【 0 1 2 3 】

酸化物絶縁膜 2 4 としては、プラズマ C V D 装置の真空排気された処理室内に載置された基板を 1 8 0 以上 2 8 0 以下、さらに好ましくは 2 0 0 以上 2 4 0 以下に保持し、処理室に原料ガスを導入して処理室内における圧力を 1 0 0 P a 以上 2 5 0 P a 以下

10

20

30

40

50

、さらに好ましくは100Pa以上200Pa以下とし、処理室内に設けられる電極に0.17W/cm²以上0.5W/cm²以下、さらに好ましくは0.25W/cm²以上0.35W/cm²以下の高周波電力を供給する条件により、酸化シリコン膜または酸化窒化シリコン膜を形成する。

【0124】

酸化物絶縁膜24の原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化窒素、二酸化窒素等がある。

【0125】

酸化物絶縁膜24の成膜条件として、上記圧力の処理室において上記パワー密度の高周波電力を供給することで、プラズマ中で原料ガスの分解効率が高まり、酸素ラジカルが増加し、原料ガスの酸化が進むため、酸化物絶縁膜24中における酸素含有量が化学量論的組成よりも多くなる。一方、基板温度が、上記温度で形成された膜では、シリコンと酸素の結合力が弱いため、後の工程の加熱処理により膜中の酸素の一部が脱離する。この結果、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化物絶縁膜を形成することができる。また、多層膜20上に酸化物絶縁膜23が設けられている。このため、酸化物絶縁膜24の形成工程において、酸化物絶縁膜23が多層膜20の保護膜となる。また、酸化物膜19が酸化物半導体膜18の保護膜となる。これらの結果、酸化物半導体膜18へのダメージを低減しつつ、パワー密度の高い高周波電力を用いて酸化物絶縁膜24を形成することができる。

【0126】

なお、酸化物絶縁膜24の成膜条件において、酸化性気体に対するシリコンを含む堆積性気体の流量を増加することで、酸化物絶縁膜24の欠陥量を低減することが可能である。代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $6 \times 10^{17} \text{ spins/cm}^3$ 未満、好ましくは $3 \times 10^{17} \text{ spins/cm}^3$ 以下、好ましくは $1.5 \times 10^{17} \text{ spins/cm}^3$ 以下である欠陥量の少ない酸化物絶縁膜を形成することができる。この結果トランジスタの信頼性を高めることができる。

【0127】

ここでは、酸化物絶縁膜24として、流量200sccmのシラン及び流量4000sccmの一酸化窒素を原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、27.12MHzの高周波電源を用いて1500Wの高周波電力を平行平板電極に供給したプラズマCVD法により、厚さ400nmの酸化窒化シリコン膜を形成する。なお、プラズマCVD装置は電極面積が6000cm²である平行平板型のプラズマCVD装置であり、供給した電力を単位面積あたりの電力(電力密度)に換算すると0.25W/cm²である。なお、本実施の形態においては、27.12MHzの高周波電源を用いて酸化物絶縁膜24を形成する方法について例示したが、これに限定されず、例えば13.56MHzの高周波電源を用いて酸化物絶縁膜24を形成してもよい。

【0128】

次に、加熱処理を行う。該加熱処理の温度は、代表的には、150以上300以下、好ましくは200以上250以下とする。

【0129】

該加熱処理は、電気炉、RTA装置等を用いることができる。RTA装置を用いることで、短時間に限り、基板の歪み点以上の温度で熱処理を行うことができる。そのため加熱処理時間を短縮することができる。

【0130】

加熱処理は、窒素、酸素、超乾燥空気(水の含有量が20ppm以下、好ましくは1ppm以下、好ましくは10ppb以下の空気)、または希ガス(アルゴン、ヘリウム等)の雰囲気下で行えばよい。なお、上記窒素、酸素、超乾燥空気、または希ガスに水素、水

10

20

30

40

50

等が含まれないことが好ましい。

【0131】

当該加熱処理により、酸化物絶縁膜24に含まれる酸素の一部を酸化物半導体膜18に移動させ、酸化物半導体膜18に含まれる酸素欠損量を低減することができる。

【0132】

また、酸化物絶縁膜23及び酸化物絶縁膜24に水、水素等が含まれる場合、水、水素等をブロッキングする機能を有する窒化物絶縁膜25を後に形成し、加熱処理を行うと、酸化物絶縁膜23及び酸化物絶縁膜24に含まれる水、水素等が、酸化物半導体膜18に移動し、酸化物半導体膜18に欠陥が生じてしまう。しかしながら、当該加熱により、酸化物絶縁膜23及び酸化物絶縁膜24に含まれる水、水素等を脱離させることが可能であり、トランジスタ50の電気特性のばらつきを低減すると共に、しきい値電圧の変動を抑制することができる。

10

【0133】

なお、加熱しながら酸化物絶縁膜24を、酸化物絶縁膜23上に形成することで、酸化物半導体膜18に酸素を移動させ、酸化物半導体膜18に含まれる酸素欠損を低減することが可能であるため、当該加熱処理を行わなくともよい。

【0134】

また、該加熱処理温度を150 以上300 以下、好ましくは200 以上250 以下とすることで、銅、アルミニウム、金、銀、モリブデン等の拡散、及び酸化物半導体膜への混入を抑制することができる。

20

【0135】

ここでは、窒素及び酸素雰囲気中、220 、1時間の加熱処理を行う。

【0136】

また、一对の電極21、22を形成する際、導電膜のエッチングによって、多層膜20はダメージを受け、多層膜20のバックチャネル(多層膜20において、ゲート電極15と対向する面と反対側の面)側に酸素欠損が生じる。しかし、酸化物絶縁膜24に化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を適用することで、加熱処理によって当該バックチャネル側に生じた酸素欠損を修復することができる。これにより、多層膜20に含まれる欠陥を低減することができるため、トランジスタ50の信頼性を向上させることができる。

30

【0137】

次に、スパッタリング法、CVD法等により、窒化物絶縁膜25を形成する。

【0138】

なお、窒化物絶縁膜25をプラズマCVD法で形成する場合、プラズマCVD装置の真空排気された処理室内に載置された基板を300 以上400 以下、さらに好ましくは320 以上370 以下にとすることで、緻密な窒化物絶縁膜を形成できるため好ましい。

【0139】

窒化物絶縁膜25としてプラズマCVD法により窒化シリコン膜を形成する場合、シリコンを含む堆積性気体、窒素、及びアンモニアを原料ガスとして用いることが好ましい。原料ガスとして、窒素と比較して少量のアンモニアを用いることで、プラズマ中でアンモニアが解離し、活性種が発生する。当該活性種が、シリコンを含む堆積性気体に含まれるシリコン及び水素の結合、及び窒素の三重結合を切断する。この結果、シリコン及び窒素の結合が促進され、シリコン及び水素の結合が少なく、欠陥が少なく、緻密な窒化シリコン膜を形成することができる。一方、原料ガスにおいて、窒素に対するアンモニアの量が多いと、シリコンを含む堆積性気体及び窒素それぞれの分解が進まず、シリコン及び水素結合が残存してしまい、欠陥が増大した、且つ粗な窒化シリコン膜が形成されてしまう。これらのため、原料ガスにおいて、アンモニアに対する窒素の流量比を5以上50以下、好ましくは10以上50以下とすることが好ましい。

40

【0140】

50

ここでは、プラズマCVD装置の処理室に、流量50 sccmのシラン、流量5000 sccmの窒素、及び流量100 sccmのアンモニアを原料ガスとし、処理室の圧力を100 Pa、基板温度を350 とし、27.12 MHzの高周波電源を用いて1000 Wの高周波電力を平行平板電極に供給したプラズマCVD法により、厚さ50 nmの窒化シリコン膜を形成する。なお、プラズマCVD装置は電極面積が6000 cm²である平行平板型のプラズマCVD装置であり、供給した電力を単位面積あたりの電力（電力密度）に換算すると $1.7 \times 10^{-1} \text{ W/cm}^2$ である。

【0141】

以上の工程により、酸化物絶縁膜23、酸化物絶縁膜24、及び窒化物絶縁膜25で構成される保護膜26を形成することができる。

10

【0142】

次に、加熱処理を行ってもよい。該加熱処理の温度は、代表的には、150 以上300 以下、好ましくは200 以上250 以下とする。

【0143】

以上の工程により、トランジスタ50を作製することができる。

【0144】

本実施の形態では、トランジスタの作製工程において、第1の加熱処理及び第2の加熱処理を行っているが、酸化物半導体膜を有する多層膜を形成することで、酸化物半導体膜に含まれる不純物濃度を低減することが可能であり、且つ欠陥準位におけるキャリアのトラップを妨げることが可能である。この結果、それぞれの加熱処理の温度を400 以下としても、高温で加熱処理したトランジスタと、しきい値電圧の変動量が同等であるトランジスタを作製することができる。この結果、半導体装置のコスト削減が可能である。

20

【0145】

また、チャネル領域として機能する酸化物半導体膜に重畳して、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を形成することで、当該酸化物絶縁膜の酸素を酸化物半導体膜に移動させることができる。この結果、酸化物半導体膜に含まれる酸素欠損の含有量を低減することができる。

【0146】

特に、チャネル領域として機能する酸化物半導体膜と、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜との間に酸素を透過する酸化物絶縁膜を形成することで、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を形成する際に、当該酸化物半導体膜にダメージが入ることを抑制できる。この結果、酸化物半導体膜に含まれる酸素欠損量を低減することができる。

30

【0147】

そして、酸化物半導体膜上に酸化物膜を形成することで、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を形成する際に、当該酸化物半導体膜にダメージが入ることをさらに抑制できる。加えて、酸化物膜を形成することで、当該酸化物半導体膜上に形成させる絶縁膜、例えば酸化物絶縁膜の構成元素が、当該酸化物半導体膜に混入することを抑制できる。

【0148】

上記より、酸化物半導体膜を用いた半導体装置において、欠陥量が低減された半導体装置を得ることができる。また、酸化物半導体膜を用いた半導体装置において電気特性が向上した半導体装置を得ることができる。

40

【0149】

<トランジスタのバンド構造>

次に、多層膜20のバンド構造について、図3を用いて説明する。

【0150】

ここでは、例として、酸化物半導体膜18としてエネルギーギャップが3.15 eVであるIn-Ga-Zn酸化物を用い、酸化物膜19としてエネルギーギャップが3.5 eVであるIn-Ga-Zn酸化物を用いる。エネルギーギャップは、分光エリプソメータ

50

(HORIBA JOBIN YVON社 UT-300)を用いて測定することができる。

【0151】

酸化物半導体膜18及び酸化物膜19の真空準位と価電子帯上端のエネルギー差(イオン化ポテンシャルともいう。)は、それぞれ8 eV及び8.2 eVである。なお、真空準位と価電子帯上端のエネルギー差は、紫外線光電子分光分析(UPS: Ultraviolet Photoelectron Spectroscopy)装置(PHI社 VersaProbe)を用いて測定できる。

【0152】

したがって、酸化物半導体膜18及び酸化物膜19の真空準位と伝導帯下端のエネルギー差(電子親和力ともいう。)は、それぞれ4.85 eV及び4.7 eVである。

【0153】

図3(A)は、多層膜20のバンド構造の一部を模式的に示している。ここでは、多層膜20に酸化シリコン膜を接して設けた場合について説明する。なお、図3(A)に表すEcI1は酸化シリコン膜の伝導帯下端のエネルギーを示し、EcS1は酸化物半導体膜18の伝導帯下端のエネルギーを示し、EcS2は酸化物膜19の伝導帯下端のエネルギーを示し、EcI2は酸化シリコン膜の伝導帯下端のエネルギーを示す。また、EcI1は、図1(B)において、ゲート絶縁膜17に相当し、EcI2は、図1(B)において、酸化物絶縁膜23に相当する。

【0154】

図3(A)に示すように、酸化物半導体膜18及び酸化物膜19において、伝導帯下端のエネルギーは障壁が無くなだらかに変化する。換言すると、連続的に変化することもできる。これは、多層膜20は、酸化物半導体膜18と共通の元素を含み、酸化物半導体膜18及び酸化物膜19の間で、酸素が相互に移動することで混合層が形成されるためであるといえることができる。

【0155】

図3(A)より、多層膜20の酸化物半導体膜18がウェル(井戸)となり、多層膜20を用いたトランジスタにおいて、チャンネル領域が酸化物半導体膜18に形成されることがわかる。なお、多層膜20は、伝導帯下端のエネルギーが連続的に変化しているため、酸化物半導体膜18と酸化物膜19とが連続接合している、ともいえる。

【0156】

なお、図3(A)に示すように、酸化物膜19と、酸化物絶縁膜23との界面近傍には、酸化物絶縁膜23の構成元素であるシリコンまたは炭素、一对の電極21、22の構成元素である銅、アルミニウム、金、銀、モリブデン等の不純物や欠陥に起因したトラップ準位が形成され得るものの、酸化物膜19が設けられることにより、酸化物半導体膜18と該トラップ準位とを遠ざけることができる。ただし、EcS1とEcS2とのエネルギー差が小さい場合、酸化物半導体膜18の電子が該エネルギーを超えてトラップ準位に達することがある。トラップ準位に電子が捕獲されることで、マイナスの固定電荷となり、トランジスタのしきい値電圧はプラス方向にシフトしてしまう。したがって、EcS1とEcS2とのエネルギー差を、0.1 eV以上、好ましくは0.15 eV以上とすると、トランジスタのしきい値電圧の変動が低減され、安定した電気特性となるため好適である。

【0157】

また、図3(B)は、多層膜20のバンド構造の一部を模式的に示し、図3(A)に示すバンド構造の変形例である。ここでは、多層膜20に酸化シリコン膜を接して設けた場合について説明する。なお、図3(B)に表すEcI1は酸化シリコン膜の伝導帯下端のエネルギーを示し、EcS1は酸化物半導体膜18の伝導帯下端のエネルギーを示し、EcI2は酸化シリコン膜の伝導帯下端のエネルギーを示す。また、EcI1は、図1(B)において、ゲート絶縁膜17に相当し、EcI2は、図1(B)において、酸化物絶縁膜23に相当する。

【 0 1 5 8 】

図 1 (B) に示すトランジスタにおいて、一对の電極 2 1、2 2 の形成時に多層膜 2 0 の上方、すなわち酸化膜 1 9 がエッチングされる場合がある。一方、酸化膜 1 8 の上面は、酸化膜 1 9 の成膜時に酸化膜 1 8 と酸化膜 1 9 の混合層が形成される場合がある。

【 0 1 5 9 】

例えば、酸化膜 1 8 が、 $In : Ga : Zn = 1 : 1 : 1$ [原子数比] の $In - Ga - Zn$ 酸化膜、または $In : Ga : Zn = 3 : 1 : 2$ [原子数比] の $In - Ga - Zn$ 酸化膜をスパッタリングターゲットに用いて形成された酸化膜であり、酸化膜 1 9 が、 $In : Ga : Zn = 1 : 3 : 2$ [原子数比] の $In - Ga - Zn$ 酸化膜、または $In : Ga : Zn = 1 : 6 : 4$ [原子数比] の $In - Ga - Zn$ 酸化膜をスパッタリングターゲットに用いて形成された酸化膜である場合、酸化膜 1 8 よりも酸化膜 1 9 の Ga の含有量が多いため、酸化膜 1 8 の上面には、 GaO_x 層または酸化膜 1 8 よりも Ga を多く含む混合層が形成されうる。

【 0 1 6 0 】

したがって、酸化膜 1 9 がエッチングされた場合においても、 $EcS1$ の $EcI2$ 側の伝導帯下端のエネルギーが高くなり、図 3 (B) に示すバンド構造のようになる場合がある。

【 0 1 6 1 】

図 3 (B) に示すバンド構造のようになる場合、チャンネル領域の断面観察時において、多層膜 2 0 は、酸化膜 1 8 のみと見かけ上観察される場合がある。しかしながら、実質的には、酸化膜 1 8 上には、酸化膜 1 8 よりも Ga を多く含む混合層が形成されているため、該混合層を 1 . 5 層として、捉えることができる。なお、該混合層は、例えば、EDX 分析等によって、多層膜 2 0 に含有する元素を測定した場合、酸化膜 1 8 の上方の組成を分析することで確認することができる。例えば、酸化膜 1 8 の上方の組成が、酸化膜 1 8 中の組成よりも Ga の含有量が多い構成となることで確認することができる。

【 0 1 6 2 】

< 変形例 1、一对の電極について >

本実施の形態に示すトランジスタ 5 0 に設けられる一对の電極 2 1、2 2 として、タンゲステン、チタン、アルミニウム、銅、モリブデン、クロム、またはタンタル単体若しくは合金等の酸素と結合しやすい導電材料を用いることが好ましい。この結果、多層膜 2 0 に含まれる酸素と一对の電極 2 1、2 2 に含まれる導電材料とが結合し、多層膜 2 0 において、酸素欠損領域が形成される。また、多層膜 2 0 に一对の電極 2 1、2 2 を形成する導電材料の構成元素の一部が混入する場合もある。これらの結果、多層膜 2 0 において、一对の電極 2 1、2 2 と接する領域近傍に、低抵抗領域が形成される。低抵抗領域は、一对の電極 2 1、2 2 に接し、且つゲート絶縁膜 1 7 と、一对の電極 2 1、2 2 の間に形成される。低抵抗領域は、導電性が高いため、多層膜 2 0 と一对の電極 2 1、2 2 との接触抵抗を低減することが可能であり、トランジスタのオン電流を増大させることが可能である。

【 0 1 6 3 】

また、一对の電極 2 1、2 2 を、上記酸素と結合しやすい導電材料と、窒化チタン、窒化タンタル、ルテニウム等の酸素と結合しにくい導電材料との積層構造としてもよい。このような積層構造とすることで、一对の電極 2 1、2 2 と酸化膜絶縁膜 2 3 との界面において、一对の電極 2 1、2 2 の酸化を防ぐことが可能であり、一对の電極 2 1、2 2 の高抵抗化を抑制することが可能である。

【 0 1 6 4 】

< 変形例 2、保護膜について >

本実施の形態に示すトランジスタ 5 0 において、図 4 に示すように、トランジスタ 5 0 上に、酸化膜絶縁膜 2 4 及び窒化物絶縁膜 2 5 が積層される保護膜 2 6 a を設けることが

10

20

30

40

50

できる。図 4 に示すトランジスタは、酸化物半導体膜 18 上に酸化物膜 19 を有するため、当該酸化物膜 19 が、酸化物絶縁膜 24 を形成する際の保護膜として機能する。この結果、酸化物絶縁膜 24 を形成する際、酸化物半導体膜 18 がプラズマに曝されず、比較的高い電力を用いるプラズマ CVD 法で酸化物絶縁膜 24 を形成する際に生じるプラズマダメージを低減できる。

【0165】

また、酸化物絶縁膜 24 に含まれる酸素を、多層膜 20 に直接移動させることが可能であるため、酸化物半導体膜 18 への酸素供給量を増加させることが可能である。この結果、酸化物半導体膜 18 の酸素欠損量をさらに低減することが可能である。

【0166】

なお、本実施の形態では、多層膜を酸化物半導体膜 18 及び酸化物膜 19 の積層膜としたが、ゲート絶縁膜 17 及び酸化物半導体膜 18 の間に酸化物膜をさらに設けることができる。ゲート絶縁膜 17 及び酸化物半導体膜 18 の間に酸化物膜を設けることで、ゲート絶縁膜 17 と多層膜との界面近傍におけるシリコンや炭素の濃度、酸化物半導体膜 18 におけるシリコンや炭素の濃度を低減することができる。

【0167】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態及び実施例に示す構成及び方法などと適宜組み合わせることができる。

【0168】

(実施の形態 2)

本実施の形態では、実施の形態と異なる構造のトランジスタについて、図 5 を用いて説明する。

【0169】

本実施の形態では、実施の形態 1 と比較して、酸化物半導体膜の欠陥量をさらに低減することが可能なトランジスタを有する半導体装置について図面を参照して説明する。本実施の形態で説明するトランジスタは、実施の形態 1 と比較して、多層膜 20 のバックチャネル側が保護膜で覆われており、一对の電極を形成するためのエッチング処理で生じるプラズマに曝されていない点異なる。

【0170】

図 5 に、半導体装置が有するトランジスタ 90 の上面図及び断面図を示す。図 5 (A) はトランジスタ 90 の上面図であり、図 5 (B) は、図 5 (A) の一点鎖線 A - B 間の断面図であり、図 5 (C) は、図 5 (A) の一点鎖線 C - D 間の断面図である。なお、図 5 (A) では、明瞭化のため、基板 11、トランジスタ 90 の構成要素の一部 (例えば、ゲート絶縁膜 17)、酸化物絶縁膜 23、酸化物絶縁膜 24、窒化物絶縁膜 25 など省略している。

【0171】

図 5 に示すトランジスタ 90 は、基板 11 上に設けられるゲート電極 15 を有する。また、基板 11 及びゲート電極 15 上に形成されるゲート絶縁膜 17 と、ゲート絶縁膜 17 を介して、ゲート電極 15 と重なる多層膜 20 を有する。また、ゲート絶縁膜 17 及び多層膜 20 上に、酸化物絶縁膜 23、酸化物絶縁膜 24、及び窒化物絶縁膜 25 で構成される保護膜 26 と、保護膜 26 上に形成され、保護膜 26 の開口において多層膜 20 に接続する一对の電極 21b、22b とを有する。

【0172】

次に、トランジスタ 90 の作製方法を説明する。

【0173】

実施の形態 1 と同様に、基板 11 上にゲート電極 15 を形成し、基板 11 及びゲート電極 15 上にゲート絶縁膜 17 を形成する。次に、ゲート絶縁膜 17 上に多層膜 20 を形成する。その後、第 1 の加熱処理を行い、酸化物半導体膜に含まれる不純物を脱離させる。

【0174】

次に、実施の形態 1 と同様に、ゲート絶縁膜 17 及び多層膜 20 上に酸化物絶縁膜 23

10

20

30

40

50

、酸化物絶縁膜 2 4、及び窒化物絶縁膜 2 5 を形成する。なお、酸化物絶縁膜 2 4 を形成した後、第 2 の加熱処理を行い、酸化物絶縁膜 2 4 に含まれる酸素の一部を酸化物半導体膜 1 8 に供給する。

【 0 1 7 5 】

次に、酸化物絶縁膜 2 3、酸化物絶縁膜 2 4、及び窒化物絶縁膜 2 5 のそれぞれ一部をエッチングして、多層膜 2 0 の一部を露出する開口部を形成する。この後、多層膜 2 0 に接する一对の電極 2 1 b、2 2 b を、実施の形態 1 と同様に形成する。

【 0 1 7 6 】

本実施の形態においては、一对の電極 2 1 b、2 2 b をエッチングする際、多層膜 2 0 が保護膜 2 6 に覆われているため、一对の電極 2 1 b、2 2 b を形成するエッチングによって、多層膜 2 0、特に多層膜 2 0 のバックチャネル領域はダメージを受けない。さらに、酸化物絶縁膜 2 4 は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜で形成される。このため、酸化物絶縁膜 2 4 に含まれる酸素の一部を酸化物半導体膜 1 8 に移動させ、酸化物半導体膜 1 8 に含まれる酸素欠損量を低減することができる。

【 0 1 7 7 】

以上の工程により、多層膜 2 0 に含まれる欠陥を低減することが可能であり、トランジスタ 5 0 の信頼性を向上させることができる。

【 0 1 7 8 】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態及び実施例に示す構成及び方法などと適宜組み合わせ用いることができる。

【 0 1 7 9 】

(実施の形態 3)

本実施の形態では、実施の形態 1 及び実施の形態 2 と異なる構造のトランジスタについて、図 6 を用いて説明する。

【 0 1 8 0 】

本実施の形態では、実施の形態 1 及び実施の形態 2 と比較して、酸化物半導体膜の欠陥量をさらに低減することが可能なトランジスタを有する半導体装置について図面を参照して説明する。本実施の形態で説明するトランジスタは、実施の形態 2 と同様に、多層膜 2 0 のバックチャネル側が保護膜で覆われており、一对の電極を形成するためのエッチング処理で生じるプラズマに曝されていない点が、実施の形態 1 乃至実施の形態 4 と異なる。

【 0 1 8 1 】

図 6 に、半導体装置が有するトランジスタ 1 0 0 の上面図及び断面図を示す。図 6 に示すトランジスタ 1 0 0 は、チャネル保護型のトランジスタである。図 6 (A) はトランジスタ 1 0 0 の上面図であり、図 6 (B) は、図 6 (A) の一点鎖線 A - B 間の断面図であり、図 6 (C) は、図 6 (A) の一点鎖線 C - D 間の断面図である。なお、図 6 (A) では、明瞭化のため、基板 1 1、トランジスタ 1 0 0 の構成要素の一部(例えば、ゲート絶縁膜 1 7 など)を省略している。

【 0 1 8 2 】

図 6 に示すトランジスタ 1 0 0 は、基板 1 1 上に設けられるゲート電極 1 5 を有する。また、基板 1 1 及びゲート電極 1 5 上に形成されるゲート絶縁膜 1 7 と、ゲート絶縁膜 1 7 を介して、ゲート電極 1 5 と重なる多層膜 2 0 とを有する。また、ゲート絶縁膜 1 7 及び多層膜 2 0 上に、酸化物絶縁膜 2 3 a、酸化物絶縁膜 2 4 a、及び窒化物絶縁膜 2 5 a で構成される保護膜 2 6 a と、ゲート絶縁膜 1 7、多層膜 2 0、及び保護膜 2 6 a 上に形成される一对の電極 2 1 c、2 2 c とを有する。

【 0 1 8 3 】

次に、トランジスタ 1 0 0 の作製方法を説明する。

【 0 1 8 4 】

実施の形態 1 と同様に、基板 1 1 上にゲート電極 1 5 を形成し、基板 1 1 及びゲート電極 1 5 上にゲート絶縁膜 1 7 を形成する。次に、ゲート絶縁膜 1 7 上に多層膜 2 0 を形成する。この後、第 1 の加熱処理を行い、酸化物半導体膜に含まれる不純物を脱離させる。

10

20

30

40

50

【0185】

次に、実施の形態1と同様に、ゲート絶縁膜17及び多層膜20上に、酸化物絶縁膜23、酸化物絶縁膜24、及び窒化物絶縁膜25を形成する。なお、酸化物絶縁膜24を形成した後、第2の加熱処理を行い、酸化物絶縁膜24に含まれる酸素の一部を酸化物半導体膜18に供給する。

【0186】

次に、酸化物絶縁膜23、酸化物絶縁膜24、及び窒化物絶縁膜25のそれぞれ一部をエッチングして、酸化物絶縁膜23a、酸化物絶縁膜24a、及び窒化物絶縁膜25aで形成される保護膜26aを形成する。

【0187】

次に、多層膜20に接する一对の電極21c、22cを、実施の形態1と同様に形成する。

【0188】

本実施の形態においては、一对の電極21c、22cをエッチングする際、多層膜20が保護膜26aに覆われているため、一对の電極21c、22cを形成するエッチングによって、多層膜20はダメージを受けない。さらに、酸化物絶縁膜24aは、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜で形成される。このため、酸化物絶縁膜24aに含まれる酸素の一部を酸化物半導体膜18に移動させ、酸化物半導体膜18に含まれる酸素欠損量を低減することができる。

【0189】

なお、図6においては、保護膜26cとして、窒化物絶縁膜25aが形成されるが、酸化物絶縁膜23a及び酸化物絶縁膜24aの積層構造であってもよい。この場合、一对の電極21c、22cを形成した後、窒化物絶縁膜25aを形成することが好ましい。この結果、外部から多層膜20への水素、水等の侵入を防ぐことができる。

【0190】

以上の工程により、多層膜20に含まれる欠陥を低減することが可能であり、トランジスタ50の信頼性を向上させることができる。

【0191】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態及び実施例に示す構成及び方法などと適宜組み合わせ用いることができる。

【0192】

(実施の形態4)

上記実施の形態で開示された金属膜、酸化物半導体膜、無機絶縁膜など様々な膜はスパッタ法やプラズマCVD(Chemical Vapor Deposition)法により形成することができるが、他の方法、例えば、熱CVD法により形成してもよい。熱CVD法の例としてMOCVD(Metal Organic Chemical Vapor Deposition)法やALD(Atomic Layer Deposition)法を使っても良い。

【0193】

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

【0194】

熱CVD法は、原料ガスと酸化剤を同時にチャンバー内に送り、チャンバー内を大気圧または減圧下とし、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

【0195】

また、ALD法は、チャンバー内を大気圧または減圧下とし、反応のための原料ガスが順次にチャンバーに導入され、そのガス導入の順序を繰り返すことで成膜を行ってもよい。例えば、それぞれのスイッチングバルブ(高速バルブとも呼ぶ)を切り替えて2種類以上の原料ガスを順番にチャンバーに供給し、複数種の原料ガスが混ざらないように第1の

10

20

30

40

50

原料ガスと同時またはその後には不活性ガス（アルゴン、或いは窒素など）などを導入し、第2の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第2の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第1の原料ガスを排出した後、第2の原料ガスを導入してもよい。第1の原料ガスが基板の表面に吸着して第1の層を成膜し、後から導入される第2の原料ガスと反応して、第2の層が第1の層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なFETを作製する場合に適している。

10

【0196】

MOCVD法やALD法などの熱CVD法は、これまでに記載した実施形態に開示された金属膜、酸化物半導体膜、無機絶縁膜など様々な膜を形成することができ、例えば、InGaZnO膜を成膜する場合には、トリメチルインジウム、トリメチルガリウム、及びジメチル亜鉛を用いる。なお、トリメチルインジウムの化学式は、 $\text{In}(\text{CH}_3)_3$ である。また、トリメチルガリウムの化学式は、 $\text{Ga}(\text{CH}_3)_3$ である。また、ジメチル亜鉛の化学式は、 $\text{Zn}(\text{CH}_3)_2$ である。また、これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム（化学式 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ）を用いることもでき、ジメチル亜鉛に代えてジエチル亜鉛（化学式 $\text{Zn}(\text{C}_2\text{H}_5)_2$ ）を用いることもできる。

20

【0197】

例えば、ALDを利用する成膜装置により酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体化合物を含む液体（ハフニウムアルコキシド溶液、代表的にはテトラキスジメチルアミドハフニウム（TDMAH））を気化させた原料ガスと、酸化剤としてオゾン（ O_3 ）の2種類のガスを用いる。なお、テトラキスジメチルアミドハフニウムの化学式は $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$ である。また、他の材料液としては、テトラキス（エチルメチルアミド）ハフニウムなどがある。

【0198】

例えば、ALDを利用する成膜装置により酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体化合物を含む液体（トリメチルアルミニウム（TMA）など）を気化させた原料ガスと、酸化剤として H_2O の2種類のガスを用いる。なお、トリメチルアルミニウムの化学式は $\text{Al}(\text{CH}_3)_3$ である。また、他の材料液としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2, 2, 6, 6-テトラメチル-3, 5-ヘプタンジオナート）などがある。

30

【0199】

例えば、ALDを利用する成膜装置により酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被形成面に吸着させ、吸着物に含まれる塩素を除去し、酸化性ガス（ O_2 、一酸化二窒素）のラジカルを供給して吸着物と反応させる。

【0200】

例えば、ALDを利用する成膜装置によりタングステン膜を成膜する場合には、 WF_6 ガスと B_2H_6 ガスを順次繰り返し導入して初期タングステン膜を形成し、その後、 WF_6 ガスと H_2 ガスを同時に導入してタングステン膜を形成する。なお、 B_2H_6 ガスに代えて SiH_4 ガスを用いてもよい。

40

【0201】

例えば、ALDを利用する成膜装置により酸化物半導体膜、例えばIn-Ga-Zn-O膜を成膜する場合には、 $\text{In}(\text{CH}_3)_3$ ガスと O_3 ガスを順次繰り返し導入してIn-O層を形成し、その後、 $\text{Ga}(\text{CH}_3)_3$ ガスと O_3 ガスを同時に導入してGaO層を形成し、更にその後 $\text{Zn}(\text{CH}_3)_2$ と O_3 ガスを同時に導入してZnO層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜてIn-Ga-O層やIn-Zn-O層、Ga-Zn-O層などの混合化合物層を形成しても良い。なお

50

、 O_3 ガスに変えて Ar 等の不活性ガスでバブリングして得られた H_2O ガスを用いても良いが、H を含まない O_3 ガスを用いる方が好ましい。また、 $In(CH_3)_3$ ガスにかえて、 $In(C_2H_5)_3$ ガスを用いても良い。また、 $Ga(CH_3)_3$ ガスにかえて、 $Ga(C_2H_5)_3$ ガスを用いても良い。また、 $In(CH_3)_3$ ガスにかえて、 $In(C_2H_5)_3$ ガスを用いても良い。また、 $Zn(CH_3)_2$ ガスを用いても良い。

【0202】

(実施の形態5)

本実施の形態では、本発明の一態様である半導体装置について、図面を用いて説明する。なお、本実施の形態では、表示装置を例にして本発明の一態様である半導体装置を説明する。

【0203】

図7(A)に、半導体装置の一例を示す。図7(A)に示す半導体装置は、画素部101と、走査線駆動回路104と、信号線駆動回路106と、各々が平行または略平行に配設され、且つ走査線駆動回路104によって電位が制御されるm本の走査線107と、各々が平行または略平行に配設され、且つ信号線駆動回路106によって電位が制御されるn本の信号線109と、を有する。さらに、画素部101はマトリクス状に配設された複数の画素301を有する。また、走査線107に沿って、各々が平行または略平行に配設された容量線115を有する。なお、容量線115は、信号線109に沿って、各々が平行または略平行に配設されていてもよい。また、走査線駆動回路104及び信号線駆動回路106をまとめて駆動回路部という場合がある。

【0204】

各走査線107は、画素部101においてm行n列に配設された画素301のうち、いずれかの行に配設されたn個の画素301と電氣的に接続される。また、各信号線109は、m行n列に配設された画素301のうち、いずれかの列に配設されたm個の画素301に電氣的と接続される。m、nは、ともに1以上の整数である。また、各容量線115は、m行n列に配設された画素301のうち、いずれかの行に配設されたn個の画素301と電氣的に接続される。なお、容量線115が、信号線109に沿って、各々が平行または略平行に配設されている場合は、m行n列に配設された画素301のうち、いずれかの列に配設されたm個の画素301に電氣的と接続される。

【0205】

図7(B)及び図7(C)は、図7(A)に示す表示装置の画素301に用いることができる回路構成を示している。

【0206】

図7(B)に示す画素301は、液晶素子132と、トランジスタ131_1と、容量素子133_1と、を有する。

【0207】

液晶素子132の一对の電極の一方の電位は、画素301の仕様に応じて適宜設定される。液晶素子132は、書き込まれるデータにより配向状態が設定される。なお、複数の画素301のそれぞれが有する液晶素子132の一对の電極の一方に共通の電位(コモン電位)を与えてもよい。また、各行の画素301毎の液晶素子132の一对の電極の一方に異なる電位を与えてもよい。

【0208】

例えば、液晶素子132を備える表示装置の駆動方法としては、TNモード、STNモード、VAモード、ASM(Axially Symmetric Aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モード、MVAモード、PVA(Patterned Vertical Alignment)モード、IPSモード、FFSモード、またはTBA(Transverse Bend Alignment)モードなどを用いてもよい

10

20

30

40

50

。また、表示装置の駆動方法としては、上述した駆動方法の他、ECB (Electrically Controlled Birefringence) モード、PDLC (Polymer Dispersed Liquid Crystal) モード、PNLC (Polymer Network Liquid Crystal) モード、ゲストホストモードなどがある。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

【0209】

また、ブルー相 (Blue Phase) を示す液晶とカイラル剤とを含む液晶組成物により液晶素子を構成してもよい。ブルー相を示す液晶は、応答速度が1 msec以下と短く、光学的等方性であるため、配向処理が不要であり、視野角依存性が小さい。

10

【0210】

m行n列目の画素301において、トランジスタ131__1のソース電極及びドレイン電極の一方は、信号線DL__nに電氣的に接続され、他方は液晶素子132の一对の電極の他方に電氣的に接続される。また、トランジスタ131__1のゲート電極は、走査線GL__mに電氣的に接続される。トランジスタ131__1は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0211】

容量素子133__1の一对の電極の一方は、電位が供給される配線(以下、容量線CL)に電氣的に接続され、他方は、液晶素子132の一对の電極の他方に電氣的に接続される。なお、容量線CLの電位の値は、画素301の仕様に応じて適宜設定される。容量素子133__1は、書き込まれたデータを保持する保持容量としての機能を有する。

20

【0212】

例えば、図7(B)の画素301を有する表示装置では、走査線駆動回路104により各行の画素301を順次選択し、トランジスタ131__1をオン状態にしてデータ信号のデータを書き込む。

【0213】

データが書き込まれた画素301は、トランジスタ131__1がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、画像を表示できる。

【0214】

また、図7(C)に示す画素301は、トランジスタ131__2と、容量素子133__2と、トランジスタ134と、発光素子135と、を有する。

30

【0215】

トランジスタ131__2のソース電極及びドレイン電極の一方は、データ信号が与えられる配線(以下、信号線DL__nという)に電氣的に接続される。さらに、トランジスタ131__2のゲート電極は、ゲート信号が与えられる配線(以下、走査線GL__mという)に電氣的に接続される。

【0216】

トランジスタ131__2は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0217】

容量素子133__2の一对の電極の一方は、電位が与えられる配線(以下、電位供給線VL__aという)に電氣的に接続され、他方は、トランジスタ131__2のソース電極及びドレイン電極の他方に電氣的に接続される。

40

【0218】

容量素子133__2は、書き込まれたデータを保持する保持容量としての機能を有する。

【0219】

トランジスタ134のソース電極及びドレイン電極の一方は、電位供給線VL__aに電氣的に接続される。さらに、トランジスタ134のゲート電極は、トランジスタ131__2のソース電極及びドレイン電極の他方に電氣的に接続される。

50

【0220】

発光素子135のアノード及びカソードの一方は、電位供給線VL__bに電氣的に接続され、他方は、トランジスタ134のソース電極及びドレイン電極の他方に電氣的に接続される。

【0221】

発光素子135としては、例えば有機エレクトロルミネセンス素子（有機EL素子ともいう）などを用いることができる。ただし、発光素子135としては、これに限定されず、無機材料からなる無機EL素子を用いても良い。

【0222】

なお、電位供給線VL__a及び電位供給線VL__bの一方には、高電源電位VDDが与えられ、他方には、低電源電位VSSが与えられる。

10

【0223】

図7(C)の画素301を有する表示装置では、走査線駆動回路104により各行の画素301を順次選択し、トランジスタ131__2をオン状態にしてデータ信号のデータを書き込む。

【0224】

データが書き込まれた画素301は、トランジスタ131__2がオフ状態になることで保持状態になる。さらに、書き込まれたデータ信号の電位に応じてトランジスタ134のソース電極とドレイン電極の間に流れる電流量が制御され、発光素子135は、流れる電流量に応じた輝度で発光する。これを行毎に順次行うことにより、画像を表示できる。

20

【0225】

次いで、画素301に液晶素子を用いた液晶表示装置の具体的な例について説明する。ここでは、図7(B)に示す画素301の上面図を図8に示す。なお、図8においては、対向電極及び液晶素子を省略する。

【0226】

図8において、走査線として機能する導電膜304cは、信号線に略直交する方向（図中左右方向）に延伸して設けられている。信号線として機能する導電膜310dは、走査線に略直交する方向（図中上下方向）に延伸して設けられている。容量線として機能する導電膜310fは、信号線と平行方向に延伸して設けられている。なお、走査線として機能する導電膜304cは、走査線駆動回路104（図7(A)を参照。）と電氣的に接続されており、信号線として機能する導電膜310d及び容量線として機能する導電膜310fは、信号線駆動回路106（図7(A)を参照。）に電氣的に接続されている。

30

【0227】

トランジスタ103は、走査線及び信号線が交差する領域に設けられている。トランジスタ103は、ゲート電極として機能する導電膜304c、ゲート絶縁膜（図8に図示せず。）、ゲート絶縁膜上に形成されたチャネル領域が形成される多層膜308b、ソース電極及びドレイン電極として機能する導電膜310d、310eにより構成される。なお、導電膜304cは、走査線としても機能し、多層膜308bと重畳する領域がトランジスタ103のゲート電極として機能する。また、導電膜310dは、信号線としても機能し、多層膜308bと重畳する領域がトランジスタ103のソース電極またはドレイン電極として機能する。また、図8において、走査線は、上面形状において端部が多層膜308bの端部より外側に位置する。このため、走査線はバックライトなどの光源からの光を遮る遮光膜として機能する。この結果、トランジスタに含まれる多層膜308bに光が照射されず、トランジスタの電気特性の変動を抑制することができる。

40

【0228】

また、導電膜310eは、開口部362cにおいて、画素電極として機能する透光性を有する導電膜316bと電氣的に接続されている。

【0229】

容量素子105は、開口部362において容量線として機能する導電膜310fと接続されている。また、容量素子105は、ゲート絶縁膜上に形成される透光性を有する導電

50

膜 308c と、画素電極として機能する透光性を有する導電膜 316c と、トランジスタ 103 上に設けられる窒化物絶縁膜で形成される誘電体膜とで構成されている。即ち、容量素子 105 は透光性を有する。

【0230】

このように容量素子 105 は透光性を有するため、画素 301 内に容量素子 105 を大きく（大面積に）形成することができる。従って、開口率を高めつつ、50%以上、好ましくは55%以上、好ましくは60%以上とすることが可能であると共に、電荷容量を増大させた半導体装置を得ることができる。例えば、解像度の高い半導体装置、例えば液晶表示装置においては、画素の面積が小さくなり、容量素子の面積も小さくなる。このため、解像度の高い半導体装置において、容量素子に蓄積される電荷容量が小さくなる。しかしながら、本実施の形態に示す容量素子 105 は透光性を有するため、当該容量素子を画素に設けることで、各画素において十分な電荷容量を得つつ、開口率を高めることができる。代表的には、画素密度が200ppi以上、さらには300ppi以上である高解像度の半導体装置に好適に用いることができる。

10

【0231】

また、図8に示す画素301は、信号線として機能する導電膜310dと平行な辺と比較して走査線として機能する導電膜304cと平行な辺の方が長い形状であり、且つ容量線として機能する導電膜310fが、信号線として機能する導電膜310dと平行な方向に延伸して設けられている。この結果、画素301に占める導電膜310fの面積を低減することが可能であるため、開口率を高めることができる。また、容量線として機能する導電膜310fが接続電極を用いず、直接透光性を有する導電膜308cと接するため、さらに開口率を高めることができる。

20

【0232】

また、本発明の一態様は、高解像度の表示装置においても、開口率を高めることができるため、バックライトなどの光源の光を効率よく利用することができ、表示装置の消費電力を低減することができる。

【0233】

次いで、図8の一点鎖線C-D間における断面図を図9に示す。なお、図9において、走査線駆動回路104及び信号線駆動回路106を含む駆動回路部（上面図を省略する。）の断面図をA-Bに示す。本実施の形態においては、縦電界方式の液晶表示装置について説明する。

30

【0234】

本実施の形態に示す表示装置は、一对の基板（基板302と基板342）間に液晶素子322が挟持されている。

【0235】

液晶素子322は、基板302の上方の透光性を有する導電膜316bと、配向性を制御する膜（以下、配向膜318、352という）と、液晶層320と、導電膜350と、を有する。なお、透光性を有する導電膜316bは、液晶素子322の一方の電極として機能し、導電膜350は、液晶素子322の他方の電極として機能する。

【0236】

このように、液晶表示装置とは、液晶素子を有する装置のことをいう。なお、液晶表示装置は、複数の画素を駆動させる駆動回路等を含む。また、液晶表示装置は、別の基板上に配置された制御回路、電源回路、信号生成回路及びバックライトモジュール等を含み、液晶モジュールとよぶこともある。

40

【0237】

駆動回路部において、ゲート電極として機能する導電膜304a、ゲート絶縁膜として機能する絶縁膜305及び絶縁膜306、チャンネル領域が形成される多層膜308a、ソース電極及びドレイン電極として機能する導電膜310a、310bによりトランジスタ102を構成する。多層膜308aは、ゲート絶縁膜上に設けられる。

【0238】

50

画素部において、ゲート電極として機能する導電膜304c、ゲート絶縁膜として機能する絶縁膜305及び絶縁膜306、ゲート絶縁膜上に形成されたチャネル領域が形成される多層膜308b、ソース電極及びドレイン電極として機能する導電膜310d、310eによりトランジスタ103を構成する。多層膜308bは、ゲート絶縁膜上に設けられる。また、導電膜310d、310e上には、絶縁膜312、絶縁膜314が保護膜として設けられている。

【0239】

また、画素電極として機能する透光性を有する導電膜316bが、絶縁膜312及び絶縁膜314に設けられた開口部において、導電膜310eと接続する。

【0240】

また、一方の電極として機能する透光性を有する導電膜308c、誘電体膜として機能する絶縁膜314、他方の電極として機能する透光性を有する導電膜316bにより容量素子105を構成する。透光性を有する導電膜308cは、ゲート絶縁膜上に設けられる。

【0241】

また、駆動回路部において、導電膜304a、304cと同時に形成された導電膜304bと、導電膜310a、310b、310d、310eと同時に形成された導電膜310cとは、透光性を有する導電膜316bと同時に形成された透光性を有する導電膜316aで接続される。

【0242】

導電膜304a及び透光性を有する導電膜316aは、絶縁膜306及び絶縁膜312に設けられた開口部において接続する。また、導電膜310cと透光性を有する導電膜316aは、絶縁膜312及び絶縁膜314に設けられた開口部において接続する。

【0243】

ここで、図9に示す表示装置の構成要素について、以下に説明する。

【0244】

基板302上には、導電膜304a、304b、304cが形成されている。導電膜304aは、駆動回路部のトランジスタのゲート電極としての機能を有する。また、導電膜304cは、画素部101に形成され、画素部のトランジスタのゲート電極として機能する。また、導電膜304bは、走査線駆動回路104に形成され、導電膜310cと接続する。

【0245】

基板302は、実施の形態1に示す基板11の材料を適宜用いることができる。

【0246】

導電膜304a、304b、304cとしては、実施の形態1に示すゲート電極15の材料及び作製方法を適宜用いることができる。

【0247】

基板302、及び導電膜304a、304c、304b上には、絶縁膜305、絶縁膜306が形成されている。絶縁膜305、絶縁膜306は、駆動回路部のトランジスタのゲート絶縁膜、及び画素部101のトランジスタのゲート絶縁膜としての機能を有する。

【0248】

絶縁膜305としては、実施の形態1に示すゲート絶縁膜17で説明した窒化物絶縁膜を用いて形成することが好ましい。絶縁膜306としては、実施の形態1に示すゲート絶縁膜17で説明した酸化物絶縁膜を用いて形成することが好ましい。

【0249】

絶縁膜306上には、多層膜308a、308b、透光性を有する導電膜308cが形成されている。多層膜308aは、導電膜304aと重畳する位置に形成され、駆動回路部のトランジスタのチャネル領域として機能する。また、多層膜308bは、導電膜304cと重畳する位置に形成され、画素部のトランジスタのチャネル領域として機能する。透光性を有する導電膜308cは、容量素子105の一方の電極として機能する。

10

20

30

40

50

【0250】

多層膜308a、308b、及び透光性を有する導電膜308cは、実施の形態1に示す多層膜20の材料及び作製方法を適宜用いることができる。

【0251】

透光性を有する導電膜308cは、多層膜308a、308bと同様の多層膜であり、且つ不純物が含まれていることを特徴とする。不純物としては、水素がある。なお、水素の代わりに不純物として、ホウ素、リン、スズ、アンチモン、希ガス元素、アルカリ金属、アルカリ土類金属等が含まれていてもよい。

【0252】

多層膜308a、308b、及び透光性を有する導電膜308cは共に、ゲート絶縁膜上に形成されるが、不純物濃度が異なる。具体的には、多層膜308a、308bと比較して、透光性を有する導電膜308cの不純物濃度が高い。例えば、多層膜308a、308bに含まれる水素濃度は、 $5 \times 10^{19} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下であり、透光性を有する導電膜308cに含まれる水素濃度は、 $8 \times 10^{19} \text{ atoms/cm}^3$ 以上、好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上、より好ましくは $5 \times 10^{20} \text{ atoms/cm}^3$ 以上である。また、多層膜308a、308bと比較して、透光性を有する導電膜308cに含まれる水素濃度は2倍、好ましくは10倍以上である。

【0253】

また、透光性を有する導電膜308cは、多層膜308a、308bより抵抗率が低い。透光性を有する導電膜308cの抵抗率が、多層膜308a、308bの抵抗率の 1×10^{-8} 倍以上 1×10^{-1} 倍以下であることが好ましく、代表的には $1 \times 10^{-3} \text{ cm}$ 以上 $1 \times 10^4 \text{ cm}$ 未満、さらに好ましくは、抵抗率が $1 \times 10^{-3} \text{ cm}$ 以上 $1 \times 10^{-1} \text{ cm}$ 未満であるとよい。

【0254】

酸素欠損を有する酸化物半導体に水素を添加すると、酸素欠損サイトに水素が入り伝導帯近傍にドナー準位が形成される。この結果、酸化物半導体は、導電性が高くなり、導電体化する。導電体化された酸化物半導体を酸化物導電体とすることができる。即ち、透光性を有する導電膜308cは、酸化物導電体で形成されるということが出来る。一般に、酸化物半導体は、エネルギーギャップが大きいので、可視光に対して透光性を有する。一方、酸化物導電体は、伝導帯近傍にドナー準位を有する酸化物半導体である。したがって、該ドナー準位による吸収の影響は小さく、可視光に対して酸化物半導体と同程度の透光性を有する。

【0255】

多層膜308a、308bは、絶縁膜306及び絶縁膜312等の、多層膜との界面特性を向上させることが可能な材料で形成される膜と接しているため、多層膜308a、308bは、半導体として機能し、多層膜308a、308bを有するトランジスタは、優れた電気特性を有する。

【0256】

一方、透光性を有する導電膜308cは、開口部362(図12(A)参照。)において絶縁膜314と接する。絶縁膜314は、外部からの不純物、例えば、水、アルカリ金属、アルカリ土類金属等が、多層膜へ拡散するのを防ぐ材料で形成される膜であり、更には水素を含む。このため、絶縁膜314の水素が多層膜308a、308bと同時に形成された多層膜に拡散すると、該多層膜に含まれる酸化物半導体膜において水素は酸素と結合し、キャリアである電子が生成される。また、絶縁膜314をプラズマCVD法またはスパッタリング法で成膜すると、多層膜308a、308Bがプラズマに曝され、酸素欠損が生成される。当該酸素欠損に絶縁膜314に含まれる水素が入ることで、キャリアである電子が生成される。これらの結果多層膜に含まれる酸化物半導体膜は、導電性が高く

10

20

30

40

50

なり導体として機能する。即ち、導電性の高い酸化物半導体膜ともいえる。ここでは、多層膜308a、308bと同様の材料を主成分とし、且つ水素濃度が多層膜308a、308bより高いことにより、導電性が高められた金属酸化物を、透光性を有する導電膜308cとよぶ。

【0257】

ただし、本発明の実施形態の一態様は、これに限定されず、透光性を有する導電膜308cは、場合によっては、絶縁膜314と接していないことも可能である。

【0258】

また、本発明の実施形態の一態様は、これに限定されず、透光性を有する導電膜308cは、場合によっては、多層膜308a、または、308bと別々の工程で形成されてもよい。その場合には、透光性を有する導電膜308cは、多層膜308a、308bと、異なる材質を有していても良い。例えば、透光性を有する導電膜308cは、インジウム錫酸化物（以下、ITOと示す。）、または、インジウム亜鉛酸化物等を用いて形成してもよい。

【0259】

本実施の形態に示す半導体装置は、トランジスタの多層膜と同時に、容量素子の一方となる電極を形成する。また、画素電極として機能する透光性を有する導電膜を容量素子の他方の電極として用いる。これらのため、容量素子を形成するために、新たに導電膜を形成する工程が不要であり、半導体装置の作製工程を削減できる。また、容量素子は、一对の電極が透光性を有する導電膜で形成されているため、透光性を有する。この結果、容量素子の占有面積を大きくしつつ、画素の開口率を高めることができる。

【0260】

導電膜310a、310b、310c、310d、310eは、実施の形態1に示す一对の電極21、22の材料及び作製方法を適宜用いることができる。

【0261】

絶縁膜306、多層膜308a、308b、透光性を有する導電膜308c、及び導電膜310a、310b、310c、310d、310e上には、絶縁膜312、絶縁膜314が形成されている。絶縁膜312は、絶縁膜306と同様に、多層膜との界面特性を向上させることが可能な材料を用いることが好ましく、少なくとも実施の形態1に示す酸化物絶縁膜24と同様の材料及び作製方法を適宜用いることができる。また、実施の形態1に示すように、酸化物絶縁膜23及び酸化物絶縁膜を積層して形成してもよい。

【0262】

絶縁膜314は、絶縁膜305と同様に、外部からの不純物、例えば、水、アルカリ金属、アルカリ土類金属等が、多層膜へ拡散するのを防ぐ材料を用いることが好ましく、実施の形態1に示す窒化物絶縁膜25の材料及び作製方法を適宜用いることができる。

【0263】

また、絶縁膜314上には透光性を有する導電膜316a、316bが形成されている。透光性を有する導電膜316aは、開口部364a（図12（C）参照。）において導電膜304bと電氣的に接続され、開口部364b（図12（C）参照。）において導電膜310cと電氣的に接続される。即ち、導電膜304b及び導電膜310cを接続する接続電極として機能する。透光性を有する導電膜316bは、開口部364c（図12（C）参照。）において導電膜310eと電氣的に接続され、画素の画素電極としての機能を有する。また、透光性を有する導電膜316bは、容量素子の一对の電極の一方として機能することができる。

【0264】

導電膜304b及び導電膜310cが直接接するような接続構造とするには、導電膜310cを形成する前に、絶縁膜305、絶縁膜306に開口部を形成するためにパターニングを行い、マスクを形成する必要があるが、図9の接続構造には、当該フォトマスクが不要である。しかしながら、図9のように、透光性を有する導電膜316aにより、導電膜304b及び導電膜310cを接続することで、導電膜304b及び導電膜310cが

直接接する接続部を作製する必要がなくなり、フォトマスクを1枚少なくすることができる。即ち、半導体装置の作製工程を削減することが可能である。

【0265】

透光性を有する導電膜316a、316bとしては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、ITO、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0266】

また、基板342上には、有色性を有する膜（以下、有色膜346という。）が形成されている。有色膜346は、カラーフィルタとしての機能を有する。また、有色膜346に隣接する遮光膜344が基板342上に形成される。遮光膜344は、ブラックマトリクスとして機能する。また、有色膜346は、必ずしも設ける必要はなく、例えば、表示装置が白黒の場合等によって、有色膜346を設けない構成としてもよい。

10

【0267】

有色膜346としては、特定の波長帯域の光を透過する有色膜であればよく、例えば、赤色の波長帯域の光を透過する赤色（R）のカラーフィルタ、緑色の波長帯域の光を透過する緑色（G）のカラーフィルタ、青色の波長帯域の光を透過する青色（B）のカラーフィルタなどを用いることができる。

【0268】

遮光膜344としては、特定の波長帯域の光を遮光する機能を有していればよく、金属膜または黒色顔料等を含んだ有機絶縁膜などを用いることができる。

20

【0269】

また、有色膜346上には、絶縁膜348が形成されている。絶縁膜348は、平坦化層としての機能、または有色膜346が含有しうる不純物を液晶素子側へ拡散するのを抑制する機能を有する。

【0270】

また、絶縁膜348上には、導電膜350が形成されている。導電膜350は、画素部の液晶素子が有する一对の電極の他方としての機能を有する。なお、透光性を有する導電膜316a、316b、及び導電膜350上には、配向膜としての機能を有する絶縁膜を別途形成してもよい。

30

【0271】

また、透光性を有する導電膜316a、316bと導電膜350との間には、液晶層320が形成されている。また液晶層320は、シール材（図示しない）を用いて、基板302と基板342の間に封止されている。なお、シール材は、外部からの水分等の入り込みを抑制するために、無機材料と接触する構成が好ましい。

【0272】

また、透光性を有する導電膜316a、316bと導電膜350との間に液晶層320の厚さ（セルギャップともいう）を維持するスペーサを設けてもよい。

【0273】

図9に示す半導体装置に示す基板302上に設けられた素子部の作製方法について、図10乃至図13を用いて説明する。

40

【0274】

まず、基板302を準備する。ここでは、基板302としてガラス基板を用いる。

【0275】

次に、基板302上に導電膜を形成し、該導電膜を所望の領域に加工することで、導電膜304a、304b、304cを形成する。なお、導電膜304a、304b、304cの形成は、所望の領域に第1のパターニングによるマスクの形成を行い、該マスクに覆われていない領域をエッチングすることで形成することができる（図10（A）参照）。

【0276】

50

また、導電膜304a、304b、304cとしては、代表的には、蒸着法、CVD法、スパッタリング法、スピンコート法等を用いて形成することができる。

【0277】

次に、基板302、及び導電膜304a、304b、304c上に、絶縁膜305を形成し、絶縁膜305上に絶縁膜306を形成する(図10(A)参照)。

【0278】

絶縁膜305及び絶縁膜306は、スパッタリング法、CVD法等により形成することができる。なお、絶縁膜305及び絶縁膜306は、真空中で連続して形成すると不純物の混入が抑制され好ましい。

【0279】

次に、絶縁膜306上に多層膜307を形成する(図10(B)参照)。

【0280】

多層膜307は、スパッタリング法、塗布法、パルスレーザー蒸着法、レーザーアブレーション法などを用いて形成することができる。

【0281】

次に、多層膜307を所望の領域に加工することで、島状の多層膜308a、308b、308dを形成する。なお、多層膜308a、308b、308dの形成は、所望の領域に第2のパターニングによるマスクの形成を行い、該マスクに覆われていない領域をエッチングすることで形成することができる。エッチングとしては、ドライエッチング、ウエットエッチング、または双方を組み合わせたエッチングを用いることができる(図10(C)参照)。

【0282】

次に、第1の加熱処理を行う。第1の加熱処理は、実施の形態1に示す第1の加熱処理と同様の条件を用いる。第1の加熱処理によって、多層膜308a、308b、308dに用いる酸化物半導体の結晶性を高め、さらに絶縁膜306、及び多層膜308a、308b、308dから水素や水などの不純物を除去することができる。なお、酸化物半導体をエッチングする前に第1の加熱工程を行ってもよい。

【0283】

次に、絶縁膜306、及び多層膜308a、308b、308d上に導電膜309を形成する(図11(A)参照)。

【0284】

導電膜309としては、例えば、スパッタリング法を用いて形成することができる。

【0285】

次に、導電膜309を所望の領域に加工することで、導電膜310a、310b、310c、310d、310eを形成する。なお、導電膜310a、310b、310c、310d、310eの形成は、所望の領域に第3のパターニングによるマスクの形成を行い、該マスクに覆われていない領域をエッチングすることで、形成することができる(図11(B)参照)。

【0286】

次に、絶縁膜306、多層膜308a、308b、308d、及び導電膜310a、310b、310c、310d、310e上を覆うように、絶縁膜311を形成する(図11(C)参照)。

【0287】

絶縁膜311としては、実施の形態1に示す酸化物絶縁膜23及び酸化物絶縁膜24と同様の条件を用いて積層して形成することができる。

【0288】

次に、絶縁膜311を所望の領域に加工することで、絶縁膜312、及び開口部362を形成する。なお、絶縁膜311、及び開口部362の形成は、所望の領域に第4のパターニングによるマスクの形成を行い、該マスクに覆われていない領域をエッチングすることで、形成することができる(図12(A)参照)。

10

20

30

40

50

【0289】

なお、開口部362は、多層膜308dの表面が露出するように形成する。開口部362の形成方法としては、例えば、ドライエッチング法を用いることができる。ただし、開口部362の形成方法としては、これに限定されず、ウエットエッチング法、またはドライエッチング法とウエットエッチング法を組み合わせた形成方法としてもよい。

【0290】

こののち、第2の加熱処理を行って、絶縁膜311に含まれる酸素の一部を多層膜308a、308bに含まれる酸化物半導体膜に酸素を移動させ、多層膜308a、308bに含まれる酸化物半導体膜中の酸素欠損量を低減することができる。

【0291】

次に、絶縁膜312及び多層膜308d上に絶縁膜313を形成する(図12(B)参照)。

【0292】

絶縁膜313としては、外部からの不純物、例えば、酸素、水素、水、アルカリ金属、アルカリ土類金属等が、多層膜へ拡散するのを防ぐ材料を用いることが好ましく、更には水素を含むことが好ましく、代表的には窒素を含む無機絶縁材料、例えば窒化物絶縁膜を用いることができる。絶縁膜313としては、例えば、CVD法を用いて形成することができる。

【0293】

絶縁膜314は、外部からの不純物、例えば、水、アルカリ金属、アルカリ土類金属等が、多層膜へ拡散するのを防ぐ材料で形成される膜であり、更には水素を含む。このため、絶縁膜314の水素が多層膜308dに拡散すると、該多層膜308dに含まれる酸化物半導体膜において水素は酸素と結合し、キャリアである電子が生成される。この結果、多層膜308dに含まれる酸化物半導体膜は、導電性が高くなり、透光性を有する導電膜308cとなる。

【0294】

また、上記窒化シリコン膜は、ブロック性を高めるために、高温で成膜されることが好ましく、例えば基板温度100以上基板の歪み点以下、より好ましくは300以上400以下の温度で加熱して成膜することが好ましい。また高温で成膜する場合は、多層膜308a、308bとして用いる酸化物半導体から酸素が脱離し、キャリア濃度が上昇する現象が発生することがあるため、このような現象が発生しない温度とする。

【0295】

次に、絶縁膜313を所望の領域に加工することで、絶縁膜314、及び開口部364a、364b、364cを形成する。なお、絶縁膜314、及び開口部364a、364b、364cは、所望の領域に第5のパターニングによるマスクの形成を行い、該マスクに覆われていない領域をエッチングすることで形成することができる(図12(C)参照)。

【0296】

また、開口部364aは、導電膜304bの表面が露出するように形成する。また、開口部364bは、導電膜310cが露出するように形成する。また、開口部364cは、導電膜310eが露出するように形成する。

【0297】

なお、開口部364a、364b、364cの形成方法としては、例えば、ドライエッチング法を用いることができる。ただし、開口部364a、364b、364cの形成方法としては、これに限定されず、ウエットエッチング法、またはドライエッチング法とウエットエッチング法を組み合わせた形成方法としてもよい。

【0298】

次に、開口部364a、364b、364cを覆うように絶縁膜314上に導電膜315を形成する(図13(A)参照)。

【0299】

10

20

30

40

50

導電膜 315 としては、例えば、スパッタリング法を用いて形成することができる。

【0300】

次に、導電膜 315 を所望の領域に加工することで、透光性を有する導電膜 316 a、316 b を形成する。なお、透光性を有する導電膜 316 a、316 b の形成は、所望の領域に第 6 のパターニングによるマスクの形成を行い、該マスクに覆われていない領域をエッチングすることで形成することができる（図 13 (B) 参照）。

【0301】

以上の工程で基板 302 上に、トランジスタを有する画素部及び駆動回路部を形成することができる。なお、本実施の形態に示す作製工程においては、第 1 乃至第 6 のパターニング、すなわち 6 枚のマスクでトランジスタ、及び容量素子を同時に形成することができる。

10

【0302】

なお、本実施の形態では、絶縁膜 314 に含まれる水素を多層膜 308 d に拡散させて、多層膜 308 d に含まれる酸化物半導体膜の導電性を高めたが、多層膜 308 a、308 b をマスクで覆い、多層膜 308 d に不純物、代表的には、水素、ホウ素、リン、スズ、アンチモン、希ガス元素、アルカリ金属、アルカリ土類金属等を添加して、多層膜 308 d に含まれる酸化物半導体膜の導電性を高めてもよい。多層膜 308 d に水素、ホウ素、リン、スズ、アンチモン、希ガス元素等を添加する方法としては、イオンドーピング法、イオン注入法等がある。一方、多層膜 308 d にアルカリ金属、アルカリ土類金属等を添加する方法としては、該不純物を含む溶液を多層膜 308 d に曝す方法がある。

20

【0303】

次に、基板 302 に対向して設けられる基板 342 上に形成される構造について、以下説明を行う。

【0304】

まず、基板 342 を準備する。基板 342 としては、基板 302 に示す材料を援用することができる。次に、基板 342 上に遮光膜 344、有色膜 346 を形成する（図 14 (A) 参照）。

【0305】

遮光膜 344 及び有色膜 346 は、様々な材料を用いて、印刷法、インクジェット法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ所望の位置に形成する。

30

【0306】

次に、遮光膜 344、及び有色膜 346 上に絶縁膜 348 を形成する（図 14 (B) 参照）。

【0307】

絶縁膜 348 としては、例えばアクリル樹脂、エポキシ樹脂、ポリイミド等の有機絶縁膜を用いることができる。絶縁膜 348 を形成することによって、例えば、有色膜 346 中に含まれる不純物等を液晶層 320 側に拡散することを抑制することができる。ただし、絶縁膜 348 は、必ずしも設ける必要はなく、絶縁膜 348 を形成しない構造としてもよい。

【0308】

次に、絶縁膜 348 上に導電膜 350 を形成する（図 14 (C) 参照）。導電膜 350 としては、導電膜 315 に示す材料を援用することができる。

40

【0309】

以上の工程で基板 342 上に形成される構造を形成することができる。

【0310】

次に、基板 302 と基板 342 上、より詳しくは基板 302 上に形成された絶縁膜 314、透光性を有する導電膜 316 a、316 b と、基板 342 上に形成された導電膜 350 上に、それぞれ配向膜 318 と配向膜 352 を形成する。配向膜 318、配向膜 352 は、ラビング法、光配向法等を用いて形成することができる。その後、基板 302 と、基板 342 との間に液晶層 320 を形成する。液晶層 320 の形成方法としては、ディスペ

50

ンサ法（滴下法）や、基板 302 と基板 342 とを貼り合わせてから毛細管現象を用いて液晶を注入する注入法を用いることができる。

【0311】

以上の工程で、図 9 に示す表示装置を作製することができる。

【0312】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態及び実施例に示す構成及び方法などと適宜組み合わせ用いることができる。

【0313】

（実施の形態 6）

本実施の形態では、上記実施の形態で説明した半導体装置に含まれているトランジスタにおいて、多層膜 20 及び多層膜 34 に適用可能な一態様について説明する。なお、ここでは、多層膜に含まれる酸化物半導体膜を一例に用いて説明するが、酸化物膜も同様の構造とすることができる。

【0314】

酸化物半導体膜は、単結晶構造の酸化物半導体（以下、単結晶酸化物半導体という。）、多結晶構造の酸化物半導体（以下、多結晶酸化物半導体という。）、微結晶構造の酸化物半導体（以下、微結晶酸化物半導体という。）、及び非晶質構造の酸化物半導体（以下、非晶質酸化物半導体という。）の一以上で構成されてもよい。また、酸化物半導体膜は、CAAC-OS で構成されていてもよい。また、酸化物半導体膜は、非晶質酸化物半導体及び結晶粒を有する酸化物半導体で構成されていてもよい。以下に、単結晶酸化物半導体、CAAC-OS、多結晶酸化物半導体、微結晶酸化物半導体、非晶質酸化物半導体について説明する。

【0315】

<単結晶酸化物半導体>

単結晶酸化物半導体は、例えば、不純物濃度が低く、欠陥準位密度が低い（酸素欠損が少ない）ため、キャリア密度を低くすることができる。従って、単結晶酸化物半導体をチャネル領域に用いたトランジスタは、ノーマリーオン電気特性になることが少ない場合がある。また、単結晶酸化物半導体は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。従って、単結晶酸化物半導体をチャネル領域に用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる場合がある。

【0316】

<CAAC-OS>

CAAC-OS は、例えば、透過型電子顕微鏡（TEM：Transmission Electron Microscope）による観察像で、結晶部を確認することができる場合がある。CAAC-OS に含まれる結晶部は、例えば、TEM による観察像で、一辺 100 nm の立方体内に収まる大きさであることが多い。また、CAAC-OS は、TEM による観察像で、結晶部と結晶部との境界を明確に確認できない場合がある。そのため、CAAC-OS は、TEM による観察像で、粒界（グレインバウンダリーともいう。）を明確に確認できない場合がある。CAAC-OS は、例えば、明確な粒界を有さないため、不純物が偏析することが少ない。また、CAAC-OS は、例えば、明確な粒界を有さないため、欠陥準位密度が高くなることが少ない。また、CAAC-OS は、例えば、明確な粒界を有さないため、電子移動度の低下が小さい。

【0317】

CAAC-OS は、例えば、複数の結晶部を有し、当該複数の結晶部において c 軸が被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃っている場合がある。また、CAAC-OS は、例えば、X線回折（XRD：X-Ray Diffraction）装置を用い、out-of-plane 法による分析を行うと、配向を示す 2 が 31° 近傍のピークが現れる場合がある。また、CAAC-OS は、例えば、電子線回折パターンで、スポット（輝点）が観測される場合がある。なお、特に、ビーム径が 10 nm 以下、または 5 nm 以下の電子線を用いて得られる電子線回折パターンを、極微電

10

20

30

40

50

子線回折パターンと呼ぶ。また、C A A C - O S は、例えば、異なる結晶部間で、それぞれ a 軸及び b 軸の向きが揃っていない場合がある。C A A C - O S は、例えば、c 軸配向し、a 軸または / 及び b 軸はマクロに揃っていない場合がある。

【 0 3 1 8 】

図 1 5 は、C A A C - O S を有する試料の極微電子線回折パターンの一例である。ここでは、試料を、C A A C - O S の被形成面に垂直な方向に切断し、厚さが 4 0 n m 程度となるように薄片化する。また、ここでは、ビーム径が 1 n m の電子線を、試料の切断面に垂直な方向から入射させる。図 1 5 より、C A A C - O S の極微電子線回折パターンは、スポットが観測されることがわかる。

【 0 3 1 9 】

C A A C - O S に含まれる結晶部は、例えば、c 軸が C A A C - O S の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃い、かつ a b 面に垂直な方向から見て金属原子が三角形状または六角形状に配列し、c 軸に垂直な方向から見て金属原子が層状または金属原子と酸素原子とが層状に配列している。なお、異なる結晶部間で、それぞれ a 軸及び b 軸の向きが異なってもよい。本明細書において、単に垂直と記載する場合、8 0 ° 以上 1 0 0 ° 以下、好ましくは 8 5 ° 以上 9 5 ° 以下の範囲も含まれることとする。また、単に平行と記載する場合、- 1 0 ° 以上 1 0 ° 以下、好ましくは - 5 ° 以上 5 ° 以下の範囲も含まれることとする。

【 0 3 2 0 】

C A A C - O S に含まれる結晶部の c 軸は、C A A C - O S の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃うため、C A A C - O S の形状（被形成面の断面形状または表面の断面形状）によっては互いに異なる方向を向くことがある。また、結晶部は、成膜したとき、または成膜後に加熱処理などの結晶化処理を行ったときに形成される。従って、結晶部の c 軸は、C A A C - O S が形成されたときの被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃う。

【 0 3 2 1 】

C A A C - O S は、例えば、不純物濃度を低減することで形成することができる場合がある。ここで、不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体の主成分以外の元素である。特に、シリコンなどの元素は、酸化物半導体を構成する金属元素よりも酸素との結合力が強い。従って、当該元素が酸化物半導体から酸素を奪う場合、酸化物半導体の原子配列を乱し、結晶性を低下させることがある。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいため、酸化物半導体の原子配列を乱し、酸化物半導体の結晶性を低下させることがある。従って、C A A C - O S は、不純物濃度の低い酸化物半導体である。また、酸化物半導体に含まれる不純物は、キャリア発生源となる場合がある。

【 0 3 2 2 】

なお、C A A C - O S において、結晶部の分布が一様でなくてもよい。例えば、C A A C - O S の形成過程において、酸化物半導体の表面側から結晶成長させる場合、被形成面の近傍に対し表面の近傍では結晶部の占める割合が高くなることもある。また、C A A C - O S に不純物が混入することにより、当該不純物混入領域において結晶部の結晶性が低下することもある。

【 0 3 2 3 】

また、C A A C - O S は、例えば、欠陥準位密度を低減することで形成することができる。酸化物半導体において、例えば、酸素欠損があると欠陥準位密度が増加する。酸素欠損は、トラップ準位となることや、水素を捕獲することによってキャリア発生源となることがある。C A A C - O S を形成するためには、例えば、酸化物半導体に酸素欠損を生じさせないことが重要となる。従って、C A A C - O S は、欠陥準位密度の低い酸化物半導体である。または、C A A C - O S は、酸素欠損量の少ない酸化物半導体である。

【 0 3 2 4 】

C A A C - O S において、一定光電流測定法（C P M : C o n s t a n t P h o t o

10

20

30

40

50

current Method)で導出される吸収係数は、 $1 \times 10^{-3} / \text{cm}$ 未満、好ましくは $1 \times 10^{-4} / \text{cm}$ 未満、さらに好ましくは $5 \times 10^{-5} / \text{cm}$ 未満となる。吸収係数は、酸素欠損及び不純物の混入に由来する局在準位に応じたエネルギー（波長により換算）と正の相関があるため、CAAC-Osにおける欠陥準位が極めて少ない。

【0325】

なお、CPM測定によって得られた吸収係数のカーブからバンドの裾に起因するアーバックテールと呼ばれる吸収係数分を除くことにより、欠陥準位よる吸収係数を以下の式から算出することができる。なお、アーバックテールとは、CPM測定によって得られた吸収係数のカーブにおいて一定の傾きを有する領域をいい、当該傾きをアーバックエネルギーという。

【0326】

【数1】

$$\int \frac{\alpha(E) - \alpha_u}{E} dE$$

【0327】

ここで、 $\alpha(E)$ は、各エネルギーにおける吸収係数を表し、 α_u は、アーバックテールによる吸収係数を表す。

【0328】

また、高純度真性または実質的に高純度真性であるCAAC-Osを用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【0329】

<CAAC-Osの作製方法>

CAAC-Osに含まれる結晶部のc軸は、CAAC-Osの被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃うため、CAAC-Osの形状（被形成面の断面形状または表面の断面形状）によっては互いに異なる方向を向くことがある。なお、結晶部のc軸の方向は、CAAC-Osが形成されたときの被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向となる。結晶部は、成膜することにより、または成膜後に加熱処理などの結晶化処理を行うことにより形成される。

【0330】

CAAC-Osの形成方法としては、三つ挙げられる。

【0331】

第1の方法は、成膜温度を 100 以上 450 以下として酸化物半導体膜を成膜することで、酸化物半導体膜に含まれる結晶部のc軸が、被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃った結晶部を形成する方法である。なお、本明細書においては、成膜温度を 100 以上 400 以下とすることが好ましい。

【0332】

第2の方法は、酸化物半導体膜を薄い厚さで成膜した後、 200 以上 700 以下の加熱処理を行うことで、酸化物半導体膜に含まれる結晶部のc軸が、被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃った結晶部を形成する方法である。なお、本明細書においては、加熱温度を 200 以上 400 以下とすることが好ましい。

【0333】

第3の方法は、一層目の酸化物半導体膜を薄い厚さで成膜した後、 200 以上 700 以下の加熱処理を行い、さらに二層目の酸化物半導体膜の成膜を行うことで、酸化物半導体膜に含まれる結晶部のc軸が、被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃った結晶部を形成する方法である。なお、本明細書においては、加熱温度を 200 以上 400 以下とすることが好ましい。

【0334】

ここで、第1の方法を用いて、CAAC-Osを形成する方法について説明する。

【0335】

10

20

30

40

50

<ターゲット、及びターゲットの作製方法>

また、C A A C - O S は、例えば多結晶である酸化物半導体スパッタリング用ターゲットを用い、スパッタリング法によって成膜する。当該スパッタリング用ターゲットにイオンが衝突すると、スパッタリング用ターゲットに含まれる結晶領域が a - b 面から劈開し、a - b 面に平行な面を有する平板状またはペレット状のスパッタリング粒子として剥離することがある。この場合、当該平板状またはペレット状のスパッタリング粒子が、結晶状態を維持したまま被形成面に到達することで、C A A C - O S を成膜することができる。

【0336】

また、C A A C - O S を成膜するために、以下の条件を適用することが好ましい。

10

【0337】

成膜時の不純物混入を低減することで、不純物によって結晶状態が崩れることを抑制できる。例えば、成膜室内に存在する不純物濃度（水素、水、二酸化炭素及び窒素など）を低減すればよい。また、成膜ガス中の不純物濃度を低減すればよい。具体的には、露点が - 80 以下、好ましくは - 100 以下、さらに好ましくは - 100 以下である成膜ガスを用いる。

【0338】

また、成膜時の被形成面の加熱温度（例えば基板加熱温度）を高めることで、被形成面に到達後にスパッタリング粒子のマイグレーションが起こる。具体的には、被形成面の温度を 100 以上 740 以下、好ましくは 200 以上 500 以下として成膜する。成膜時の被形成面の温度を高めることで、平板状のスパッタリング粒子が被形成面に到達した場合、当該被形成面上でマイグレーションが起こり、スパッタリング粒子の平らな面が被形成面に付着する。なお、酸化物の種類によっても異なるが、スパッタリング粒子は、a - b 面と平行な面の直径（円相当径）が 1 nm 以上 30 nm 以下、または 1 nm 以上 10 nm 以下程度となる。なお、平板状のスパッタリング粒子は、六角形の面が a - b 面と平行な面である六角柱状であってもよい。その場合、六角形の面と垂直な方向が c 軸方向である。

20

【0339】

なお、スパッタリング用ターゲットを酸素の陽イオンを用いてスパッタリングすることで、成膜時のプラズマダメージを軽減することができる。したがって、イオンがスパッタリング用ターゲットの表面に衝突した際に、スパッタリング用ターゲットの結晶性が低下すること、または非晶質化することを抑制できる。

30

【0340】

また、スパッタリング用ターゲットを酸素またはアルゴンの陽イオンを用いてスパッタリングすることで、平板状のスパッタリング粒子が六角柱状の場合、六角形状の面における角部に正の電荷を帯電させることができる。六角形状の面の角部に正の電荷を有することで、一つのスパッタリング粒子において正の電荷同士が反発し合い、平板状の形状を維持することができる。

【0341】

平板状のスパッタリング粒子の面における角部が、正の電荷を有するためには、直流（DC）電源を用いることが好ましい。なお、高周波（RF）電源、交流（AC）電源を用いることもできる。ただし、RF電源は、大面積の基板へ成膜可能なスパッタリング装置への適用が困難である。また、以下に示す観点から AC 電源よりも DC 電源が好ましいと考えられる。

40

【0342】

AC 電源を用いた場合、隣接するターゲットが互いにカソード電位とアノード電位を繰り返す。平板状のスパッタリング粒子が、正に帯電している場合、互いに反発し合うことにより、平板状の形状を維持することができる。ただし、AC 電源を用いた場合、瞬間的に電界がかからない時間が生じるため、平板状のスパッタリング粒子に帯電していた電荷が消失して、スパッタリング粒子の構造が崩れてしまうことがある。したがって、AC 電

50

源を用いるよりも、DC電源を用いる方が好ましいことがわかる。

【0343】

また、成膜ガス中の酸素割合を高め、電力を最適化することで成膜時のプラズマダメージを軽減すると好ましい。成膜ガス中の酸素割合は、30体積%以上、好ましくは100体積%とする。

【0344】

スパッタリング用ターゲットの一例として、In-Ga-Zn-O化合物ターゲットについて以下に示す。

【0345】

InO_x粉末、GaO_y粉末、及びZnO_z粉末を所定のmol数で混合し、加圧処理後、1000以上1500以下の温度で加熱処理をすることで多結晶であるIn-Ga-Zn酸化物ターゲットとする。なお、当該加圧処理は、冷却（または放冷）しながら行ってもよいし、加熱しながら行ってもよい。なお、X、Y及びZは任意の正数である。ここで、所定のmol数比は、例えば、InO_x粉末、GaO_y粉末及びZnO_z粉末が、2:2:1、8:4:3、3:1:1、1:1:1、4:2:3、3:1:2、1:3:2、1:6:4、または1:9:6である。なお、粉末の種類、及びその混合するmol数比は、作製するスパッタリング用ターゲットによって適宜変更すればよい。

10

【0346】

以上のような方法でスパッタリング用ターゲットを使用することで、厚さが均一であり、結晶の配向の揃った酸化物半導体膜を成膜することができる。

20

【0347】

<多結晶酸化物半導体>

酸化物半導体は、例えば多結晶を有してもよい。なお、多結晶を有する酸化物半導体を、多結晶酸化物半導体と呼ぶ。多結晶酸化物半導体は複数の結晶粒を含む。

【0348】

多結晶酸化物半導体は、例えば、TEMによる観察像で、結晶粒を確認することができる場合がある。多結晶酸化物半導体に含まれる結晶粒は、例えば、TEMによる観察像で、2nm以上300nm以下、3nm以上100nm以下または5nm以上50nm以下の粒径であることが多い。また、多結晶酸化物半導体は、例えば、TEMによる観察像で、結晶粒と結晶粒との境界を確認できる場合がある。また、多結晶酸化物半導体は、例えば、TEMによる観察像で、粒界を確認できる場合がある。

30

【0349】

多結晶酸化物半導体は、例えば、複数の結晶粒を有し、当該複数の結晶粒において方位が異なっている場合がある。また、多結晶酸化物半導体は、例えば、XRD装置を用い、out-of-plane法による分析を行うと、配向を示す2θが31°近傍のピーク、または複数種の配向を示すピークが現れる場合がある。また、多結晶酸化物半導体は、例えば、電子線回折パターンで、スポットが観測される場合がある。

【0350】

多結晶酸化物半導体は、例えば、高い結晶性を有するため、高い電子移動度を有する場合がある。従って、多結晶酸化物半導体をチャネル領域に用いたトランジスタは、高い電界効果移動度を有する。ただし、多結晶酸化物半導体は、粒界に不純物が偏析する場合がある。また、多結晶酸化物半導体の粒界は欠陥準位となる。多結晶酸化物半導体は、粒界がキャリア発生源、トラップ準位となる場合があるため、多結晶酸化物半導体をチャネル領域に用いたトランジスタは、CAAC-O3をチャネル領域に用いたトランジスタと比べて、電気特性の変動が大きく、信頼性の低いトランジスタとなる場合がある。

40

【0351】

多結晶酸化物半導体は、高温での加熱処理、またはレーザー光処理によって形成することができる。

【0352】

<微結晶酸化物半導体>

50

微結晶酸化物半導体膜は、例えば、TEMによる観察像では、明確に結晶部を確認することができない場合がある。微結晶酸化物半導体膜に含まれる結晶部は、1 nm以上100 nm以下、または1 nm以上10 nm以下の大きさであることが多い。特に、1 nm以上10 nm以下、または1 nm以上3 nm以下の微結晶であるナノ結晶(nc: nanocrystal)を有する酸化物半導体膜を、nc-OS(nanocrystalline Oxide Semiconductor)膜と呼ぶ。また、nc-OS膜は、例えば、TEMによる観察像では、結晶粒界を明確に確認できない場合がある。

【0353】

nc-OS膜は、微小な領域(例えば、1 nm以上10 nm以下の領域、特に1 nm以上3 nm以下の領域)において原子配列に周期性を有する。また、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、そのため、膜全体で配向性が見られない。従って、nc-OS膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、nc-OS膜に対し、結晶部よりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、nc-OS膜に対し、結晶部よりも大きいプローブ径(例えば、50 nm以上)の電子線を用いる電子線回折(制限視野電子線回折ともいう。)を行うと、ハローパターンのような回折パターンが観測される。一方、nc-OS膜に対し、結晶部の大きさと近い結晶部より小さいプローブ径(例えば1 nm以上30 nm以下)の電子線を用いる電子線回折(ナノビーム電子線回折ともいう。)を行うと、スポットが観測される。また、nc-OS膜に対しナノビーム電子線回折を行うと、円を描くように(リング状に)輝度の高い領域が観測される場合がある。また、nc-OS膜に対しナノビーム電子線回折を行うと、リング状の領域内に複数のスポットが観測される場合がある。

【0354】

図16は、nc-OS膜を有する試料に対し、測定箇所を変えてナノビーム電子線回折を行った例である。ここでは、試料を、nc-OS膜の被形成面に垂直な方向に切断し、厚さが10 nm以下となるように薄片化する。また、ここでは、プローブ径が1 nmの電子線を、試料の切断面に垂直な方向から入射させる。図16より、nc-OS膜を有する試料に対しナノビーム電子線回折を行うと、結晶面を示す回折パターンが得られるが、特定方向の結晶面への配向性は見られないことがわかった。

【0355】

nc-OS膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、nc-OS膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、nc-OS膜は、CAAC-OS膜と比べて欠陥準位密度が高くなる。

【0356】

従って、nc-OS膜は、CAAC-OS膜と比べて、キャリア密度が高くなる場合がある。キャリア密度が高い酸化物半導体膜は、電子移動度が高くなる場合がある。従って、nc-OS膜を用いたトランジスタは、高い電界効果移動度を有する場合がある。また、nc-OS膜は、CAAC-OS膜と比べて、欠陥準位密度が高いため、キャリアトラップが多くなる場合がある。従って、nc-OS膜を用いたトランジスタは、CAAC-OS膜を用いたトランジスタと比べて、電気特性の変動が大きく、信頼性の低いトランジスタとなる。ただし、nc-OS膜は、比較的不純物が多く含まれていても形成することができるため、CAAC-OS膜よりも形成が容易となり、用途によっては好適に用いることができる場合がある。そのため、nc-OS膜を用いたトランジスタを有する半導体装置は生産性高く作製することができる場合がある。

【0357】

<酸化物半導体及び酸化物導電体の抵抗率の温度依存性>

ここで、酸化物半導体で形成される膜(以下、酸化物半導体膜(OS)という。)及び酸化物導電体で形成される膜(以下、酸化物導電体膜(OC)という。)それぞれにお

る、抵抗率の温度依存性について、図23を用いて説明する。図23において、横軸に測定温度を示し、縦軸に抵抗率を示す。また、酸化物半導体膜(OS)の測定結果を丸印で示し、酸化物導電体膜(OC)の測定結果を四角印で示す。

【0358】

なお、酸化物半導体膜(OS)を含む試料は、ガラス基板上に、原子数比がIn:Ga:Zn=1:1:1.2のスputタリングターゲットを用いたスputタリング法により厚さ35nmのIn-Ga-Zn酸化物膜を形成し、原子数比がIn:Ga:Zn=1:4:5のスputタリングターゲットを用いたスputタリング法により厚さ20nmのIn-Ga-Zn酸化物膜を形成し、450の窒素雰囲気中で加熱処理した後、450の窒素及び酸素の混合ガス雰囲気中で加熱処理し、さらにプラズマCVD法で酸化窒化シリコン膜を形成して、作製された。

10

【0359】

また、酸化物導電体膜(OC)を含む試料は、ガラス基板上に、原子数比がIn:Ga:Zn=1:1:1のスputタリングターゲットを用いたスputタリング法により厚さ100nmのIn-Ga-Zn酸化物膜を形成し、450の窒素雰囲気中で加熱処理した後、450の窒素及び酸素の混合ガス雰囲気中で加熱処理し、プラズマCVD法で窒化シリコン膜を形成して、作製された。

【0360】

図23からわかるように、酸化物導電体膜(OC)における抵抗率の温度依存性は、酸化物半導体膜(OS)における抵抗率の温度依存性より小さい。代表的には、80K以上290K以下における酸化物半導体膜(OC)の抵抗率の変化率は、±20%未満である。または、150K以上250K以下における抵抗率の変化率は、±10%未満である。即ち、酸化物導電体は、縮退半導体であり、伝導帯端とフェルミ準位とが一致または略一致していると推定される。このため、酸化物導電体膜を、抵抗素子、配線、電極、画素電極、コモン電極等に用いることが可能である。

20

【0361】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態及び実施例に示す構成及び方法などと適宜組み合わせ用いることができる。

【実施例1】

【0362】

本実施例は、酸化物半導体膜の不純物分析及びXRD分析について、図17及び図18を用いて説明する。

30

【0363】

本実施例においては、不純物分析用のサンプルとして、5種類のサンプル(以下、試料A1乃至試料A5)を作製した。なお、試料A5は、試料A1の比較例であり、試料A1と結晶構造が異なる。

【0364】

まず、はじめに試料A1の作製方法を以下に示す。

【0365】

試料A1は、ガラス基板上に厚さ100nmのIn-Ga-Zn酸化物膜(以下、IGZO膜という。)を成膜し、IGZO膜上に厚さ60nmの銅膜を成膜し、銅膜上に厚さ50nmの窒化シリコン膜を成膜した。その後、窒素雰囲気下で350、1時間の加熱処理を行った。

40

【0366】

なお、IGZO膜の成膜条件としては、スputタリング法にて、金属酸化物ターゲット(In:Ga:Zn=1:1:1.2)を用い、スputタリングガスの流量比がAr/O₂=1/1、圧力が0.6Pa、交流電力が2500W、基板温度が170の条件を用いた。

【0367】

次に、試料A2の作製方法を以下に示す。

50

【0368】

試料A1において、IGZO膜の成膜条件の代わりに、金属酸化物ターゲット(In : Ga : Zn = 1 : 3 : 4)を用い、スパッタリングガスの流量比が $Ar / O_2 = 2 / 1$ 、圧力が0.4 Pa、直流電力が200 W、基板温度が200 の条件を用いて、厚さ100 nmのIGZO膜を成膜した。当該試料を試料A2とする。

【0369】

次に、試料A3の作製方法を以下に示す。

【0370】

試料A1において、IGZO膜の成膜条件の代わりに、金属酸化物ターゲット(In : Ga : Zn = 1 : 3 : 6)を用い、スパッタリングガスの流量比が $Ar / O_2 = 2 / 1$ 、圧力が0.4 Pa、直流電力が200 W、基板温度が200 の条件を用いて、厚さ100 nmのIGZO膜を成膜した。当該試料を試料A3とする。

10

【0371】

次に、試料A4の作製方法を以下に示す。

【0372】

試料A1において、IGZO膜の成膜条件の代わりに、金属酸化物ターゲット(In : Ga : Zn = 1 : 6 : 8)を用い、スパッタリングガスの流量比が $Ar / O_2 = 2 / 1$ 、圧力が0.4 Pa、直流電力が200 W、基板温度が200 の条件を用いて、厚さ100 nmのIGZO膜を成膜した。当該試料を試料A4とする。

【0373】

20

次に、試料A5の作製方法を以下に示す。

【0374】

試料A1において、IGZO膜の成膜条件の代わりに、金属酸化物ターゲット(In : Ga : Zn = 1 : 1 : 1.2)を用い、スパッタリングガスの流量比が $Ar / O_2 = 9 / 1$ 、圧力が0.6 Pa、直流電力が2500 W、基板温度が室温の条件を用いて、厚さ100 nmのIGZO膜を成膜した。当該試料を試料A5とする。

【0375】

試料A1及び試料A5乃至試料A5の不純物分析結果及びXRD分析結果を図17に示し、試料A2の不純物分析結果及びXRD分析結果を図18に示し、試料A3の不純物分析結果及びXRD分析結果を図19に示し、試料A4の不純物分析結果及びXRD分析結果を図20に示す。なお、図17(A)において、実線は試料A1の不純物分析結果であり、破線は試料A5の不純物分析結果である。

30

【0376】

なお、各図において(A)は不純物分析結果であり、(B)はXRD分析結果である。不純物分析としては、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)を用い、図17乃至図20、図22に示す矢印の方向から分析を行った。すなわち、ガラス基板側からの測定である。

【0377】

また、図17(A)において、IGZO(1:1:1)は、Inと、Gaと、Znの原子数比が1:1:1のスパッタリングターゲットを用いて成膜したIGZO膜を表す。図18(A)において、IGZO(1:3:4)は、Inと、Gaと、Znの原子数比が1:3:4のスパッタリングターゲットを用いて成膜したIGZO膜を表す。図19(A)において、IGZO(1:3:6)は、Inと、Gaと、Znの原子数比が1:3:6のスパッタリングターゲットを用いて成膜したIGZO膜を表す。図20(A)において、IGZO(1:6:8)は、Inと、Gaと、Znの原子数比が1:6:8のスパッタリングターゲットを用いて成膜したIGZO膜を表す。また、図18乃至図20において、破線は銅膜とIGZO膜の界面を示す。

40

【0378】

トランジスタのチャネル領域において、電気特性に悪影響を与える銅(Cu)の濃度は $1 \times 10^{18} \text{ atomic / cm}^3$ 以上である。

50

【0379】

図17(A)に示すように、試料A1において、銅(Cu)の濃度が 1×10^{18} atomic/cm³の領域は、銅膜及びIGZO膜の界面から約20nm基板側の領域である。また、試料A5において、銅(Cu)の濃度が 1×10^{18} atomic/cm³の領域は、銅膜及びIGZO膜の界面から約25nm基板側の領域である。

【0380】

一方、図18(A)に示すように、試料A2において、銅(Cu)の濃度が 1×10^{18} atomic/cm³の領域は、銅膜及びIGZO膜の界面から約10nm基板側の領域である。

【0381】

また、図19(A)に示すように、試料A3において、銅(Cu)の濃度が 1×10^{18} atomic/cm³の領域は、銅膜及びIGZO膜の界面から約10nm基板側の領域である。

【0382】

また、図20(A)に示すように、試料A4において、銅(Cu)の濃度が 1×10^{18} atomic/cm³の領域は、銅膜及びIGZO膜の界面から約10nm基板側の領域である。

【0383】

以上のことから、IGZO膜(1:1:1)上に、IGZO膜(1:3:4)、IGZO膜(1:3:6)、またはIGZO膜(1:6:8)を成膜し、その上に銅膜を成膜することで、銅膜から銅元素(Cu)がIGZO膜(1:1:1)に拡散するのを防ぐことができる。

【0384】

また、図17(B)乃至図20(B)に示すように、試料A1乃至試料A4に含まれるIGZO膜において、 2θ が 31° 近傍にピークが観察される。このピークは(009)面を示すピークである。このことから、各試料に含まれるIGZO膜は、c軸配向した膜であることが分かる。即ち、試料A1乃至試料A4に含まれるIGZO膜は、CAAC-OSであることが分かる。一方、図17(B)に示すように、試料A5に含まれるIGZO膜において、 2θ が 31° 近傍にピークが観察されない。このことから、試料A5に含まれるIGZO膜は、CAAC-OSでなく、nc-OSであることがわかる。

【0385】

図17に示す試料A1及び試料A5の比較より、nc-OSと比較して、CAAC-OSの方が、銅(Cu)の拡散の抑制に有効であることが分かった。

【0386】

また、次に、試料A1及び試料A5に含まれるIGZO膜の膜密度を図21に示す。試料A1に含まれるIGZO膜の密度は 6.29 g/cm³であり、試料A5に含まれるIGZO膜の密度は 6.19 g/cm³であった。nc-OSと比較して、CAAC-OSの方が、充填率が高く、層状構造であり、結晶粒界が存在しないため、CAAC-OSにおいて、銅(Cu)の移動が抑制されていると考えられる。また、nc-OSは充填率が低い場合、銅(Cu)の拡散が生じやすいと考えられる。

【実施例2】

【0387】

本実施例では、トランジスタのV_g-I_d特性の測定結果について説明する。

【0388】

はじめに、試料A6に含まれるトランジスタの作製工程について説明する。本実施例では図2を参照して説明する。

【0389】

まず、図2(A)に示すように、基板11としてガラス基板を用い、基板11上にゲート電極15を形成した。

【0390】

10

20

30

40

50

スパッタリング法で厚さ100nmのタングステン膜を形成し、フォトリソグラフィ工程により該タングステン膜上にマスクを形成し、該マスクを用いて該タングステン膜の一部をエッチングし、ゲート電極15を形成した。

【0391】

次に、ゲート電極15上にゲート絶縁膜17を形成した。

【0392】

ゲート絶縁膜17として、厚さ50nmの第1の窒化シリコン膜、厚さ300nmの第2の窒化シリコン膜、厚さ50nmの第3の窒化シリコン膜、及び厚さ50nmの酸化窒化シリコン膜を積層して形成した。

【0393】

第1の窒化シリコン膜は、流量200sccmのシラン、流量2000sccmの窒素、及び流量100sccmのアンモニアを原料ガスとしてプラズマCVD装置の処理室に供給し、処理室内の圧力を100Paに制御し、27.12MHzの高周波電源を用いて2000Wの電力を供給して形成した。

【0394】

次に、第1の窒化シリコン膜の原料ガスの条件において、アンモニアの流量を2000sccmに変更して、第2の窒化シリコン膜を形成した。

【0395】

次に、流量200sccmのシラン及び流量5000sccmの窒素を原料ガスとしてプラズマCVD装置の処理室に供給し、処理室内の圧力を100Paに制御し、27.12MHzの高周波電源を用いて2000Wの電力を供給して、第3の窒化シリコン膜を形成した。

【0396】

次に、流量20sccmのシラン、流量3000sccmの一酸化二窒素を原料ガスとしてプラズマCVD装置の処理室に供給し、処理室内の圧力を40Paに制御し、27.12MHzの高周波電源を用いて100Wの電力を供給して、酸化窒化シリコン膜を形成した。

【0397】

なお、第1の窒化シリコン膜乃至第3の窒化シリコン膜及び酸化窒化シリコン膜の成膜工程において、基板温度を350とした。

【0398】

次に、ゲート絶縁膜17を介してゲート電極15に重なる多層膜を形成した。

【0399】

ここでは、ゲート絶縁膜17上に厚さ3nmの第1のIGZO膜を形成し、第1のIGZO膜上に厚さ35nmの第2のIGZO膜をスパッタリング法で形成し、第2のIGZO膜上に厚さ50nmの第3のIGZO膜を形成した。次に、フォトリソグラフィ工程により第3のIGZO膜上にマスクを形成し、該マスクを用いて第1のIGZO膜乃至第3のIGZO膜のそれぞれ一部をエッチングし、多層膜を形成した。こののち、第1の加熱処理を行った。

【0400】

第1のIGZO膜及び第3のIGZO膜の成膜条件としては、スパッタリング法にて、原子数比がIn:Ga:Zn=1:3:2のスパッタリングターゲットを用い、スパッタリングガスの流量比がAr/O₂=9/1、圧力が0.6Pa、直流電力が1500W、基板温度が200の条件を用いた。

【0401】

第2のIGZO膜の成膜条件としては、スパッタリング法にて、原子数比がIn:Ga:Zn=1:1:1のスパッタリングターゲットを用い、スパッタリングガスの流量比がAr/O₂=1/1、圧力が0.6Pa、直流電力が3000W、基板温度が200の条件を用いた。

【0402】

10

20

30

40

50

第1の加熱処理は、窒素雰囲気、350、1時間の加熱処理を行った後、窒素及び酸素雰囲気、350、1時間の加熱処理を行った。

【0403】

ここまでの工程で得られた構成は図2(B)を参照できる。なお、図2(B)においては、多層膜20は2層であるが、本実施例では多層膜は3層である。

【0404】

次に、ゲート絶縁膜17の一部をエッチングしてゲート電極を露出した後(図示しない)、図2(C)に示すように、多層膜に接する一対の電極21、22を形成した。

【0405】

ここでは、ゲート絶縁膜17及び多層膜上に導電膜を形成した。該導電膜として、厚さ35nmのチタン膜上に厚さ200nmの銅膜を形成した。次に、フォトリソグラフィ工程により該導電膜上にマスクを形成し、該マスクを用いて該導電膜の一部をウエットエッチングし、一対の電極21、22を形成した。

10

【0406】

次に、減圧された処理室に基板を移動し、220で加熱した後、処理室に設けられる上部電極に27.12MHzの高周波電源を用いて150Wの高周波電力を供給して、一酸化二窒素雰囲気で発生させた酸素プラズマに多層膜20を曝した。

【0407】

次に、多層膜20及び一対の電極21、22上に保護膜26を形成した(図2(D)参照)。ここでは、保護膜26として、酸化物絶縁膜23、酸化物絶縁膜24及び窒化物絶縁膜25を形成した。

20

【0408】

まず、上記プラズマ処理の後、大気に曝すことなく、連続的に酸化物絶縁膜23及び酸化物絶縁膜24を形成した。酸化物絶縁膜23として厚さ50nmの酸化窒化シリコン膜を形成し、酸化物絶縁膜24として厚さ400nmの酸化窒化シリコン膜を形成した。

【0409】

酸化物絶縁膜23は、流量30sccmのシラン及び流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、150Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。

【0410】

酸化物絶縁膜24は、流量200sccmのシラン及び流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、1500Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。当該条件により、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化窒化シリコン膜を形成することができる。

30

【0411】

次に、第2の加熱処理を行い、酸化物絶縁膜23及び酸化物絶縁膜24から水、窒素、水素等を脱離させると共に、酸化物絶縁膜24に含まれる酸素の一部を多層膜20へ供給した。ここでは、窒素及び酸素雰囲気、350、1時間の加熱処理を行った。

【0412】

次に、酸化物絶縁膜24上に窒化物絶縁膜25を形成した。ここでは、窒化物絶縁膜25として、厚さ100nmの窒化シリコン膜を形成した。

40

【0413】

窒化物絶縁膜25は、流量50sccmのシラン、流量5000sccmの窒素、及び流量100sccmのアンモニアを原料ガスとし、処理室の圧力を100Pa、基板温度を350とし、1000Wの高周波電力を平行平板電極に供給したプラズマCVD法により形成した。

【0414】

次に、図示しないが、保護膜26の一部をエッチングして、一対の電極21、22の一部を露出する開口部を形成した。

50

【0415】

次に、窒化物絶縁膜25上に平坦化膜を形成した(図示しない)。ここでは、組成物を窒化物絶縁膜25上に塗布した後、露光及び現像を行って、一对の電極の一部を露光する開口部を有する平坦化膜を形成した。なお、平坦化膜として厚さ1.5 μm のアクリル樹脂を形成した。こののち、加熱処理を行った。当該加熱処理は、温度を250とし、窒素を含む雰囲気中で1時間行った。

【0416】

次に、一对の電極の一部に接続する導電膜を形成した(図示しない)。ここでは、スパッタリング法により厚さ100nmの酸化シリコンを含むITOを形成した。この後、窒素雰囲気中で、250、1時間の加熱処理を行った。

10

【0417】

以上の工程により、トランジスタを有する試料A6を作製した。

【0418】

また、試料A6のトランジスタにおいて、多層膜の代わりに、第2のIGZO膜のみを設けたトランジスタを有する試料を試料A7とする。

【0419】

なお、各試料に含まれるトランジスタは、チャンネル長(L)が2 μm 、チャンネル幅(W)が50 μm である。

【0420】

次に、試料A7及び試料A6に含まれるトランジスタの初期特性として $V_g - I_d$ 特性を測定した。ここでは、基板温度を25とし、ソース-ドレイン間の電位差(以下、ドレイン電圧という。)を1V、10Vとし、ソース-ゲート電極間の電位差(以下、ゲート電圧という。)を-15V以上+20V以下まで変化させたときのソース-ドレイン間に流れる電流(以下、ドレイン電流という。)の変化特性、すなわち $V_g - I_d$ 特性を測定した。

20

【0421】

図22に、それぞれの試料に含まれるトランジスタの $V_g - I_d$ 特性を示す。図22に示す各グラフにおいて、横軸はゲート電圧 V_g 、縦軸はドレイン電流 I_d を表す。また、実線はそれぞれ、ドレイン電圧 V_d が1V、10Vのときの $V_g - I_d$ 特性であり、破線はドレイン電圧 V_d を10Vとしたときのゲート電圧に対する電界効果移動度を表す。なお、当該電界効果移動度は各試料の飽和領域での結果である。

30

【0422】

また、各試料において、基板内に同じ構造のトランジスタを20個作製した。

【0423】

図22(B)に示す試料A7と比較して、図22(A)に示す試料A6において、良好なスイッチング特性が得られていることが分かる。

【0424】

試料A7に含まれるトランジスタは、第2のIGZO膜のみがゲート絶縁膜17と酸化窒化物絶縁膜23との間に設けられている。このため、チャンネル領域は第2のIGZO膜に形成される。第2のIGZO膜及び酸化窒化物絶縁膜23の界面において一对の電極に含まれる金属元素、ここでは銅が付着すると、該領域において電子トラップ準位が形成される。即ち、チャンネル領域近傍に電子トラップ準位が形成される。このため、チャンネル領域を流れるキャリア、例えば電子が、電子トラップ準位に捕獲されてしまい、図22(B)に示すように、トランジスタのオン電流が低下してしまう。また、ゲート絶縁膜17及び第2のIGZO膜の界面に銅が移動することにより、ゲート絶縁膜17及び第2のIGZO膜の界面に電子トラップ準位が形成される。この結果、トランジスタのS値が悪化している。

40

【0425】

一方、試料A6に含まれるトランジスタは、チャンネル領域となる第2のIGZO膜上に第3のIGZO膜が設けられているため、さらには第2のIGZO膜が第1のIGZO膜及び第3のIGZO膜で挟持されている。また、第3のIGZO膜及び酸化窒化物絶縁膜23

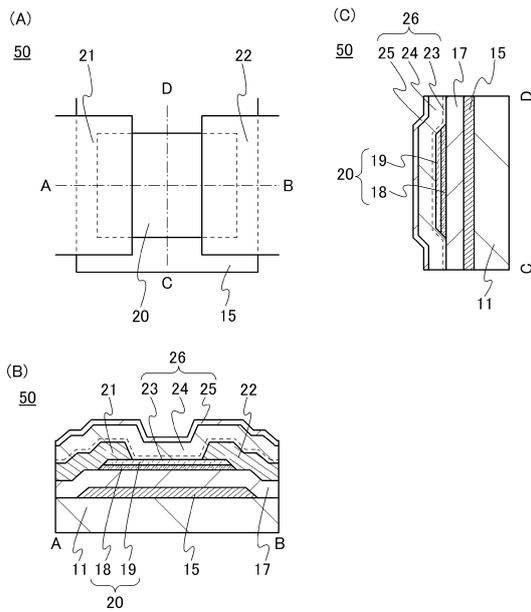
50

の界面において、電子トラップ準位が形成される。このため、チャネル領域と電子トラップ準位が形成される領域との間が広がり、チャネル領域を流れるキャリア、例えば電子が電子トラップ準位に捕獲されにくくなる。この結果、試料A 6で作製されたトランジスタは、図22(A)に示すように、優れた電気特性を有する。

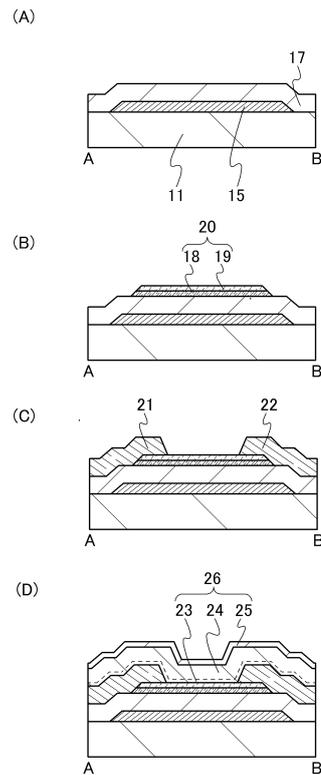
【0426】

以上のことから、低抵抗材料を用いて電極等を形成する場合、チャネル領域となる酸化物半導体膜と、該酸化物半導体膜と同じ構成元素で形成され且つ金属元素の原子数比が異なる酸化物膜との積層構造とし、且つ該酸化物膜を、酸化物半導体膜と、電極との間に設けることで、酸化物半導体膜における電子トラップ準位の形成を防ぐことが可能となる。この結果、優れた電気特性を有するトランジスタを作製することができる。

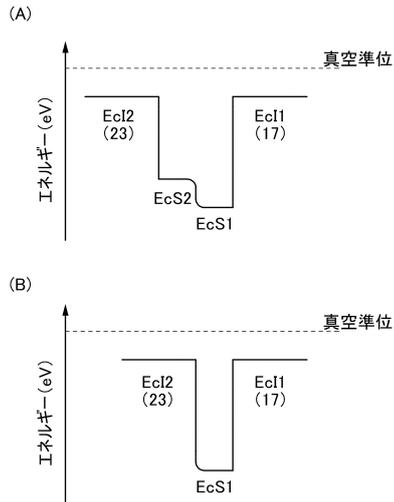
【図1】



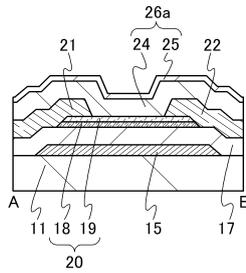
【図2】



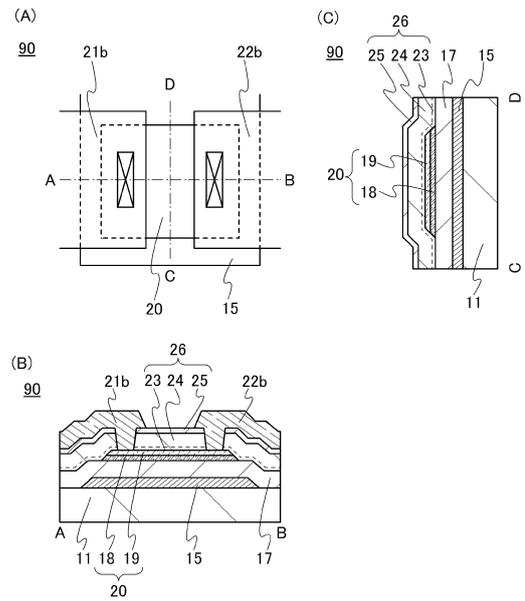
【図3】



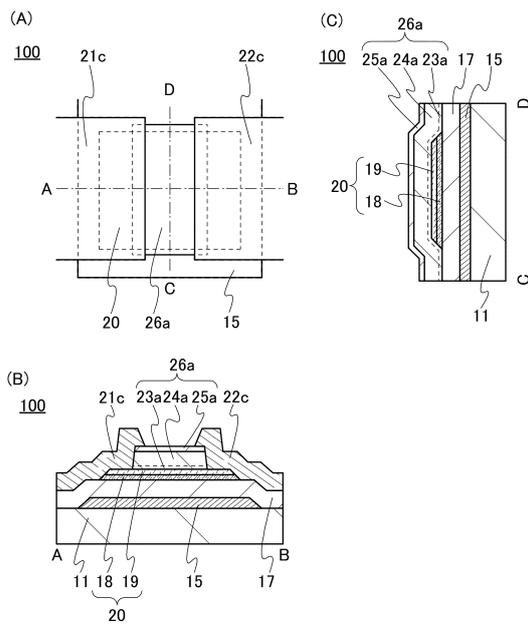
【図4】



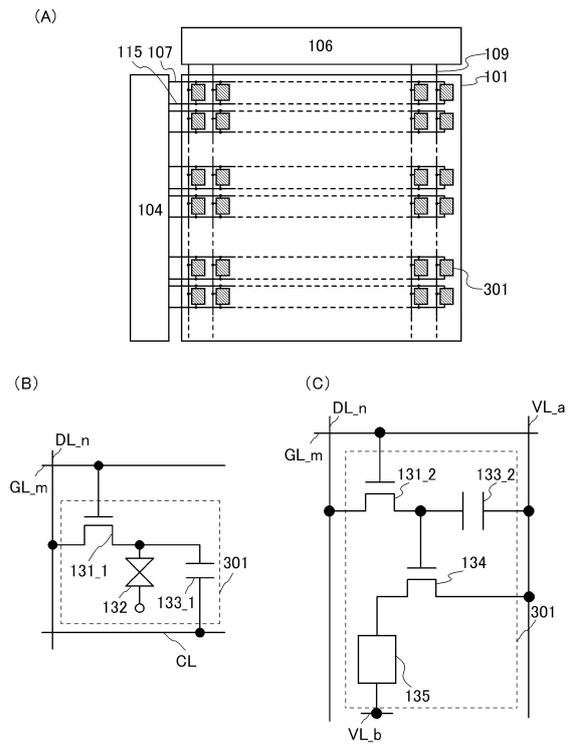
【図5】



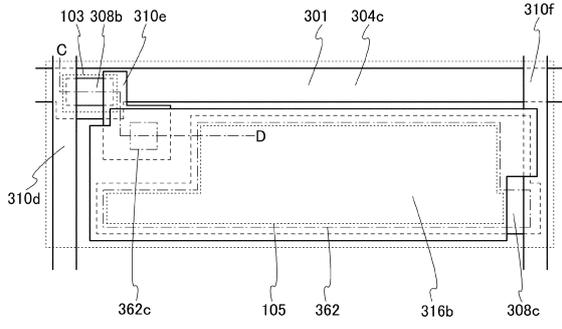
【図6】



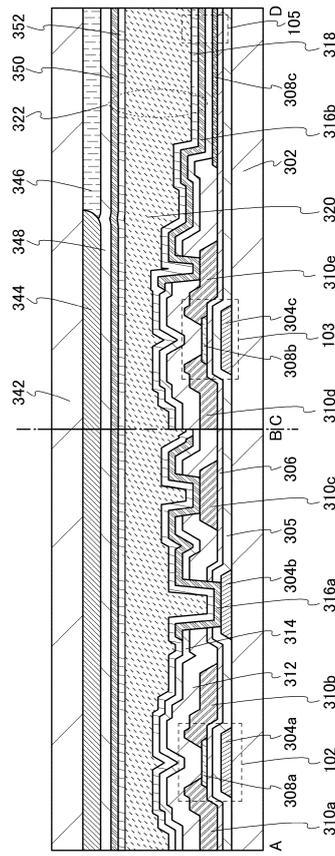
【図7】



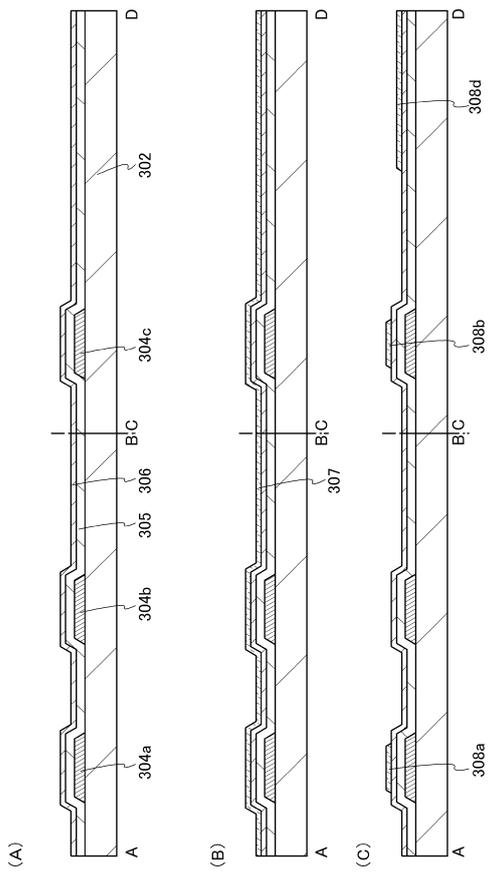
【 図 8 】



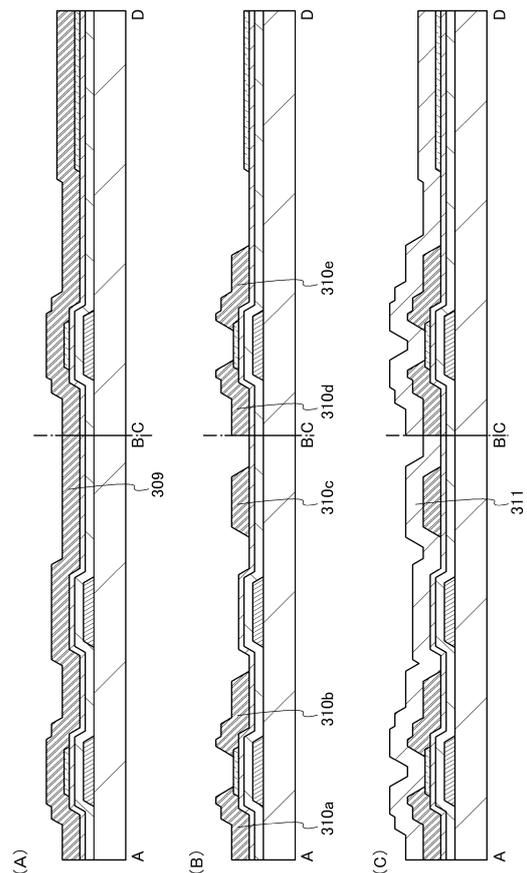
【 図 9 】



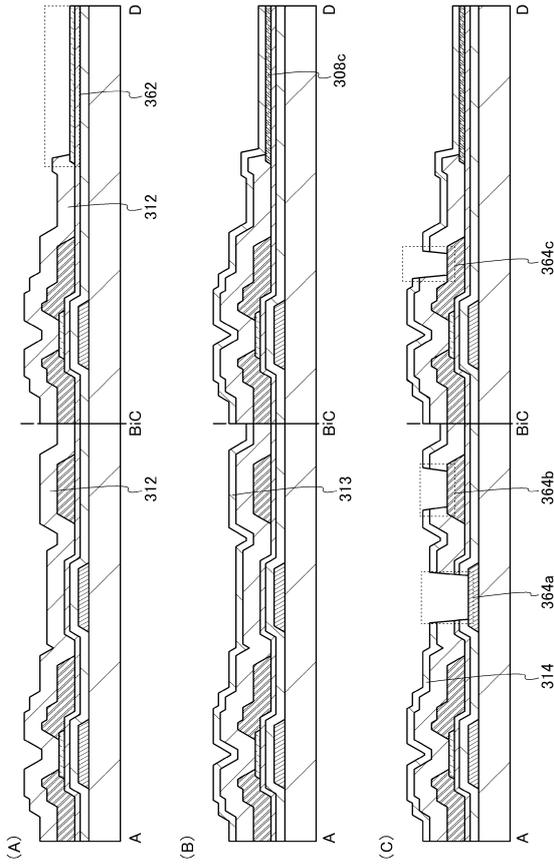
【 図 10 】



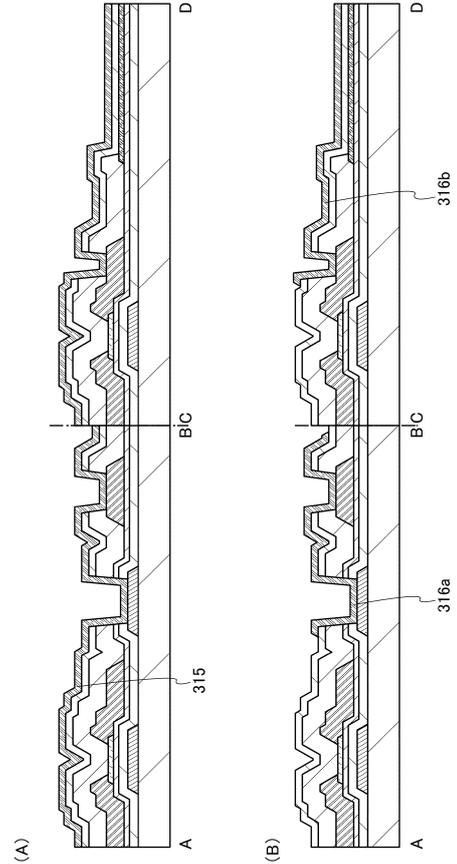
【 図 11 】



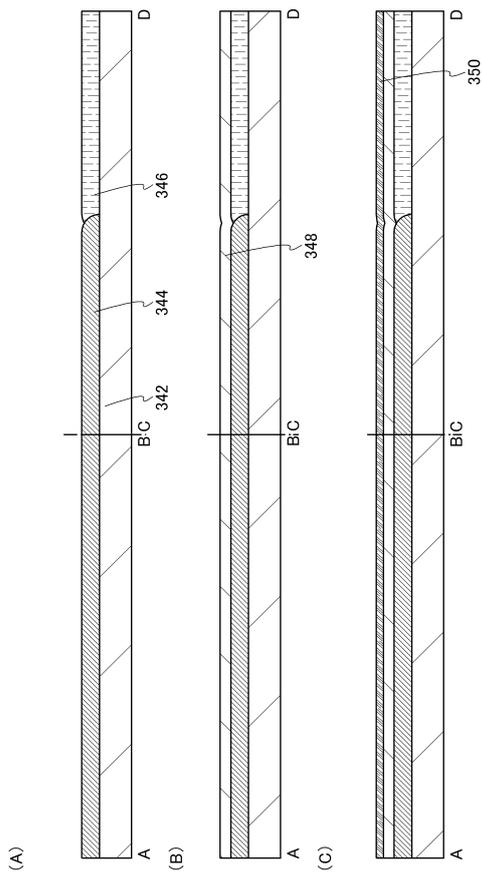
【 1 2 】



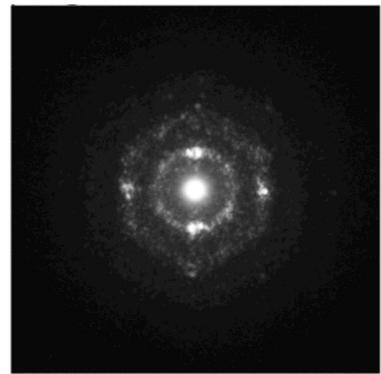
【 1 3 】



【 1 4 】

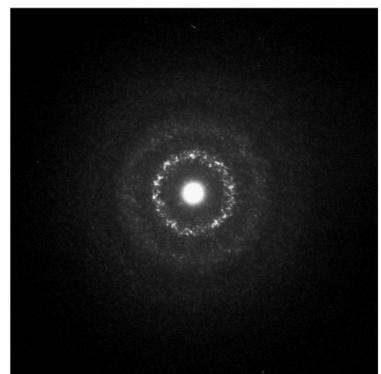


【 1 5 】



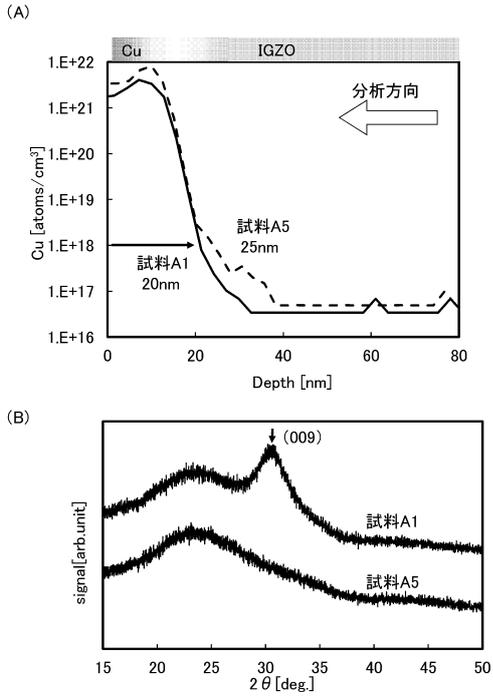
CAAC-OS

【 1 6 】

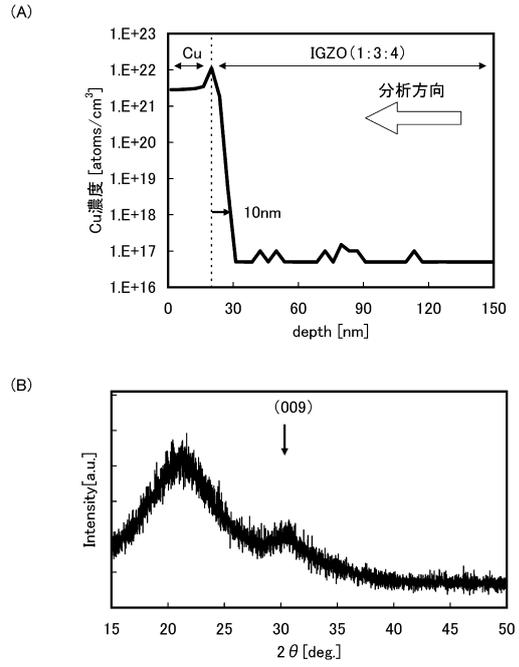


nc-OS

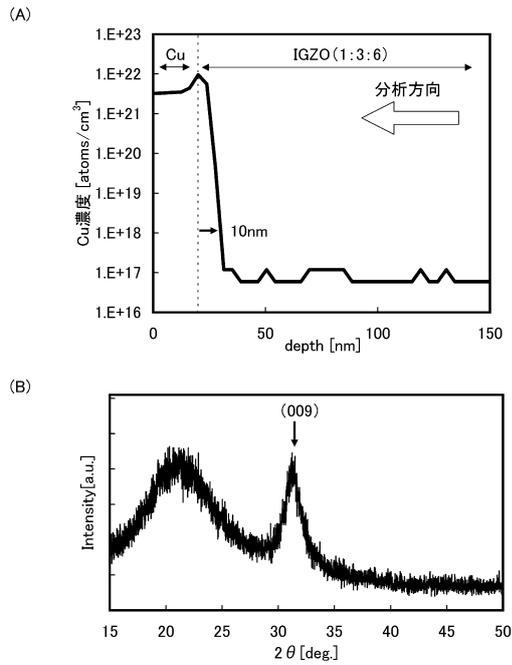
【 図 1 7 】



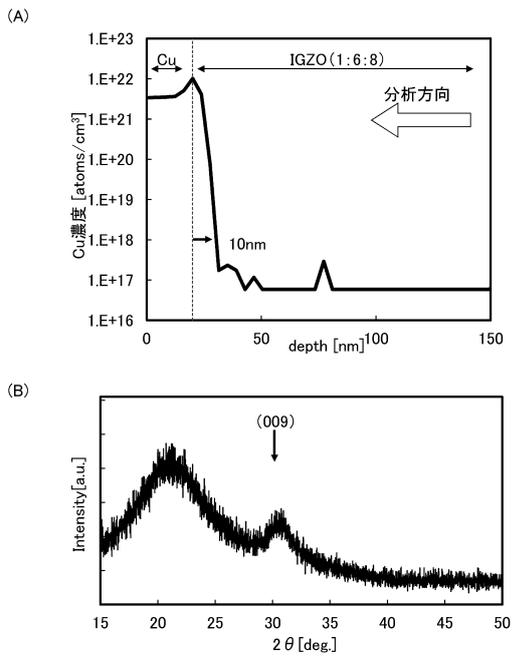
【 図 1 8 】



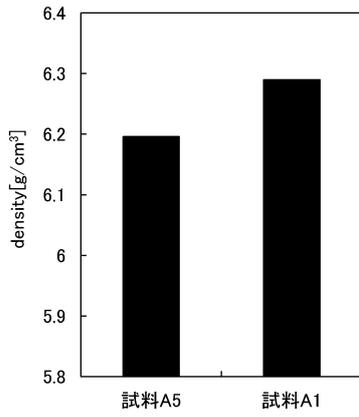
【 図 1 9 】



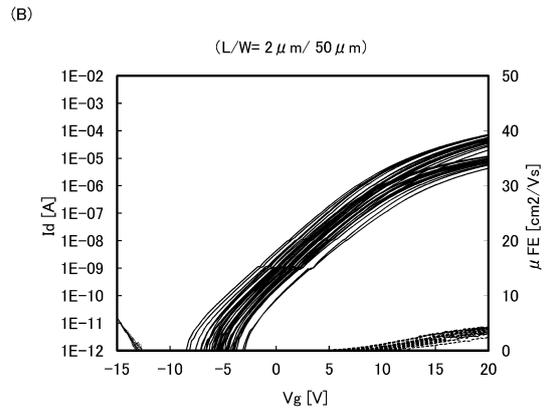
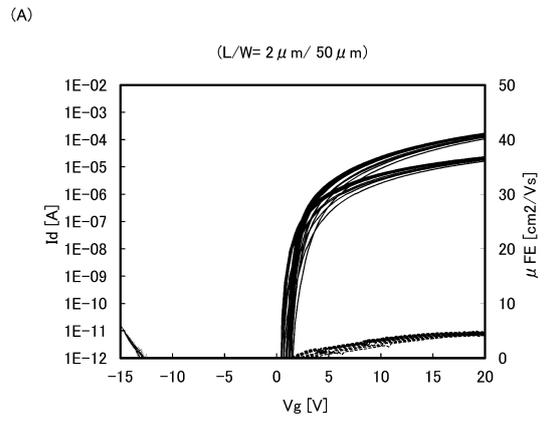
【 図 2 0 】



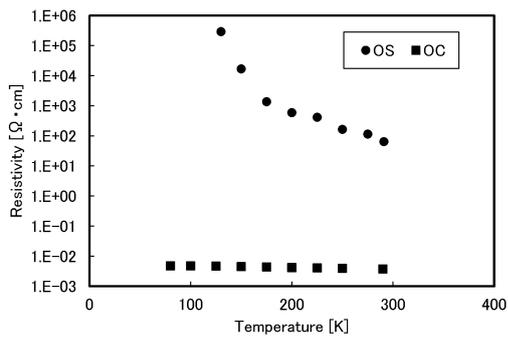
【 2 1 】



【 2 2 】



【 2 3 】



フロントページの続き

審査官 岩本 勉

- (56)参考文献 特開2012-134467(JP,A)
特開2010-040552(JP,A)
特開2013-038399(JP,A)
米国特許出願公開第2013/0009219(US,A1)
特開2012-059860(JP,A)
特開2013-041945(JP,A)
国際公開第2012/002573(WO,A1)
米国特許出願公開第2013/0168671(US,A1)
特開2011-155256(JP,A)
米国特許出願公開第2012/0001178(US,A1)

- (58)調査した分野(Int.Cl., DB名)
H01L 29/786