

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4850457号
(P4850457)

(45) 発行日 平成24年1月11日(2012.1.11)

(24) 登録日 平成23年10月28日(2011.10.28)

(51) Int. Cl.

F I

HO 1 L 29/786 (2006.01)

HO 1 L 29/78 6 1 8 B

HO 1 L 29/861 (2006.01)

HO 1 L 29/78 6 2 6 C

HO 1 L 29/91 F

請求項の数 10 (全 15 頁)

(21) 出願番号 特願2005-258272 (P2005-258272)
 (22) 出願日 平成17年9月6日(2005.9.6)
 (65) 公開番号 特開2007-73703 (P2007-73703A)
 (43) 公開日 平成19年3月22日(2007.3.22)
 審査請求日 平成20年9月4日(2008.9.4)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100126240
 弁理士 阿部 琢磨
 (74) 代理人 100124442
 弁理士 黒岩 創吾
 (72) 発明者 岩崎 達哉
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 審査官 棚田 一也

最終頁に続く

(54) 【発明の名称】 薄膜トランジスタ及び薄膜ダイオード

(57) 【特許請求の範囲】

【請求項1】

可視光に対して透明な酸化物半導体からなるチャンネル層を有した薄膜トランジスタであって、

屈折率 n_x のチャンネル層と、該チャンネル層の一方の面に接したゲート絶縁層と、該チャンネル層の他方の面に接した屈折率 n_t の透明層とを有し、 $n_x > n_t$ であることを特徴とする薄膜トランジスタ。

【請求項2】

屈折率 n_o の基板と、該基板上に配した屈折率 n_t の透明層と、該透明層上に配した屈折率 n_x のチャンネル層とを有し、 $n_x > n_t > n_o$ なる関係を有することを特徴とする請求項1に記載の薄膜トランジスタ。

【請求項3】

前記チャンネル層の屈折率 n_x 、又は透明層の屈折率 n_t は膜厚方向に連続的又はステップ状に変化していることを特徴とする請求項1又は2に記載の薄膜トランジスタ。

【請求項4】

前記屈折率 n_t の透明層の膜厚を d 、光の波長を λ として、 $d = \lambda / (4 \times n_t)$ としたことを特徴とする請求項1～3のいずれかに記載の薄膜トランジスタ。

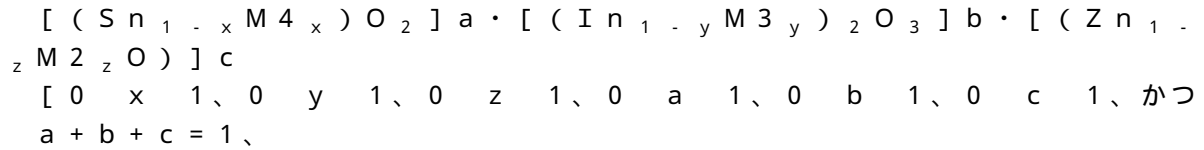
【請求項5】

可視光に対して透明な酸化物半導体からなるチャンネル層を有した薄膜トランジスタであって、

屈折率 n_o の基板と、該基板上に配した屈折率 n_x のチャネル層と、該チャネル層上に配した屈折率 n_i のゲート絶縁層とを有し、該チャネル層の屈折率 n_x は、 n_o から n_i まで膜厚方向に連続的又はステップ状に変化していることを特徴とする薄膜トランジスタ。

【請求項 6】

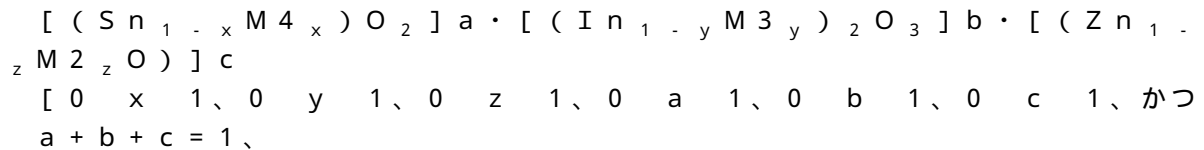
前記透明層が下記組成で示されるアモルファス酸化物からなることを特徴とする請求項 1 ~ 4 のいずれかに記載の薄膜トランジスタ。



M 4 は S n より原子番号の小さい 4 族元素 (S i, G e, Z r)、M 3 は、I n より原子番号の小さい 3 族元素 (B, A l, G a, Y) 又は L u、M 2 は Z n より原子番号の小さな 2 族元素 (M g, C a)]

【請求項 7】

前記チャネル層が下記組成で示されるアモルファス酸化物からなることを特徴とする請求項 1 ~ 5 のいずれかに記載の薄膜トランジスタ。



M 4 は S n より原子番号の小さい 4 族元素 (S i, G e, Z r)、M 3 は、I n より原子番号の小さい 3 族元素 (B, A l, G a, Y) 又は L u、M 2 は Z n より原子番号の小さな 2 族元素 (M g, C a)]

【請求項 8】

M 3 が、G a であることを特徴とする請求項 7 に記載の薄膜トランジスタ。

【請求項 9】

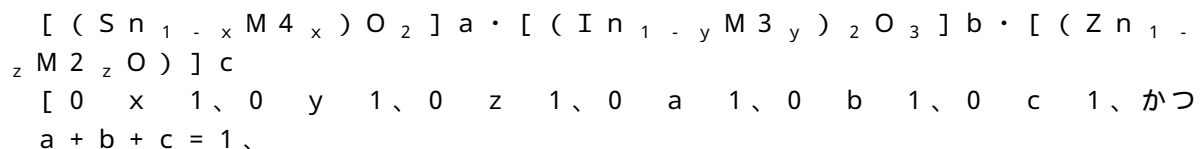
可視光に対して透明な酸化物半導体を有した薄膜ダイオードであって、

屈折率 n_o の基板と、該基板上に配した屈折率 n_t の透明層と、該透明層上に配した屈折率 n_x の酸化物半導体層とを有し、

$n_x > n_t > n_o$ なる関係を有することを特徴とする薄膜ダイオード。

【請求項 10】

前記透明層又は酸化物半導体層が下記組成で示されるアモルファス酸化物からなることを特徴とする請求項 9 に記載の薄膜ダイオード。



M 4 は S n より原子番号の小さい 4 族元素 (S i, G e, Z r)、M 3 は、I n より原子番号の小さい 3 族元素 (B, A l, G a, Y) 又は L u、M 2 は Z n より原子番号の小さな 2 族元素 (M g, C a)]

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、透明な半導体デバイス、特に、アモルファス酸化物を半導体層として用いた電界効果型薄膜トランジスタ、及び薄膜ダイオードに関する。

【背景技術】

【0002】

電界効果型トランジスタ (Field Effect Transistor, F E T) は、ゲート電極、ソース電極、及びドレイン電極を備えた 3 端子素子である。そして、電界効果型トランジスタは、ゲート電極に電圧を印加して、チャネル層に流れる電流を制御し、ソース電極とドレ

10

20

30

40

50

イン電極間の電流をスイッチングする電子アクティブ素子である。特に、チャンネル層として、セラミックス、ガラス、又はプラスチックなどの絶縁基板上に成膜した薄膜を用いる F E T は、薄膜トランジスタ (Thin Film Transistor, T F T) と呼ばれている。

【 0 0 0 3 】

上記 T F T は、薄膜技術を用いているために、比較的大面積を有する基板上への形成が容易であるという利点があり、液晶表示素子などのフラットパネル表示素子の駆動素子として広く使われている。すなわち、アクティブ液晶表示素子 (A L C D) では、ガラス基板上に作成した T F T を用いて、個々の画像ピクセルのオン・オフが行われている。また、将来の高性能有機 L E D ディスプレイ (O L E D) では、T F T によるピクセルの電流駆動が有効であると考えられている。さらに、画像全体を駆動・制御する機能を有する T F T 回路を、画像表示領域周辺の基板上に形成した、より高性能の液晶表示デバイスが実現している。

10

【 0 0 0 4 】

T F T として、現在、広く使われているのは多結晶シリコン膜又はアモルファスシリコン膜をチャンネル層とした Metal-Insulator-Semiconductor Field Effect Transistor (MIS FET) 素子である。ピクセル駆動用には、アモルファスシリコン T F T が、画像全体の駆動・制御には、高性能な多結晶シリコン T F T が実用化されている。

【 0 0 0 5 】

しかしながら、アモルファスシリコン、ポリシリコン T F T をはじめ、これまで開発されてきた T F T は、可視域に対して不透明である。

20

【 0 0 0 6 】

最近では、可視域に対して透明なトランジスタとして、酸化物をチャンネル層に適用したトランジスタが注目されてきている。

【 0 0 0 7 】

例えば、Z n O を主成分として用いた透明伝導性酸化物多結晶薄膜をチャンネル層に用いた T F T の開発が活発に行われている。上記薄膜は、比較的に低温で成膜でき、プラスチック板やフィルムなどの基板上に薄膜を形成することが可能である。しかし、Z n O を主成分とする化合物は室温で安定なアモルファス相を形成することができず、多結晶相になるために、多結晶粒子界面の散乱により、電子移動度を大きくすることができない。また多結晶粒子の形状や相互接続が成膜方法により大きく異なるため、T F T 素子の特性がばらついてしまう。また、多結晶粒子界面の光散乱により、透明性が下がる場合がある。

30

【 0 0 0 8 】

最近では、I n - G a - Z n - O 系のアモルファス酸化物を用いた薄膜トランジスタが報告されている(下記非特許文献 1)。

【 0 0 0 9 】

図 9 は、この従来 of 薄膜トランジスタの構成を示す図である。

【 0 0 1 0 】

ガラス基板 3 0 上に、a - I n G a Z n O ₄ のチャンネル層 3 1、Y ₂ O ₃ のゲート絶縁層 3 2 が積層される。3 3 , 3 4 , 3 5 は、それぞれ I T O のソース電極、ドレイン電極、ゲート電極である。

40

【 0 0 1 1 】

このトランジスタは、室温でプラスチックやガラス基板への作製が可能である。さらには、電界効果移動度が 6 - 9 程度でノーマリーオフ型のトランジスタ特性が得られている。また、可視光に対して透明であるという特徴を有している。

【非特許文献 1】K.Nomura et.al, Nature, Vol.432 (2004-11) (英), p. 488-492

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 2 】

上述した酸化物をチャンネル層に適用した薄膜トランジスタは、可視光に対して 8 0 % 程度の透明性を有しているが、用途によっては、より高い透明性が望まれる。たとえば、デ

50

ディスプレイの表示面上やバックプレーン、自動車のガラス上などに、配置する場合などには、より高い透明性が好ましい。

【0013】

また、デバイスの構成（各層の膜厚など）によっては、反射光によって色を呈する場合がある。また、透明性を確保するために、電子デバイス設計上の制約を生む場合がある。

【0014】

そこで、本発明の目的は、酸化物を半導体層に用いた半導体デバイスである、薄膜トランジスタ又は薄膜ダイオードにおいて、光の透過率を高めることを実現することにある。

【課題を解決するための手段】

【0015】

上記課題を解決するため、本発明の薄膜トランジスタは、可視光に対して透明な酸化物半導体からなるチャンネル層を有した薄膜トランジスタであって、

屈折率 n_x のチャンネル層と、該チャンネル層の一方の面に接したゲート絶縁層と該チャンネル層の他方の面に接した屈折率 n_t の透明層とを有し、 $n_x > n_t$ であることを特徴とする。

【0016】

また、本発明の薄膜トランジスタは、可視光に対して透明なアモルファス酸化物半導体からなるチャンネル層を有した薄膜トランジスタであって、

屈折率 n_o の基板と、該基板上に配した屈折率 n_x のチャンネル層と、該チャンネル層上に配した屈折率 n_i のゲート絶縁層とを有し、該チャンネル層の屈折率 n_x は、 n_o から n_i まで膜厚方向に連続的又はステップ状に変化していることを特徴とする。

【0017】

さらに、本発明の薄膜ダイオードは、可視光に対して透明な酸化物半導体を有した薄膜ダイオードであって、

屈折率 n_o の基板と、該基板上に配した屈折率 n_t の透明層と該透明層上に配した屈折率 n_x の酸化物半導体層を有し、 $n_x > n_t > n_o$ なる関係を有することを特徴とする。

【発明の効果】

【0018】

本発明により、チャンネル層に接して透明層を設け両者の屈折率に関連を持たせるか、又はチャンネル層自身の屈折率を規定したデバイス構成とすることで、より透明性に優れた薄膜トランジスタを実現することができる。また、半導体層に接して透明層を設け両者の屈折率に関連を持たせたデバイス構成とすることで、より透明性に優れた薄膜ダイオードを実現することができる。

【発明を実施するための最良の形態】

【0019】

次に、本発明の実施の形態について図面を参照して説明する。

【0020】

図1は、本発明における電界効果型薄膜トランジスタの構成例を示す断面図である。

【0021】

図1において、10はプラスチック（例えばPET）やガラスの基板、11はチャンネル層、12はゲート絶縁層、13はソース電極、14はドレイン電極、15はゲート電極、16は透明層である。

【0022】

本発明では、薄膜トランジスタのチャンネル層に隣接して透明層を配する。

【0023】

薄膜トランジスタは、ゲート電極15、ソース電極13、及びドレイン電極14を備えた3端子素子である。そして、薄膜トランジスタは、ゲート電極に電圧 V_g を印加して、チャンネル層に流れる電流 I_d を制御し、ソース電極とドレイン電極間の電流 I_d をスイッチングする機能を有する電子アクティブ素子である。

【0024】

10

20

30

40

50

上述のチャネル層 1 1、ゲート絶縁層 1 2、電極 1 3, 1 4, 1 5、透明層 1 6 及び基板 1 0 として透明な材料を用いれば、透明な薄膜トランジスタとすることができる。

【 0 0 2 5 】

特に、本発明の図 1 の構成においては、チャネル層の下に透明層 1 6 を有しており、これにより、先に述べた従来の構成（図 9）と比べて、可視光の透過性に優れた薄膜トランジスタとなっている。

【 0 0 2 6 】

一般に、光が屈折率の異なった媒体に入射するとその界面では、必ず反射が生じる。そこで、本発明では、裏面（図面の下側）からの入射光の反射を低減する作用を有している。すなわち、透明層を配することで、入射光の反射を低減することができる。透明層 1 6 が反射防止機能を果たすため、透明性の高い薄膜トランジスタとすることができる。

【 0 0 2 7 】

透明層としては、任意の透明な材料を用いることができ、屈折率 n_t や膜厚 d は、所望の光学特性が得られるように、適宜、設定される。

【 0 0 2 8 】

例えば、透明層の屈折率 n_t を基板の屈折率 n_o より大きく、チャネル層の屈折率 n_x より小さいものとするのが挙げられる。これにより、層間の屈折率の差が小さくなるため、透過率の向上を図ることができる。

【 0 0 2 9 】

他にも、透明層の屈折率を厚さ方向に連続的又はステップ状に変化させることや、チャネル層の屈折率を連続的に変化させることで、屈折率の不連続が生じる界面をなくし、透明性を高めることができる。

【 0 0 3 0 】

図 2 は、本発明における薄膜トランジスタの他の構成例を示す断面図である。（a）は層構成、（b）は（a）の A A 断面方向の屈折率変化を示す。

【 0 0 3 1 】

これは、チャネル層を屈折率が傾斜した（連続的に変化した）層として構成した例である。屈折率 n_o の基板と、該基板上に配した屈折率 n_x のチャネル層と、該チャネル層上に配した屈折率 n_i のゲート絶縁層とを有し、該チャネル層の屈折率 n_x は、 n_o から n_i まで膜厚方向に連続的又はステップ状に変化している。

【 0 0 3 2 】

この場合は、図 2 のように透明層を省いてもよいし、透明層をチャネル層の下地に配してもよい。

【 0 0 3 3 】

さらに、透明層の膜厚を適宜に選ぶことにより、層の上面と下面で反射される光が干渉することで、反射をより低減することができる。例えば、膜厚 d 、薄膜の屈折率を n_t として、光の波長 λ として

$$d = \lambda / (4 \times n_t)$$

となる膜厚を選ぶことが挙げられる。但し、これに限られるものでなく、所望の光学特性が得られるように、適宜、膜厚を設定することができる。

【 0 0 3 4 】

上述の技術的な考え方は、光学部品などの、誘電体膜を透明基板上に成膜することで、透過率を向上させる技術はよく知られている。しかしながら、本発明では透明な薄膜トランジスタという特徴あるデバイスにおいて、デバイス特性（電子デバイスとしての特性）と光学特性（透過率）を両立させる具体的構成は知られていなかった。

【 0 0 3 5 】

本発明の薄膜トランジスタの酸化物からなる薄膜部材（透明層、チャネル層、電極層、ゲート絶縁層）はアモルファス状態の薄膜であることが好ましい。多結晶において、結晶サイズが光の波長の数分の 1 サイズになると、透明性から光散乱を生ずる。すなわち、本発明において、薄膜部材アモルファスが好ましく、多結晶である場合は、結晶サイズが 5

10

20

30

40

50

0 nm以下であることが好ましい。これにより、透明性の高い薄膜トランジスタとすることができる。

【0036】

既に示した図1は、半導体チャネル層11の上にゲート絶縁層12とゲート電極15とを順に形成するトップゲート構造の例である。他にも、ボトムゲート構造の例がある。

【0037】

図3は、本発明における薄膜トランジスタの他の構成例を示す断面図（ボトムゲート構造）である。

【0038】

ゲート電極15の上にゲート絶縁層12と半導体チャネル層11を順に形成するボトムゲート構造の例である。電極とチャネル層・絶縁層界面の配置関係から、図1はスタガ構造、図3は逆スタガ構造と呼ばれる。

【0039】

図3の構成においては、チャネル層の上に透明層16が配され、表面からの入射光に対して、反射防止機能を果たす。これにより透明性に優れたTFTとすることができる。

【0040】

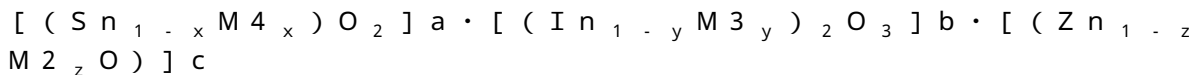
このように、本発明において、TFTの構成はこれに限定されるものでなく、任意のトップ/ボトムゲート構造、スタガ/逆スタガ構造を用いることができる。

【0041】

次に、各層を構成する材料について説明する。

【0042】

チャネル層は、ZnOやSnO₂などを適用できるが、トランジスタとしての良好な特性が期待できる下記の材料が好ましい。すなわちチャネル層は下記の組成で記されるアモルファス酸化物からなることが好ましい。



ここで、0 < x < 1、0 < y < 1、0 < z < 1、

0 < a < 1、0 < b < 1、0 < c < 1、

かつ a + b + c = 1、

M₄はSnより原子番号の小さい4族元素(Si, Ge, Zr)、

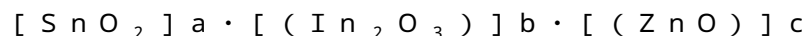
M₃は、Inより原子番号の小さい3族元素(B, Al, Ga, Y)又はLu、

M₂はZnより原子番号の小さな2族元素(Mg, Ca)で示される。

この中でも、特に、[(In_{1-y}Ga_y)₂O₃]^b・[(ZnO)]^c

0 < y < 1、0 < b < 1、0 < c < 1、

及び



ここで0 < a < 1、0 < b < 1、0 < c < 1、

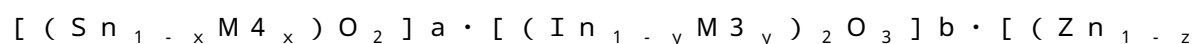
が好ましい。

【0043】

例えば、チャネル層に適用するアモルファス酸化物膜は、SnO₂、In₂O₃及びZnOを頂点とする3角形の内部に位置する一元系、二元系、又は三元系組成によって実現し得る。三元系組成の組成比によっては、ある組成比に範囲において結晶化する場合がある。例えば、上記3種の化合物のうち二つを含む二元系組成のうち、In-Zn-O系では、Inが約80原子%超含まれる組成、Sn-In-O系の場合には、Inが約80原子%含まれる組成で、アモルファス膜を作成することができる。

【0044】

透明層は、任意の誘電体を適用できるが、アモルファスで屈折率の制御性に優れた下記の材料が好ましい。すなわち透明層は下記の組成で記されるアモルファス酸化物からなることが好ましい。



10

20

30

40

50

$M_2 z O_3] c$

ここで、 $0 < x < 1$ 、 $0 < y < 1$ 、 $0 < z < 1$ 、
 $0 < a < 1$ 、 $0 < b < 1$ 、 $0 < c < 1$ 、
 かつ $a + b + c = 1$ 、

M_4 は Sn より原子番号の小さい 4 族元素 (Si , Ge , Zr)、

M_3 は、 In より原子番号の小さい 3 族元素 (B , Al , Ga , Y) 又は Lu 、

M_2 は Zn より原子番号の小さな 2 族元素 (Mg , Ca) で示される。

この中でも、特に、 $[(In_{1-y}Ga_y)_2O_3] b \cdot [(ZnO)] c$
 $0 < y < 1$ 、 $0 < b < 1$ 、 $0 < c < 1$ 、

及び

$[SnO_2] a \cdot [(In_2O_3)] b \cdot [(ZnO)] c$

ここで、 $0 < a < 1$ 、 $0 < b < 1$ 、 $0 < c < 1$ 、
 が好ましい。

【0045】

透明層として、先に述べたチャンネル層と同じ材料系を用いることが、好ましい。これにより、製造装置を併用できることや、連続製膜ができることなどの利点がある。さらには、透明層とチャンネル層の界面が安定した構造となるので、膜剥がれなどが生じにくく、信頼性が高いという利点もある。

【0046】

特に、薄膜トランジスタとしての電気的特性と、透過率という光学特性を両立させる上で、チャンネル層と透明層の両方に上述の材料系を用いることが好ましい。

【0047】

図 4 は、屈折率と材料組成の関係を示すグラフである。

【0048】

前記組成式で示される透明層（もしくはチャンネル層）の屈折率は、材料組成を制御することで、制御することができる。例えば、 In 、 Ga 、 Zn の 3 元系酸化物においては、図 4 に示すように Ga 組成比を大きくすることで屈折率を小さくすることができる。一方で、 In 組成比を大きくすることで、屈折率を大きくすることができる。さらには In 、 Sn 、 Zn の 3 元系酸化物においては、 Sn の組成比を大きくすることで屈折率を大きくすることができる。

【0049】

他にも、成膜時の酸素分圧により薄膜中の酸素欠損量を制御することで、屈折率を制御することができる。

【0050】

図 5 は、屈折率と成膜時の酸素分圧の関係を示すグラフである。

【0051】

図 5 に示すように、成膜時の酸素分圧を大きくすることで、屈折率を小さくすることができる。

【0052】

このように組成を適宜制御することで、所望の屈折率を有したアモルファスからなり透明層を得ることができるため、 $In-Ga-Zn-O$ 系や $In-Sn-Zn-O$ 系は透明層やチャンネル層として好ましい材料系である。

【0053】

アモルファス酸化物の成膜法としては、スパッタ法 (SP 法)、パルスレーザー蒸着法 (PLD 法)、及び電子ビーム蒸着法などの気相法を用いるのがよい。尚、気相法の中でも、量産性の点からは、 SP 法が適している。しかし、成膜法は、これらの方法に限られるものではない。成膜時の基板の温度は意図的に加温しない状態で、ほぼ室温に維持することができる。

【0054】

本発明のトランジスタにおいて、ゲート絶縁層 12 の材料は良好な絶縁性と透明性を有

10

20

30

40

50

するものであれば、特にこだわらない。例えば、ゲート絶縁層 12 としては、 Al_2O_3 、 Y_2O_3 、 SiO_2 、又は HfO_2 の 1 種、又はそれらの化合物を少なくとも二種以上含む混晶化合物を用いることができる。先に述べたように、透過率を向上させる観点から、特に、アモルファスであることが好ましい。これらにより、ソース・ゲート電極間及びドレイン・ゲート電極間のリーク電流を約 10^{-7} A にすることができる。

【0055】

また、ソース電極 13、ドレイン電極 14、ゲート電極 15 は、 In_2O_3 : Sn、ZnO、InZnO などの透明導電膜を用いることができる。先に述べたように、透過率を向上させる観点から、アモルファスであることが好ましい。

【0056】

基板 10 としては、ガラス基板、プラスチック基板、プラスチックフィルムなどの透明性を有した材料を用いることができる。

【0057】

本発明のアモルファス薄膜トランジスタは LCD や有機 EL ディスプレイのスイッチング素子として応用することができ、フレキシブル・ディスプレイをはじめ、シースルー型のディスプレイ、IC カードや ID タグなどに幅広く応用できる。

【実施例】

【0058】

(実施例 1)

本実施例では、図 1 に示すトップゲート型 TFT 素子を作製した例である。

【0059】

まず、屈折率が約 1.5 のガラス基板上に、透明層 16 としてアモルファス酸化物膜を形成する。

【0060】

本実施例では、アルゴンガスと酸素ガスと混合雰囲気中で高周波スパッタ法により、In-Ga-Zn-O 系アモルファス酸化物膜を形成する。

【0061】

ターゲットとしては、 In_2O_3 、 Ga_2O_3 、ZnO の 3 つのターゲット (サイズ 2 インチ) を使い、3 元同時スパッタ成膜により、In-Ga-Zn-O 系アモルファス酸化物膜を成膜した。それぞれのターゲットへ投入 RF パワーは、15 W、200 W、25 W である。成膜時の雰囲気は、全圧 0.4 Pa であり、その際ガス流量比として Ar : $O_2 = 100 : 2$ である。また、基板温度は 25 である。

【0062】

分光エリプソメトリの評価により、厚さは 75 nm、波長 550 nm での屈折率が約 1.9 である。この薄膜の抵抗率を評価すると、絶縁体である。

【0063】

蛍光 X 線の評価により、組成は、In : Ga : Zn = 1 : 7 : 1 である。

【0064】

次にチャネル層としてアモルファス酸化物膜を形成する。ターゲットとしては、 In_2O_3 、 Ga_2O_3 、ZnO の 3 つのターゲット (サイズ 2 インチ) を使い、3 元同時スパッタ成膜により、In-Ga-Zn-O 系アモルファス酸化物膜を成膜した。それぞれのターゲットへ投入 RF パワーは、30 W、60 W、50 W である。成膜時の雰囲気は、全圧 0.4 Pa であり、その際ガス流量比として Ar : $O_2 = 100 : 1$ である。また、基板温度は 25 である。分光エリプソメトリの評価により、厚さは 70 nm、波長 550 nm での屈折率が約 2.0 である。この薄膜の抵抗率を評価すると、50 cm 程度の半絶縁性を示す。

【0065】

蛍光 X 線の評価により、組成は、In : Ga : Zn = 1.05 : 1 : 0.95 である。

【0066】

得られた膜に関し、膜面にすれすれ入射の X 線回折 (薄膜法、入射角 0.55 度) を行

10

20

30

40

50

ったところ、明瞭な回折ピークは検出されず、作製した In-Ga-Zn-O 系膜はアモルファス膜である。

【0067】

次に、フォトリソグラフィ法とリフトオフ法により、ドレイン電極14及びソース電極13をパターニング形成した。それぞれ電極材質は40%のZnOを添加した In_2O_3 であり、厚さは60nmである。

【0068】

次に、フォトリソグラフィ法とリフトオフ法により、ゲート絶縁層12をパターニング形成した。ゲート絶縁膜は、 Al_2O_3 膜を電子ビーム蒸着法により成膜し、厚みは150nmである。また Al_2O_3 膜の比誘電率は約8、屈折率は約1.6である。

10

【0069】

さらに、フォトリソグラフィ法とリフトオフ法により、ゲート電極15を形成した。チャンネル長は、50 μm で、チャンネル幅は、200 μm である。40%のZnOを添加した In_2O_3 であり、厚さは50nmである。

【0070】

(比較例1)

上述の手法と同様な手法で、透明層を成膜しない試料を用意した。

【0071】

TFT素子の特性評価

図6は、本発明の薄膜トランジスタの典型的な特性を示すグラフである。

20

【0072】

ソース・ドレイン電極間に5V程度の電圧 V_d を印加したとき、ゲート電圧 V_g を印加を0Vと5Vの間でオンオフすることで、ソース・ドレイン電極間の電流 I_d を制御する(オンオフする)ことができる。図6(a)は、さまざまな V_g での $I_d - V_d$ 特性、図6(b)は、 $V_d = 6\text{V}$ における $I_d - V_g$ 特性(トランスファ特性)の例である。

【0073】

図6(a)に示すように、一定のゲート電圧 V_g を印加し、 V_d の変化に伴うソース・ドレイン間電流の I_d のドレイン電圧 V_d 依存性を測定すると、 $V_d = 6\text{V}$ 程度で飽和(ピンチオフ)する典型的な半導体トランジスタの挙動を示した。利得特性を調べたところ、 $V_d = 4\text{V}$ 印加時におけるゲート電圧 V_g の閾値は約-0.5Vであった。また、 $V_g = 10\text{V}$ 時には、 $I_d = 1.0 \times 10^{-5}\text{A}$ 程度の電流が流れた。

30

【0074】

トランジスタのオン・オフ比は、 10^6 超であった。また、出力特性から電界効果移動度を算出したところ、飽和領域において約 $6.5\text{cm}^2(\text{Vs})^{-1}$ の電界効果移動度が得られた。作製した素子に可視光を照射して同様の測定を行なったが、トランジスタ特性の変化は認められなかった。

【0075】

また、本実施例のTFTと比較例のTFTのトランジスタ特性を比較したところ、電気特性には大差がみられなかった。

【0076】

一方で、透過率を評価すると、本実施例のTFTは比較例のTFTに比べて可視域全般にわたり透過率が優れていることが分かる。

40

【0077】

図7は、本発明の薄膜トランジスタの透過率特性を示すグラフである。

【0078】

図7において、実線が本発明のTFTの透過率であり、点線が比較例の透過率である。

【0079】

本発明の透明性に優れた薄膜トランジスタは、有機発光ダイオードの動作回路への利用などが期待できる。

【0080】

50

(実施例2)

本実施例では、プラスチック基板上に図2に示すトップゲート型TFT素子を作製した例である。本実施例では、チャンネル層に傾斜屈折率膜を適用していることに特徴がある。

【0081】

まず、屈折率が約1.5のポリエチレン・テレフタレート(PET)フィルム上に、チャンネル層としてアモルファス酸化物膜を形成する。

【0082】

本実施例では、アルゴンガスと酸素ガスと混合雰囲気中で高周波スパッタ法により、In-Ga-Zn-O系アモルファス酸化物膜を形成する。

【0083】

本実施例では、ターゲットとしては、 In_2O_3 、 Ga_2O_3 、 ZnO の3つのターゲット(サイズ2インチ)を用い、3元同時スパッタ成膜により、In-Ga-Zn-O系アモルファス酸化物膜を成膜した。

【0084】

それぞれのターゲットへ投入RFパワーは、成膜開始直後は In_2O_3 が0W、 Ga_2O_3 が200W、 ZnO が0Wあり、時間と共に、 In_2O_3 と ZnO のパワーを上昇させ、 Ga_2O_3 のパワーを減少させる。最終的には、 In_2O_3 が40W、 Ga_2O_3 が40W、 ZnO が40Wである。成膜時の雰囲気は、全圧0.4Paであり、その際ガス流量比として $\text{Ar}:\text{O}_2=100:1.5$ である。また、基板温度は25℃である。

【0085】

これにより、図2(b)に示すように、屈折率が基板側から表面に向けて連続的に徐々に大きくなっている。すなわちチャンネル層は、膜厚方向に屈折率が連続的に変化した傾斜屈折率膜である。基板近傍の屈折率は1.7程度、表面においては2.1程度と見積もっている。チャンネル層のトータル膜厚は110nmとしている。

【0086】

得られた膜に関し、膜面にすれすれ入射のX線回折(薄膜法、入射角0.5度)を行ったところ、明瞭な回折ピークは検出されず、作製したIn-Ga-Zn-O系膜はアモルファス膜である。

【0087】

次に、フォトリソグラフィ法とリフトオフ法により、ドレイン電極14及びソース電極13をパターニング形成した。それぞれ電極材質は40%の ZnO を添加した In_2O_3 であり、厚さは60nmである。

【0088】

次に、フォトリソグラフィ法とリフトオフ法により、ゲート絶縁層12をパターニング形成した。ゲート絶縁層12は、 Y_2O_3 膜を電子ビーム蒸着法により成膜し、厚みは150nmである。また Y_2O_3 膜の比誘電率は約12、屈折率は約2である。

【0089】

また、比較例2として、比較例1と同様な構成の薄膜トランジスタをPET基板上に作成した。

【0090】

TFT素子の特性評価

本実施例のトランジスタのオン・オフ比は、 10^3 超であった。また、出力特性から電界効果移動度を算出したところ、飽和領域において約 $5\text{cm}^2(\text{Vs})^{-1}$ の電界効果移動度が得られた。トランジスタ特性としては、比較例2と同等であるが、透過率を評価すると、本実施例のTFTは比較例のTFTに比べて透過率に優れている。

【0091】

また、PETフィルム上に作成した素子を、曲率半径30mmで屈曲させ、同様のトランジスタ特性の測定を行ったが、トランジスタ特性に大きな変化は認められなかった。本実施例のフレキシブル基板上に形成された透明性に優れた薄膜トランジスタは、有機発光ダイオードの動作回路への利用などが期待できる。

10

20

30

40

50

【0092】

(実施例3)

図8は、本発明における実施例3の薄膜ダイオードの構成例を示す断面図である。

【0093】

本実施例では、酸化物半導体デバイスとして、図8に示す構成のPN接合デバイス(薄膜ダイオード)を作製した例である。

【0094】

まず、屈折率が約1.5のガラスの基板10上に、透明層16としてIn-Ga-Zn-O系アモルファス酸化物膜を形成する。本実施例では、ターゲットとして $\text{In}_2\text{O}_3 \cdot \text{Ga}_2\text{O}_3 \cdot \text{ZnO}$ の複合酸化物ターゲットを用い、スパッタ法により成膜した。成膜時の雰囲気は、全圧0.4Paであり、その際ガス流量比として $\text{Ar}:\text{O}_2=100:10$ である。また、基板温度は25℃である。

10

【0095】

分光エリプソメトリの評価により、厚さは75nm、波長550nmでの屈折率が約1.9である。

【0096】

蛍光X線の評価により、組成は、 $\text{In}:\text{Ga}:\text{Zn}=1:1:0.9$ である。

【0097】

次に、同様にしてn型半導体層21として、In-Sn-Zn-O系アモルファス酸化物膜を形成する。ターゲットとして $\text{In}_2\text{O}_3 \cdot 2\text{SnO}_2 \cdot 2\text{ZnO}$ の複合酸化物ターゲットを用い、スパッタ成膜により、In-Sn-Zn-O系アモルファス酸化物膜を成膜した。成膜時の雰囲気は、全圧0.4Paであり、その際ガス流量比として $\text{Ar}:\text{O}_2=100:2$ である。また、基板温度は25℃である。

20

【0098】

分光エリプソメトリの評価により、厚さは60nm、波長550nmでの屈折率が約2.2である。

【0099】

蛍光X線の評価により、組成は、 $\text{In}:\text{Sn}:\text{Zn}=1:1.1:0.9$ である。

【0100】

次に、p型半導体層22として、Zn-Rh-O系アモルファス酸化物膜をパターンニング形成する。ターゲットとして $\text{Rh}_2\text{O}_3 \cdot 2\text{ZnO}$ の複合酸化物ターゲットを用い、スパッタ成膜により成膜した。成膜時の雰囲気は、全圧0.4Paであり、その際ガス流量比として $\text{Ar}:\text{O}_2=10:1$ である。

30

【0101】

最後に、n側電極23、p側電極24をパターンニング形成した。それぞれ電極材質は40%のZnOを添加した In_2O_3 であり、厚さは60nmである。

【0102】

n側電極、p側電極の間の電流電圧特性を評価すると、ダイオード特性が観測された。

【0103】

また、透過率を評価すると、上記構成において透明層を省いた構成と比較して、透過率が向上していることが分かる。

40

【0104】

本実施例の透明性に優れたPN接合デバイスは、透明電子回路への利用などが期待できる。

【産業上の利用可能性】

【0105】

本発明の透明なアモルファス薄膜トランジスタは、波長400nm以上の可視光・赤外光に対して透明であるので、LCDや有機ELディスプレイのスイッチング素子として応用することができる。また、フレキシブル・ディスプレイをはじめ、シースルー型のディスプレイ、ICカードやIDタグなどに幅広く応用できる。

50

【0106】

また、低温で薄膜形成を行うことが可能で、かつアモルファス状態であるため、PETフィルムをはじめとするフレキシブル素材上に形成することができる。

【図面の簡単な説明】

【0107】

【図1】本発明における薄膜トランジスタの構成例を示す断面図（トップゲート構造）

【図2】本発明における薄膜トランジスタの他の構成例を示す断面図（屈折率の値が傾斜したチャネル層）（a）：層構成（b）：（a）のAA断面方向の屈折率変化

【図3】本発明における薄膜トランジスタの他の構成例を示す断面図（ボトムゲート構造）

【図4】屈折率と材料組成の関係を示すグラフ（a）：In-Ga-Zn系 Ga濃度依存性（b）：In-Ga-Zn系 In濃度依存性（c）：In-Sn-Zn系 Sn濃度依存性

【図5】屈折率と成膜時の酸素分圧の関係を示すグラフ

【図6】本発明の薄膜トランジスタの特性を示すグラフ（a）：トランジスタ特性（b）：トランスファ特性

【図7】本発明の薄膜トランジスタの透過率特性を示すグラフ

【図8】本発明における薄膜ダイオードの構成例を示す断面図

【図9】従来の薄膜トランジスタの構成を示す図

【符号の説明】

【0108】

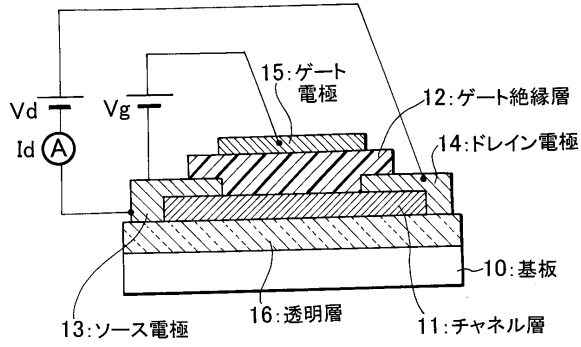
- 10 ... 基板
- 11 ... チャネル層
- 12 ... ゲート絶縁層
- 13 ... ソース電極
- 14 ... ドレイン電極
- 15 ... ゲート電極
- 16 ... 透明層
- 21 ... n型半導体層
- 22 ... p型半導体層
- 23 ... n側電極
- 24 ... p側電極

10

20

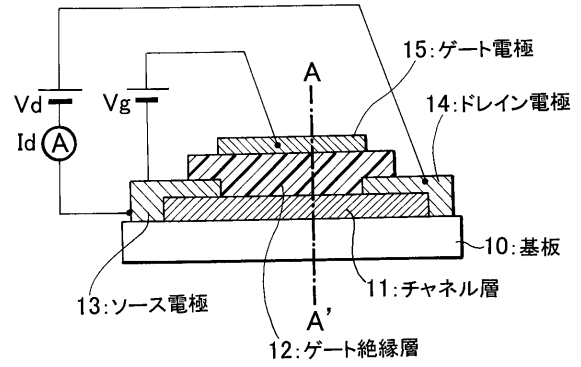
30

【図1】

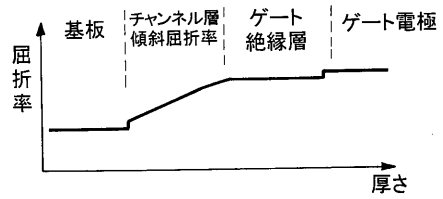


【図2】

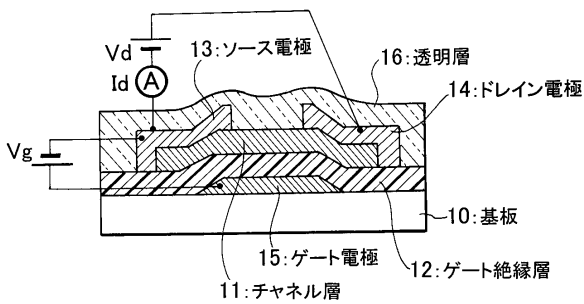
(a)



(b) AA' 断面方向の屈折率変化

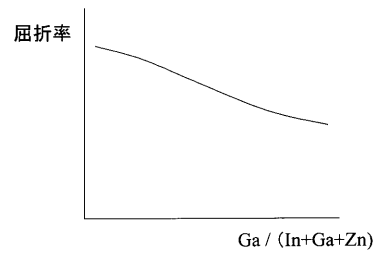


【図3】

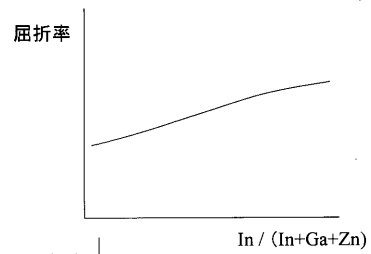


【図4】

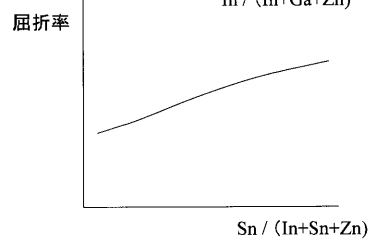
(a)



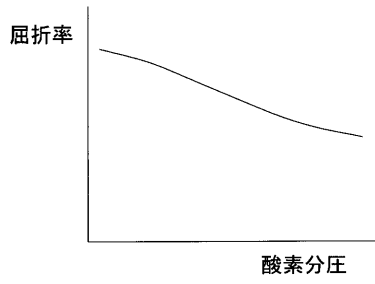
(b)



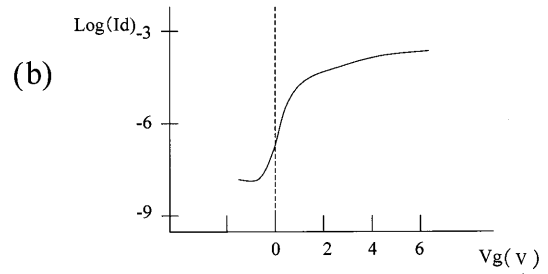
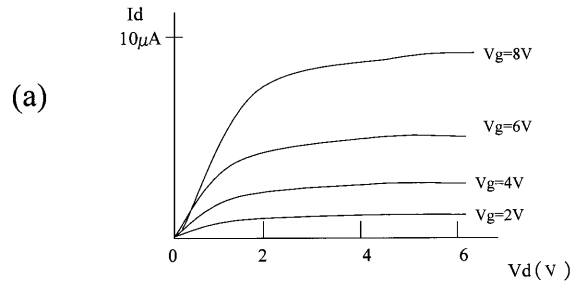
(c)



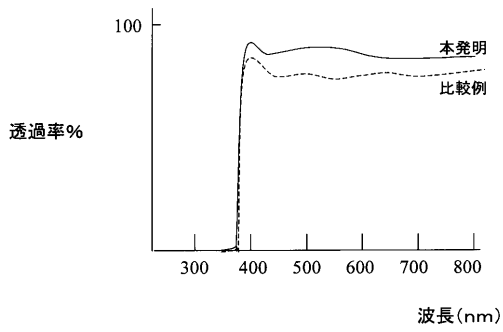
【図5】



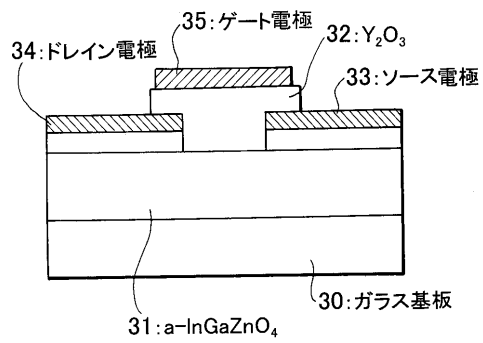
【図6】



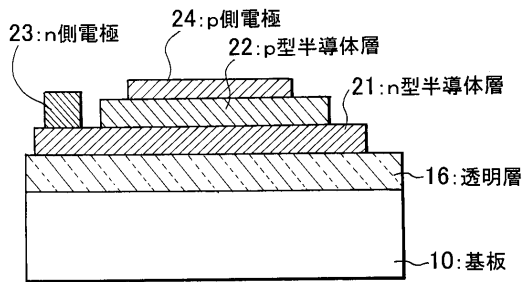
【図7】



【図9】



【図8】



フロントページの続き

- (56)参考文献 特開2004-103957(JP,A)
特開2004-235180(JP,A)
特開平10-190030(JP,A)
特開平09-135037(JP,A)
特開2004-6686(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 29/786

H01L 29/861