

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>4</sup> G06F 5/06	(11) 공개번호 특 1988-0005511
	(43) 공개일자 1988년 06월 29일
(21) 출원번호	특 1987-0011949
(22) 출원일자	1987년 10월 28일
(30) 우선권주장	259375 1986년 10월 30일 일본(JP)
(71) 출원인	가부시기가이샤 히다찌세이사쿠쇼 미다가쓰시게 일본국 도오교도 지요다구 간다 스루가다이 4-6히다찌마구 세루 가부시기가이샤 나가이 아쯔시 일본국 오오사카후 이바라기시 우시도라 1-1-88히다찌 초·에루·에스·아이 엔지니어링 가부시기가이샤 오노 미노루 일본국 도오교도 고다이라시 죠스이혼마찌 1448
(72) 발명자	가네고 겐지 일본국 시가미하라시 시모구자와 2609-11 유에다 히로따다 일본국 고구분지시 니시마찌 2초메 22-49 나카가와 데쯔유와 일본국 고가네이시 미도리쵸 5초메 18-30 기유찌 아쯔유시 일본국 구니다찌시 이시다 707-13 하기와라 요시무네 일본국 하찌오지시 나가부사마찌 625-8 다카모리 유 일본국 고구분지시 허가시고이가보 3초메 31-35-103 도요마수 다카노리 일본국 후쿠오카시 하가다구 모도마찌 2초메 2-1-517
(74) 대리인	백남기

심사청구 : 없음

(54) 멀티 프로세서 시스템 및 그것에 사용된 코 프로세서

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

멀티 프로세서 시스템 및 그것에 사용된 코 프로세서

[도면의 간단한 설명]

제1도는 본 발명의 제 1의 실시예에 따른 멀티 프로세서 시스템의 구성도.

제2도는 본 발명의 출원전 본 발명자 등에 의해서 연구의 목적으로 개발된 멀티 프로세서 시스템의 구성도.

제3도 A내지 제3도 D는 여러개의 프로세서 소자(PE)의 동작 형태의 설명도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

**(57) 청구의 범위**

**청구항 1**

여러개의 코 프로세서와, 버스를 통하여 다차원 프로세서 번호와 지시를 상기 여러개의 코 프로세서에 공급하며, 상기 여러개의 코 프로세서에 접속된 호스트 프로세서에 있어서, 상기 여러개의 코 프로세서는, (a) 관련된 코 프로세서에 고유의 다차원 정보를 저장하는 제1의 수단, (b) 상기 제1의 수단에 저장된 상기 다차원 정보와 상기 호스트 프로세서에 의해 공급된 상기 다차원 프로세서 사이의 관계를 판정하는 제2의 수단, (c) 상기 관계가 소정의 하나로 있을 때 상기 제2의 수단에 응답하여, 관련된 코 프로세서로서 상기 지시에 응답시키기 위한 제3의 수단을 포함하며 구성하는 멀티 프로세서 시스템.

**청구항 2**

특허청구의 범위 제 1항에 있어서, 상기 여러개의 코 프로세서는 또, (d) 상기 버스를 통하여 상기 호스트 프로세서에서 공급된 상기 다차원 프로세서 번호가 상기 호스트 프로세서와 상기 여러 개의 코 프로세서 사이의 동시 통신을 가능하게 하는 특정 번호인가를 판정하는 제 4의 수단을 포함하며, 상기 다차원 프로세서 번호가 상기 특정 번호인 경우에 상기 제 4의 수단에 응답하여 상기 제 3의 수단은 상기 관련된 코 프로세서로서 상기 지시에 응답시키는 멀티 프로세서 시스템.

**청구항 3**

특허청구의 범위 제 2항에 있어서, 상기 여러 개의 코 프로세서는 또 (e) 상기 버스를 통하여 상기 호스트 프로세서에서 공급된 상기 다차원 프로세서와 상기 지시를 저장하는 제 5의 수단을 포함하는 멀티 프로세서 시스템.

**청구항 4**

버스를 통하여 상기 코 프로세서 및 다른 코 프로세서와 접속된 호스트 프로세서에 있어서, 상기 호스트 프로세서는 상기 버스에 다차원 프로세서 번호와 지시를 공급하고, 상기 코 프로세서의 각각은 (a) 관련된 코 프로세서에 고유의 다차원 정보를 저장하는 제 1의 수단, (b) 상기 제 1의 수단에 저장된 상기 다차원 정보와 상기 호스트 프로세서에 의해 공급된 상기 다차원 프로세서 사이의 관계를 판정하는 제 2의 수단, (c) 상기 관계가 소정의 하나로 있을 때 상기 제 2의 수단에 응답하여, 관련된 코 프로세서로서 상기 지시에 응답시키기 위한 제 3의 수단을 포함하는 멀티 프로세서 시스템에서의 사용을 위한 코 프로세서.

**청구항 5**

특허청구의 범위 제 4항에 있어서, 상기 코 프로세서의 각각은 또(d) 상기 버스를 통하여 상기 호스트 프로세서에서 공급된 상기 다차원 프로세서 번호가 상기 호스트 프로세서와 상기 여러 개의 코 프로세서 사이의 동시 통신을 가능하게 하는 특정 번호인가를 판정하는 제 4의 수단을 포함하며, 상기 다차원 프로세서 번호가 상기 특정 번호인 경우에 상기 제 4의 수단에 응답하여 상기 제 3의 수단은 상기 관련된 코프로세서로 상기 지시에 응답시키는 멀티 프로세서 시스템에서의 사용을 위한 코 프로세서.

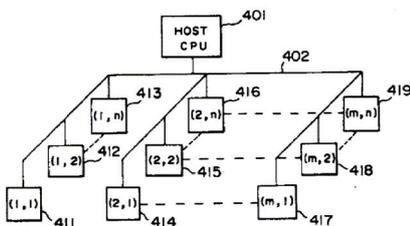
**청구항 6**

특허청구의 범위 제 5항에 있어서, 상기 여러 개의 코 프로세서는 또, (e) 상기 버스를 통하여 상기 호스트 프로세서에서 공급된 상기 다차원 프로세서와 상기 지시를 저장하는 제 5의 수단을 포함하는 멀티 프로세서 시스템에서의 사용을 위한 코 프로세서.

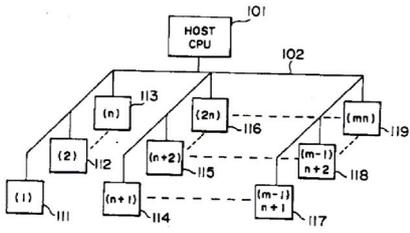
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

**도면**

**도면1**



도면2



도면3

