



(12)发明专利

(10)授权公告号 CN 104020910 B

(45)授权公告日 2017.12.15

(21)申请号 201410240493.6

(51)Int.Cl.

(22)申请日 2014.05.30

G06F 3/044(2006.01)

(65)同一申请的已公布的文献号

G02F 1/1333(2006.01)

申请公布号 CN 104020910 A

(56)对比文件

(43)申请公布日 2014.09.03

CN 103135830 A, 2013.06.05,

(73)专利权人 京东方科技集团股份有限公司

CN 103135830 A, 2013.06.05,

地址 100015 北京市朝阳区酒仙桥路10号

CN 102937853 A, 2013.02.20,

专利权人 北京京东方光电科技有限公司

CN 102955637 A, 2013.03.06,

(72)发明人 王海生 董学 薛海林 刘英明

审查员 贾越

赵卫杰 丁小梁 杨盛际 刘红娟

王磊 王春雷

(74)专利代理机构 北京同达信恒知识产权代理
有限公司 11291

权利要求书1页 说明书5页 附图7页

(54)发明名称

一种内嵌式触摸屏及显示装置

(57)摘要

本发明公开了一种内嵌式触摸屏及显示装置，利用自电容的原理在触摸屏的各像素电极的间隙处设置与像素电极同层设置的自电容电极，触控侦测芯片在触控时间段通过检测各自电容电极的电容值变化可以判断出触控位置。由于本发明实施例提供的触摸屏是将像素电极层的结构进行变更在各像素电极原有的间隙处形成自电容电极，因此，在现有的阵列基板制备工艺的基础上，不需要增加额外的工艺，节省了生产成本，提高了生产效率。



1. 一种内嵌式触摸屏，包括相对而置的上基板和下基板，其特征在于，还包括：设置于所述下基板面向所述上基板的一侧的像素电极层，以及触控侦测芯片；其中，

所述像素电极层由多个相互绝缘的像素电极和自电容电极组成；其中，各所述像素电极呈阵列排布，各所述自电容电极的图形位于相邻的两个所述像素电极的间隙处；

所述触控侦测芯片用于在触控时间段通过检测各所述自电容电极的电容值变化以判断触控位置。

2. 如权利要求1所述的内嵌式触摸屏，其特征在于，各所述自电容电极的图形为将所述像素电极作为网孔的网格状结构。

3. 如权利要求1所述的内嵌式触摸屏，其特征在于，还包括：用于将所述自电容电极连接至所述触控侦测芯片的多条导线。

4. 如权利要求3所述的内嵌式触摸屏，其特征在于，所述导线与所述自电容电极异层设置。

5. 如权利要求4所述的内嵌式触摸屏，其特征在于，各所述导线的图形在所述下基板的正投影均位于相邻的两个所述像素电极的间隙处。

6. 如权利要求5所述的内嵌式触摸屏，其特征在于，还包括：设置于所述下基板面向所述上基板的一侧的相互交叉而置的栅极信号线和数据信号线；

所述导线的延伸方向与所述栅极信号线相同，或与所述数据信号线相同。

7. 如权利要求6所述的内嵌式触摸屏，其特征在于，以每相邻的两行像素电极为一个像素组，在该两行像素电极之间设置有两条所述栅极信号线分别为该两行像素电极提供栅极扫描信号；

所述导线设置在相邻的像素组之间的间隙处，且与所述栅极信号线同层设置。

8. 如权利要求6所述的内嵌式触摸屏，其特征在于，相邻行的像素电极之间设置有两条所述栅极信号线；且每相邻的两列像素电极为一个像素组，共用一条位于该两列像素电极之间的所述数据信号线；

所述导线设置在相邻的像素组之间的间隙处，且与所述数据信号线同层设置。

9. 如权利要求7或8所述的内嵌式触摸屏，其特征在于，还包括：与各条导线同层设置且相互绝缘的多条金属线；各所述金属线与各条导线位于同一直线，且与交叠的一所述自电容电极并联。

10. 一种显示装置，其特征在于，包括如权利要求1-8任一项所述的内嵌式触摸屏。

一种内嵌式触摸屏及显示装置

技术领域

[0001] 本发明涉及触控技术领域,尤其涉及一种内嵌式触摸屏及显示装置。

背景技术

[0002] 随着显示技术的飞速发展,触摸屏(Touch Screen Panel)已经逐渐遍及人们的生活中。目前,触摸屏按照组成结构可以分为:外挂式触摸屏(Add on Mode Touch Panel)、覆盖表面式触摸屏(On Cell Touch Panel)、以及内嵌式触摸屏(In Cell Touch Panel)。其中,外挂式触摸屏是将触摸屏与液晶显示屏(Liquid Crystal Display,LCD)分开生产,然后贴合到一起成为具有触摸功能的液晶显示屏,外挂式触摸屏存在制作成本较高、光透过率较低、模组较厚等缺点。而内嵌式触摸屏将触摸屏的触控电极内嵌在液晶显示屏内部,可以减薄模组整体的厚度,又可以大大降低触摸屏的制作成本,受到各大面板厂家青睐。

[0003] 目前,现有的内嵌(In cell)式触摸屏是利用互电容或自电容的原理实现检测手指触摸位置。其中,利用自电容的原理可以在触摸屏中设置多个同层设置且相互绝缘的自电容电极,当人体未触碰屏幕时,各自电容电极所承受的电容为一固定值,当人体触碰屏幕时,对应的自电容电极所承受的电容为固定值叠加人体电容,触控侦测芯片在触控时间段通过检测各自电容电极的电容值变化可以判断出触控位置。由于人体电容可以作用于全部自电容,相对于人体电容仅能作用于互电容中的投射电容,由人体碰触屏幕所引起的触控变化量会大于利用互电容原理制作出的触摸屏,因此相对于互电容的触摸屏能有效提高触控的信噪比,从而提高触控感应的准确性。

[0004] 在上述电容式内嵌触摸屏的结构设计中,需要在现有的显示面板内部增加加新的膜层,导致在制作面板时需要增加新的工艺,使生产成本增加,不利于提高生产效率。

发明内容

[0005] 有鉴于此,本发明实施例提供了一种内嵌式触摸屏及显示装置,用以降低内嵌式触摸屏的生产成本、提高生产效率。

[0006] 因此,本发明实施例提供的一种内嵌式触摸屏,包括相对而置的上基板和下基板,还包括:设置于所述下基板面向所述上基板的一侧的像素电极层,以及触控侦测芯片;其中,

[0007] 所述像素电极层由多个相互绝缘的像素电极和自电容电极组成;其中,各所述像素电极呈阵列排布,各所述自电容电极的图形位于相邻的两个所述像素电极的间隙处;

[0008] 所述触控侦测芯片用于在触控时间段通过检测各所述自电容电极的电容值变化以判断触控位置。

[0009] 本发明实施例提供的上述内嵌式触摸屏,利用自电容的原理在触摸屏的各像素电极的间隙处设置与像素电极同层设置的自电容电极,触控侦测芯片在触控时间段通过检测各自电容电极的电容值变化可以判断出触控位置。由于本发明实施例提供的触摸屏是将像素电极层的结构进行变更在各像素电极原有的间隙处形成自电容电极,因此,在现有的阵

列基板制备工艺的基础上,不需要增加额外的工艺,节省了生产成本,提高了生产效率。

[0010] 在一种可能的实现方式中,在本发明实施例提供的上述内嵌式触摸屏中,各所述自电容电极的图形为将所述像素电极作为网孔的网格状结构。

[0011] 在一种可能的实现方式中,在本发明实施例提供的上述内嵌式触摸屏中,还包括:用于将所述自电容电极连接至所述触控侦测芯片的多条导线。

[0012] 在一种可能的实现方式中,在本发明实施例提供的上述内嵌式触摸屏中,所述导线与所述自电容电极异层设置。

[0013] 在一种可能的实现方式中,在本发明实施例提供的上述内嵌式触摸屏中,各所述导线的图形在所述下基板的正投影均位于相邻的两个所述像素电极的间隙处。

[0014] 在一种可能的实现方式中,在本发明实施例提供的上述内嵌式触摸屏中,还包括:设置于所述下基板面向所述上基板的一侧的相互交叉而置的栅极信号线和数据信号线;

[0015] 所述导线的延伸方向与所述栅极信号线相同,或与所述数据信号线相同。

[0016] 在一种可能的实现方式中,在本发明实施例提供的上述内嵌式触摸屏中,以每相邻的两行像素电极为一个像素组,在该两行像素电极之间设置有两条栅极信号线分别为该两行像素电极提供栅极扫描信号;

[0017] 所述导线设置在相邻的像素组之间的间隙处,且与所述栅极信号线同层设置。

[0018] 在一种可能的实现方式中,在本发明实施例提供的上述内嵌式触摸屏中,相邻行的像素电极之间设置有两条栅极信号线;且每相邻的两列像素电极为一个像素组,共用一条位于该两列像素电极之间的数据信号线;

[0019] 所述导线设置在相邻的像素组之间的间隙处,且与所述数据信号线同层设置。

[0020] 在一种可能的实现方式中,在本发明实施例提供的上述内嵌式触摸屏中,还包括:与各条导线同层设置且相互绝缘的多条金属线;各所述金属线与各条导线位于同一直线,且与交叠的一所述自电容电极并联。

[0021] 本发明实施例提供的一种显示装置,包括本发明实施例提供的上述内嵌式触摸屏。

附图说明

[0022] 图1为本发明实施例提供的内嵌式触摸屏的结构示意图;

[0023] 图2为本发明实施例提供的内嵌式触摸屏的俯视示意图之一;

[0024] 图3a和图3b分别为本发明实施例提供的内嵌式触摸屏的驱动时序示意图;

[0025] 图4和图5分别为本发明实施例提供的内嵌式触摸屏的俯视示意图之二;

[0026] 图6和图7分别为本发明实施例提供的内嵌式触摸屏的俯视示意图之三。

具体实施方式

[0027] 下面结合附图,对本发明实施例提供的内嵌式触摸屏及显示装置的具体实施方式进行详细地说明。

[0028] 附图中各膜层的厚度和形状不反映真实比例,目的只是示意说明本发明内容。

[0029] 本发明实施例提供的一种内嵌式触摸屏,如图1所示,包括相对设置的上基板01和下基板02,还包括:设置于下基板02面向上基板01的一侧的像素电极层03,以及触控侦测芯

片04；其中，

[0030] 如图2所示，像素电极层03由多个相互绝缘的像素电极05和自电容电极06组成；其中，各像素电极05呈阵列排布，各自电容电极06的图形位于相邻的两个像素电极05的间隙处；

[0031] 触控侦测芯片04用于在触控时间段通过检测各自电容电极06的电容值变化以判断触控位置。

[0032] 本发明实施例提供的上述内嵌式触摸屏，利用自电容的原理在触摸屏的各像素电极05的间隙处设置与像素电极05同层设置的自电容电极06，触控侦测芯片04在触控时间段通过检测各自电容电极06的电容值变化可以判断出触控位置。由于本发明实施例提供的触摸屏是将像素电极层的结构进行变更在各像素电极原有的间隙处形成自电容电极，因此，在现有的阵列基板制备工艺的基础上，不需要增加额外的工艺，节省了生产成本，提高了生产效率。

[0033] 具体地，由于本发明实施例提供的上述触摸屏采用像素电极05的间隙制作自电容电极06，为了减少显示和触控信号之间的相互干扰，在具体实施时，需要采用触控和显示阶段分时驱动的方式，并且，在具体实施时还可以将显示驱动芯片和触控侦测芯片整合为一个芯片，进一步降低生产成本。

[0034] 具体地，例如：如图3a和图3b所示的驱动时序图中，将触摸屏显示每一帧(V-sync)的时间分成显示时间段(Display)和触控时间段(Touch)，例如如图3a和图3b所示的驱动时序图中触摸屏的显示一帧的时间为16.7ms，选取其中5ms作为触控时间段，其他的11.7ms作为显示时间段，当然也可以根据IC芯片的处理能力适当的调整两者的时长，在此不做具体限定。在显示时间段(Display)，对触摸屏中的每条栅极信号线Gate1, Gate2……Gate n依次施加栅扫描信号，对数据信号线Data施加灰阶信号，以实现液晶显示功能。在触控时间段(Touch)，如图3a所示，与各自电容电极Cx1……Cx n连接的触控侦测芯片向各自电容电极Cx1……Cx n同时施加驱动信号，同时接收各自电容电极Cx1……Cx n的反馈信号；也可以如图3b所示，与各自电容电极Cx1……Cx n连接的触控侦测芯片向各自电容电极Cx1……Cx n依次施加驱动信号，分别接收各自电容电极Cx1……Cx n的反馈信号，在此不做限定，通过对反馈信号的分析判断是否发生触控，以实现触控功能。

[0035] 一般地，触摸屏的密度通常在毫米级，因此，在具体实施时，可以根据所需的触控密度选择各自电容电极06的密度和所占面积以保证所需的触控密度，通常各自电容电极06设计为5mm*5mm左右的方形电极，当然也可以是其他形状。而显示屏的密度通常在微米级，因此，一般一个自电容电极06会对应显示屏中的多个像素单元。并且，自电容电极06的图形是设置在各像素电极的间隙处，这样，如图2所示，一般各自电容电极06的图形为将像素电极05作为网孔的网格状结构，图2示出了一个自电容电极06的图形。

[0036] 在具体采用自电容原理设计触摸屏时，如图4和图5所示，一般每一个自电容电极06需要通过单独的导线07与触控侦测芯片04连接，即一般在触摸屏中还包括用于将自电容电极06连接至触控侦测芯片04的多条导线07。

[0037] 在具体实施时，可以将导线07与自电容电极06的图形设置在同一膜层，即可以和像素电极的图形同时制备；也可以将导线07与自电容电极06的图形异层设置，即采用单独的构图工艺制作导线07的图形。其中，将导线07和自电容电极06同层设置虽然可以避免增

加新的构图工艺,但是,将自电容电极06和导线07同层设置会形成触控盲区,在触控盲区内连接多个自电容电极06的导线07均经过该触控盲区,因此,在这个触控盲区内的信号相对比较紊乱,也就是在该区域内的触控性能无法保证。基于上述考虑,在具体实施时,一般将导线07和自电容电极06异层设置。

[0038] 进一步地,不管是将导线07和自电容电极06异层设置,还是将导线07与自电容电极06同层设置,为了使导线07的图形不影响正常的显示,一般将各导线07的图形设置与各像素单元的非开口区域,即各导线07的图形在下基板02的正投影均位于相邻的两个像素电极05的间隙处。

[0039] 进一步地,在本发明实施例提供的上述触摸屏中,如图4和图5所示,一般还包括:设置于下基板02面向上基板01的一侧的相互交叉而置的栅极信号线08和数据信号线09。

[0040] 为了便于通过导线07将自电容电极06与触控侦测芯片04连接,一般导线07的延伸方向设置为与栅极信号线08相同,或与数据信号线09相同。即一般各导线07的延伸方向均一致。

[0041] 进一步地,在本发明实施例提供的触摸屏中,为了尽可能的不增加新的膜层,保证生产效率和降低生产成本,在具体实施时,可以将与自电容电极06连接的导线07与栅极信号线08同层设置,或与数据信号线09同层设置。

[0042] 具体地,一种可能的实施方式为:如图4所示,在下基板02上,以每相邻的两行像素电极05为一个像素组,在该两行像素电极05之间设置有两条栅极信号线08分别为该两行像素电极05提供栅极扫描信号。通过变更相邻两行像素电极05之间的栅极信号线08和TFT开关的位置,可以节省出相邻像素组之间栅极信号线08的位置。这样,如图4所示,就可以将导线07设置在相邻的像素组之间的间隙处,且与栅极信号线08同层设置。导线07与对应的自电容电极06通过过孔电连接。

[0043] 具体地,另一种可能的实施方式为:如图5所示,采用双栅结构,在下基板02上,在相邻行的像素电极05之间均设置两条栅极信号线08;且每相邻的两列像素电极05设为一个像素组,共用一条位于该两列像素电极05之间的数据信号线09。通过增加一倍栅极信号线08的数量,可以节省出相邻像素组之间数据信号线09的位置。这样,如图5所示,就可以将导线07设置在相邻的像素组之间的间隙处,且与数据信号线同层设置。导线07与对应的自电容电极06通过过孔电连接。

[0044] 具体地,由于像素电极层一般由ITO材料制成,而ITO材料的电阻较高,为了最大限度的降低其电阻,提高各自电容电极06传递电信号的信噪比,可以将自电容电极06与对应的导线07通过多个过孔电性相连,如图6所示。相当于将ITO电极和多个由导线组成的金属电阻并联,这样能最大限度的减少电极的电阻,从而提高电极传递信号时的信噪比。

[0045] 进一步地,为了更加降低自电容电极06的电阻,在设计各条导线07时,如图7所示,在满足各导线07与对应的自电容电极06电性连接后,还可以将原来贯穿整个面板的整条的导线断开,形成导线07和与导线07同层设置且相互绝缘的多条金属线10;各金属线10与各导线07位于同一直线,且与交叠的一自电容电极06并联,即通过过孔电性相连。上述这种设计能充分利用相邻组像素单元之间的间隙,在保证触摸屏的开口率的同时,利用了导线的冗余部分,设置电阻值较低的金属线,并将电阻值较低的金属线与电阻值较高的各自电容电极并联,能最大程度的降低各自电容电极的电阻。

[0046] 本发明实施例提供的下述内嵌式触摸屏既适用于扭转向列(Twisted Nematic, TN)型液晶显示屏,也适用于高级超维场开关(Advanced Dimension Switch, ADS)型液晶显示屏和平面内开关(In-Plane Switch, IPS)型液晶显示屏。

[0047] 一般地,传统ADS型液晶面板的下基板上,公共电极作为板状电极位于下层(更靠近衬底基板),像素电极作为狭缝电极位于上层(更靠近液晶层),在像素电极和公共电极之间设有绝缘层。而HADS型液晶面板的阵列基板上,像素电极作为板状电极位于下层(更靠近衬底基板),公共电极作为狭缝电极位于上层(更靠近液晶层),在像素电极和公共电极之间设有绝缘层。

[0048] 具体地,根据上述触摸屏具体应用的液晶显示面板的模式,同层设置的像素电极05和各自电容电极06可以设置于公共电极之上,也可以设置于公共电极之下,在此不做限定。进一步地,为了增加在触控时间段自电容电极06感知人体电容带来的变化,一般将由各自电容电极06和像素电极05设置在下基板02中的公共电极的上方,即采用ADS模式,以尽量使自电容电极06接近上基板01。

[0049] 并且,在具体实施时,可以采用现有的任意种构图流程制作下基板02上的各膜层,例如可以采用8次构图工艺:栅极和栅线构图→有源层构图→第一绝缘层构图→数据线和源漏极构图→树脂层构图→公共电极构图→第二绝缘层构图→像素电极层构图;当然也可以根据实际设计,采用7次构图工艺、6次构图工艺或5次构图工艺,在此不做限定。

[0050] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述内嵌式触摸屏,该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置的实施可以参见上述内嵌式触摸屏的实施例,重复之处不再赘述。

[0051] 本发明实施例提供的上述内嵌式触摸屏及显示装置,利用自电容的原理在触摸屏的各像素电极的间隙处设置与像素电极同层设置的自电容电极,触控侦测芯片在触控时间段通过检测各自电容电极的电容值变化可以判断出触控位置。由于本发明实施例提供的触摸屏是将像素电极层的结构进行变更在各像素电极原有的间隙处形成自电容电极,因此,在现有的阵列基板制备工艺的基础上,不需要增加额外的工艺,节省了生产成本,提高了生产效率。

[0052] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

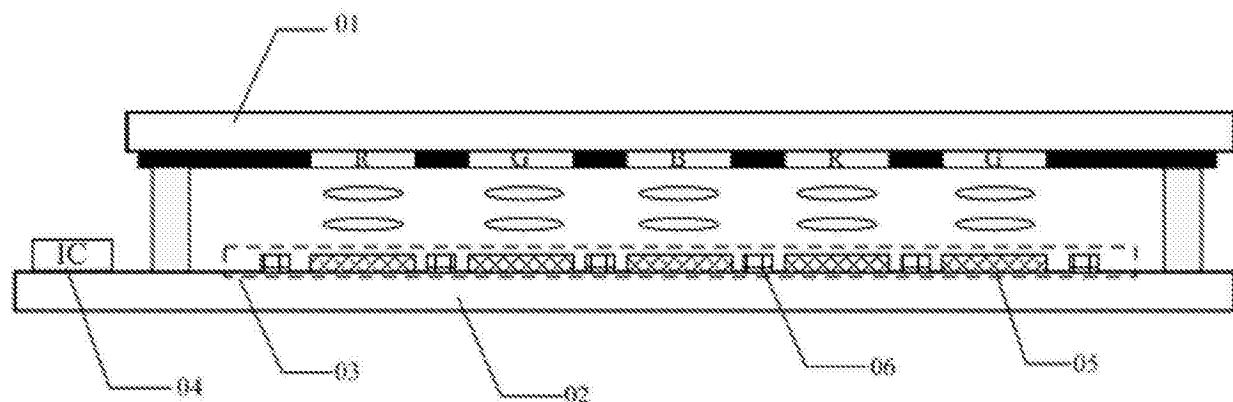


图1

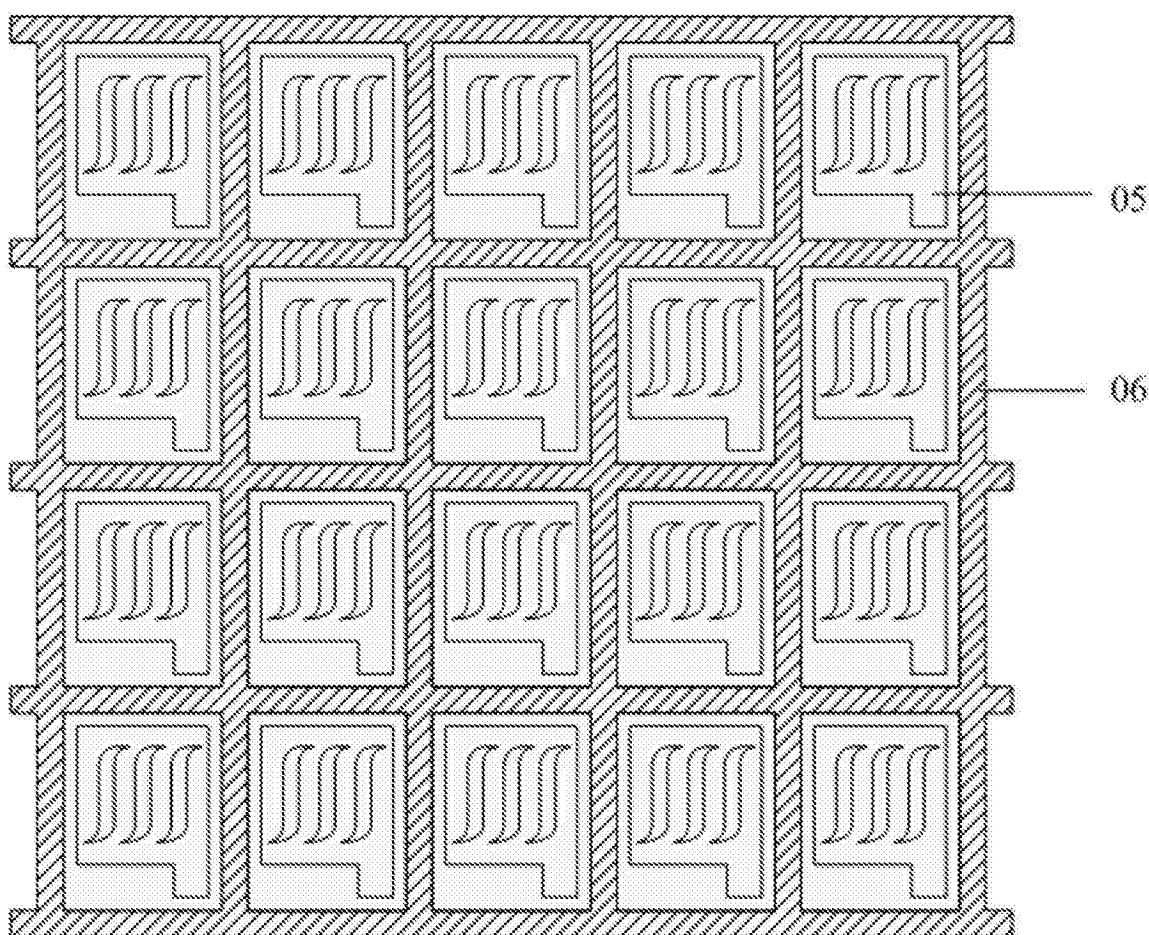


图2

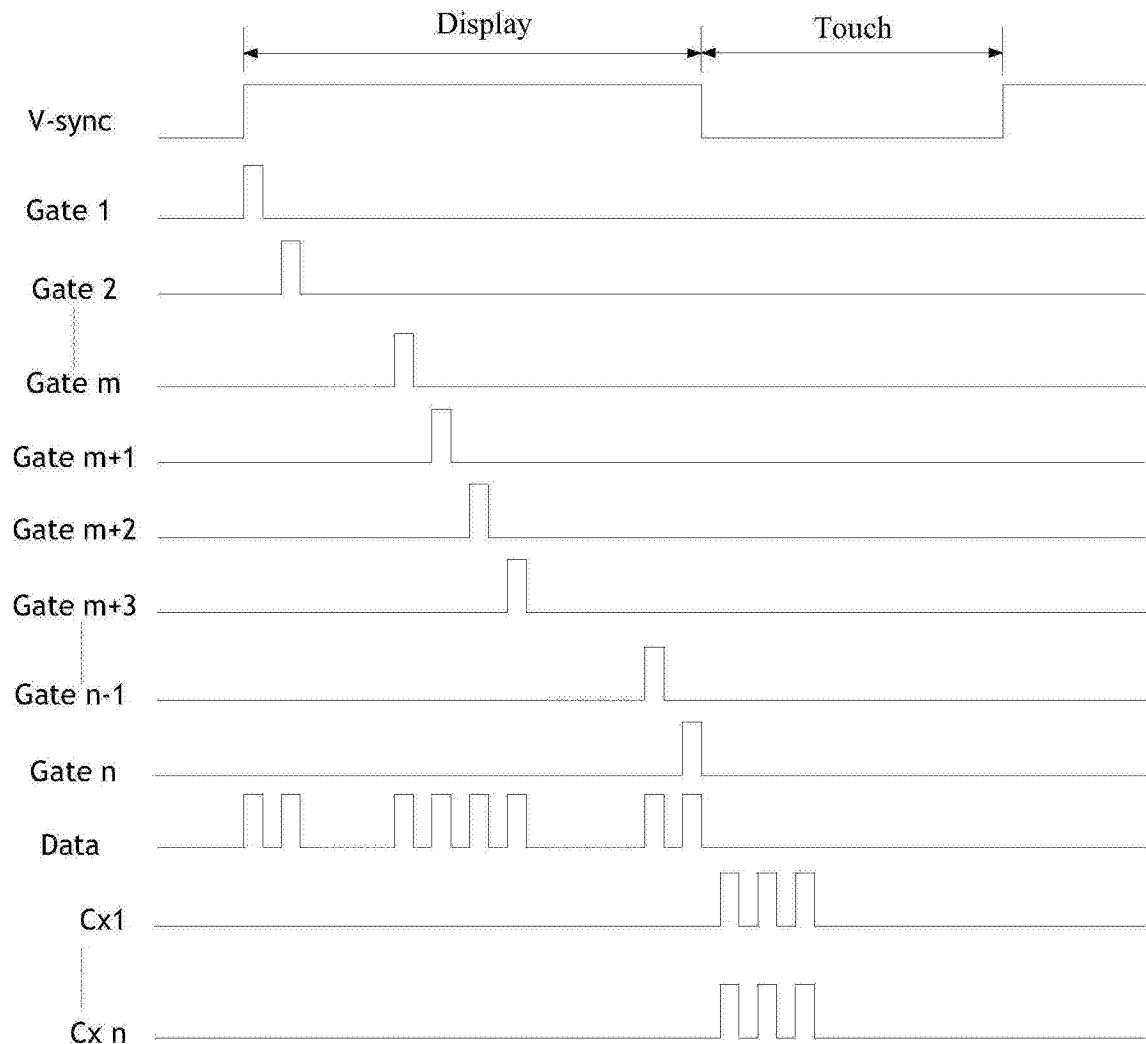


图3a

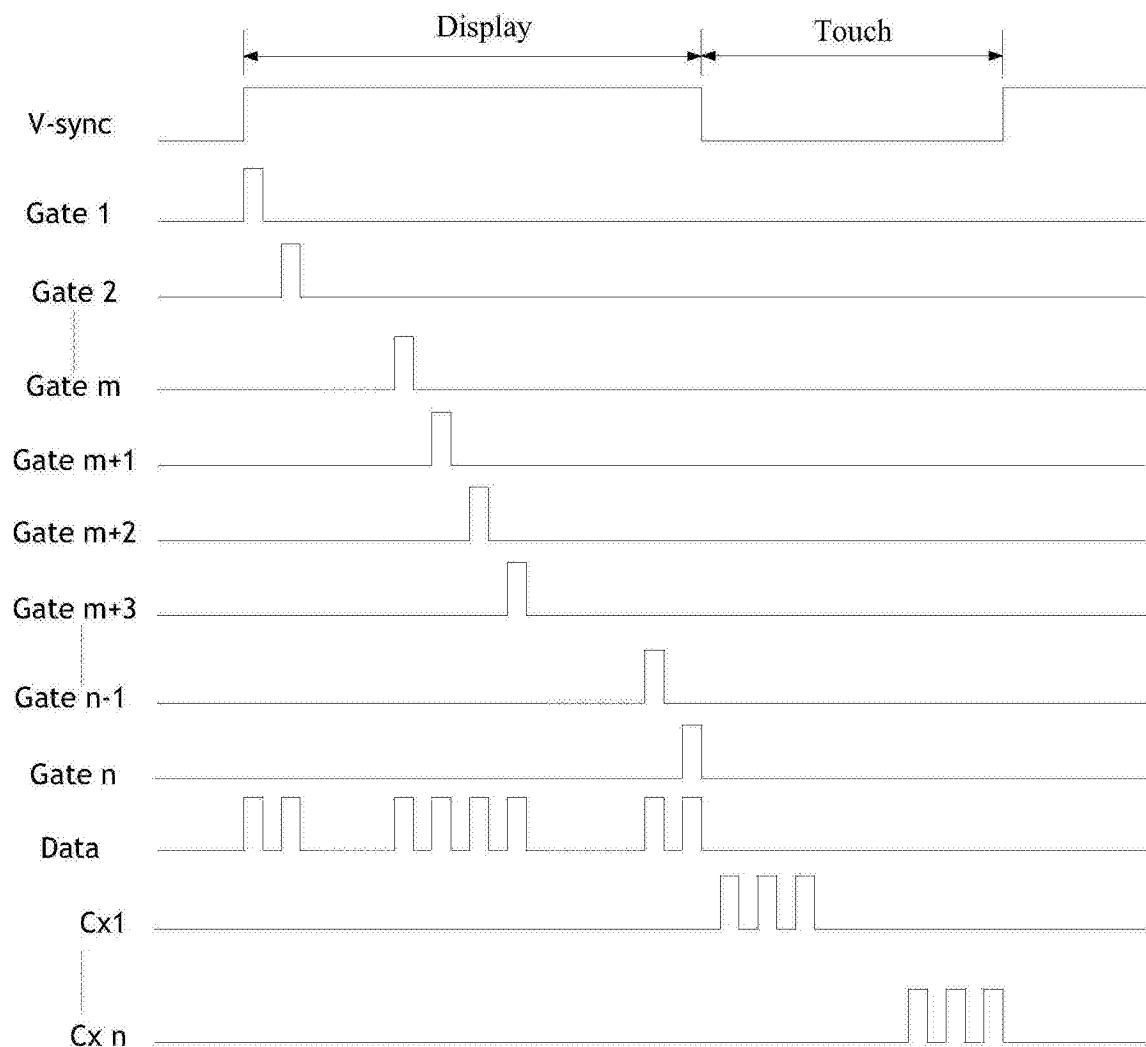


图3b

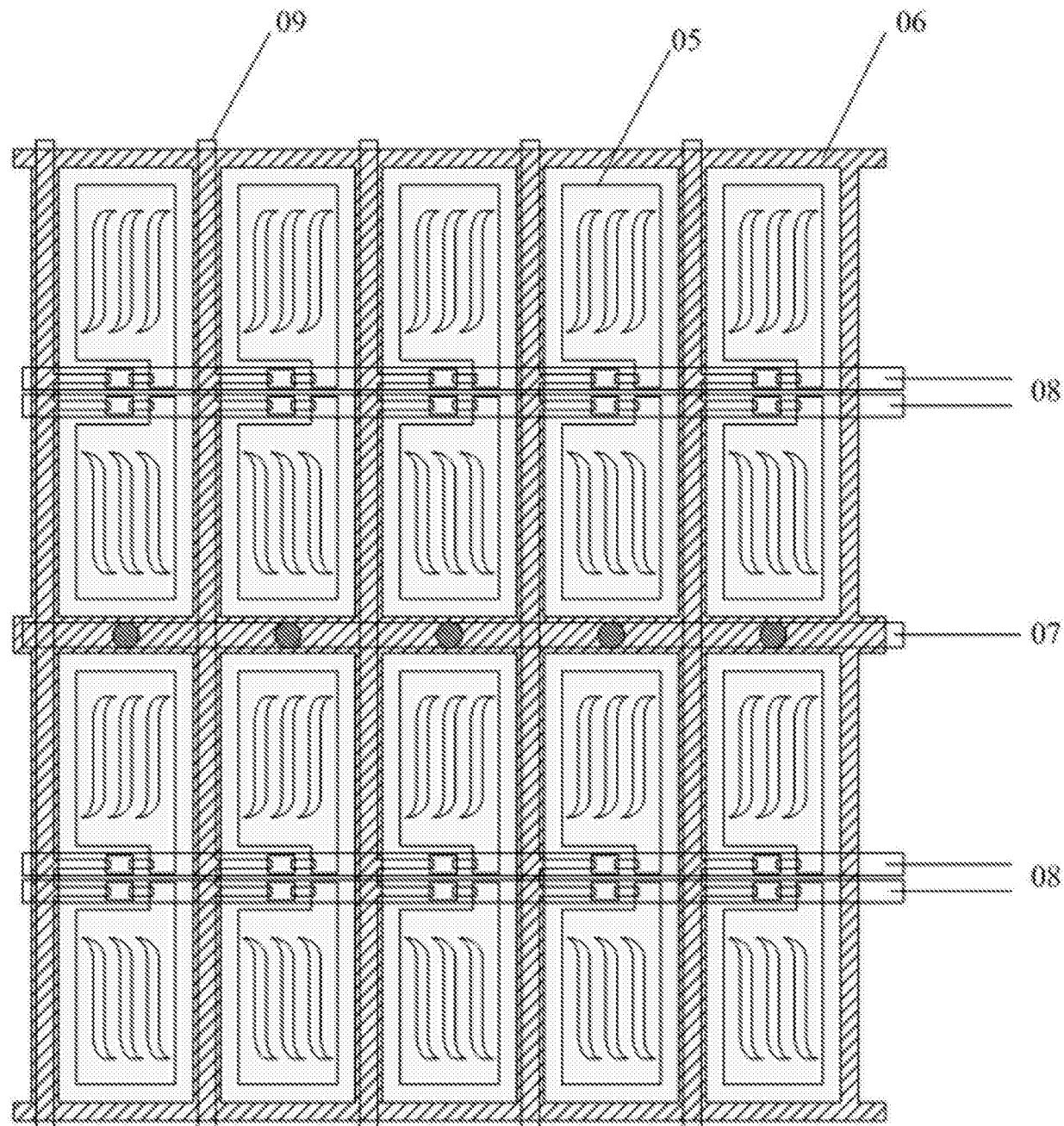


图4

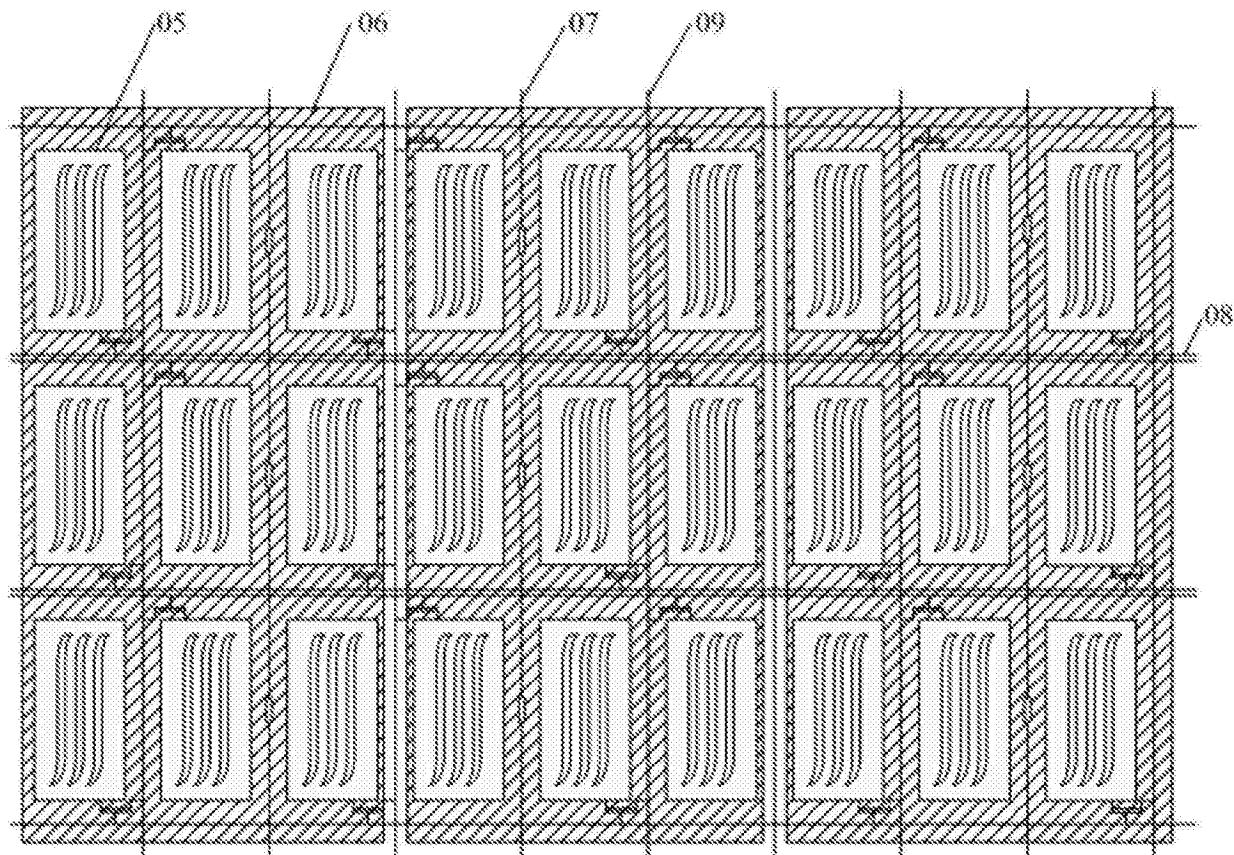


图5

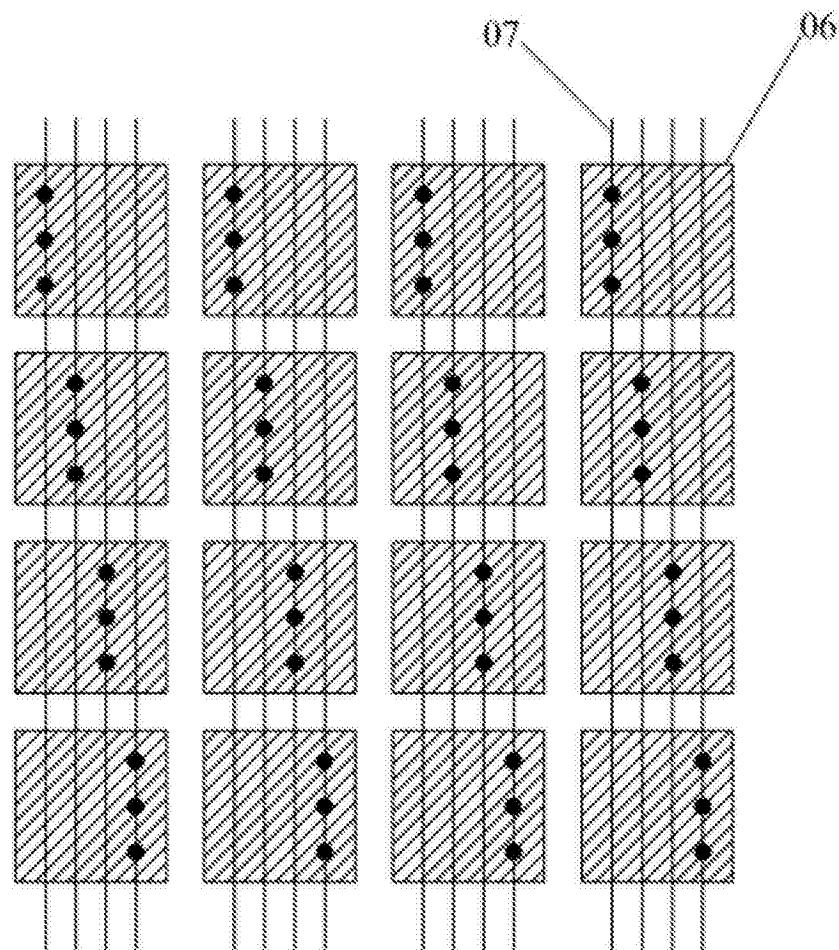


图6

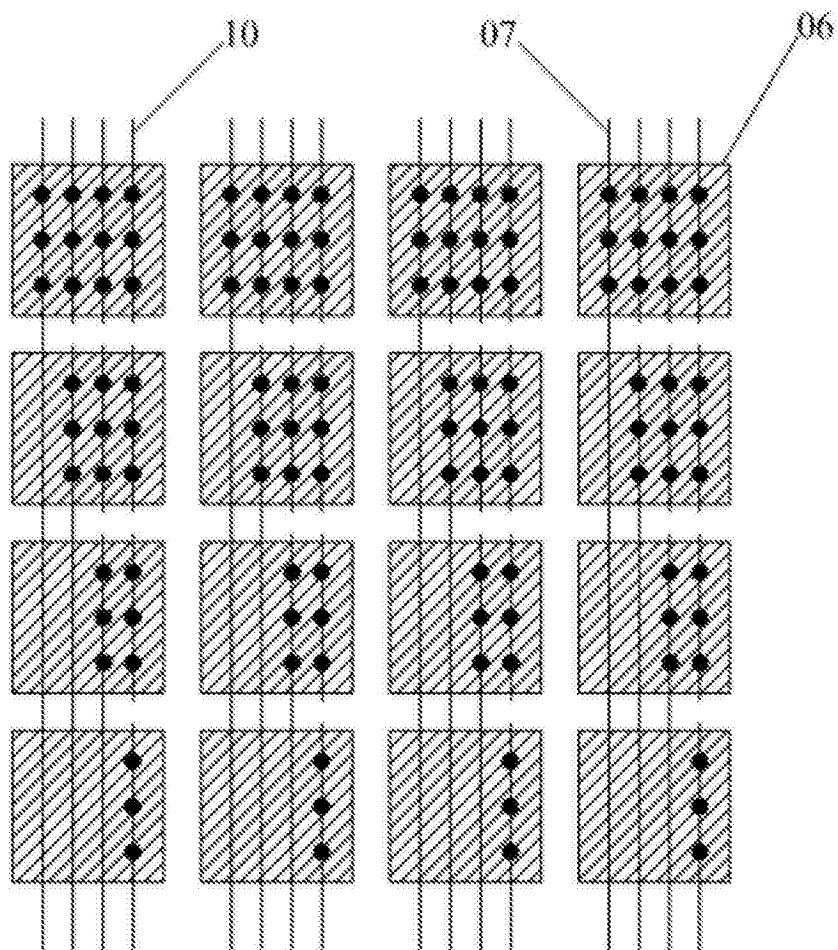


图7