

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置及其操作方法

SEMICONDUCTOR DEVICE AND METHOD OF OPERATING THE SAME

【技術領域】

【0001】 相關申請案之交互參考

【0002】 本申請要求 2014 年 3 月 6 日提交的、申請號為 10-2014-0026750 的韓國專利申請的優先權，其所有揭露內容通過引用合併於此。

【0003】 本發明的各種示例性實施例總體上關於一種半導體器件及其操作方法，並且更具體地關於半導體器件的恢復操作。

【先前技術】

【0004】 半導體裝置可以包括用於儲存資料的記憶體單元陣列。記憶體單元陣列由記憶體區塊組成，以及記憶體區塊由記憶體單元組成。

【0005】 非揮發記憶體裝置可以基於其良好的資料保持特性來保持資料，而不隨時間丟失。然而，資料保持特性會隨時間惡化。結果，非揮發半導體裝置可能隨時間的推移而變得不可靠。

【0006】 為了防止由資料保持特性的惡化而引起的可靠度降低，可以以預定時間間隔對記憶體區塊執行更新操作。當在更新操作期間記憶體區塊已惡化至超過預定水準時，可以將惡化的記憶體區塊的資料移動至另一個記憶體區塊，而對惡化的記憶體區塊可以不作處理。

【發明內容】

【0007】 本發明的示例性實施例涉及一種能夠防止記憶體區塊的電特性的惡化的半導體裝置及其操作方法。

【0008】 根據本發明的一個實施例的半導體裝置可以包括：多個記憶體區塊，所述多個記憶體區塊中的每個包括多個記憶體單元；一電路組，適於對所述多個記憶體區塊之中的選中的記憶體區塊執行程式化操作、讀取操作和消除操作；以及一控制電路，適於在對選中的記憶體區塊執行程式化操作之前控制電路組來將選中的記憶體區塊的記憶體單元程式化在修復模式下，其中具有修復模式的記憶體單元包括交替佈置的被消除的記憶體單元和被程式化的記憶體單元。

【0009】 操作半導體裝置的方法可以包括以下步驟：以預定時間間隔檢查選中的記憶體區塊的更新操作時間是否小於臨界時間；當更新操作時間大於臨界時間時，基於錯誤校正碼（ECC）的使用來檢查選中的記憶體區塊中是否出現錯誤；當 ECC 的使用小於臨界量時，終止更新操作；以及當 ECC 的使用大於臨界量時，將資料從選中的記憶體區塊移動至另一個記憶體區塊；消除選中的記憶體區塊並且將選中的記憶體區塊中的記憶體單元程式化在修復模式下，其中具有修復模式的記憶體單元包括交替佈置的消除的記憶體單元和程式化的記憶體單元；以及將選中的記憶體區塊的更新操作時間重置。

【0010】 根據本發明的一個實施例的操作半導體裝置的方法可以包括以下步驟：回應於與選中的記憶體區塊的消除操作相關的命令信號而判斷是否將所述選中的記憶體區塊程式化在修復模式下；當判斷的結果確定為對修復模式進行程式化時，消除選中的記憶體區塊且將所述選中的記憶

體區塊程式化在修復模式下；以及當判斷的結果確定為不對修復模式進行程式化時，保持選中的記憶體區塊的前一操作狀態；回應於與選中的記憶體區塊的程式化操作相關的命令信號而消除選中的記憶體區塊；以及對消除的記憶體區塊執行程式化操作。

【圖式簡單說明】

【0011】 圖 1 是說明根據本發明的一個實施例的半導體系統的示意圖；

【0012】 圖 2 是說明圖 1 中所示的半導體裝置的視圖；

【0013】 圖 3 是說明圖 2 中所示的記憶體區塊的電路圖；

【0014】 圖 4 是說明根據本發明的一個實施例的更新操作的流程圖；

【0015】 圖 5 是說明根據本發明的一個實施例的修復模式的視圖；

【0016】 圖 6 是說明根據本發明的一個實施例的消除和程式化方法的流程圖；以及

【0017】 圖 7 是說明根據本發明的另一個實施例的消除和程式化方法的流程圖。

【實施方式】

【0018】 在下文中，將參見附圖詳細描述本發明的各種示例性實施例。提供附圖以使得本領域的習知技術人員能夠根據本發明的示例性實施例來製造和使用本發明。整個本揭露中，附圖標記直接對應於本發明的各個附圖和實施例中的相同標記的部件。還應注意的是，在本說明書中“連接/耦接”不僅表示一個部件與另一個部件直接耦接，而且還表示一個部件經由中間部件與另一個部件間接耦接。另外，只要未在句子中特意提及，

單數形式可以包括複數形式，並且反之亦然。

【0019】 圖 1 是說明根據本發明的一個實施例的半導體系統的示意圖。

【0020】 參見圖 1，半導體系統 1000 可以包括儲存資料 DATA 的半導體裝置 1100 和控制半導體裝置 1100 的控制裝置 1200。例如，控制裝置 1200 可以回應於從外部設備施加的命令而將命令信號 CMD 和位址 ADD 輸出至半導體裝置 1100。半導體裝置 1100 可以回應於命令信號 CMD 和位址 ADD 而執行程式化、讀取和消除操作。另外，半導體裝置 1100 和控制裝置 1200 可以互相交換資料 DATA。

【0021】 圖 2 是說明圖 1 中所示的半導體裝置的視圖。

【0022】 參見圖 2，半導體裝置 1100 可以包括儲存資料的記憶體單元陣列 110、執行記憶體單元陣列 110 的程式化、讀取和消除操作的電路組 120 以及控制電路組 120 的控制電路 130。

【0023】 記憶體單元陣列 110 可以包括多個記憶體區塊，所述多個記憶體區塊可以都具有相同的配置。將參見圖 3 來詳細描述記憶體區塊。

【0024】 電路組 120 可以包括電壓產生器 21、行解碼器 22、頁面緩衝器 23、列解碼器 24 和輸入/輸出電路 25。

【0025】 電壓產生器 21 可以回應於操作命令信號 OP_CMD 而產生具有不同位準的操作電壓。操作命令信號 OP_CMD 可以包括程式化命令信號、讀取命令信號和消除命令信號。例如，電壓產生器 21 可以產生消除電壓 Vera、程式化電壓 Vpgm、讀取電壓 Vread、通過電壓 Vpass 以及具有各種位準的其它電壓。可以將消除電壓 Vera 傳送至選中的記憶體區塊，以及

可以將包括程式化電壓 Vpgm、讀取電壓 Vread 和通過電壓 Vpass 的其它電壓施加至行解碼器 22。

【0026】 行解碼器 22 可以回應於行位址 RADD 而選擇包括在記憶體單元陣列 110 中的記憶體區塊中的一個記憶體區塊以及將操作電壓傳送至與選中的記憶體區塊耦接的字線 WL、汲極選擇線 DSL 和源極選擇線 SSL。

【0027】 頁面緩衝器 23 可以經由位元線 BL 耦接至記憶體區塊。頁面緩衝器 23 可以與選中的記憶體區塊交換資料以及暫時儲存在程式化、讀取和消除操作期間傳送至此的資料。

【0028】 列解碼器 24 可以回應於列位址 CADD 而與頁面緩衝器 23 交換資料。

【0029】 輸入/輸出電路 25 可以將外部傳送的命令信號 CMD 和位址 ADD 傳送至控制電路 130。輸入/輸出電路可以從外部（例如，外部設備）接收資料 DATA 以及將接收的資料傳送至列解碼器 24。輸入/輸出電路可以從列解碼器 24 接收資料，以及將接收的資料輸出作為資料 DATA 或將接收的資料傳送至控制電路 130。

【0030】 控制電路 130 可以響應於命令信號 CMD 和位址 ADD 而控制電路組 120。當接收與消除操作相關的命令信號 CMD 時，控制電路 130 可以控制電路組 120 來消除選中的記憶體區塊並且使用包括修復模式的資料對選中的記憶體區塊臨時程式化。例如，在更新操作期間，控制電路 130 可以控制電路組 120 以將資料從選中的記憶體區塊移動至另一個記憶體區塊、消除選中的記憶體區塊、並且使用包括修復模式的資料來對消除的記憶體區塊程式化。

【0031】 在另一個實例中，當接收針對使用具有修復模式的資料程式化的記憶體區塊的主程式化操作命令時，控制電路 130 可以控制電路組 120 來消除對應的記憶體區塊且使用主程式化操作的資料對消除的記憶體區塊程式化。修復模式可以指被程式化在多個記憶體單元中使得消除的記憶體單元和程式化的記憶體單元可以被交替佈置的資料模式。

【0032】 圖 3 是說明圖 2 中所示的記憶體區塊的電路圖。

【0033】 圖 3 說明了多個記憶體區塊中的一個。由於記憶體區塊具有相同的結構，所以為了簡潔，僅在圖 3 中示出記憶體區塊中的一個。記憶體區塊中的每一個可以包括多個記憶字串(strings，ST)。同樣，由於記憶字串 ST 具有相同的結構，所以以下僅描述了記憶字串 ST 中的一個。

【0034】 記憶字串 ST 中的每一個可以包括彼此串聯耦接的汲極選擇電晶體 DST、記憶體單元 F0 至 Fn 以及源極選擇電晶體 SST。汲極選擇電晶體 DST 的汲極可以與位線 BL 耦接。源極選擇電晶體 SST 的源極可以與源極線 SL 耦接。包括在相應的記憶字串 ST 中的汲極選擇電晶體 DST 的閘極可以與汲極選擇線 DSL 耦接。記憶體單元 F0 至 Fn 的閘極可以分別與字線 WL0 至 WL_n 耦接。源極選擇電晶體 SST 的閘極可以與源極選擇線 SSL 耦接。記憶字串 ST 可以分別與位線 BL0 至 BL_{i+j} 耦接。與相同字線耦接的記憶體單元組可以被稱作爲頁面 PG。另外，記憶體單元可以是平行於半導體基板佈置的二維記憶體單元或沿著相對於半導體基板的垂直方向佈置的三維記憶體單元。

【0035】 圖 4 是說明根據本發明的一個實施例的更新操作的流程圖。

【0036】 參見圖 4，半導體裝置可以檢查是否以預定的時間間隔對選

中的記憶體區塊執行了更新操作、並且基於檢查結果來使用具有修復模式的資料對選中的記憶體區塊進行程式化。例如，第一記憶體區塊可以被選中且被檢查，且因而以下針對第一記憶體區塊給出了詳細描述。

【0037】 在步驟 41 可以檢查第一記憶體區塊的更新時間 Tr 。可以從執行上一更新操作時起計算更新時間 Tr 。

【0038】 可以在步驟 S42 將更新時間 Tr 與臨界時間 Ar 比較。可以將臨界時間 Ar 設置成對記憶體區塊執行更新操作的平均時間。當檢查的更新時間 Tr 小於臨界時間 Ar 時，可以重新檢查第一記憶體區塊的更新時間 Tr 。在重複步驟 41 和 42 的同時，更新時間 Tr 可以被繼續計算和增加。

【0039】 當檢查的更新時間 Tr 大於臨界時間 Ar 時，可以在步驟 43 檢查第一記憶體區塊的錯誤校正碼 (ECC)。可以如下執行第一記憶體區塊的 ECC 檢查。可以讀取第一記憶體區塊的記憶體單元。在被讀的記憶體單元之中，可以基於讀取結果來檢測出出現錯誤的記憶體單元。可以使用 ECC 來對檢測出的記憶體單元進行校正。在步驟 43，可以檢查 ECC 使用情況 Re ，即用於錯誤校正的 ECC 的量。

【0040】 當第一記憶體區塊的 ECC 使用情況 Re 較高時，第一記憶體區塊可以具有較多的校正的記憶體單元。因此，可以在步驟 44 將 ECC 使用情況 Re 和臨界量 Be 相互比較，以及可以基於比較的結果來執行隨後的操作。臨界量 Be 可以是用於判斷是否對第一記憶體區塊中的錯誤進行校正的參考量。臨界量 Be 可以根據半導體裝置的類型而變化。例如，可以將臨界量 Be 設置為 80%。當第一記憶體區塊的 ECC 使用情況 Re 小於臨界量 Be 時，可以將第一記憶體區塊確定為處於正常狀態。結果，可以終止第一記

憶體區塊的更新操作。當第一記憶體區塊的 ECC 使用情況 Re 大於臨界量 Be 時，可以將第一記憶體區塊確定為處於異常狀態。因此，可以在步驟 400 對第一記憶體區塊執行替代操作。

【0041】 可以如下執行第一記憶體區塊的步驟 400 的替代操作。

【0042】 可以在步驟 45 將第一記憶體區塊的資料回拷至第二記憶體區塊。例如，可以採用以下方式來執行回拷操作（copyback operation）：可以讀取第一記憶體區塊的選中的頁面，且可以將讀取的資料程式化至第二記憶體區塊。還可以採用另一種方式來執行回拷操作：讀取第一記憶體區塊的所有頁面，且可以將讀取的資料儲存在臨時儲存單元中，且可以將儲存的資料順序地程式化至第二記憶體區塊中的每一頁面中。當第一記憶體區塊的回拷操作完成時，可以將指定給第一記憶體區塊的位址映射至第二記憶體區塊。

【0043】 當第一記憶體區塊的回拷操作和位址映射操作完成時，可以在步驟 46 消除第一記憶體區塊。

【0044】 為了防止被包括在消除的第一記憶體區塊中的記憶體單元的電特性的惡化，可以在步驟 47 使用包括修復模式的資料來對消除的第一記憶體區塊進行程式化。以下將參考圖 5 來描述修復模式。當第一記憶體區塊使用包括修復模式的資料被程式化時，可以完成出現許多錯誤的第一記憶體區塊的替代操作。因此，可以在步驟 48 將第一記憶體區塊的更新時間 Tr 重置為 ‘0’ ，並且第一記憶體區塊的更新操作可以終止。

【0045】 圖 5 是說明根據本發明的一個實施例的修復模式的視圖。

【0046】 參見圖 5，可以通過執行將包括各種模式的資料多次程式化

至記憶體區塊的測試操作來獲得以上參考圖 4 描述的修復模式。作為測試操作的結果，可以將修復模式定義為各種模式之中在記憶體單元的電特性方面具有最少惡化的模式。例如，當包括修復模式的資料被程式化至記憶體單元中時，消除的記憶體單元和程式化的記憶體單元可以被交替佈置。

【0047】 處於修復模式的程式化的記憶體單元可以被程式化為儲存多位元資料的多層式單元 (MLC)、三層式單元 (TLC) 或四層式單元 (QLC) 的最高程式化狀態。例如，對於多層式單元 (MLC)，記憶體單元可以被程式化為消除狀態、第一程式化狀態、第二程式化狀態或第三程式化狀態。第二程式化狀態下的閾值電壓可以比第一程式化狀態下的閾值電壓高。第三程式化狀態下的閾值電壓可以比第二程式化狀態下的閾值電壓高。在修復模式中，程式化的記憶體單元可以被程式化為相同的程式化狀態。相比於記憶體單元被程式化為第一程式化狀態或第二程式化狀態時，記憶體單元被程式化為第三程式化狀態而具有最高閾值電壓時，可以達到更好的恢復特性。

【0048】 因此，當在圖 4 中步驟 46 處消除第一記憶體區塊時，第一記憶體區塊可以是如圖 5 中所示的所有記憶體單元處於消除狀態 E 的記憶體區塊 51。當在圖 4 中的步驟 47 處使用包括修復模式的資料對消除的第一記憶體區塊進行程式化時，第一記憶體區塊可以是如在圖 5 中所示的使用包括修復模式的資料程式化的記憶體區塊 52。換言之，包括修復模式的資料被程式化至其中的記憶體區塊 52 可以包括消除的記憶體單元 E 和程式化的記憶體單元 P。程式化的記憶體單元 P 可以被佈置在消除的記憶體單元 E 中的每個消除的記憶體單元 E 的頂側、底側、左側和右側。如上所述，程

式化的記憶體單元 P 可以被程式化為第三程式化狀態。

【0049】 在另一個實例中，當記憶體單元是三層式單元（TLC）時，記憶體單元可以被程式化為消除狀態和第一程式化狀態至第七程式化狀態中之一。在第一程式化狀態至第七程式化狀態之中，第一程式化狀態可以表示記憶體單元的閾值電壓最低的程式化狀態。記憶體單元的閾值電壓可以從第一程式化狀態至第七程式化狀態增加。關於三層式儲存單元，可以通過將每一個消除的記憶體單元四周的記憶體單元程式化為第七程式化狀態來形成修復模式。

【0050】 修復模式可以具有使消除的單元 E 和程式化的單元 P 交替的模式。為了進一步減小記憶體單元的應力，可以根據消除/寫入（E/W）迴圈數量來改變該模式。更具體地，隨著選中的記憶體區塊的 E/W 回圈數量的增加，消除的單元 E 和程式化的單元 P 可以彼此交換位置。例如，在對選中的記憶體區塊執行消除操作之後，上一修復模式中的消除的單元 E 可以是下一修復模式中的程式化的單元 P，以及上一修復模式中的程式化的單元 P 可以是下一修復模式中的消除的單元 E。換言之，由於修復模式是通過防止記憶體單元再次處於同一狀態（即，消除狀態或程式化狀態）來形成的，所以可以減小施加至記憶體單元的應力。

【0051】 如上所述，當記憶體區塊保持其被消除或被程式化時，記憶體區塊的恢復特性可能會惡化。然而，執行了修復模式程式化操作的記憶體區塊 52 的恢復特性可以得到改善。

【0052】 圖 6 是說明根據本發明的一個實施例的消除和程式化方法的流程圖。

【0053】 參見圖 6，當輸入與選中的記憶體區塊的消除操作相關的命令信號時，半導體裝置可以立即消除選中的記憶體區塊、使用包括修復模式的資料對消除的記憶體區塊進行程式化、以及保持修復模式直到輸入與程式化操作相關的命令信號為止。以下將詳細描述上述的消除和程式化方法。

【0054】 當在步驟 61 將與消除操作相關的命令信號輸入至半導體裝置時，可以檢查選中的記憶體區塊的 E/W 迴圈數量，以及可以在步驟 62 處將選中的記憶體區塊的 E/W 迴圈數量與臨界數量相比較。可以將臨界數量設置為各種值。例如，可以使記憶體區塊承受壓力的某個 E/W 迴圈數量可以被設置作為臨界數量。當選中的記憶體區塊的 E/W 迴圈數量小於臨界數量作為比較的結果時，可以執行步驟 65，而不在選中的記憶體區塊中形成修復模式。當選中的記憶體區塊的 E/W 迴圈數量大於臨界數量作為比較的結果時，可以在步驟 63 對選中的記憶體區塊執行消除操作。可以採用逐漸增大消除電壓的增量步進脈衝消除（ISPE）方案來執行消除操作。

【0055】 當對選中的記憶體區塊執行的消除操作完成時，可以在步驟 64 使用包括修復模式的資料來對選中的記憶體區塊臨時程式化（見圖 5）。結果，因大數量的 E/W 迴圈而可能出現在被包括在選中的記憶體區塊中的記憶體單元中的物理惡化和電惡化可以被有效防止。當使用包括修復模式的資料對選中的記憶體區塊進行程式化時，可以改善選中的記憶體區塊的恢復特性。當記憶體區塊的恢復特性被改善時，可以防止記憶體單元的惡化以改善半導體裝置的可靠性。

【0056】 當修復模式形成在選中的記憶體區塊中時，如果在步驟 65

將與選中的記憶體區塊的程式化操作相關的命令信號輸入至半導體裝置，則可以在步驟 66 立即消除使用包括修復模式的資料程式化的選中的記憶體區塊，以及可以在步驟 67 立即執行選中的記憶體區塊的程式化操作。當修復模式未形成在選中的記憶體區塊中（在步驟 62 處為‘否’）時，在消除操作期間，選中的記憶體區塊可以不被消除。因此，在上一程式化操作期間程式化的資料可被儲存在選中的記憶體區塊中。因此，當在步驟 65 將與選中的記憶體區塊的程式化操作相關的命令信號輸入至半導體裝置時，可以在步驟 66 消除選中的記憶體區塊，以及可以在步驟 67 對消除的選中記憶體區塊執行程式化操作。

【0057】 圖 7 是說明根據本發明的另一個實施例的消除和程式化方法的流程圖。

【0058】 參見圖 7，當輸入與選中的記憶體區塊的消除操作相關的命令信號時，半導體裝置可以立即消除選中的記憶體區塊，使用包括修復模式的資料對消除的記憶體區塊進行程式化、以及保持修復模式直到輸入與程式化操作相關的命令信號為止。以下將詳細描述上述的消除和程式化方法。

【0059】 當在步驟 71 將與消除操作相關的命令信號輸入至半導體裝置時，在步驟 72 可以將包括在記憶體單元陣列中的記憶體區塊之中的處於消除狀態的記憶體區塊的數量與臨界數量相比較。可以將臨界數量設置為各種值。當處於消除狀態的記憶體區塊的數量小於臨界數量作為比較的結果時，可以執行步驟 75，而不在選中的記憶體區塊中形成修復模式。當處於消除狀態的記憶體區塊的數量大於臨界數量作為比較的結果時，可以在

步驟 73 立即對選中的記憶體區塊執行消除操作。可以採用逐漸增大消除電壓的增量步進脈衝消除（ISPE）方案來執行消除操作。

【0060】 當選中的記憶體區塊的消除操作完成時，可以在步驟 74 使用包括修復模式的資料對選中的記憶體區塊進行臨時程式化（見圖 5）。由於消除狀態的記憶體區塊較少時消除和程式化操作被頻繁執行，所以可以通過使用包括修復模式的資料對選中的記憶體區塊進行臨時程式化來減少操作時間。結果，選中的記憶體區塊的恢復特性可以得到改善。當記憶體區塊的恢復特性被改善時，記憶體單元的惡化可以被防止以改善半導體裝置的可靠性。

【0061】 當修復模式形成在選中的記憶體區塊中時，如果在步驟 75 將與選中的記憶體區塊的程式化操作相關的命令信號輸入至半導體裝置時，可以在步驟 76 立即消除使用包括修復模式的資料程式化的選中記憶體區塊，以及可以在步驟 77 對選中的記憶體區塊執行程式化操作。當修復模式未形成在選中的記憶體區塊中（在步驟 72 處為‘否’）時，在消除操作期間，選中的記憶體區塊可以不被消除。因此，選中的記憶體區塊可以儲存上一程式化操作中程式化的資料。因此，當在步驟 75 處將與選中的記憶體區塊的程式化操作相關的命令信號輸入至半導體裝置時，可以在步驟 76 消除選中的記憶體區塊，以及可以在步驟 77 處對選中的記憶體區塊執行程式化操作。

【0062】 根據本發明，可以通過使用包括修復模式的資料對消除的記憶體區塊進行程式化來改善記憶體區塊的恢復特性，以及可以通過防止記憶體單元的電特性的惡化來改善記憶體區塊的資料保持特性，使得半導體

裝置的可靠性可以得到改善。

【符號說明】

【0063】

- 21 電壓產生器
- 22 行解碼器
- 23 頁面緩衝器
- 24 列解碼器
- 25 輸入/輸出電路
- 110 記憶體單元陣列
- 120 電路組
- 130 控制電路
- 1000 半導體系統
- 1100 半導體裝置
- 1200 控制裝置

I648743

發明摘要

※ 申請案號：103139724

※ 申請日：103/11/17

※ I P C 分類：**G11C 29/42** (2006.01)
G11C 29/44 (2006.01)

【發明名稱】(中文/英文)

半導體裝置及其操作方法

SEMICONDUCTOR DEVICE AND METHOD OF OPERATING THE SAME

【中文】

一種半導體裝置包括：多個記憶體區塊，所述多個記憶體區塊中的每個包括多個記憶體單元；一電路組，對所述多個記憶體區塊之中的選中的記憶體區塊執行程式化操作、讀取操作和消除操作；以及一控制電路，在對所述選中的記憶體區塊執行所述程式化操作之前，控制所述電路組來將所述選中的記憶體區塊程式化在修復模式下，其中，具有修復模式的所述記憶體單元包括交替佈置的消除的記憶體單元和程式化的記憶體單元。

【英文】

A semiconductor device includes a plurality of memory blocks each including a plurality of memory cells, a circuit group performing a program operation, a read operation and an erase operation on a selected memory block, among the plurality of memory blocks, and a control circuit controlling the circuit group to program the memory cells of the selected memory block in a healing pattern, before the program operation is performed on the selected memory block, wherein the memory cells of the healing pattern include erased memory cells and programmed memory cells arranged alternately.

【代表圖】

【本案指定代表圖】：第（ 4 ）圖。

【本代表圖之符號簡單說明】：

無

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

圖式

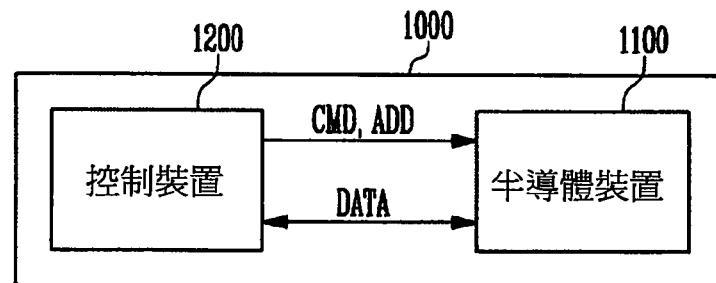


圖1

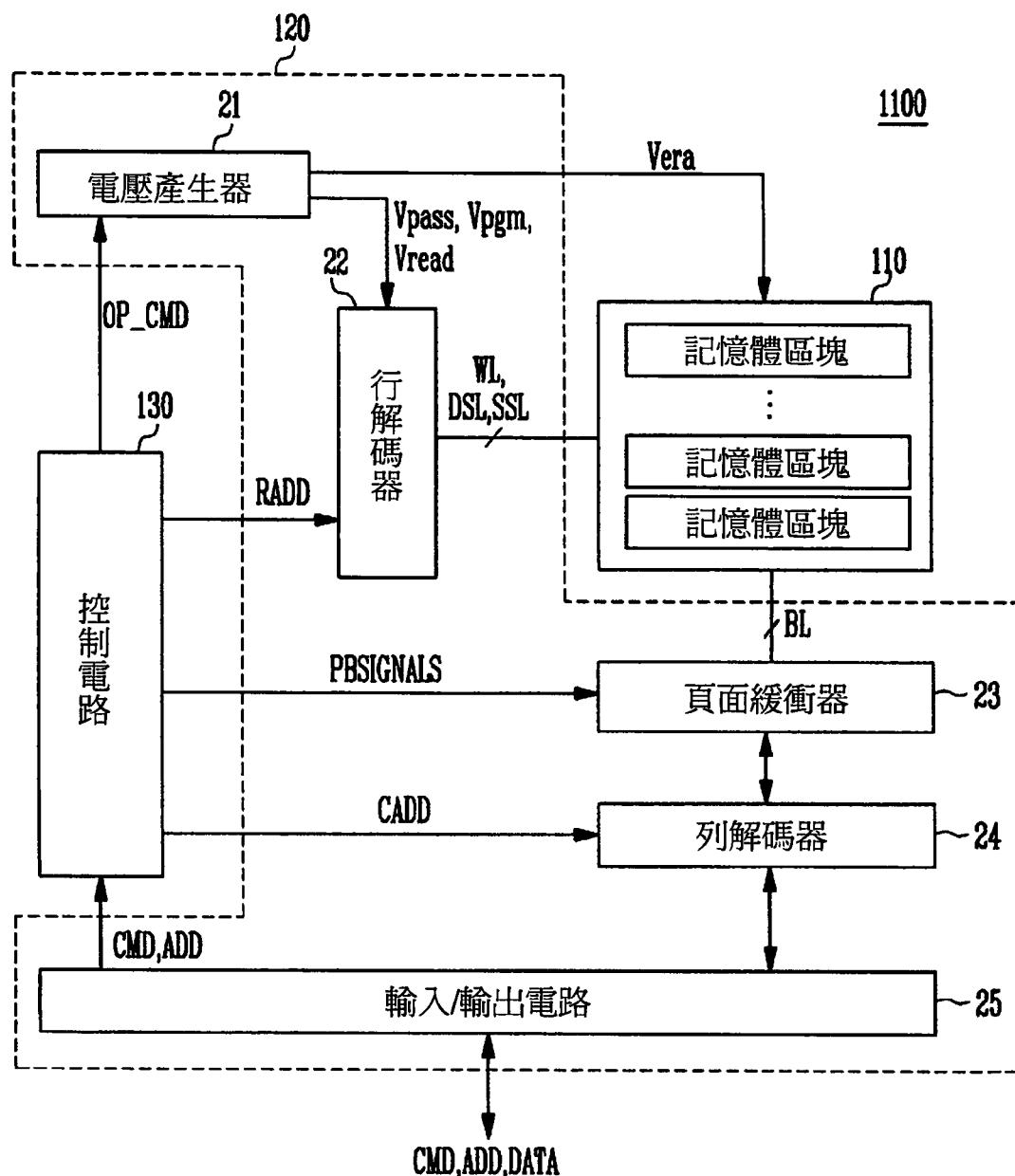


圖2

記憶體區塊

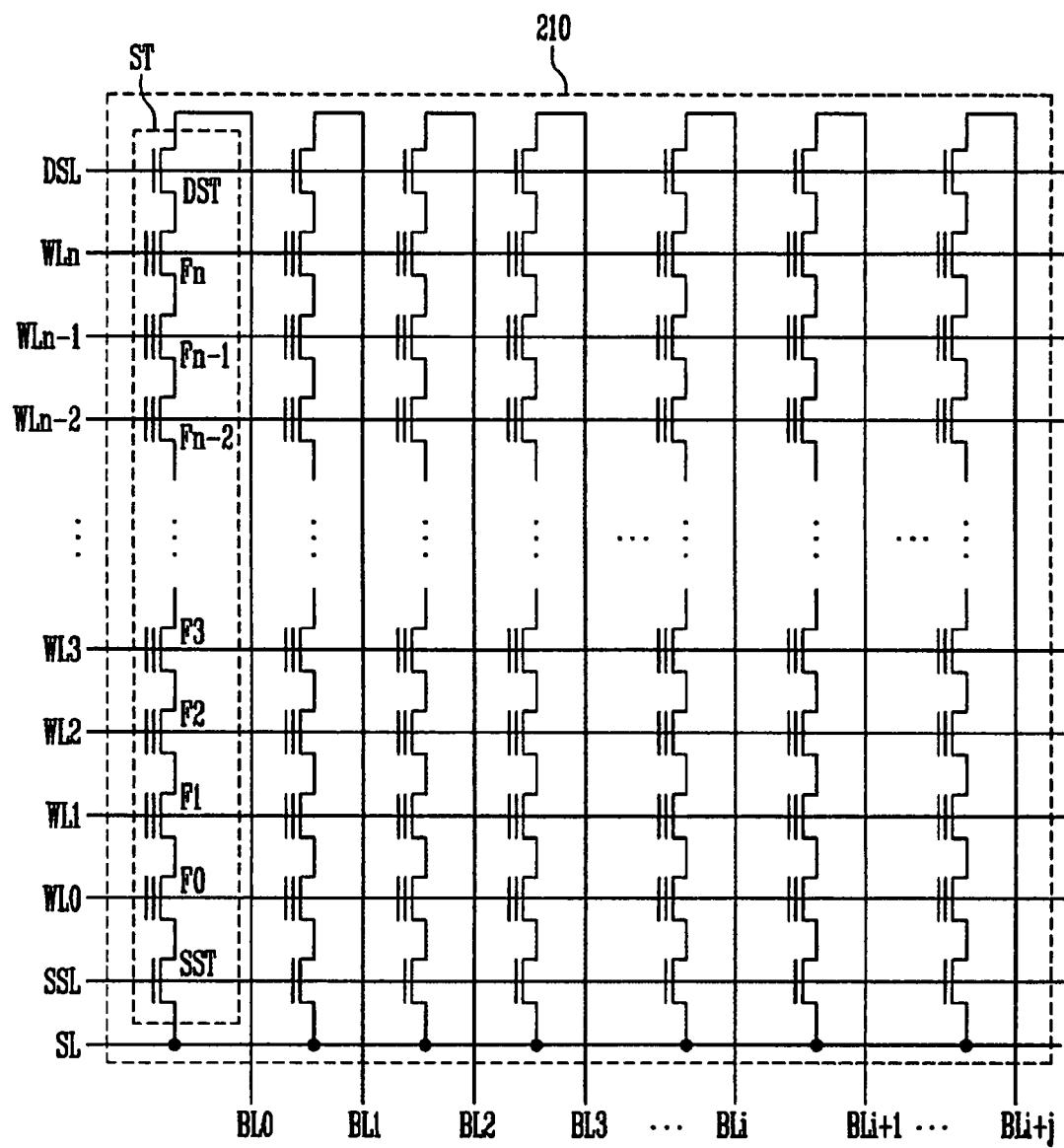


圖3

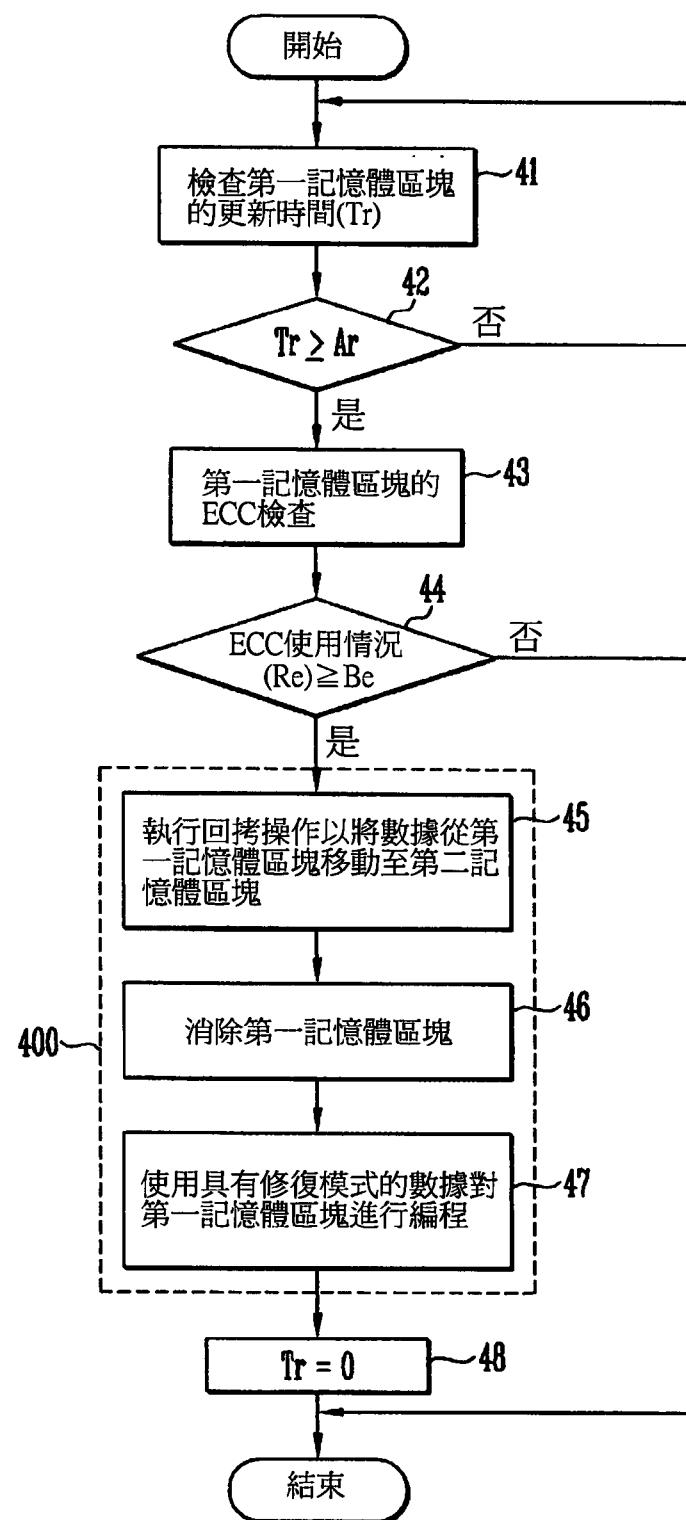


圖4

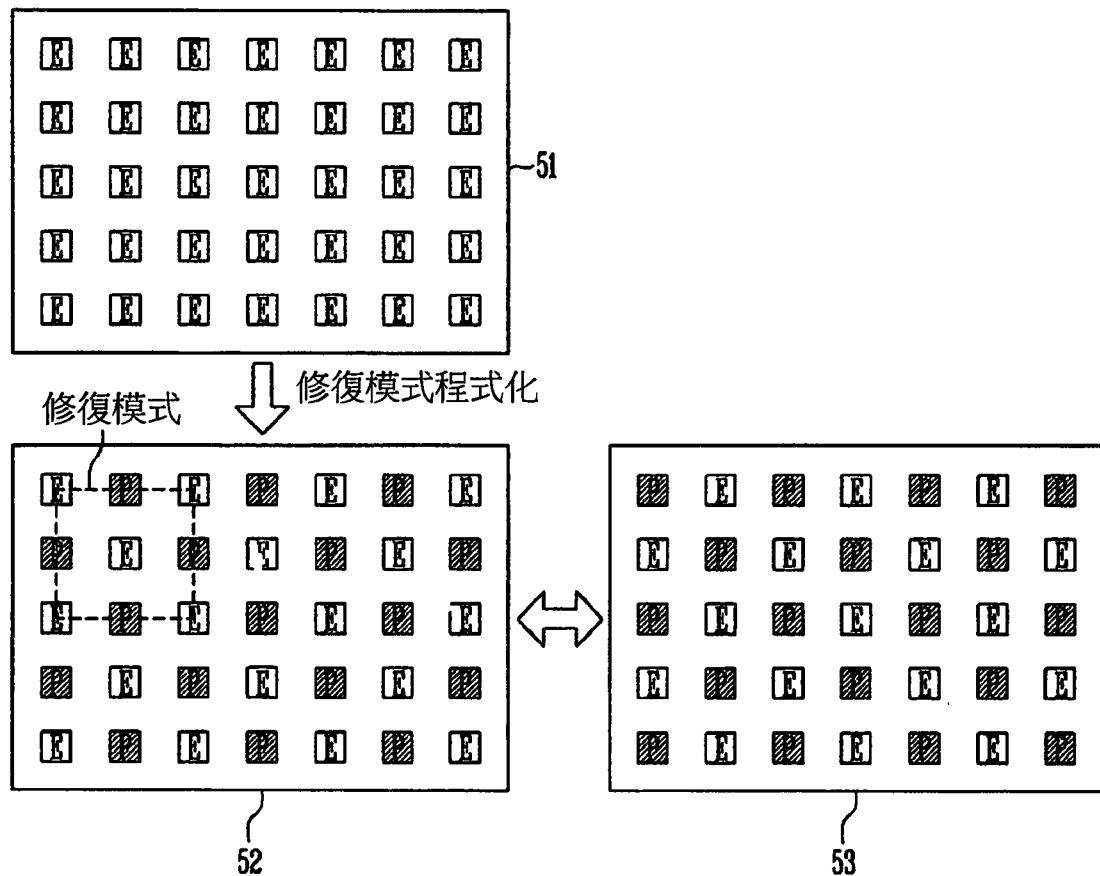


圖5

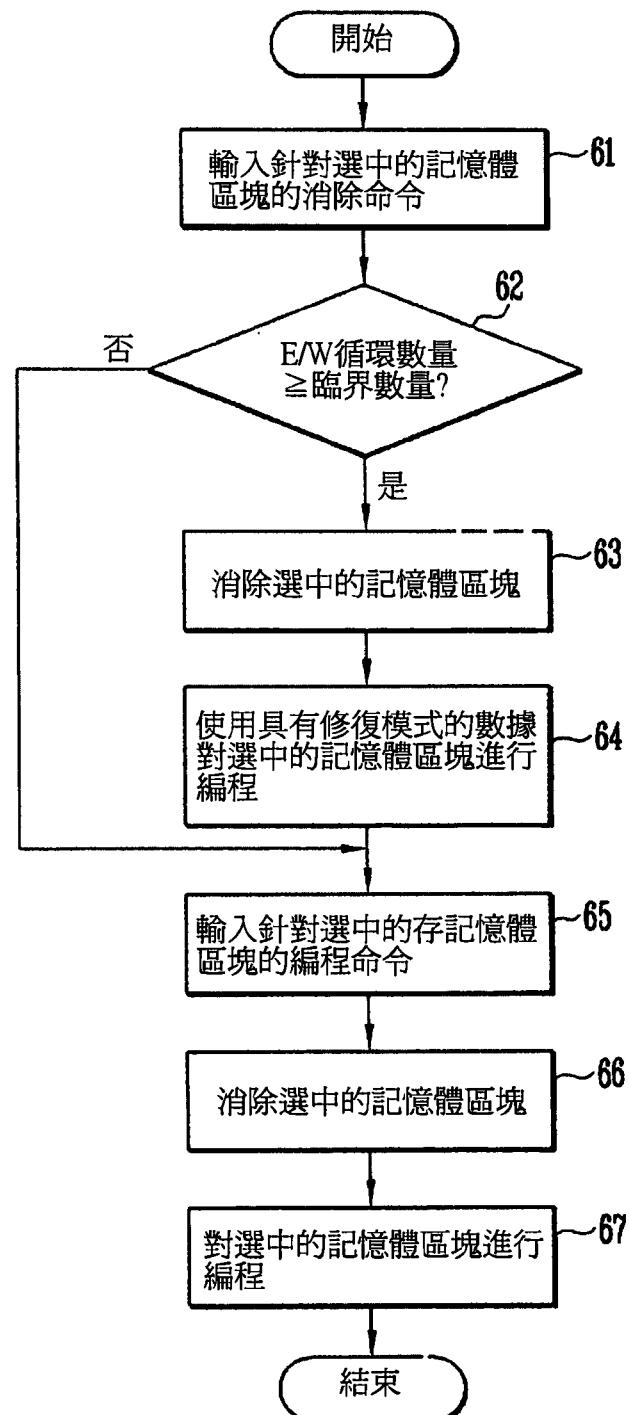


圖6

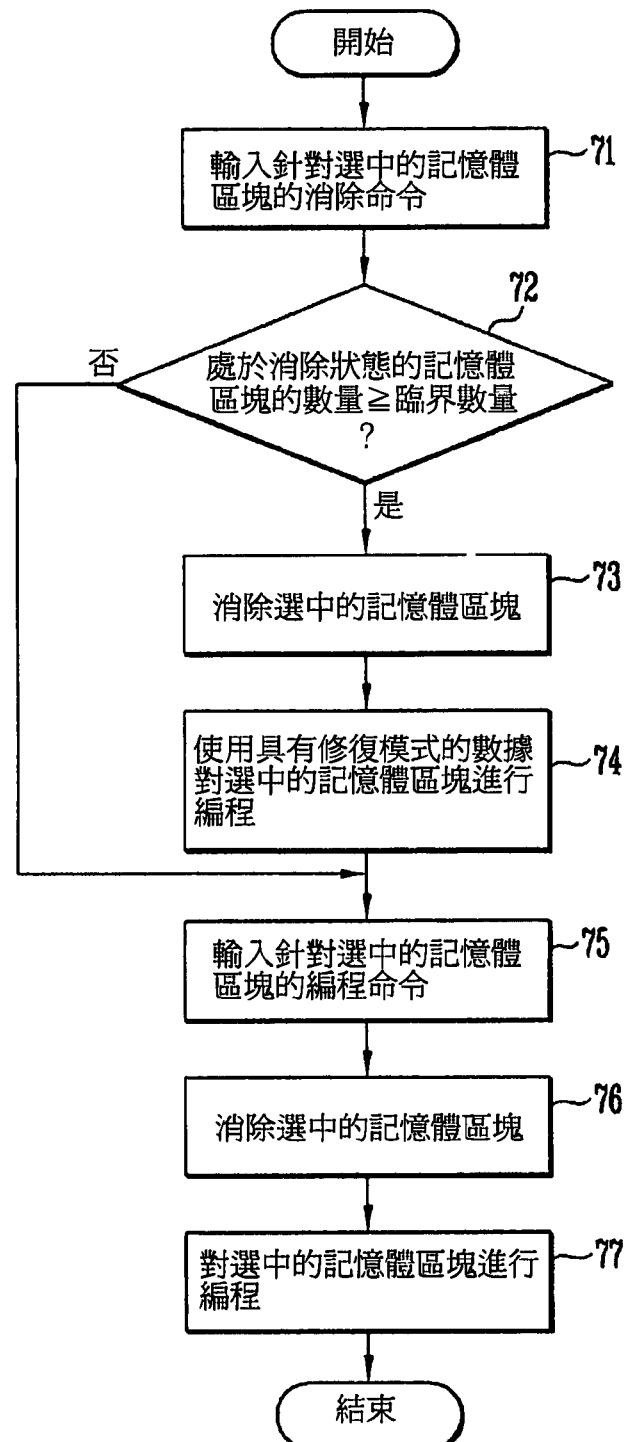


圖7

申請專利範圍

1. 一種半導體裝置，包括：

記憶體區塊，所述記憶體區塊包括多個記憶體單元；

電路組，其被配置以對所述記憶體區塊執行程式化操作、讀取操作和消除操作；以及

控制電路，其被配置以在對所述記憶體區塊執行後續的程式化操作之前，控制所述電路組以修復模式程式化所述記憶體區塊中的所述多個記憶體單元，

其中，以所述修復模式所程式化的所述多個記憶體單元包括交替佈置的消除的記憶體單元和程式化的記憶體單元，以及

其中，所述多個記憶體單元佈置在所述記憶體區塊中的多個列和多個行中，並且其中所述程式化的記憶體單元佈置在所述消除的記憶體單元的頂側、底側、左側和右側。

2. 如請求項第 1 項所述的半導體裝置，其中，所述控制電路控制所述電路組來檢查是否以預定時間間隔對所述記憶體區塊執行更新操作，以及基於檢查結果以所述修復模式程式化所述記憶體區塊的所述多個記憶體單元。

3. 如請求項第 2 項所述的半導體裝置，其中，所述控制電路控制所述電路組通過以所述預定時間間隔檢查所述記憶體區塊的更新操作時間是否小於臨界時間來執行所述更新操作。

4. 如請求項第 3 項所述的半導體裝置，其中，當所述記憶體區塊的所述更新操作時間大於所述臨界時間時，所述控制電路控制所述電路組來基

於錯誤校正碼(Error Correction Code，ECC)的使用情況來檢查所述記憶體區塊中是否出現錯誤，以及

其中，當所述錯誤校正碼的使用情況小於臨界量時，所述控制電路控制所述電路組來終止所述更新操作，以及當所述錯誤校正碼的使用情況大於所述臨界量時，對所述記憶體區塊執行替代操作。

5. 如請求項第4項所述的半導體裝置，其中，在替代操作期間，所述控制電路控制所述電路組來：執行回拷操作(copyback operation)以將資料從所述記憶體區塊移動至另一個記憶體區塊，消除所述記憶體區塊，以及以所述修復模式程式化所述記憶體區塊的所述記憶體單元。

6. 如請求項第3項所述的半導體裝置，其中，在對所述記憶體區塊執行的更新操作之間的平均時間被設置為所述臨界時間。

7. 如請求項第1項所述的半導體裝置，其中，當輸入針對所述記憶體區塊的消除命令信號時，所述控制電路控制所述電路組來消除所述記憶體區塊以及以所述修復模式程式化所述記憶體區塊的所述記憶體單元。

8. 如請求項第7項所述的半導體裝置，其中，當輸入針對以所述修復模式被程式化的所述記憶體區塊的程式化命令信號時，所述控制電路控制所述電路組來消除所述記憶體區塊以及對所述記憶體區塊執行所述程式化操作。

9. 如請求項第1項所述的半導體裝置，其中，使用被程式化至所述多個記憶體單元的資料之中的與最高閾值電壓分佈相對應的臨時資料對所述程式化的記憶體單元進行程式化。

10. 如請求項第1項所述的半導體裝置，其中，隨著所述記憶體區塊的

消除/寫入(E/W)迴圈數量的增加，每當所述記憶體區塊的所述多個記憶體單元以所述修復模式被程式化時，所述控制電路控制所述電路組來將所述消除的記憶體單元和所述程式化的記憶體單元的位置彼此交換。

11. 一種操作半導體裝置的方法，所述方法包括以下步驟：

以預定時間間隔檢查記憶體區塊的更新操作時間是否小於臨界時間；

當所述更新操作時間大於所述臨界時間時，基於錯誤校正碼(ECC)的使用情況檢查所述記憶體區塊中是否出現錯誤；

當所述錯誤校正碼的使用情況小於臨界量時，終止所述更新操作，以及當所述錯誤校正碼的使用情況大於所述臨界量時，將資料從所述記憶體區塊移動至另一個記憶體區塊；

消除所述記憶體區塊並且以修復模式程式化所述記憶體區塊的記憶體單元，其中，以所述修復模式所程式化的所述記憶體單元包括交替佈置的消除的記憶體單元和程式化的記憶體單元；以及

將所述記憶體區塊的所述更新操作時間重置，

其中，所述記憶體單元佈置在所述記憶體區塊中的多個列和多個行中，並且其中所述程式化的記憶體單元佈置在所述消除的記憶體單元的頂側、底側、左側和右側。

12. 如請求項第 11 項所述的方法，其中，將對記憶體區塊執行的更新操作之間的平均時間設置為所述臨界時間。

13. 如請求項第 11 項所述的方法，其中，將所述臨界量設置成用於判斷是否在所述記憶體區塊中發生錯誤的參考量。

14. 如請求項第 11 項所述的方法，其中，將所述程式化的記憶體單元

程式化為儲存多位元資料的多層式單元(MLC)、三層式單元(TLC)或四層式單元(QLC)的最高程式化狀態。

15. 如請求項第 11 項所述的方法，其中，隨著所述記憶體區塊的消除/寫入(E/W)迴圈數量的增加，每當所述記憶體區塊的所述記憶體單元以所述修復模式被程式化時，將所述消除的記憶體單元和所述程式化的記憶體單元的位置彼此交換。

16. 一種操作半導體裝置的方法，所述方法包括：

回應於與記憶體區塊的消除操作相關的命令信號而判斷是否以修復模式程式化所述記憶體區塊；

當所述判斷的結果確定為以所述修復模式程式化時，消除所述記憶體區塊並且以所述修復模式程式化所述記憶體區塊的記憶體單元，其中以所述修復模式所程式化的所述記憶體單元包括交替佈置的消除的記憶體單元和程式化的記憶體單元，以及當所述判斷的結果確定為不以所述修復模式程式化時，保持所述記憶體區塊的前一操作狀態；

回應於與所述記憶體區塊的程式化操作相關的命令信號而消除所述記憶體區塊；以及

對所述記憶體區塊執行所述程式化操作，

其中，所述記憶體單元佈置在所述記憶體區塊中的多個列和多個行中，並且其中所述程式化的記憶體單元佈置在所述消除的記憶體單元的頂側、底側、左側和右側。

17. 如請求項第 16 項所述的方法，其中，以所述修復模式所程式化的所述記憶體單元包括交替佈置的所述消除的記憶體單元和所述程式化的記

憶體單元，以及所述所述程式化的記憶體單元被程式化為儲存多位元資料的多層式單元(MLC)、三層式單元(TLC)或四層式單元(QLC)的最高程式化狀態。

18. 如請求項第 16 項所述的方法，其中，判斷是否以所述修復模式程式化所述記憶體區塊的步驟包括以下步驟：

檢查所述記憶體區塊的消除/寫入(E/W)迴圈數量；

將所述記憶體區塊的所述消除/寫入迴圈數量與第一臨界數量相比較；

以及

當所述記憶體區塊的所述消除/寫入迴圈數量大於所述第一臨界數量作為所述比較的結果時，判定以所述修復模式程式化所述記憶體區塊。

19. 如請求項第 18 項所述的方法，其中，將增大記憶體區塊的應力的所述記憶體區塊的消除/寫入迴圈數量設置為所述第一臨界數量。

20. 如請求項第 16 項所述的方法，其中，判斷是否以所述修復模式程式化所述記憶體區塊的步驟包括以下步驟：

檢查包括在記憶體單元陣列中的記憶體區塊之中的處於消除狀態的記憶體區塊的數量；以及

當處於所述消除狀態的記憶體區塊的數量大於所述第二臨界數量時，判定以所述修復模式程式化所述記憶體區塊。