



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년08월24일
 (11) 등록번호 10-1891717
 (24) 등록일자 2018년08월20일

(51) 국제특허분류(Int. Cl.)
 H01L 33/62 (2010.01) H01L 33/48 (2010.01)
 (21) 출원번호 10-2011-0140236
 (22) 출원일자 2011년12월22일
 심사청구일자 2016년12월15일
 (65) 공개번호 10-2013-0072698
 (43) 공개일자 2013년07월02일
 (56) 선행기술조사문헌
 US20080179618 A1*
 WO2011002208 A2*
 US20070057364 A1
 US07648775 B2
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지이노텍 주식회사
 서울특별시 중구 후암로 98 (남대문로5가)
 (72) 발명자
김병목
 서울특별시 중구 한강대로 416, 20층 엘지이노텍
 주 (남대문로5가, 서울스퀘어)
문연태
 서울특별시 중구 한강대로 416, 20층 엘지이노텍
 주 (남대문로5가, 서울스퀘어)
 (뒷면에 계속)
 (74) 대리인
박영복

전체 청구항 수 : 총 6 항

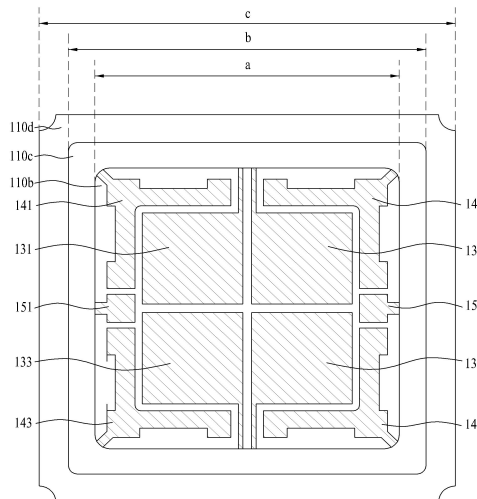
심사관 : 이용배

(54) 발명의 명칭 **발광소자 패키지 및 이를 포함하는 조명시스템**

(57) 요약

실시예는 패키지 몸체; 상기 패키지 몸체 상에 배치되는 적어도 하나의 제1 전극패턴과 제2 전극패턴; 상기 제1 전극패턴과 제2 전극패턴에 각각 전기적으로 연결되는 발광소자를 포함하고, 상기 제1 전극패턴과 제2 전극패턴 중 적어도 하나는 최대 패턴의 폭과 최소 패턴의 폭이 서로 다른 발광소자 패키지를 제공한다.

대표도 - 도3a



(72) 발명자

조영준

서울특별시 중구 한강대로 416, 20층 엘지이노텍
주 (남대문로5가, 서울스퀘어)

정수정

서울특별시 중구 한강대로 416, 20층 엘지이노텍
주 (남대문로5가, 서울스퀘어)

권서연

서울특별시 중구 한강대로 416, 20층 엘지이노텍
주 (남대문로5가, 서울스퀘어)

명세서

청구범위

청구항 1

캐비티를 가지고, 복수 개의 세라믹층들을 포함하는 패키지 몸체;

상기 패키지 몸체 상에 배치되는 적어도 하나의 제1 전극패턴과 제2 전극패턴;

상기 제1 전극패턴과 제2 전극패턴에 각각 전기적으로 연결되고, 상기 캐비티의 바닥면에 배치되는 발광소자를 포함하고,

상기 캐비티의 바닥면에서, 상기 제1 전극패턴과 제2 전극패턴 중 적어도 하나는 최대 패턴의 폭과 최소 패턴의 폭이 서로 다르고,

상기 복수 개의 세라믹층들에는 각각 관통 홀이 형성되고, 상기 복수 개의 세라믹층들은 일부는 상기 캐비티의 바닥면을 이루고 다른 일부는 상기 캐비티의 측벽을 이루고, 상기 측벽을 이루는 상기 세라믹층들의 내측면은 단차를 이루고,

상기 제1 전극 패턴은 상기 캐비티의 바닥면의 중앙 영역에 배치되고, 상기 제2 전극패턴은 상기 캐비티의 바닥면의 가장자리 영역에 배치되고,

상기 제2 전극 패턴은 변의 폭이 가장자리 폭보다 작고, 상기 제2 전극 패턴의 변의 폭이 작게 구비된 영역에서 상기 세라믹층이 노출되고,

상기 제2 전극 패턴의 상기 가장자리로부터 돌출부가 형성되고, 상기 돌출부는 상기 관통 홀과 전기적으로 연결되는 발광소자 패키지.

청구항 2

삭제

청구항 3

제1 항에 있어서,

상기 노출된 패키지 몸체 상에 배치되고, 실리콘 수지로 이루어지는 투광층을 더 포함하는 발광소자 패키지.

청구항 4

삭제

청구항 5

제1 항 또는 제3 항 중 어느 한 항에 있어서,

상기 제1 전극패턴 상에 상기 발광소자가 배치되는 발광소자 패키지.

청구항 6

제5 항에 있어서,

상기 제1 전극패턴과 제2 전극패턴은 각각 복수 개 배치되고, 상기 각각의 제1 전극패턴마다 발광소자가 각각 배치되는 발광소자 패키지.

청구항 7

제6 항에 있어서,

상기 각각의 발광소자는 상기 제2 전극패턴과 와이어 본딩되는 발광소자 패키지.

청구항 8

삭제

청구항 9

삭제

청구항 10

제1 항에 있어서,

각각의 세라믹층에 형성된 상기 관통 홀은 수직 방향으로 비중첩되는 발광소자 패키지.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

발명의 설명

기술 분야

[0001] 실시예는 발광소자 패키지와 이를 포함하는 조명시스템에 관한 것이다.

배경 기술

[0002] 반도체의 3-5족 또는 2-6족 화합물 반도체 물질을 이용한 발광 다이오드(Light Emitting Diode)나 레이저 다이오드와 같은 발광소자는 박막 성장 기술 및 소자 재료의 개발로 적색, 녹색, 청색 및 자외선 등 다양한 색을 구현할 수 있으며, 형광 물질을 이용하거나 색을 조합함으로써 효율이 좋은 백색 광선도 구현이 가능하며, 형광등, 백열등 등 기존의 광원에 비해 저소비전력, 반영구적인 수명, 빠른 응답속도, 안전성, 환경친화성의 장점을 가진다.

[0003] 따라서, 광 통신 수단의 송신 모듈, LCD(Liquid Crystal Display) 표시 장치의 백라이트를 구성하는 냉음극관(CCFL: Cold Cathode Fluorescence Lamp)을 대체하는 발광 다이오드 백라이트, 형광등이나 백열 전구를 대체할 수 있는 백색 발광 다이오드 조명 장치, 자동차 헤드 라이트 및 신호등에까지 응용이 확대되고 있다.

[0004] 발광소자 패키지는 패키지 몸체에 제1 전극패턴과 제2 전극패턴이 배치되고, 패키지 몸체의 바닥면에 발광소자가 배치되며 제1 전극패턴 및 제2 전극패턴과 전기적으로 연결된다.

[0005] 자외선(UV)을 방출하는 발광 다이오드를 실장한 발광소자 패키지의 경우, 자외선 반사광이 패키지 몸체에 닿으면 몸체에 포함된 유기 재질이 변색되거나 변질되어 패키지의 신뢰성이 저하되는 문제점이 존재한다. 따라서, 우수한 방열 특성을 유지하면서도 발광소자 패키지의 신뢰성을 향상시킬 필요가 있다.

[0006] 도 1은 종래의 발광소자 패키지의 전극패턴의 배치를 나타낸 도면이다.

[0007] 자외선을 방출하는 종래의 UV 발광 다이오드는 패키지 몸체가 복수 개의 세라믹층(110a, 110b, 110c, 110d)으로 이루어지고, 패키지 몸체의 바닥면에 제1 전극패턴(131, 132, 133, 134)과 제2 전극패턴(141, 142, 143, 144)이 배치된다. 발광소자 패키지에 복수 개의 발광 다이오드가 배치될 수 있으므로 제1 전극패턴(131, 132, 133, 134)과 제2 전극패턴(141, 142, 143, 144)은 복수 개가 배치될 수 있고, 제3 전극패턴(151, 152)에는 제너 다이오드가 배치될 수 있다.

[0008] 그러나, 종래의 발광소자 패키지는 다음과 같은 문제점이 있다.

[0009] 전극패턴의 재료로 은(Ag)이나 구리(Cu) 등과 세라믹 재질의 패키지 몸체와의 접촉면적에서 AgCu 등을 적용할

때 접착력이 강하지 않아서 패키지 몸체와 전극패턴과의 박리가 발생할 수 있고, 전극패턴의 재료가 산화되어 전극 간의 절연(Open) 현상 등이 발생할 수 있으며, 전극패턴의 표면에서 발광 다이오드로부터 방출된 빛이 일부 흡수되어 발광소자 패키지의 광효율이 저하될 수 있다.

발명의 내용

해결하려는 과제

[0010] 실시예는 발광소자 패키지의 광추출 효율을 향상시키고, 전극패턴 간의 단락 현상 등을 방지하고, 전극패턴 구조의 안정성을 확보하고자 한다.

과제의 해결 수단

[0011] 실시예는 패키지 몸체; 상기 패키지 몸체 상에 배치되는 적어도 하나의 제1 전극패턴과 제2 전극패턴; 상기 제1 전극패턴과 제2 전극패턴에 각각 전기적으로 연결되는 발광소자를 포함하고, 상기 제1 전극패턴과 제2 전극패턴 중 적어도 하나는 최대 패턴의 폭과 최소 패턴의 폭이 서로 다른 발광소자 패키지를 제공한다.

[0012] 패키지 몸체는 세라믹으로 이루어지고, 상기 제1 전극패턴과 제2 전극패턴이 위치하는 면에서 상기 패키지 몸체가 노출될 수 있다.

[0013] 발광소자 패키지는 노출된 패키지 몸체 상에 투광층을 더 포함할 수 있다.

[0014] 투광층은 실리콘 수지를 포함할 수 있다.

[0015] 패키지 몸체는 복수 개의 층으로 이루어질 수 있다.

[0016] 패키지 몸체는 바닥면과 측벽으로 이루어지는 캐비티를 가지고, 상기 캐비티의 바닥면에 상기 제1 전극패턴과 제2 전극패턴이 배치될 수 있다.

[0017] 캐비티 내부 또는 캐비티 상에 투광층이 위치하며, 상기 투광층은 실리콘 수지 또는 글라스 중 적어도 하나를 포함할 수 있다.

[0018] 제1 전극패턴 상에 상기 발광소자가 배치될 수 있다.

[0019] 제1 전극패턴과 제2 전극패턴은 각각 복수 개 배치되고, 상기 각각의 제1 전극패턴 마다 발광소자가 각각 배치될 수 있다.

[0020] 각각의 발광소자는 상기 제2 전극과 와이어 본딩될 수 있다.

[0021] 제2 전극패턴은 확장패턴을 포함할 수 있다.

[0022] 패키지 몸체는 관통홀을 가지며, 상기 확장 패턴은 상기 관통홀에 전기적으로 연결될 수 있다.

[0023] 다른 실시예는 상술한 발광소자 패키지; 상기 발광소자 패키지의 제1 전극패턴과 제2 전극패턴에 전기적으로 연결된 회로기판; 및 상기 발광소자 패키지로부터 전달되는 빛을 확산시키는 광학 부재를 포함하는 조명시스템을 제공한다.

발명의 효과

[0024] 실시 예에 따른 발광소자 패키지는 금으로 전극이 구성되어 내산화성이 강하여 전극의 내구성이 강하고 전극 간의 단락의 가능성도 줄어들 수 있고, UV 등의 짧은 파장대역에서의 광 전반사율이 상대적으로 낮은 금 도금된 전극의 면적이 감소되어 상대적으로 UV 광 전반사율이 높은 세라믹 층의 노출 면적이 증가되므로 광추출 효율이 향상되며, 노출된 세라믹 기판과 몰딩 부 내의 실리콘 수지 등과의 결합력이 더 커서 구조물의 안정성이 향상된다.

도면의 간단한 설명

[0025] 도 1은 종래의 발광소자 패키지의 전극패턴의 배치를 나타낸 도면이고,
 도 2는 발광소자 패키지의 일실시예를 나타낸 도면이고,
 도 3a 내지 도 3c는 도 2의 발광소자 패키지의 전극패턴의 배치를 나타낸 도면이고,

- 도 4는 도 3a의 일부분을 상세히 나타낸 도면이고,
- 도 5는 도 2의 발광소자 패키지에 배치된 발광소자를 나타낸 도면이고,
- 도 6는 발광소자 패키지를 포함하는 헤드 램프의 일실시예를 나타낸 도면이고,
- 도 7은 발광소자 패키지를 포함하는 영상표시장치의 일실시예를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0026] 이하 첨부한 도면을 참조하여 실시예들을 설명한다.
- [0027] 본 발명에 따른 실시예의 설명에 있어서, 각 element의 " 상(위) 또는 하(아래)(on or under)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)(on or under)는 두 개의 element가 서로 직접(directly)접촉되거나 하나 이상의 다른 element가 상기 두 element사이에 배치되어(indirectly) 형성되는 것을 모두 포함한다. 또한 "상(위) 또는 하(아래)(on or under)" 으로 표현되는 경우 하나의 element를 기준으로 위쪽 방향뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.
- [0028] 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.
- [0029] 도 2는 발광소자 패키지의 일실시예를 나타낸 도면이다.
- [0030] 실시예에 따른 발광소자 패키지(100)는 패키지 몸체(110)가 복수 개의 세라믹 층(110a, 110b, 110c, 110d)으로 이루어진다. 패키지 몸체(110)는 고온 동시 소성 세라믹(High Temperature Cofired Ceramics, HTCC) 또는 저온 동시 소성 세라믹(Low Temperature Cofired Ceramics, LTCC) 기술을 이용하여 구현될 수 있다.
- [0031] 패키지 몸체(110)가 다층의 세라믹 기판인 경우, 각 층의 두께는 동일할 수도 있고, 다를 수도 있다. 패키지 몸체(110)는 질화물 또는 산화물의 절연성 재질로 이루어질 수 있으며, 예를 들어, SiO₂, Si_xO_y, Si₃N_y, SiO_xN_y, Al₂O₃ 또는 AlN을 포함할 수 있다.
- [0032] 복수 개의 세라믹 층(110a, 110b, 110c, 110d)의 폭이 각각 다를 수 있고, 일부(110a, 110b)는 발광소자 패키지(100) 또는 캐비티의 바닥면을 이룰 수 있으며, 다른 일부(110c, 110d)는 캐비티의 측벽을 이룰 수 있다.
- [0033] 상술한 복수 개의 세라믹 층(110a, 110b, 110c, 110d)으로 이루어지는 캐비티의 바닥면에 발광소자(200)가 배치된다. 발광소자(200)는 본 실시예에서는 4개가 배치되는데 적어도 하나가 배치될 수 있다.
- [0034] 발광소자는 복수의 화합물 반도체층, 예를 들어 3족-5족 원소의 반도체층을 이용한 LED(Light Emitting Diode)를 포함하는데, 발광소자는 청색, 녹색 또는 적색 등과 같은 광을 방출하는 유색 발광소자이거나 UV를 방출하는 UV 발광소자일 수 있다.
- [0035] 패키지 몸체(110)가 무기 재질의 LTCC, HTCC 등의 세라믹 기판으로 이루어져 있으므로, 약 280nm의 파장을 갖는 심자외선(Deep UV) LED 또는 약 365~395nm의 파장을 갖는 근자외선(Near UV) LED를 포함한 발광소자(200)를 사용하더라도 발광소자(200)에서 방출된 자외선 광에 의해 몸체(110)가 변색되거나 변질될 우려가 없어 발광 모듈의 신뢰성을 유지할 수 있다.
- [0036] 도 5는 도 2의 발광소자 패키지에 배치된 발광소자를 나타낸 도면이다.
- [0037] 발광소자(200)는 도전성 지지기판(265)과, 상기 지지기판(265)에 배치된 반사층(255) 및 오믹층(250)과, 상기 오믹층(250) 상의 발광 구조물(230)을 포함할 수 있다.
- [0038] 제1 도전형 반도체층(232)은 반도체 화합물로 형성될 수 있으며, 예를 들어 3족-5족 또는 2족-6족 등의 화합물 반도체로 형성될 수 있다. 또한 제1 도전형 도펀트가 도핑될 수 있다. 상기 제1 도전형 반도체층(232)이 n형 반도체층인 경우, 상기 제1 도전형 도펀트는 n형 도펀트로서 Si, Ge, Sn, Se, Te를 포함할 수 있으나 이에 한정되지 않는다. 또는 상기 제1 도전형 반도체층(232)이 p형 반도체층인 경우, 상기 제2도전형 도펀트는 p형 도펀트로서, Mg, Zn, Ca, Sr, Ba 등을 포함할 수 있으나 이에 한정되지 않는다.
- [0039] 상기 제1 도전형 반도체층(232)은 제1 도전형 반도체층으로만 형성되거나, 상기 제1 도전형 반도체층 아래에 언도프트 반도체층을 더 포함할 수 있으며, 이에 대해 한정하지는 않는다.
- [0040] 상기 언도프트 반도체층은 상기 제1 도전형 반도체층의 결정성 향상을 위해 형성되는 층으로, 상기 n형 도펀트

가 도핑되지 않아 상기 제1 도전형 반도체층에 비해 낮은 전기전도성을 갖는 것을 제외하고는 상기 제1 도전형 반도체층과 같을 수 있다.

- [0041] 활성층(234)은 제1 도전형 반도체층(232)을 통해서 주입되는 전자와 이후 형성되는 제2 도전형 반도체층(236)을 통해서 주입되는 정공이 서로 만나서 활성층(발광층) 물질 고유의 에너지 밴드에 의해서 결정되는 에너지를 갖는 빛을 방출하는 층이다.
- [0042] 활성층(234)은 단일 우물 구조, 다중 우물 구조, 양자선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 어느 하나로 형성될 수 있다. 예를 들어, 상기 활성층(224)은 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH₃), 질소 가스(N₂), 및 트리메틸 인듐 가스(TMIn)가 주입되어 다중 양자 우물 구조가 형성될 수 있으나 이에 한정되는 것은 아니다.
- [0043] 활성층(234)의 우물층/장벽층은 InGaN/GaN, InGaN/InGaN, GaN/AlGaIn, InAlGaIn/GaN, GaAs(InGaAs)/AlGaAs, GaP(InGaP)/AlGaP 중 어느 하나 이상의 페어 구조로 형성될 수 있으나 이에 한정되지 않는다. 상기 우물층은 상기 장벽층의 밴드 갭보다 낮은 밴드 갭을 갖는 물질로 형성될 수 있다.
- [0044] 상기 활성층(234)의 위 또는/및 아래에는 도전형 클래드층(미도시)이 형성될 수 있다. 상기 도전형 클래드층은 활성층의 장벽층의 밴드갭보다 더 넓은 밴드갭을 갖는 반도체로 형성될 수 있다. 예를 들어, 도전형 클래드층은 GaN, AlGaIn, InAlGaIn 또는 초격자 구조를 포함할 수 있다. 또한, 도전형 클래드층은 n형 또는 p형으로 도핑될 수 있다.
- [0045] 그리고, 상기 활성층(234) 상에 제2 도전형 반도체층(236)이 형성될 수 있다.
- [0046] 제2 도전형 반도체층(236)은 반도체 화합물로 형성될 수 있으며, 예를 들어 제2 도전형 도펀트가 도핑된 3족-5족 화합물 반도체로 형성될 수 있다. 제2 도전형 반도체층(236)은 예를 들어, In_xAl_yGa_{1-x-y}N (0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ x+y ≤ 1)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 상기 제2 도전형 반도체층(236)이 p형 반도체층인 경우, 상기 제2도전형 도펀트는 p형 도펀트로서, Mg, Zn, Ca, Sr, Ba 등을 포함할 수 있다. 또한 상기 제2 도전형 반도체층(236)이 n형 반도체층인 경우, 상기 제1 도전형 도펀트는 n형 도펀트로서 Si, Ge, Sn, Se, Te를 포함할 수 있으나 이에 한정되지 않는다.
- [0047] 여기서, 상술한 바와 다르게, 상기 제1 도전형 반도체층(232)이 p형 반도체층을 포함하고 상기 제2 도전형 반도체층(236)이 n형 반도체층을 포함할 수도 있다. 또한, 상기 제1 도전형 반도체층(232) 상에는 n형 또는 p형 반도체층을 포함하는 제3 도전형 반도체층(미도시)이 형성될 수도 있는데, 이에 따라 본 실시예에 따른 상기 발광 소자는 n-p, p-n, n-p-n, p-n-p 접합 구조 중 적어도 어느 하나를 포함할 수 있다.
- [0048] 또한, 제1 도전형 반도체층(232) 및 제2 도전형 반도체층(236) 내의 도전형 도펀트의 도핑 농도는 균일 또는 불균일하게 형성될 수 있다. 즉, 상기 복수의 반도체층의 구조는 다양하게 형성될 수 있으며, 이에 대해 한정하지는 않는다.
- [0049] 상기 도전형 지지기판(265)은 발광 구조물(230)을 지지하며, 전도성 기판일 수 있다. 또한, 전기 전도성과 열 전도성이 높은 물질로 형성될 수 있다. 예를 들어, 도전형 지지기판(265)은 소정의 두께를 갖는 베이스 기판(substrate)으로서, 몰리브덴(Mo), 실리콘(Si), 텅스텐(W), 구리(Cu) 및 알루미늄(Al)로 구성되는 균으로부터 선택되는 물질 또는 이들의 합금으로 이루어질 수 있으며, 또한, 금(Au), 구리합금(Cu Alloy), 니켈(Ni), 구리-텅스텐(Cu-W), 캐리어 웨이퍼(예: GaN, Si, Ge, GaAs, ZnO, SiGe, SiC, SiGe, Ga₂O₃ 등) 또는 전도성 시트 등을 선택적으로 포함할 수 있다.
- [0050] 상기 발광 구조물(230)의 제2 도전형 반도체층(236)과 접하여 오믹층(250)이 형성될 수 있다. 제2 도전형 반도체층(236)은 불순물 도핑 농도가 낮아 접촉 저항이 높으며 그로 인해 금속과의 오믹 특성이 좋지 못할 수 있으므로, 오믹층(250)은 이러한 오믹 특성을 개선하기 위한 것으로 반드시 형성되어야 하는 것은 아니다.
- [0051] 상기 오믹층(250)은 투광성 전도층과 금속이 선택적으로 사용될 수 있으며, 예를 들어, ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide), AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IZON(IZO Nitride), AGZO(Al-Ga ZnO), IGZO(In-Ga ZnO), ZnO, IrOx, RuOx, NiO, RuOx/ITO, Ni/IrOx/Au, 또는 Ni/IrOx/Au/ITO, Ag, Ni, Cr, Ti, Al, Rh, Pd, Ir, Sn, In, Ru, Mg, Zn, Pt, Au, Hf 중 적어도 하나를 포함하여 형성될 수 있으며, 이러한 재료에 한정되는 않는다.

- [0052] 상기 오믹층(250) 하부에 반사층(255)이 배치될 수 있다. 상기 반사층(255)은 예를 들어, Ag, Ni, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Au, Hf 및 이들의 선택적인 조합으로 구성된 물질 중에서 형성되거나, 상기 금속 물질과 IZO, IZTO, IAZO, IGZO, IGTO, AZO, ATO 등의 투광성 전도성 물질을 이용하여 다층으로 형성될 수 있다. 또한, 반사층(260)은 IZO/Ni, AZO/Ag, IZO/Ag/Ni, AZO/Ag/Ni 등으로 적층할 수 있다. 또한, 반사층(255)이 발광 구조물(예컨대, 제2 도전형 반도체층(236)과 오믹 접촉하는 물질로 형성될 경우, 오믹층(250)은 별도로 형성하지 않을 수 있으며, 이에 대해 한정하지는 않는다.
- [0053] 상기 반사층(255)은 상기 활성층(234)에서 발생된 빛을 효과적으로 반사하여 발광소자의 광추출 내지 전반사 효율을 크게 개선할 수 있다.
- [0054] 상기 반사층(255)과 상기 지지기판(265) 사이에는 결합층(260)이 형성될 수 있다. 결합층(260)은 베리어 금속 또는 본딩 금속 등을 포함하며, 예를 들어, Ti, Au, Sn, Ni, Cr, Ga, In, Bi, Cu, Ag 또는 Ta 중 적어도 하나를 포함할 수 있으며, 이에 대해 한정하지는 않는다.
- [0055] 또한, 상기 발광 구조물(230)의 측면 및 제1 도전형 반도체층(232) 상의 적어도 일부에 패시베이션층(290)이 형성될 수 있다.
- [0056] 상기 패시베이션층(290)은 절연물질로 이루어질 수 있으며, 상기 절연물질은 비전도성인 산화물이나 질화물로 이루어져 발광 구조물을 보호한다. 일 예로서, 상기 패시베이션층은 실리콘 산화물(SiO₂)층, 산화 질화물층, 산화 알루미늄층으로 이루어질 수 있다.
- [0057] 제1 도전형 반도체층(232)에는 제1 전극 패드(280)가 배치될 수 있는데, 각각 알루미늄(Al), 티타늄(Ti), 크롬(Cr), 니켈(Ni), 구리(Cu), 금(Au) 중 적어도 하나를 포함하여 단층 또는 다층 구조로 형성될 수 있다.
- [0058] 각각의 발광소자(200)는 제1 전극패턴(130)과 직접 연결되고, 제2 전극패턴(140)과 와이어(160)로 연결될 수 있다.
- [0059] 발광소자(200)를 포위하여 외부로부터 유입되는 이물질이나 수분 등으로부터 발광소자(200)를 보호하도록 투광층(160)이 형성될 수 있다.
- [0060] 투광층(160)은 패키지 몸체(110)에 형성된 캐비티를 채우도록 캐비티의 내부 또는 그 위까지 형성될 수 있으며, 상면이 플랫(flat)한 투광층(160)이 도시되었으나, 상면이 볼록하여 렌즈 역할을 할 수도 있다.
- [0061] 발광소자(200)가 UV LED인 경우 투광층(160)은 자외선 광에 의해 변색 또는 변질되지 않는 재질로 이루어질 수 있다. 투광층(160)은 실리콘 수지와 글라스 또는 형광체(170)를 포함하여, 발광소자(200)에서 방출되는 빛의 파장을 변화시킬 수 있다.
- [0062] 발광소자(200)에서 방출된 제1 과장 영역의 광이 형광체(170)에 의하여 여기되어 보다 장파장인 제2 과장 영역의 광으로 변환되고, 상기 제2 과장 영역의 광은 렌즈(미도시)를 통과하면서 광경로가 변경될 수 있다.
- [0063] 제1 전극(130)과 제2 전극(140)은, 패키지 몸체(110)에 형성된 비아 홀 타입의 연결 전극(121a, 122a)을 통하여, 패키지 몸체(110)의 바닥 면에 배치된 제1 리드 프레임(105a) 및 제2 리드 프레임(105b)에 각각 전기적으로 연결된다.
- [0064] 제1 전극패턴(130) 또는 제2 전극패턴(140)은 금(Au)이나 은(Ag) 또는 알루미늄(Al)으로 이루어질 수 있는데, 금으로 전극패턴이 구성되면 내산화성이 강하여 전극패턴의 내구성이 강하고 전극패턴 간의 단락의 가능성도 줄어들 수 있다.
- [0065] 도 3a 내지 도 3c는 도 2의 발광소자 패키지의 전극패턴 배치를 나타낸 도면이고, 도 4는 도 3a의 일부분을 상세히 나타낸 도면이다.
- [0066] 도 2의 발광소자 패키지(100) 내에 4개의 발광소자(200)가 배치되므로, 도 3a에서 4개의 제1 전극패턴(131, 132, 133, 134)과 제2 전극패턴(141, 142, 143, 144)이 각각 배치될 수 있다. 상술한 4개의 제1 전극패턴(131, 132, 133, 134)은 서로 동일한 극성일 수 있으므로 하나의 리드 프레임에 연결될 수 있고, 다른 극성의 4개의 전극패턴(131, 132, 133, 134)도 서로 동일한 극성일 수 있으므로 또 다른 하나의 리드 프레임에 연결될 수 있다.
- [0067] 도 3a의 상면도에서 상술한 캐비티의 측벽을 이루는 세라믹 층(110c, 110d)이 외곽에 도시되고, 캐비티의 바닥 면을 이루는 세라믹 층(110b)이 중앙에 노출되어 있다. 도 3의 상면도에서, 도 2에서 가장 위에 배치된 세라믹

층(110d)의 폭(c)이 가장 넓게 보이고, 두 번째로 위에 배치된 세라믹층(110c)의 폭(b)은 그보다 좁게 보이며, 캐비티의 바닥면을 이루는 세라믹층(110b)은 가장 좁은 폭(a) 만이 도시되고 있다.

- [0068] 상술한 제1 전극패턴(131, 132, 133, 134)과 제2 전극패턴(141, 142, 143, 144)의 배치는, 캐비티의 바닥면을 이루는 세라믹 층(110b)의 정중앙에 대하여 대칭을 이룰 수 있다. 이하에서는, 도 4를 참조하여, 전극패턴 구조의 일부를 상세히 설명한다.
- [0069] 제1 전극패턴(131)이 캐비티의 바닥면의 중앙 영역에 배치되고, 제2 전극패턴(132)이 캐비티의 바닥면에 가장자리 영역에 배치되고 있다. 상술한 제1 전극패턴(131)과 제2 전극패턴(132)의 배치는 서로 바뀔 수 있다.
- [0070] 제2 전극패턴(141)은 변의 폭(f)이 가장 자리의 폭(e)보다 좁게 배치되고 있다. 상술한 제2 전극패턴(141)의 변의 폭이 좁게 배치된 영역(d)은 세라믹 층(110b)이 노출되고 있다. 즉, 제2 전극패턴(141)은 최대패턴의 폭과 최소패턴의 폭이 서로 다를 수 있는데, 이러한 배치는 발광소자로부터 방출된 빛이 세라믹 층(110b)에서 반사되는 면적을 증가시켜서, 발광소자 패키지의 광효율을 향상시킬 수 있다.
- [0071] 그리고, 노출된 세라믹 층(110b)이 투광층과 접촉하는 면적도 증가하는데, 금속으로 이루어진 제2 전극패턴(141)과 투광층의 결합력보다 세라믹 층(110b)과 투광층 내의 실리콘 수지 등과의 결합력이 더 커서 발광소자 패키지의 구조 내의 안정성이 증가될 수 있다.
- [0072] 그리고, 제2 전극패턴(141)의 가장 자리에는 돌출부(p)가 형성될 수 있다. 돌출부(p)와 대응하는 패키지 몸체를 이루는 세라믹 층(110b)에는 상술한 비아 홀 타입의 연결 전극이 배치되어 제1 전극패턴(141)을 리드 프레임과 연결시킬 수 있으므로, 제2 전극패턴(141)의 확장패턴일 수 있다. 상술한 돌출부(p) 내지 확장패턴은 패키지 몸체에 형성된 관통홀과 전기적으로 연결되어, 패키지 몸체 하부의 리드 프레임 등과 전기적으로 연결될 수 있다.
- [0073] 도 3b에서는 제1 전극패턴(131~134)이 패턴닝되어 전극 패턴이 좁게 배치된 영역(d)가 형성되고 있으며, 상술한 제1 전극패턴(131~134)의 변의 폭이 좁게 배치된 영역(d)은 세라믹 층(110b)이 노출되고 있다. 즉, 제1 전극패턴(131~134)이 좁게 배치된 영역은 세라믹 층(110b)에서 반사되는 면적을 증가시켜서, 발광소자 패키지의 광효율을 향상시킬 수 있다.
- [0074] 도 3c에서는 제1 전극패턴(131~134)이 패턴닝되어 가장자리 영역에서 전극 패턴이 좁게 배치된 영역(d)가 형성되고 있으며, 그 효과는 도 3b에서 설명한 바와 동일하다.
- [0075] 상술한 도 3a 내지 도 3c에서 전극패턴이 좁게 형성되어 세라믹 층이 노출되는 구성은 각각 4개의 제1 전극패턴(131~134)이나 제2 전극패턴(141~144) 중 하나 이상에서 구현될 수 있다.
- [0076] 도 4에서 제2 전극패턴(141)은 변의 폭(f)이 0.35 밀리미터일 때, 가장 자리의 폭(e)이 0.45 밀리미터일 수 있다. 그리고, 제2 전극패턴(141)과 제1 전극패턴(131) 사이의 폭은 0.1 밀리미터일 수 있고, 제2 전극패턴(141)의 가장자리에서 보다 폭이 넓은 영역의 폭(g)은 0.45 밀리미터일 수 있다.
- [0077] 실시 예에 따른 발광소자 패키지는 복수 개가 기판 상에 어레이되며, 상기 발광소자 패키지의 광 경로 상에 광학 부재인 도광판, 프리즘 시트, 확산 시트 등이 배치될 수 있다. 이러한 발광소자 패키지, 기판, 광학 부재는 라이트 유닛으로 기능할 수 있다. 또 다른 실시예는 상술한 실시 예들에 기재된 반도체 발광소자 또는 발광소자 패키지를 포함하는 표시 장치, 지시 장치, 조명 시스템으로 구현될 수 있으며, 예를 들어, 조명 시스템은 램프, 가로등을 포함할 수 있다. 이하에서는 상술한 발광소자 패키지가 배치된 조명 시스템의 일실시예로서, 헤드 램프와 백라이트 유닛을 설명한다.
- [0078] 도 6는 발광소자 패키지를 포함하는 헤드 램프의 일실시예를 나타낸 도면이다.
- [0079] 광원 모듈(401)에서 생성된 빛이 리플렉터(420) 및 웨이드(430)에서 반사되며, 광원 모듈(401)에서 생성된 빛 및 상기 리플렉터(420)에서 반사된 빛이 렌즈(440)에서 굴절되어 차체의 전방을 향할 수 있다.
- [0080] 상기 광원 모듈(401)은 상술한 실시예들에 따른 광원 모듈일 수 있으며, 회로기판 상의 발광소자 패키지를 포함하여 이루어진다.
- [0081] 본 헤드 램프 내에 배치되는 광원 모듈 내의 발광소자 패키지는, 금으로 전극패턴이 구성되어 전극패턴의 내구성이 강하고 전극패턴의 면적이 감소되어 세라믹 층의 노출 면적이 증가되므로 광효율이 향상되며 노출된 세라믹 기판과 투광층 내의 실리콘 수지 등과의 결합력이 더 커서 구조물의 안정성이 향상된다.
- [0082] 도 7은 발광소자 패키지를 포함하는 영상표시장치의 일실시예를 나타낸 도면이다.

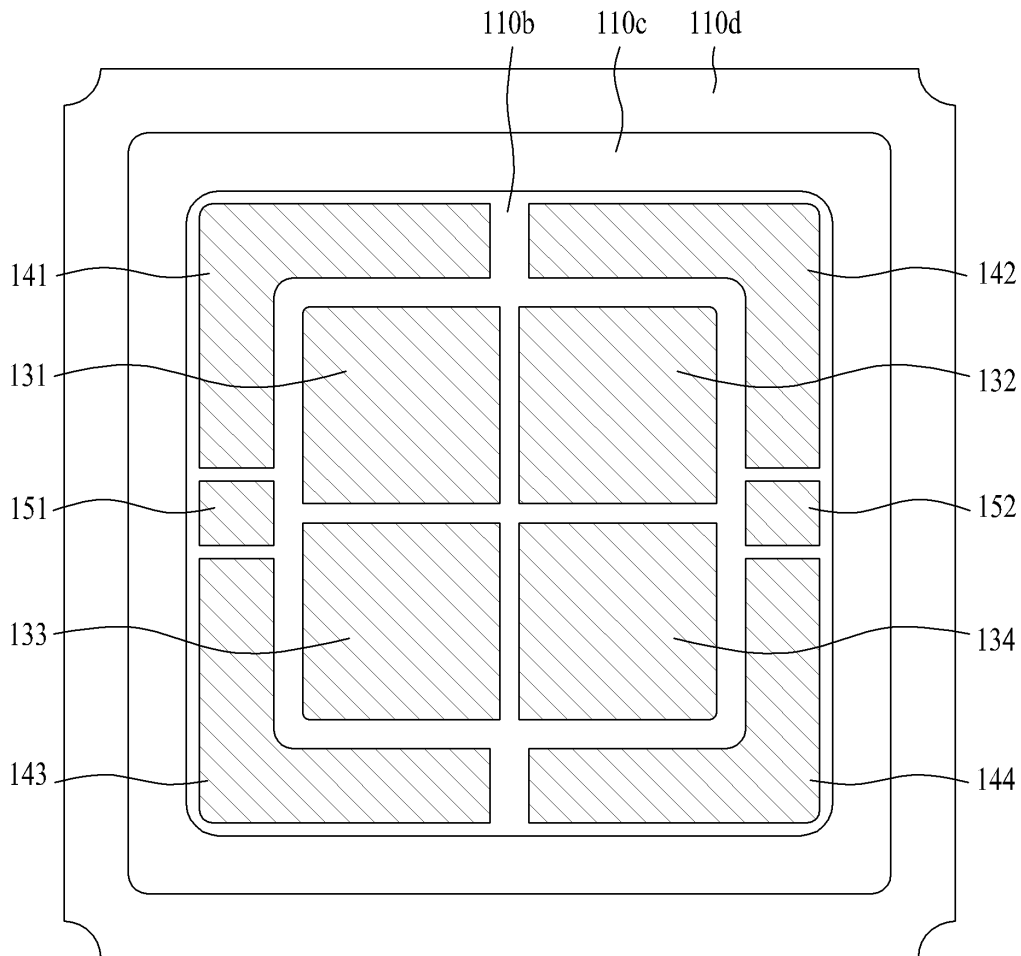
- [0083] 실시예에 따른 영상표시장치(800)는 광원 모듈(830, 835)과, 바텀 커버(810) 상의 반사판(820)과, 상기 반사판(820)의 전방에 배치되며 상기 광원모듈에서 방출되는 빛을 영상표시장치 전방으로 가이드하는 도광판(840)과, 상기 도광판(840)의 전방에 배치되는 제1 프리즘시트(850)와 제2 프리즘시트(860)와, 상기 제2 프리즘시트(860)의 전방에 배치되는 패널(870)과 상기 패널(870)의 전방에 배치되는 컬러필터(880)를 포함하여 이루어진다.
- [0084] 광원 모듈은 회로 기판(830) 상의 상술한 발광소자 패키지(835)를 포함하여 이루어진다. 여기서, 회로 기판(830)은 PCB 등이 사용될 수 있고, 발광소자 패키지(835)는 상술한 실시예들에서 설명한 바와 같다.
- [0085] 상기 바텀 커버(810)는 표시 장치(800) 내의 구성 요소들을 수납할 수 있다. 상기 반사판(820)은 본 도면처럼 별도의 구성요소로 마련될 수도 있고, 상기 도광판(840)의 후면이나, 상기 바텀 커버(810)의 전면에 반사도가 높은 물질로 코팅되는 형태로 마련되는 것도 가능하다.
- [0086] 여기서, 반사판(820)은 반사율이 높고 초박형으로 사용 가능한 소재를 사용할 수 있고, 폴리에틸렌 테레프탈레이트(PolyEthylene Terephthalate; PET)를 사용할 수 있다.
- [0087] 도광판(840)은 발광소자 패키지 모듈에서 방출되는 빛을 산란시켜 그 빛이 액정 표시 장치의 화면 전영역에 걸쳐 균일하게 분포되도록 한다. 따라서, 도광판(830)은 굴절률과 투과율이 좋은 재료로 이루어지는데, 폴리메틸 메타크릴레이트(PolyMethylMethAcrylate; PMMA), 폴리카보네이트(PolyCarbonate; PC), 또는 폴리에틸렌(PolyEthylene; PE) 등으로 형성될 수 있다. 그리고, 도광판이 생략되어 반사시트(820) 위의 공간에서 빛이 전달되는 에어 가이드 방식도 가능하다.
- [0088] 상기 제1 프리즘 시트(850)는 지지필름의 일면에, 투광성이면서 탄성을 갖는 중합체 재료로 형성되는데, 상기 중합체는 복수 개의 입체구조가 반복적으로 형성된 프리즘층을 가질 수 있다. 여기서, 상기 복수 개의 패턴은 도시된 바와 같이 마루와 골이 반복적으로 스트라이프 타입으로 구비될 수 있다.
- [0089] 상기 제2 프리즘 시트(860)에서 지지필름 일면의 마루와 골의 방향은, 상기 제1 프리즘 시트(850) 내의 지지필름 일면의 마루와 골의 방향과 수직할 수 있다. 이는 광원 모듈과 반사시트로부터 전달된 빛을 상기 패널(870)의 전방향으로 고르게 분산하기 위함이다.
- [0090] 본 실시예에서 상기 제1 프리즘시트(850)과 제2 프리즘시트(860)가 광학시트를 이루는데, 상기 광학시트는 다른 조합 예를 들어, 마이크로 렌즈 어레이로 이루어지거나 확산시트와 마이크로 렌즈 어레이의 조합 또는 하나의 프리즘 시트와 마이크로 렌즈 어레이의 조합 등으로 이루어질 수 있다.
- [0091] 상기 패널(870)은 액정 표시 패널(Liquid crystal display)가 배치될 수 있는데, 액정 표시 패널(860) 외에 광원을 필요로 하는 다른 종류의 디스플레이 장치가 구비될 수 있다.
- [0092] 상기 패널(870)은, 유리 바디 사이에 액정이 위치하고 빛의 편광성을 이용하기 위해 편광판을 양 유리바디에 올린 상태로 되어있다. 여기서, 액정은 액체와 고체의 중간적인 특성을 가지는데, 액체처럼 유동성을 갖는 유기분자인 액정이 결정처럼 규칙적으로 배열된 상태를 갖는 것으로, 상기 분자 배열이 외부 전계에 의해 변화되는 성질을 이용하여 화상을 표시한다.
- [0093] 영상표시장치에 사용되는 액정 표시 패널은, 액티브 매트릭스(Active Matrix) 방식으로서, 각 화소에 공급되는 전압을 조절하는 스위치로서 트랜지스터를 사용한다.
- [0094] 상기 패널(870)의 전면에는 컬러 필터(880)가 구비되어 상기 패널(870)에서 투사된 빛을, 각각의 화소마다 적색과 녹색 및 청색의 빛만을 투과하므로 화상을 표현할 수 있다.
- [0095] 본 영상표시장치 내에 배치되는 발광소자 패키지는, 금으로 전극패턴이 구성되어 전극패턴의 내구성이 강하고 전극패턴의 면적이 감소되어 세라믹 층의 노출 면적이 증가되므로 광효율이 향상되며 노출된 세라믹 기판과 투광층 내의 실리콘 수지 등과의 결합력이 더 커서 구조물의 안정성이 향상된다.
- [0096] 이상과 같이 실시예는 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.
- [0097] 그러므로, 본 발명의 범위는 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

부호의 설명

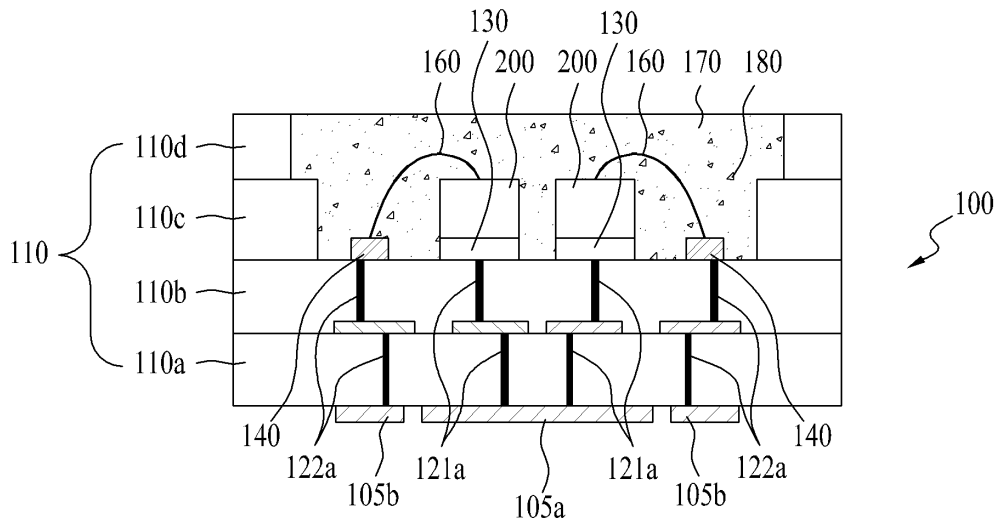
- [0098]
- | | |
|-----------------------------------|--------------------------------|
| 100 : 발광소자 패키지 | 105a, 105b : 리드 프레임 |
| 110 : 세라믹 기판 | 110a, 110b, 110c, 110d : 세라믹 층 |
| 121a, 122a : 연결 전극 | |
| 130, 131, 132, 133, 134 : 제1 전극패턴 | |
| 140, 141, 142, 143, 144 : 제2 전극패턴 | |
| 160 : 투광층 | 170 : 형광체 |
| 200 : 발광소자 | 400 : 헤드 램프 |
| 410 : 발광소자 모듈 | 420 : 리플렉터 |
| 430 : 셰이드 | 440 : 렌즈 |
| 800 : 표시장치 | 810 : 바텀 커버 |
| 820 : 반사판 | 830 : 회로 기판 모듈 |
| 840 : 도광판 | 850, 860 : 제1,2 프리즘 시트 |
| 870 : 패널 | 880 : 컬러필터 |

도면

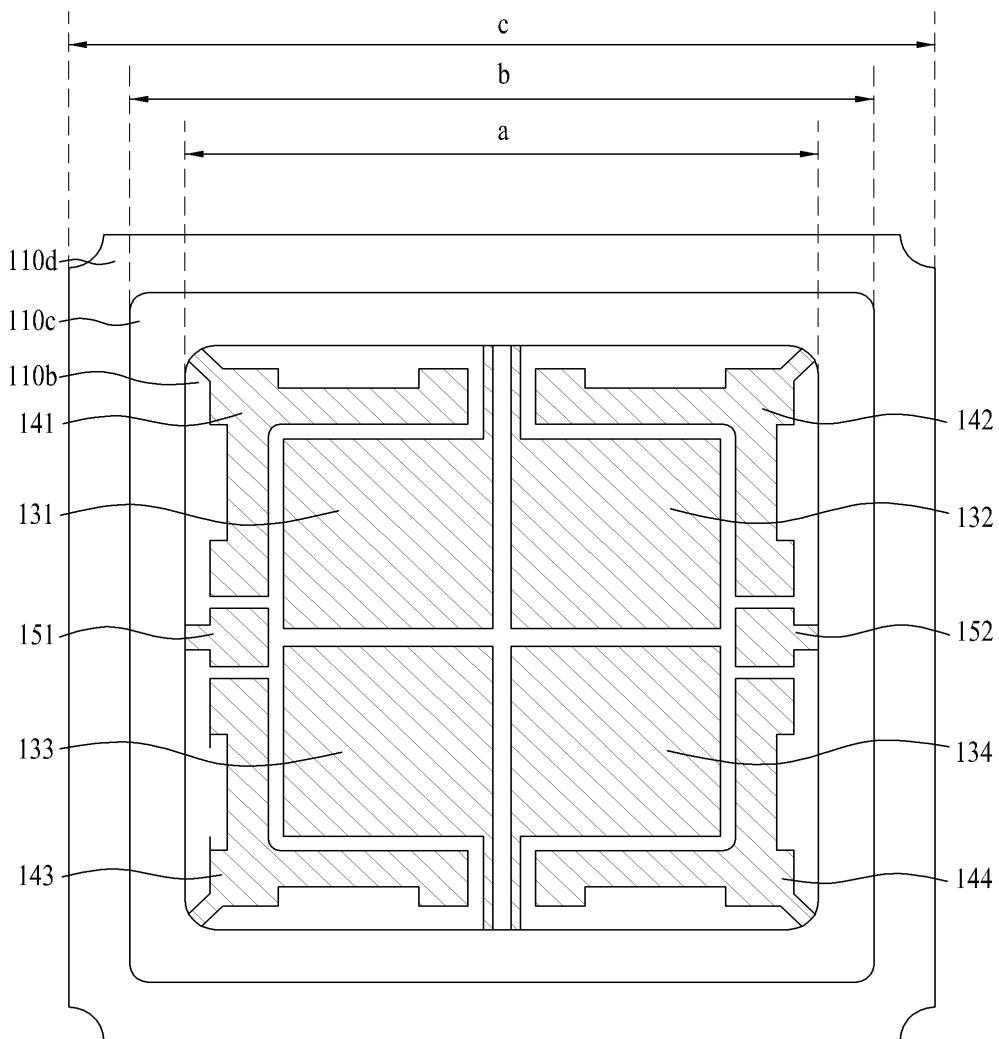
도면1



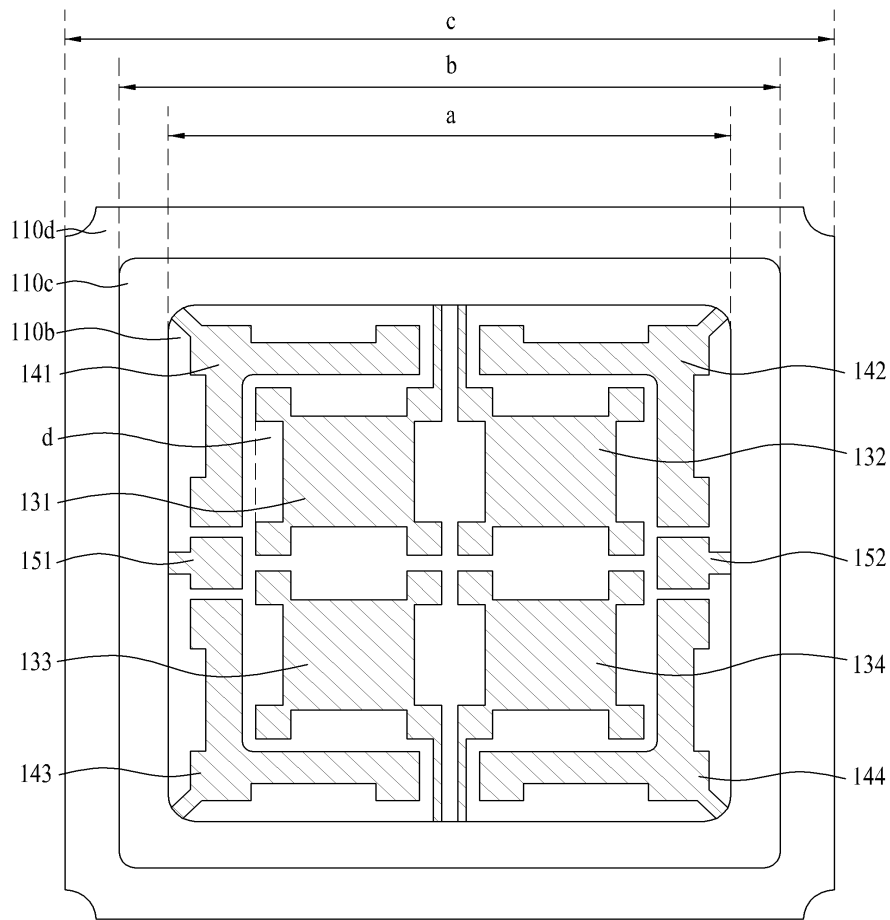
도면2



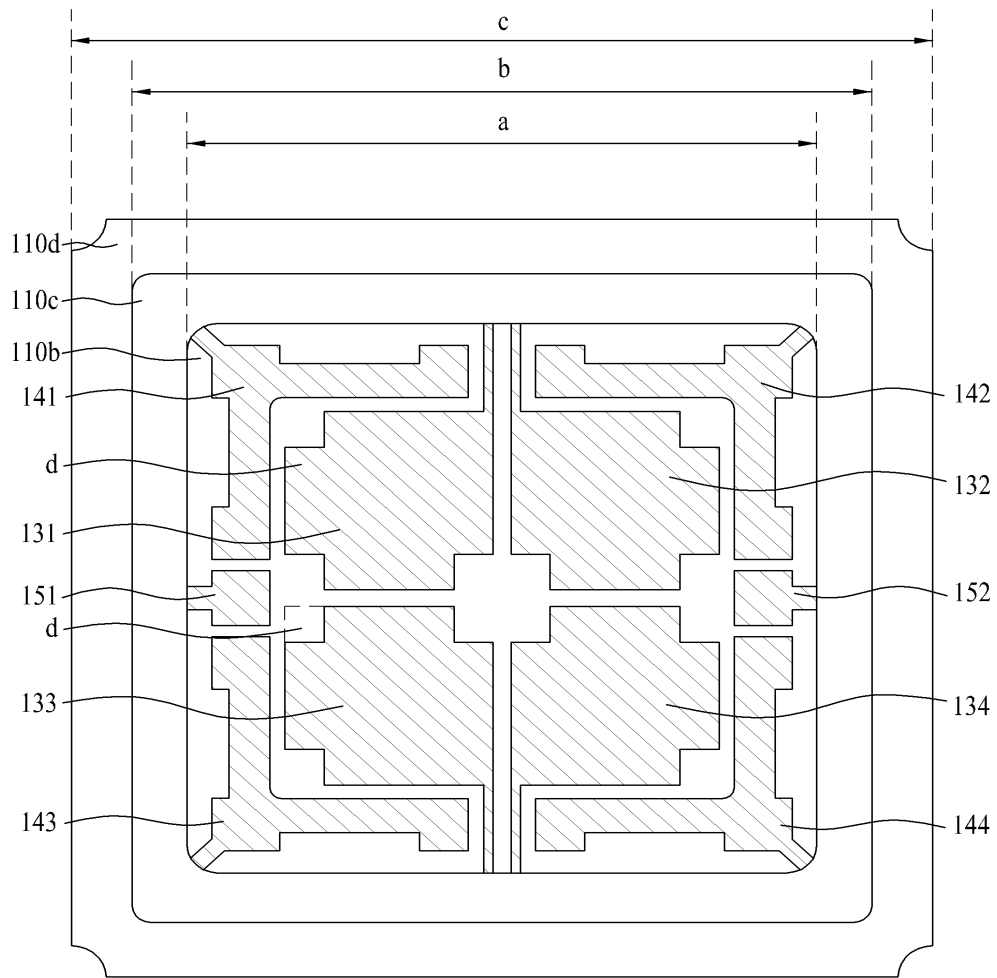
도면3a



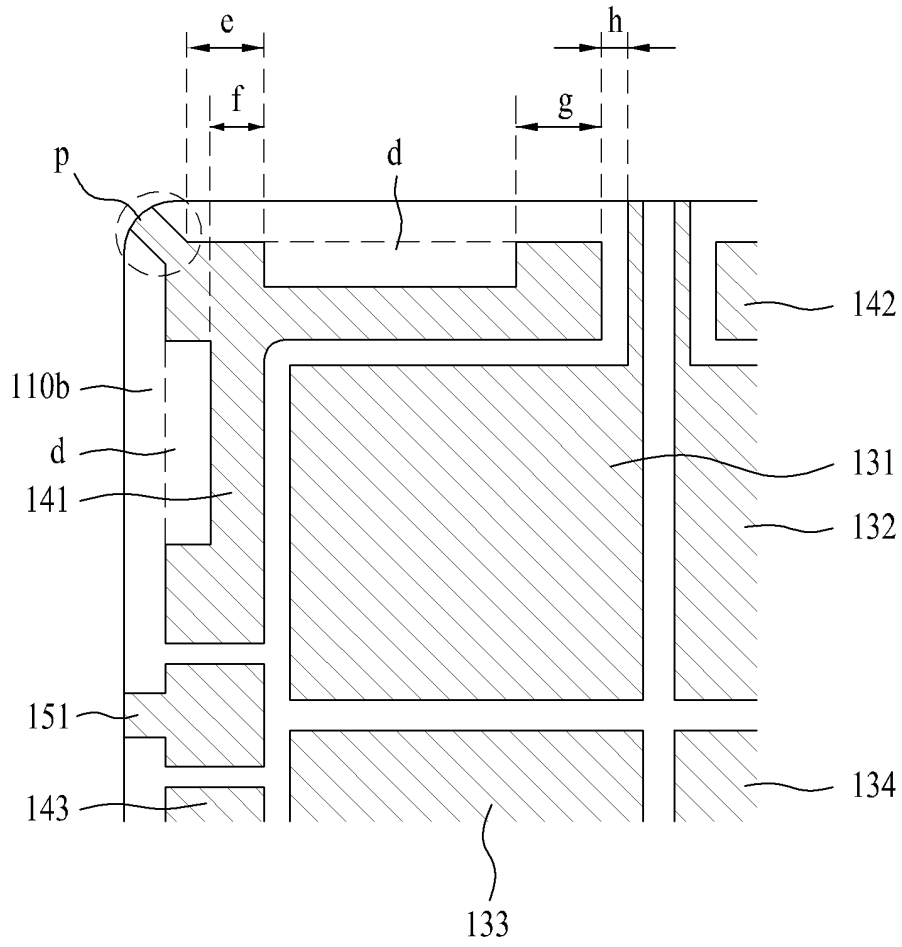
도면3b



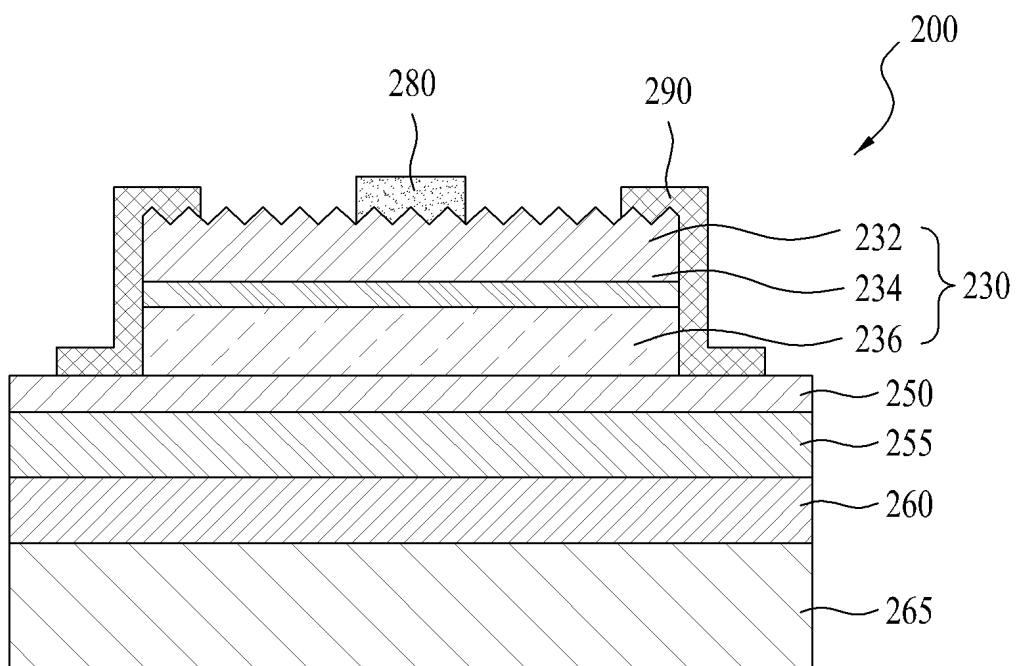
도면3c



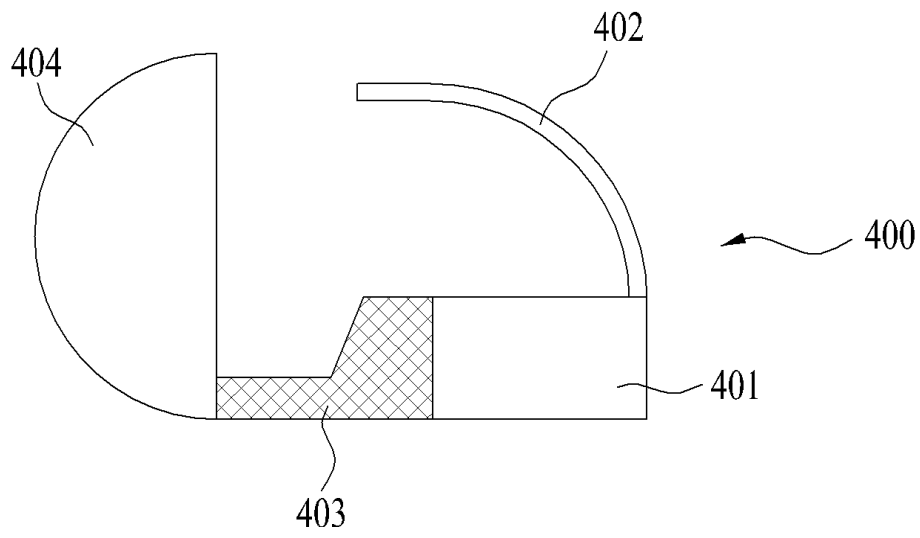
도면4



도면5



도면6



도면7

