



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년06월18일
(11) 등록번호 10-1276820
(24) 등록일자 2013년06월10일

(51) 국제특허분류(Int. Cl.)
H04N 7/26 (2006.01) H04N 21/236 (2011.01)
(21) 출원번호 10-2006-0089736
(22) 출원일자 2006년09월15일
심사청구일자 2011년09월15일
(65) 공개번호 10-2008-0025222
(43) 공개일자 2008년03월20일
(56) 선행기술조사문헌
KR1019980007139 A
KR1020030026236 A
KR1020040108314 A
KR1020060057266 A

(73) 특허권자
엘지전자 주식회사
서울특별시 영등포구 여의대로 128 (여의도동)
(72) 발명자
이형곤
서울특별시 강북구 솔매로 142 (미아동)
최인환
경기도 과천시 관문로 128, 주공1단지아파트 107
동 207호 (중앙동)
(74) 대리인
김용인, 박영복

전체 청구항 수 : 총 12 항

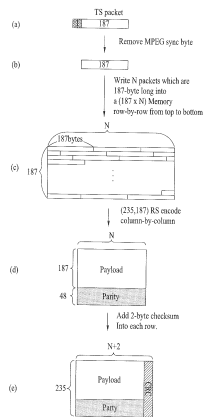
심사관 : 권오성

(54) 발명의 명칭 디지털 방송 시스템 및 데이터 처리 방법

(57) 요약

본 발명은 디지털 방송 송/수신 시스템 및 데이터 처리 방법에 관련된 것으로서, 특히 본 발명은 인핸스드 데이터에 대해 추가적으로 에러 정정 부호화와 에러 검출 부호화 중 적어도 하나를 수행하여 전송함으로써, 상기 인핸스드 데이터에 강건성을 부여하면서 빠른 채널 변화에 강력하게 대응할 수 있게 한다. 또한 본 발명은 수신된 인핸스드 데이터의 에러 정정 복호화시에 인핸스드 데이터에 대응하는 신용 맵을 생성하고, 상기 신용 맵의 신용 정보를 참조하여 에러 정정 복호화를 수행함으로써, 수신된 인핸스드 데이터에 대한 에러 정정 능력을 더욱 높일 수 있다. 따라서 본 발명은 채널 변화가 심하고 노이즈에 대한 강건성이 요구되는 휴대용 및 이동 수신기에 적용하면 더욱 효과적이다.

대표도 - 도2



(72) 발명자

곽국연

경기도 안양시 동안구 동안로 75, 901동 503호 (호계동, 목련아파트)

김병길

서울특별시 동작구 상도로53길 8, 삼성래미안 3차 아파트 325동 906호 (상도동)

송원규

서울특별시 관악구 낙성대로 29, 에듀타이너스 302호 (봉천동)

홍성룡

경기도 성남시 분당구 정자일로 30, - 110동 803호 (금곡동, 청솔마을)

김종문

경기도 광명시 디지털로 63, 철산주공12단지 아파트 1211동 1106호 (철산동)

김재형

서울특별시 송파구 문정로13길 16, 4층 (가락동)

김진우

울산광역시 북구 치전2길 5-2 (양정동)

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

삭제

청구항 47

삭제

청구항 48

삭제

청구항 49

삭제

청구항 50

데이터 그룹들을 포함하는 방송 신호를 수신하며, 각 데이터 그룹은 인헨스드 데이터와 기지 데이터 열들(known data sequences)을 포함하고, 상기 기지 데이터 열들 중 적어도 2개는 16 세그먼트 간격으로 위치하는 튜너;

상기 수신된 방송 신호를 복조하는 복조기;

상기 기지 데이터 열들 중 적어도 2개를 사용하여 추정된 채널 임펄스 응답들(channel impulse responses)을 기반으로 상기 복조된 방송 신호의 채널 왜곡을 보상하며, 상기 기지 데이터 열들 사이에 위치한 인헨스드 데이터를 위한 적어도 하나의 채널 임펄스 응답은 상기 추정된 채널 임펄스 응답들 중 적어도 2개를 보간(interpolation)함으로써 획득되고, 상기 기지 데이터 열들 사이에 위치하지 않은 인헨스드 데이터를 위한 적어도 하나의 채널 임펄스 응답은 상기 추정된 채널 임펄스 응답들 중 적어도 2개를 외삽(extrapolation)함으로써 획득되는 채널 등화기;

상기 채널 왜곡이 보상된 방송 신호에 포함된 인헨스드 데이터를 블록 단위로 복호하는 블록 복호기;

상기 복호된 인헨스드 데이터를 포함하는 RS (Reed-Solomon) 프레임에 대해 CRC (Cyclic Redundancy Check) 복호를 수행함으로써 추정된 에러의 개수와 상기 인헨스드 데이터의 신용 정보를 나타내는 신용 맵을 기반으로 상기 RS 프레임에 발생된 에러를 정정하며, 상기 RS 프레임은 A (여기서 A는 1보다 큼) 바이트의 인헨스드 데이터를 포함하는 K(여기서 A는 1보다 큼)개의 패킷들, 상기 K개의 패킷들을 기반으로 생성된 RS 패리티 데이터, 상기 RS 패리티 데이터를 포함하는 K개의 패킷들을 기반으로 생성된 CRC 체크섬 데이터로 구성되는 RS 프레임 복호기; 및

상기 에러 정정된 RS 프레임에 포함된 인헨스드 데이터를 디랜덤마이징하는 디랜덤마이저를 포함하는 것을 특징으로 하는 디지털 방송 수신 시스템.

청구항 51

제 50 항에 있어서, 상기 각 데이터 그룹은 복수개의 영역으로 구성되고, 복수개의 영역 중 적어도 하나의 영역에 포함된 인헨스드 데이터는 $1/X$ 의 부호율로 부호화되어 수신되고, 상기 복수개의 영역 중 적어도 다른 영역에 포함된 인헨스드 데이터는 $1/Y$ 의 부호율로 부호화되어 수신되며, 상기 X와 Y의 값은 서로 다른 것을 특징으로 하는 디지털 방송 수신 시스템.

청구항 52

제 51 항에 있어서, X의 값은 2이고, Y의 값은 4인 것을 특징으로 하는 디지털 방송 수신 시스템.

청구항 53

제 50 항에 있어서, 상기 RS 프레임 복호기는 상기 CRC 복호를 수행함으로써 상기 RS 프레임의 각 로우에 대응하는 에러 플래그에 표시된 에러의 개수가 상기 RS 프레임의 컬럼 방향에 부가된 RS 패리티 데이터의 개수와 같거나 작으면, 상기 RS 프레임의 모든 컬럼에 대해 컬럼 방향으로 RS 이레이저 복호를 수행하는 것을 특징으로 하는 디지털 방송 수신 시스템.

청구항 54

제 50 항에 있어서, 상기 RS 프레임 복호기는 상기 CRC 복호를 수행함으로써 상기 RS 프레임의 각 로우에 대응하는 에러 플래그에 표시된 에러의 개수가 상기 RS 프레임의 컬럼 방향에 부가된 RS 패리티 데이터의 개수보다 크면, 상기 신용 맵을 기반으로 각 컬럼에 대해 일반적인(general) RS 복호와 RS 이레이저 복호 중 하나를 결정하고, 여기서 일반적인 RS 복호로 결정되면 해당 컬럼에 일반적인 RS 복호를 적용하여 에러 정정을 수행하고, RS 이레이저 복호로 결정되면 해당 컬럼에 RS 이레이저 복호를 적용하여 에러 정정을 수행하는 것을 특징으로 하는 디지털 방송 수신 시스템.

청구항 55

제 54 항에 있어서, 상기 RS 프레임 복호기는 상기 신용 맵의 해당 컬럼에서 신용이 없다고 표시된 인헨스드 데이터의 개수가 해당 컬럼에 부가된 RS 패리티 데이터의 개수와 같거나 작으면 그 컬럼에 대해 RS 이레이저 복호를 수행하고, 크다면 일반적인 RS 복호를 수행하는 것을 특징으로 하는 디지털 방송 수신 시스템.

청구항 56

데이터 그룹들을 포함하는 방송 신호를 수신하며, 각 데이터 그룹은 인헨스드 데이터와 기지 데이터 열들(known data sequences)을 포함하고, 상기 기지 데이터 열들 중 적어도 2개는 16 세그먼트 간격으로 위치하는 단계;

상기 수신된 방송 신호를 복조하는 단계;

상기 기지 데이터 열들 중 적어도 2개를 사용하여 추정된 채널 임펄스 응답들(channel impulse responses)을 기반으로 상기 복조된 방송 신호의 채널 왜곡을 보상하며, 상기 기지 데이터 열들 사이에 위치한 인헨스드 데이터를 위한 적어도 하나의 채널 임펄스 응답은 상기 추정된 채널 임펄스 응답들 중 적어도 2개를 보간(interpolation)함으로써 획득되고, 상기 기지 데이터 열들 사이에 위치하지 않은 인헨스드 데이터를 위한 적어도 하나의 채널 임펄스 응답은 상기 추정된 채널 임펄스 응답들 중 적어도 2개를 외삽(extrapolation)함으로써 획득되는 단계;

상기 채널 왜곡이 보상된 방송 신호에 포함된 인헨스드 데이터를 블록 단위로 복호하는 단계;

상기 복호된 인헨스드 데이터를 포함하는 RS (Reed-Solomon) 프레임에 대해 CRC (Cyclic Redundancy Check) 복호를 수행함으로써 추정된 에러의 개수와 상기 인헨스드 데이터의 신용 정보를 나타내는 신용 맵을 기반으로 상기 RS 프레임에 발생된 에러를 정정하며, 상기 RS 프레임은 A (여기서 A는 1보다 큼) 바이트의 인헨스드 데이터를 포함하는 K(여기서 A는 1보다 큼)개의 패킷들, 상기 K개의 패킷들을 기반으로 생성된 RS 패리티 데이터, 상기 RS 패리티 데이터를 포함하는 K개의 패킷들을 기반으로 생성된 CRC 체크섬 데이터로 구성되는 RS 프레임 복호 단계; 및

상기 에러 정정된 RS 프레임에 포함된 인헨스드 데이터를 디랜덤마이징하는 단계를 포함하는 것을 특징으로 하는 디지털 방송 수신 시스템의 방송 신호 처리 방법.

청구항 57

제 56 항에 있어서, 상기 각 데이터 그룹은 복수개의 영역으로 구성되고, 복수개의 영역 중 적어도 하나의 영역에 포함된 인헨스드 데이터는 $1/X$ 의 부호율로 부호화되어 수신되고, 상기 복수개의 영역 중 적어도 다른 영역에 포함된 인헨스드 데이터는 $1/Y$ 의 부호율로 부호화되어 수신되며, 상기 X와 Y의 값은 서로 다른 것을 특징으로 하는 디지털 방송 수신 시스템의 방송 신호 처리 방법.

청구항 58

제 57 항에 있어서, 상기 X의 값은 2이고, Y의 값은 4인 것을 특징으로 하는 디지털 방송 수신 시스템의 방송 신호 처리 방법.

청구항 59

제 56 항에 있어서, 상기 RS 프레임 복호 단계는 상기 CRC 복호를 수행함으로써 상기 RS 프레임의 각 로우에 대응하는 에러 플래그에 표시된 에러의 개수가 상기 RS 프레임의 컬럼 방향에 부가된 RS 패리티 데이터의 개수와 같거나 작으면, 상기 RS 프레임의 모든 컬럼에 대해 컬럼 방향으로 RS 이레이저 복호를 수행하는 것을 특징으로 하는 디지털 방송 수신 시스템의 방송 신호 처리 방법.

청구항 60

제 56 항에 있어서, 상기 RS 프레임 복호 단계는

상기 CRC 복호를 수행함으로써 상기 RS 프레임의 각 로우에 대응하는 에러 플래그에 표시된 에러의 개수가 상기 RS 프레임의 컬럼 방향에 부가된 RS 패리티 데이터의 개수보다 크면, 상기 신용 맵을 기반으로 각 컬럼에 대해 일반적인(general) RS 복호와 RS 이레이저 복호 중 하나를 결정하는 단계;

상기 단계에서 일반적인 RS 복호로 결정되면 해당 컬럼에 일반적인 RS 복호를 적용하여 에러 정정을 수행하는 단계; 및

상기 단계에서 RS 이레이저 복호로 결정되면 해당 컬럼에 RS 이레이저 복호를 적용하여 에러 정정을 수행하는 단계를 더 포함하는 것을 특징으로 하는 디지털 방송 수신 시스템의 방송 신호 처리 방법.

청구항 61

제 60 항에 있어서, 상기 RS 프레임 복호 단계는 상기 신용 맵의 해당 컬럼에서 신용이 없다고 표시된 인헨스드 데이터의 개수가 해당 컬럼에 부가된 RS 패리티 데이터의 개수와 같거나 작으면 그 컬럼에 대해 RS 이레이저 복호를 수행하고, 크다면 일반적인 RS 복호를 수행하는 것을 특징으로 하는 디지털 방송 수신 시스템의 방송 신호 처리 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0020] 본 발명은 디지털 방송 시스템에 관한 것으로, 특히 디지털 방송을 송신하고 수신하기 위한 데이터 처리 방법에 관한 것이다.
- [0021] 디지털 방송 중 복미 및 국내에서 디지털 방송 표준으로 채택된 8T-VSB(Vestigial Sideband) 전송 방식은 MPEG 영상/음향 데이터의 전송을 위해 개발된 시스템이다. 그러나 요즘 디지털 신호처리 기술이 급속도로 발전하고, 인터넷이 널리 사용됨에 따라서 디지털 가전과 컴퓨터 및 인터넷 등이 하나의 큰 틀에 통합되어 가는 추세이다. 따라서 사용자의 다양한 요구를 충족시키기 위해서는 디지털 방송 채널을 통하여 영상/음향 데이터에 더하여 각종 부가 데이터를 전송할 수 있는 시스템의 개발이 필요하다.
- [0022] 부가 데이터 방송의 일부 이용자는 간단한 형태의 실내 안테나가 부착된 PC 카드 혹은 포터블 기기를 이용하여 부가 데이터 방송을 사용할 것으로 예측되는데, 실내에서는 벽에 의한 차단과 근접 이동체의 영향으로 신호 세기가 크게 감소하고 반사파로 인한 고스트와 잡음의 영향으로 방송 수신 성능이 떨어지는 경우가 발생할 수 있다. 그런데 일반적인 영상/음향 데이터와는 달리 부가 데이터 전송의 경우에는 보다 낮은 오류율을 가져야 한다. 영상/음향 데이터의 경우에는 사람의 눈과 귀가 감지하지 못하는 정도의 오류는 문제가 되지 않는 반면에, 부가데이터(예: 프로그램 실행 파일, 주식 정보 등)의 경우에는 한 비트의 오류가 발생해도 심각한 문제를 일으킬 수 있다. 따라서 채널에서 발생하는 고스트와 잡음에 더 강한 시스템의 개발이 필요하다.
- [0023] 부가 데이터의 전송은 통상 MPEG 영상/음향과 동일한 채널을 통해 시분할 방식으로 이루어 질 것이다. 그런데 디지털 방송이 시작된 이후로 시장에는 이미 MPEG 영상/음향만 수신하는 ATSC VSB 디지털 방송 수신기가 널리 보급되어 있는 상황이다. 따라서 MPEG 영상/음향과 동일한 채널로 전송되는 부가 데이터가 기존에 시장에 보급된 기존 ATSC VSB 전용 수신기에 아무런 영향을 주지 않아야 한다. 이와 같은 상황을 ATSC VSB 호환으로 정의하며, 부가데이터 방송 시스템은 ATSC VSB 시스템과 호환 가능한 시스템이어야 할 것이다. 상기 부가 데이터를 인헨스드 데이터 또는 E-VSB 데이터라 하기도 한다.
- [0024] 또한 열악한 채널환경에서는 기존의 ATSC VSB 수신 시스템의 수신성능이 떨어질 수 있다. 특히 휴대용 및 이동 수신기의 경우에는 채널 변화 및 노이즈에 대한 강건성이 더욱 요구된다.

발명이 이루고자 하는 기술적 과제

- [0025] 따라서 본 발명의 목적은 부가 데이터 전송에 적합하고 노이즈에 강한 새로운 디지털 방송 시스템 및 데이터 처리 방법을 제공함에 있다.
- [0026] 본 발명의 다른 목적은 인헨스드 데이터에 대해 추가의 부호화를 수행하여 전송함으로써, 수신기의 수신 성능을 향상시키기 위한 디지털 방송 송/수신 시스템 및 데이터 처리 방법을 제공함에 있다.

발명의 구성 및 작용

- [0027] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 송신 시스템의 데이터 처리 방법은, 정보를 갖는 $N(N$ 은 자연수)개의 인헨스드 데이터 바이트로 구성된 로우(row)를 Kc 개 모아 Kc (컬럼) * N (로우) 바이트 크기를 갖는 프레임을 형성하는 단계; 상기 단계에서 형성된 프레임에 대해 제1 부호화를 수행하는 단계; 상기 제1 부호화된 프레임에 대해 제2 부호화를 수행하는 단계; 및 상기 제2 부호화된 프레임 내 인헨스드 데이터와 메인 데이터를 다중화하여 전송하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- [0028] 상기 프레임 형성 단계는 입력되는 인헨스드 데이터를 랜더마이징하는 단계; 랜더마이징된 인헨스드 데이터가 동기 바이트를 갖고 있는 인헨스드 데이터 패킷이면 동기 바이트를 제거하고 N 바이트의 로우를 형성하는 단계; 및 상기 로우 형성 단계를 순차적으로 Kc 번 수행하여 $Kc * N$ 바이트 크기를 갖는 프레임을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- [0029] 상기 프레임 형성 단계에서 N 값은 $N+2$ 가 30의 배수가 되도록 결정하는 것을 특징으로 한다.
- [0030] 상기 제1 부호화 단계는 하나의 프레임 단위로 에러 정정 부호화와 에러 검출 부호화 중 적어도 하나를 수행하는 것을 특징으로 한다.
- [0031] 상기 다중화 단계는 인헨스드 데이터 버스트 구간과 메인 데이터 구간을 구분하고, 상기 인헨스드 데이터 버스트 구간에서는 적어도 하나의 프레임을 전송하고, 메인 데이터 구간에서는 메인 데이터만 전송하는 것을 특징으로 한다.
- [0032] 본 발명의 다른 실시예에 따른 송신 시스템의 데이터 처리 방법은, 정보를 갖는 $N(N$ 은 자연수)개의 인헨스드 데이터 바이트로 구성된 로우를 187개 모아 187(컬럼 방향) * N (로우 방향) 바이트 크기를 갖는 RS 프레임을 형성하는 단계; 상기 RS 프레임에 대해 에러 정정 부호화와 에러 검출 부호화를 순차적으로 수행하는 제1 부호화 단계; 상기 제1 부호화 단계에서 에러 검출 부호화가 수행된 RS 프레임에 대해 $G/H(G < H)$ 부호율로 부호화를 수행하는 제2 부호화 단계; 상기 제2 부호화 단계에서 부호화된 RS 프레임을 일정 크기의 블록으로 구분하고, 구분된 블록 내 인헨스드 데이터를 계층화된 다수개의 영역으로 구분되는 데이터 그룹의 해당 영역에 삽입하는 단계; 및 상기 단계에서 인헨스드 데이터가 삽입된 데이터 그룹과 메인 데이터를 다중화하여 전송하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- [0033] 상기 데이터 그룹은 데이터 전송 순서를 기준으로 헤드, 바디, 테일 영역으로 계층화되고, 상기 헤드 영역은 바디 영역에서의 거리를 기준으로 제1, 제2, 제3 헤드 영역으로 구분되며, 상기 테일 영역은 바디 영역에서의 거리를 기준으로 제1, 제2 테일 영역으로 구분되는 것을 특징으로 한다.
- [0034] 상기 데이터 그룹은 필드 동기가 삽입되는 영역을 포함하는 것을 특징으로 한다.
- [0035] 상기 다중화 단계는 인헨스드 데이터 버스트 구간과 메인 데이터 구간을 구분하고, 상기 인헨스드 데이터 버스트 구간에서는 하나의 RS 프레임을 구성하는 복수개의 데이터 그룹을 전송하고, 메인 데이터 구간에서는 메인 데이터만을 전송하는 것을 특징으로 한다.
- [0036] 본 발명의 일 실시예에 따른 송신 시스템은, 정보를 갖는 $N(N$ 은 자연수)개의 인헨스드 데이터 바이트로 구성된 로우를 Kc 개 모아 Kc (컬럼 방향) * N (로우 방향) 바이트 크기를 갖는 RS 프레임을 형성하고, RS 프레임 단위로 제1 부호화를 수행하는 제1 부호화부; 상기 제1 부호화부에서 부호화가 수행된 RS 프레임에 대해 $G/H(G < H)$ 부호율로 부호화를 수행하는 제2 부호화부; 상기 제2 부호화부에서 부호화된 RS 프레임을 일정 크기의 블록으로 구분하고, 구분된 블록 내 인헨스드 데이터를 계층화된 다수개의 영역으로 구분되는 데이터 그룹의 해당 영역에 삽입하는 그룹 포맷터; 상기 그룹 포맷터에서 인헨스드 데이터가 삽입된 데이터 그룹과 메인 데이터를 다중화하여 전송하는 다중화부를 포함하여 구성되는 것을 특징으로 한다.
- [0037] 본 발명의 일 실시예에 따른 수신 시스템의 데이터 처리 방법은, 정보를 갖고 있는 인헨스드 데이터와 송/수신 측의 약속에 의해 정의된 기지 데이터와 필드 동기를 적어도 포함하며, 계층화된 다수개의 영역으로 구분되는 데이터 그룹을 수신하여 등화하는 방법에 있어서, 상기 구분된 영역의 특성에 따라 상기 기지 데이터와 필드 동기 중 적어도 하나를 이용하여 각 영역마다 다르게 채널 임펄스 응답을 추정하는 단계; 및 상기 추정된 채널 임펄스 응답을 적용하여 각 영역의 데이터에 포함된 채널 왜곡을 보상하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- [0038] 본 발명의 다른 실시예에 따른 수신 시스템의 데이터 처리 방법은, 에러 정정 부호화 및 에러 검출 부호화된 인헨스드 데이터를 포함하는 데이터 그룹을 수신하여 에러 정정 복호화하는 방법에 있어서, 복수개 이상의 데이터 그룹을 모아 RS 프레임을 구성하는 단계; 상기 구성된 RS 프레임에 대해 에러 검출 복호화를 수행하여 RS 프레

임 내 각 로우에 대응되는 에러 플래그에 에러 유무를 표시하는 단계; 상기 RS 프레임 내 각 인헨스드 데이터 바이트의 신용 정보를 표시하는 신용 맵을 생성하는 단계; 및 상기 에러 플래그에 표시된 에러의 개수와 신용 맵의 신용 정보를 참조하여 상기 에러 검출 복호화된 RS 프레임에 대해 에러 정정을 수행하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

[0039] 상기 RS 프레임 구성 단계는 입력된 인헨스드 데이터가 소프트 판정값이면, 상기 소프트 판정값의 부호로 해당 인헨스드 데이터 비트 값을 결정하고, 결정된 8개의 비트를 모아 한 바이트를 구성하는 과정을 반복하여 RS 프레임을 구성하는 것을 특징으로 한다.

[0040] 상기 에러 정정 단계는 상기 RS 프레임 내 각 로우에 대응되는 에러 플래그에 표시된 에러의 개수가 상기 RS 프레임의 컬럼 방향에 추가된 패리티의 개수보다 작거나 같다면 상기 RS 프레임의 모든 컬럼에 대해 컬럼 방향으로 RS 이레이저 복호화를 수행하는 것을 특징으로 한다.

[0041] 상기 에러 정정 단계는 상기 RS 프레임 내 각 로우에 대응되는 에러 플래그에 표시된 에러의 개수가 상기 RS 프레임의 컬럼 방향에 추가된 패리티의 개수보다 크다면 상기 신용 맵의 신용 정보를 참조하여 각 컬럼별로 일반적인 RS 복호화와 RS 이레이저 복호화 중 하나를 결정하고, 그 컬럼에 대해 결정된 에러 정정 복호화 방법으로 에러 정정을 수행하는 것을 특징으로 한다.

[0042] 본 발명의 다른 목적, 특징 및 잇점들은 첨부한 도면을 참조한 실시예들의 상세한 설명을 통해 명백해질 것이다.

[0043] 이하 상기의 목적을 구체적으로 실현할 수 있는 본 발명의 바람직한 실시예를 첨부한 도면을 참조하여 설명한다. 이때 도면에 도시되고 또 이것에 의해서 설명되는 본 발명의 구성과 작용은 적어도 하나의 실시예로서 설명되는 것이며, 이것에 의해서 상기한 본 발명의 기술적 사상과 그 핵심 구성 및 작용이 제한되지는 않는다.

[0044] 그리고 본 발명에서 사용되는 용어는 가능한 한 현재 널리 사용되는 일반적인 용어를 선택하였으나, 특정한 경우는 출원인이 임의로 선정한 용어도 있으며, 이 경우 해당되는 발명의 설명 부분에서 상세히 그 의미를 기재하였으므로, 단순한 용어의 명칭이 아닌 그 용어가 가지는 의미로서 본 발명을 파악하여야 됨을 밝혀두고자 한다.

[0045] 본 발명에서 인헨스드 데이터는 프로그램 실행 파일, 주식 정보 등과 같이 정보를 갖는 데이터일 수도 있고, 영상/음향 데이터일 수도 있다. 그리고 기지(Known) 데이터는 송/수신측의 약속에 의해 미리 알고 있는 데이터이다. 또한 메인 데이터는 기존의 수신 시스템에서 수신할 수 있는 데이터로서, 영상/음향 데이터를 포함한다.

[0046] 본 발명은 인헨스드 데이터에 대해 추가의 부호화를 수행하여 전송함으로써, 인헨스드 데이터에 강건성을 부여하고, 빠르게 변화하는 채널 환경에 강력하게 대응하도록 하는데 있다.

[0047] 일 실시예로 본 발명은 인헨스드 데이터에 대해 에러 정정 부호화, 에러 검출 부호화 중 적어도 하나를 추가로 수행하여 전송하는데 있다.

[0048] 도 1은 본 발명에 따른 디지털 방송 송신 시스템의 일 실시예를 보인 구성 블록도로서, E-VSB 전처리부(Pre Processor)(110), 패킷 다중화기(121), 데이터 랜더마이저(122), RS 부호기/비체계적 RS 부호기(RS encoder/Non-systematic RS Encoder)(123), 데이터 인터리버(124), 패리티 치환기(125), 비체계적 RS 부호기(126), 트렐리스 부호화부(127), 프레임 다중화기(128), 및 송신부(130)를 포함하여 구성된다.

[0049] 상기 E-VSB 전처리부(110)는 E-VSB 랜더마이저(111), RS 프레임 부호기(112), E-VSB 블록 처리부(113), 그룹 포맷터(114), 데이터 디인터리버(115), 패킷 포맷터(116)를 포함하여 구성된다.

[0050] 이와 같이 구성된 본 발명에서 메인 데이터는 패킷 다중화기(121)로 입력되고, 인헨스드 데이터는 노이즈 및 채널 변화에 빠르고 강력하게 대응하도록 하기 위해 추가의 부호화를 수행하는 E-VSB 전처리부(110)의 E-VSB 랜더마이저(111)로 입력된다.

[0051] 상기 E-VSB 랜더마이저(111)는 인헨스드 데이터를 입력받아 랜더마이징시켜 RS 프레임 부호기(112)로 출력한다. 이때 상기 E-VSB 랜더마이저(111)에서 인헨스드 데이터에 대해 랜더마이징을 수행함으로써, 후단의 데이터 랜더마이저(122)에서는 인헨스드 데이터에 대한 랜더마이징 과정을 생략할 수 있다. 상기 인헨스드 데이터에 대한 랜더마이저는 기존의 ATSC의 랜더마이저와 동일한 것을 사용할 수도 있으며, 다른 랜더마이저를 사용하는 것도 가능하다.

[0052] 상기 RS 프레임 부호기(112)는 랜더마이징되어 입력되는 인헨스드 데이터에 대해 에러 정정 부호화(encoding)

과정, 에러 검출 부호화 과정 중 적어도 하나의 과정을 수행한다. 이렇게 함으로써, 인헨스드 데이터에 강건성을 부여하면서 전과 환경 변화에 의해서 발생할 수 있는 군집 에러를 호트립으로써 극심하게 열악하고 빠르게 변화는 전과 환경에도 대응할 수 있도록 한다. 상기 RS 프레임 부호기(112)는 일정 크기의 인헨스드 데이터들을 로우(row) 단위로 섞는 과정을 포함할 수도 있다.

- [0053] 상기 RS 프레임 부호기(112)에서는 입력된 인헨스드 데이터에 대해 에러 정정 부호화를 수행하여 에러 정정을 위한 데이터를 부가한 후 에러 검출 부호화를 수행하여 에러 검출을 위한 데이터를 부가하는 것을 일 실시예로 설명한다.
- [0054] 이때 상기 에러 정정 부호화는 RS 부호화를 적용하고, 에러 검출 부호화는 CRC(Cyclic Redundancy Check) 부호화를 적용하는 것을 일 실시예로 한다. 상기 RS 부호화를 수행하면 에러 정정을 위해 사용될 패리티 데이터가 생성되고, CRC 부호화를 수행하면 에러 검출을 위해 사용될 CRC 데이터가 생성된다.
- [0055] 도 2의 (a) 내지 (e)는 본 발명에 따른 RS 프레임 부호기(112)의 부호화 과정의 일 실시예를 보인 도면이다.
- [0056] 즉, 상기 RS 프레임 부호기(112)는 먼저, 입력되는 인헨스드 데이터를 일정 길이(A) 단위로 구분한다. 상기 일정 길이(A)는 시스템 설계자에 의해 결정되는 값으로서, 본 발명에서는 187을 일 실시예로 설명하며, 설명의 편의를 위해 상기 일정 길이(A)를 A 패킷이라 하기로 한다.
- [0057] 예를 들어, 도 2의 (a)와 같이 입력되는 인헨스드 데이터가 188바이트 단위로 구성된 MPEG 트랜스포트 스트림(TS) 패킷이라면 도 2의 (b)와 같이 첫 번째 MPEG 동기 바이트를 제거하여 187바이트로 A 패킷을 구성한다. 여기서 MPEG 동기 바이트를 제거하는 이유는 모든 인헨스드 패킷이 동일한 값을 갖기 때문이다. 여기서 상기 MPEG 동기 바이트 제거는 E-VSB 랜더마이저(111)에서 랜더마이징시 수행할 수도 있다. 이 경우 RS 프레임 부호기(112)에서 MPEG 동기 바이트 제거 과정은 생략되며, 수신 시스템에서 MPEG 동기 바이트를 부가할 때에 RS 프레임 부호기 대신 E-VSB 디랜더마이저에서 부가한다.
- [0058] 따라서 입력된 인헨스드 데이터에 제거 가능한 고정된 한 바이트가 존재하지 않거나 입력된 패킷의 길이가 187 바이트가 아닌 경우에는, 입력되는 인헨스드 데이터를 187 바이트 단위로 나누고, 나누어진 187 바이트 단위로 하나의 A 패킷을 구성한다.
- [0059] 이어, 도 2의 (c)와 같이 187바이트로 구성된 A 패킷을 N개 모아서 하나의 RS 프레임을 구성한다. 이때 하나의 RS 프레임의 구성은 $187 * N$ 바이트의 크기를 갖는 RS 프레임에 187 바이트의 A 패킷을 차례대로 넣음으로써 이루어진다. 본 발명에서는 설명의 편의를 위해 이렇게 생성된 RS 프레임을 제1 RS 프레임이라 하기도 한다. 즉, 제1 RS 프레임에는 순수한 인헨스드 데이터만 포함되어 있으며, N 바이트로 된 로우가 187개 구성된 것과 같다.
- [0060] 그리고, 상기 RS 프레임 내 인헨스드 데이터를 일정 크기로 나눈 후, RS 프레임을 구성하기 위해 입력되는 순서와 동일한 순서로 전송을 하게 되면, 송/수신간에 특정 시점에서 에러가 발생했을 경우 RS 프레임 상에서도 에러가 모여있게 된다. 이러한 경우 수신 시스템에서 에러 정정 디코딩시에 RS 이레이저(eraser) 디코딩을 사용함으로써, 에러 정정 능력을 향상시킬 수 있게 된다.
- [0061] 상기 RS 프레임의 N개의 모든 컬럼(column)은 도 2의 (c)와 같이 187바이트를 포함하고 있다.
- [0062] 이때 각 컬럼에 대해서 (Nc,Kc)-RS 부호화를 수행하여 Nc-Kc개의 패리티 바이트를 생성하고, 해당 컬럼의 맨 마지막 바이트 다음에 추가하여 Nc 바이트의 한 컬럼을 만들 수가 있다. 여기서 Nc는 Kc보다 큰 수이며, 일 실시예로 Nc 값은 235, Kc 값은 187로 설정한다.
- [0063] 그러면 각 컬럼에 대해 (235,187)-RS 부호화가 수행되어 48개의 패리티 바이트가 생성된다.
- [0064] 그리고 도 2의 (c)의 N개의 모든 컬럼에 대해서 도 2의 (d)와 같이 (235,187)-RS 부호화를 수행하면, $235 * N$ 바이트의 크기를 갖는 RS 프레임을 만들 수가 있다. 본 발명에서는 설명의 편의를 위해 RS 패리티가 부가된 RS 프레임을 제2 RS 프레임이라 하기도 한다. 즉, 제2 RS 프레임은 N 바이트로 된 로우가 235개 구성된 것과 같다.
- [0065] 도 2의 (c) 또는 (d)에서와 같이 RS 프레임의 각 로우(row)는 N 바이트로 이루어져 있다. 그런데 송/수신간의 채널 상황에 따라서 상기 RS 프레임에 에러가 포함될 수가 있다. 이렇게 에러가 발생하는 경우에 각 로우 단위로 에러 여부를 검사하기 위하여 CRC 데이터(또는 CRC 코드 또는 CRC 체크섬이라고도 함)를 사용하는 것이 가능하다.
- [0066] 상기 RS 프레임 부호기(112)는 상기 CRC 코드를 생성하기 위하여 RS 부호화된 인헨스드 데이터에 대해 CRC 부호화를 수행한다. 상기 CRC 부호화에 의해 생성된 CRC 코드는 인헨스드 데이터가 채널을 통해 전송되면서 에러에

의해서 손상되었는지 여부를 알려주기 위해 사용될 수 있다.

- [0067] 본 발명은 CRC 부호화 이외에 다른 에러 검출 부호화 방법들을 사용할 수도 있고, 또는 에러 정정 부호화 방법을 사용하여 수신측에서의 전체적인 에러 정정 능력을 높일 수도 있다.
- [0068] 도 2의 (e)는 CRC 데이터로 2 바이트(즉, 16비트) CRC 체크섬(checksum)을 사용하는 예를 보인 것으로서, 각 로우의 N 바이트에 대한 2바이트 CRC 체크섬을 생성한 후 N 바이트 후단에 추가하고 있다. 이렇게 함으로써, 각 로우는 N+2 바이트로 확장이 된다.
- [0069] 하기의 수학식 1은 N 바이트로 된 각 로우에 대해 2바이트 CRC 체크섬을 생성하는 다항식의 예를 보이고 있다.

수학식 1

- [0070]
$$g(x) = x^{16} + x^{12} + x^5 + 1$$
- [0071] 상기 각 로우마다 2바이트 CRC 체크섬을 추가하는 것은 하나의 실시예이므로, 본 발명은 상기된 예로 제한되지 않을 것이다.
- [0072] 본 발명에서는 설명의 편의를 위해 RS 패리티 및 CRC 체크섬이 추가된 RS 프레임에 제3 RS 프레임이라 하기도 한다. 즉, 제3 RS 프레임은 N+2 바이트로 된 로우가 235개 구성된 것과 같다.
- [0073] 지금까지 설명한 RS 부호화 및 CRC 부호화 과정을 모두 거치게 되면, 187 * N 바이트의 RS 프레임은 235 * (N+2) 바이트의 RS 프레임으로 확장하게 된다.
- [0074] 그리고 도 2의 (e)와 같이 확장된 RS 프레임은 E-VSB 블록 처리부(113)로 입력된다.
- [0075] 상기 E-VSB 블록 처리부(113)는 RS 부호화 및 CRC 부호화된 인헨스드 데이터를 다시 G/H 부호율로 부호화하여 그룹 포맷터(114)로 출력한다.
- [0076] 이를 위해 상기 E-VSB 블록 처리부(113)는 바이트-비트 변환기(301), 심볼 부호기(302), 심볼 인터리버(303), 및 심볼-바이트 변환기(304)를 포함하여 구성된다.
- [0077] 상기 바이트-비트 변환기(301)는 상기 RS 프레임 부호기(112)에서 입력되는 인헨스드 데이터 바이트를 비트로 구분하여 심볼 부호기(302)로 출력한다.
- [0078] 상기 바이트-심볼 변환기(301)는 시스템의 정보 등을 담고 있는 시그널링(signaling)과 같은 부가 정보 데이터들도 입력받을 수 있으며, 이 부가 정보 데이터 바이트들도 비트로 구분하여 심볼 부호기(302)로 출력한다. 여기서 상기 시그널링과 같은 부가 정보 데이터들은 인헨스드 데이터 처리 과정과 동일하게 E-VSB 랜더마이저(111)와 RS 프레임 부호기(112)를 거쳐 E-VSB 블록 처리부(113)로 입력될 수도 있고, 또는 상기 E-VSB 랜더마이저(111)와 RS 프레임 부호기(112)를 거치지 않고 바로 E-VSB 블록 처리부(113)로 입력될 수도 있다. 상기 시그널링 정보는 수신 시스템에서 상기 데이터 그룹에 포함되는 데이터를 수신하여 처리하는데 필요한 정보들로서, 데이터 그룹 정보, 다중화 정보, 버스트 정보 등을 포함할 수 있다.
- [0079] 상기 심볼 부호기(302)는 입력되는 데이터 G비트를 H비트로 부호화하여 출력하는 G/H 부호기로서, 일 예로 입력 데이터 1비트를 2비트로 부호화하여 출력한다면 G=1, H=2가 되고, 입력 데이터 1비트를 4비트로 부호화하여 출력한다면 G=1, H=4가 된다.
- [0080] 본 발명에서는 일 실시예로, 상기 심볼 부호기(302)는 1/2 부호율의 부호화(또는 1/2 부호화라 하기도 함) 또는 1/4 부호율의 부호화(또는 1/4 부호화라 하기도 함)를 수행한다고 가정한다. 즉, 상기 심볼 부호기(302)는 입력 받은 인헨스드 데이터들과 시그널링과 같은 부가 정보 데이터들에 대해 1/2 부호화 또는 1/4 부호화를 수행한다. 이후 상기 시그널링과 같은 부가 정보 데이터들도 인헨스드 데이터로 간주되어 처리된다.
- [0081] 여기서 1/4 부호화를 사용하는 경우는 1/2 부호화에 비해서 높은 부호율 때문에 높은 에러 정정 능력을 가질 수가 있기 때문이다. 이런 이유 때문에 후단의 그룹 포맷터(114)에서 1/4 부호율로 부호화된 데이터는 수신 성능이 떨어질 수 있는 영역에 할당을 하고, 1/2 부호율로 부호화된 데이터는 더 우수한 성능을 가질 수 있는 영역에 할당을 하게 되면, 그 성능의 차이를 줄이는 효과를 얻을 수가 있게 된다.
- [0082] 상기 심볼 부호기(302)에서는 1/2 부호화인 경우에는 1비트를 입력받아 2비트(즉, 1개의 심볼)로 부호화하여 출력하고, 1/4 부호화인 경우에는 1비트를 입력받아 4비트(즉, 2개의 심볼)로 부호화하여 출력한다.

- [0083] 도 4는 상기 심볼 부호기(302)의 일 실시예를 보인 상세 블록도로서, 2개의 지연기(401,403)와 3개의 가산기(402,404,405)로 구성되어, 입력 데이터 비트 U를 부호화하여 4비트(c0~c3)로 출력한다. 이때 상기 데이터 비트 U는 최상위 비트 c0로 그대로 출력됨과 동시에 부호화되어 하위 비트 c1c2c3로 출력된다.
- [0084] 즉, 입력 데이터 비트 U는 그대로 최상위 비트 c0로 출력됨과 동시에 제1, 제3 가산기(402,405)로 출력된다. 상기 제1 가산기(402)는 입력 데이터 비트 U와 제1 지연기(401)의 출력을 더하여 제2 지연기(403)로 출력하며, 상기 제2 지연기(403)에서 일정 시간(예를 들어 1 클럭) 지연된 데이터는 하위 비트 c1로 출력됨과 동시에 제1 지연기(401)로 피드백된다. 상기 제1 지연기(401)는 상기 제2 지연기(403)에서 피드백되는 데이터를 일정 시간(예를 들어, 1 클럭) 지연시켜 제1 가산기(402)와 제 2 가산기(404)로 출력한다. 상기 제2 가산기(404)는 제1, 제2 지연기(401,403)의 출력을 더하여 하위 비트 c2로 출력한다. 상기 제3 가산기(405)는 입력 데이터 비트 U와 제2 가산기(404)의 출력을 더하여 하위 비트 c3으로 출력한다.
- [0085] 이때 상기 심볼 부호기(302)는 입력 데이터 비트 U가 1/2 부호율로 부호화될 데이터라면 4개의 출력 비트 c0c1c2c3 중 c0c1 비트로 한 심볼을 구성하여 출력하면 된다. 또한 1/4 부호율로 부호화될 데이터라면 c0c1 비트로 구성된 심볼을 출력하고, 이어 c2c3 비트로 된 또 다른 심볼을 출력하면 된다. 다른 실시예로, 1/4 부호율로 부호화될 데이터라면 c0c1 비트로 구성된 심볼을 두 번 반복하여 출력할 수도 있다.
- [0086] 또 다른 실시예로, 상기 심볼 부호기(302)에서는 4개의 출력 비트 c0c1c2c3을 모두 출력하고, 후단의 심볼 인터리버(303)에서 1/2 부호율인 경우에는 4개의 출력 비트 c0c1c2c3 중 c0c1 비트로 구성된 심볼만을 선택하고, 1/4 부호율인 경우에는 c0c1 비트로 구성된 심볼과 c2c3 비트로 구성된 또 다른 심볼을 모두 선택하도록 설계할 수도 있다. 또 다른 실시예로, 1/4 부호율인 경우에는 c0c1 비트로 구성된 심볼을 반복하여 선택하도록 할 수도 있다.
- [0087] 상기 심볼 부호기(302)의 출력은 심볼 인터리버(303)로 입력되고, 상기 심볼 인터리버(303)는 상기 심볼 부호기(302)의 출력 데이터에 대해 심볼 단위로 블록 인터리빙을 수행한다.
- [0088] 상기 심볼 인터리버(303)는 구조적으로 어떤 순서 재배열을 하는 인터리버이면 어느 인터리버라도 적용될 수 있다. 하지만, 본 발명에서는 순서를 재배열하려는 심볼의 길이가 다양한 경우에도 적용 가능한 가변 길이 심볼 인터리버를 사용하는 것을 일 실시예로 설명한다.
- [0089] 도 5는 본 발명에 따른 심볼 인터리버의 일 실시예를 보인 도면으로서, 순서를 재배열하려는 심볼의 길이가 다양한 경우에도 적용 가능한 가변 길이 심볼 인터리버이다.
- [0090] 특히 도 5는 K=6, L=8인 경우의 심볼 인터리버의 예를 보이고 있다. 상기 K는 심볼 부호기(302)에서 심볼 인터리빙을 위해 출력되는 심볼들의 개수이고, L은 심볼 인터리버(303)에서 실제로 인터리빙이 되는 심볼들의 개수이다.
- [0091] 본 발명의 심볼 인터리버(303)는 $L = 2^n$ (여기서 n은 자연수)이면서 $L \geq K$ 조건을 만족하여야 한다. 만일 K와 L의 값이 차이가 나게 되면, 차이나는 개수(=L-K)만큼 널(null 또는 dummy) 심볼이 추가되어 인터리빙 패턴이 만들어진다.
- [0092] 그러므로 상기 K는 인터리빙을 위해 상기 심볼 인터리버(303)로 입력되는 실제 심볼들의 블록 크기가 되고, L은 상기 심볼 인터리버(303)에서 생성된 인터리빙 패턴에 의해 인터리빙이 이루어지는 인터리빙 단위가 된다.
- [0093] 도 5는 그 예를 보인 것으로서, 인터리빙하기 위해 심볼 부호기(302)에서 출력되는 심볼의 수(=K)는 6 심볼이고, 실제 인터리빙 단위(L)는 8 심볼이 된다. 따라서 도 5의 (a)와 같이 2 심볼이 널 심볼로 추가되어 인터리빙 패턴이 만들어진다.
- [0094] 하기의 수학식 2는 상기 심볼 인터리버(303)에서 순서를 재배열하고자 하는 심볼 K개를 순서대로 입력받은 후, $L = 2^n$ 이면서 $L \geq K$ 조건을 만족하는 L을 찾아 인터리빙 패턴을 만들어 재배열하는 과정을 수학식으로 표현한 것이다.

수학식 2

- [0095] 모든 위치 $0 \leq i \leq L-1$ 에 대해서,
- [0096] $P(i) = \{ S * i * (i+1) / 2 \} \text{ mod } L$

- [0097] 여기서 $L \geq K$, $L = 2^n$ 이고, n , S 는 자연수이다. 도 5는 S 는 89, L 은 8로 가정하고, 구현한 인터리빙 패턴 및 인터리빙 예이다.
- [0098] 상기 수학식 2, 도 5의 (b)와 같이 L 심볼 단위로 K 개의 입력 심볼과 $(L-K)$ 개의 널 심볼의 순서를 재배열한 후 하기의 수학식 3, 도 5의 (c)와 같이 널 심볼의 위치를 제거하고 다시 정렬하며, 정렬된 순서대로 인터리빙된 심볼을 심볼-바이트 변환기(304)로 출력된다.
- 수학식 3**
- [0099] if $P(i) > K-1$, then $P(i)$ 위치는 제거하고 정렬
- [0100] 상기 심볼-바이트 변환기(304)는 상기 심볼 인터리버(303)에서 순서 재배열이 완료되어 출력되는 인헨스드 데이터 심볼들을 바이트로 변환하여 그룹 포맷터(114)로 출력한다.
- [0101] 상기 그룹 포맷터(114)는 상기 E-VSB 블록 처리부(113)에서 출력되는 인헨스드 데이터(송신 정보 등을 담고 있는 시그널링 데이터 등의 부가적인 데이터들 포함할 수도 있음)를 기 정의된 규칙에 따라 형성되는 데이터 그룹 내 해당 영역에 삽입하고, 또한 데이터 디인터리빙과 관련하여 각종 위치 홀더나 기지 데이터도 상기 데이터 그룹 내 해당 영역에 삽입한다.
- [0102] 이때 상기 데이터 그룹은 적어도 하나 이상의 계층화된 영역으로 구분할 수 있고, 계층화된 각 영역의 특성에 따라 각 영역에 할당되는 데이터 종류가 달라질 수 있다. 또한 하나의 데이터 그룹은 필드 동기를 포함하도록 구성한다.
- [0103] 도 6a는 데이터 디인터리빙 전의 데이터들이 구분되어 나열된 형태이고, 도 6b는 데이터 디인터리빙 후의 데이터들이 구분되어 나열된 형태를 보여준다. 즉, 도 6a는 데이터 인터리빙 후의 데이터의 형태이고, 도 6b는 데이터 인터리빙 전의 데이터 형태이다.
- [0104] 도 6a는 데이터 디인터리빙 전의 데이터 구성에서 데이터 그룹을 크게 세 개의 계층화된 영역 즉, 헤드(head), 바디(body), 테일(tail) 영역으로 구분하는 예를 보이고 있다. 즉, 데이터 디인터리빙을 위해 입력되는 데이터를 기준으로 먼저 입력되는 부분이 헤드, 중간에 입력되는 부분이 바디, 마지막에 입력되는 부분이 테일이 된다. 본 발명은 도 6a와 같이 데이터 그룹 내에서 메인 데이터 영역과 섞이지 않는 영역이 바디 영역이 되도록 상기 데이터 그룹에서 헤드, 바디, 테일 영역을 설정하는 것을 일 실시예로 설명한다.
- [0105] 또한 본 발명은 상기 헤드, 바디, 테일 영역을 각각 복수개의 계층화된 하위 영역으로 다시 구분하고 있다.
- [0106] 예를 들어, 상기 헤드 영역은 3개의 계층화된 하위 영역 즉, 먼 헤드(Far Head ; FH), 중간 헤드(Middle Head ; MH), 가까운 헤드(Near Head ; NH) 영역으로 구분하고 있다. 상기 바디 영역은 4개의 계층화된 하위 영역 즉, 제1 내지 제4 바디(B1~B4) 영역으로 구분하고 있다. 상기 테일 영역은 2개의 계층화된 하위 영역 즉, 먼 테일(Far Tail ; FT), 가까운 테일(Near Tail ; NT) 영역으로 구분하고 있다.
- [0107] 도 6a는 상기 E-VSB 블록 처리부(113)에서 출력되는 인헨스드 데이터를 중간 헤드(MH) 영역, 가까운 헤드(NH) 영역, 제1 내지 제4 하위 바디(B1~B4) 영역, 및 가까운 테일(NT) 영역에 삽입하는 예를 보이고 있는데, 이때 각 영역의 특성에 따라 삽입되는 인헨스드 데이터 종류가 달라질 수 있다.
- [0108] 여기서, 상기 데이터 그룹을 다수개의 영역으로 구분하여 사용하는 이유는 각각의 용도를 달리하기 위해서이다. 즉, 메인 데이터의 간섭이 없거나 적은 영역은 그렇지 않은 영역보다 강한 수신 성능을 보일 수 있기 때문이다.
- [0109] 또한, 기지 데이터를 데이터 그룹에 삽입하여 전송하는 시스템을 적용하는 경우, 인헨스드 데이터에 연속적으로 긴 기지 데이터를 주기적으로 삽입하고자 할 때, 상기 바디 영역에는 일정 길이의 기지 데이터를 주기적으로 삽입하는 것이 가능하다. 그러나 헤드와 테일 영역에는 메인 데이터가 섞일 수 있으므로 기지 데이터를 주기적으로 삽입하는 것이 곤란하고 연속적으로 긴 기지 데이터를 삽입하는 것도 곤란하다.
- [0110] 다음은 도 6a를 참조하여 데이터 그룹 내에서 먼 헤드(FH) 영역, 중간 헤드(MH) 영역, 가까운 헤드(NH) 영역, 제1 내지 제4 하위 바디(B1~B4) 영역, 가까운 테일(NT) 영역, 먼 테일(FT) 영역이 할당되는 구체적인 예를 설명한다. 도 6a의 데이터 그룹의 크기, 데이터 그룹 내 계층화된 영역의 수와 각 영역의 크기, 계층화된 각 영역에 삽입 가능한 인헨스드 바이트 수 등은 본 발명을 기술하기 위한 하나의 실시예이다.
- [0111] 이때 상기 그룹 포맷터(114)에서는 필드 동기가 삽입될 위치를 포함하여 데이터 그룹을 형성함으로써, 아래에

설명하는 것과 같이 데이터 그룹을 구성할 수가 있다.

- [0112] 즉, 상기 바디 영역(B1, B2, B3, B4)은 상기 데이터 그룹 내 긴 기지 데이터 열(sequence)이 주기적으로 삽입될 수 있는 영역이면서, 메인 데이터가 섞이지 않는 영역으로 설정할 수 있다. 도 6a에서 각 하위 바디(B1, B2, B3, B4) 영역은 기지 데이터 열을 앞뒤로 가지고 있는 영역으로 할당한 예를 보이고 있다. 일 실시예로 도 6a에서 B1 영역에는 2582 바이트, B2 영역에는 2774 바이트, B3 영역에는 2474 바이트, B4 영역에는 2772 바이트의 인헨스드 데이터를 삽입할 수 있다. 상기 인헨스드 데이터에서 트렐리스 초기화나 기지 데이터, MPEG 헤더, RS 패리티 등은 제외된다.
- [0113] 상기 가까운 헤드(NH) 영역은 상기 데이터 그룹에 삽입될 필드 동기 영역과 첫 기지 데이터 열이 삽입될 영역 사이에 있는 영역으로 할당한 예를 보이고 있다. 상기 필드 동기 영역은 ATSC에 존재하는 한 세그먼트 길이(즉, 832 심볼)를 갖는다. 도 6a에서 상기 가까운 헤드(NH) 영역은 2431 바이트의 인헨스드 데이터를 삽입할 수 있다.
- [0114] 상기와 같이 앞뒤로 기지 데이터 열을 갖는 바디 영역의 경우, 수신 시스템에서는 기지 데이터나 필드 동기로부터 얻을 수 있는 채널 정보를 이용하여 등화를 수행할 수 있으므로, 강인한 등화 성능을 얻을 수가 있다.
- [0115] 상기 중간 헤드(MH) 영역은 상기 데이터 그룹 내 필드 동기 영역의 앞쪽 8 세그먼트 이내에 위치하는 영역으로 할당한 예를 보이고 있다. 이 경우, 수신 시스템에서는 필드 동기 구간에서 얻어진 채널 정보를 사용하여 등화를 수행할 수 있으므로 채널의 변화에 대응할 수가 있다. 도 6a에서 상기 중간 헤드(MH) 영역은 932 바이트의 인헨스드 데이터를 삽입할 수 있다.
- [0116] 상기 먼 헤드(FH) 영역은 필드 동기 영역의 앞쪽 9번째 세그먼트를 포함하여 그 앞쪽으로 30 세그먼트 내에 위치하는 영역으로 할당한 예를 보이고 있다. 도 6a에서 상기 먼 헤드(FH) 영역은 1278 바이트의 인헨스드 데이터를 삽입할 수 있다. 상기 먼 헤드(FH) 영역은 제일 가까운 기지 데이터인 필드 동기에서도 꽤 멀리 떨어져 있기 때문에, 수신 시스템에서 채널 등화시에 필드 동기로부터 얻은 채널 정보를 사용할 수도 있고, 또는 이전 데이터 그룹의 가장 최근의 채널 정보를 사용할 수도 있으며, 그 등화 후의 성능이 중간 헤드(MH) 영역의 성능보다 떨어지게 된다.
- [0117] 한편 시간적으로 바디 영역의 뒤에 위치하는 가까운 테일(NT) 영역은 상기 데이터 그룹에 삽입되는 가장 마지막 기지 데이터 열 다음 8 세그먼트 내에 위치하는 영역으로 할당한 예를 보이고 있다. 도 6a에서 상기 가까운 테일(NT) 영역은 1352 바이트의 인헨스드 데이터를 삽입할 수 있다. 상기 가까운 테일(NT) 영역은 수신 시스템에서 채널 등화시에 상기 마지막 기지 데이터 열로부터 얻을 수 있는 채널 정보를 사용하여 등화할 수 있으므로, 먼 테일(FT) 영역보다 등화 성능은 높아지게 된다.
- [0118] 상기 먼 테일(FT) 영역은 상기 데이터 그룹 내 마지막 기지 데이터 열 다음 9번째 세그먼트를 포함한 44 세그먼트 내에 위치하는 영역을 할당한 예를 보이고 있다. 도 6a에서 상기 먼 테일(FT) 영역은 2889 바이트의 인헨스드 데이터를 삽입할 수 있다. 상기 먼 테일(FT) 영역은 수신 시스템에서 채널 등화시에 상기 마지막 기지 데이터 열에서 얻은 채널 정보를 사용하여 등화를 하더라도 채널이 빠르게 변하는 경우에는 등화가 완벽하게 되지 않을 수가 있다. 그러므로 상기 먼 테일(FT) 영역은 가까운 테일(NT) 영역보다 등화 성능이 떨어질 수가 있다.
- [0119] 상기 도 6a와 같이 데이터 그룹을 다수개의 계층화된 영역으로 할당한다고 가정하면, 전문한 E-VSB 블록 처리부(113)에서는 계층화된 영역의 특성에 따라 각 영역에 삽입될 데이터를 다른 부호율로 부호화할 수도 있다.
- [0120] 본 발명에서는 수신 시스템에서 채널 등화시에 사용할 수 있는 채널 정보에 의해서 등화 후 성능이 다를 것으로 예상되는 영역을 기준으로 서로 다른 부호율을 적용하는 것을 일 실시예로 설명한다.
- [0121] 예를 들어, 상기 가까운 헤드(NH) 영역과 바디(B1~B4) 영역에 삽입될 인헨스드 데이터는 E-VSB 블록 처리부(113)에서 1/2 부호율로 부호화를 수행하도록 하고, 이렇게 부호화된 인헨스드 데이터를 상기 그룹 포맷터(114)에서 상기 가까운 헤드(NH) 영역과 바디(B1~B4) 영역에 삽입하도록 할 수 있다.
- [0122] 상기 중간 헤드(MH) 영역과 가까운 테일(NT) 영역에 삽입될 인헨스드 데이터는 E-VSB 블록 처리부(113)에서 1/2 부호율보다 에러 정정 능력이 높은 1/4 부호율로 부호화를 수행하도록 하고, 이렇게 부호화된 인헨스드 데이터를 상기 그룹 포맷터(114)에서 상기 중간 헤드(MH) 영역과 가까운 테일(NT) 영역에 삽입하도록 할 수 있다.
- [0123] 상기 먼 헤드(FH) 영역과 먼 테일(FT) 영역에 삽입될 인헨스드 데이터는 E-VSB 블록 처리부(113)에서 1/4 부호율보다 더 강력한 에러 정정 능력을 갖는 부호율로 부호화를 수행하도록 하고, 이렇게 부호화된 데이터를 상기 그룹 포맷터(114)에서 상기 먼 헤드(FH) 영역과 먼 테일(FT) 영역에 삽입하도록 할 수도 있고, 추후의 사용을

위해서 미사용(reserve) 영역으로 남겨둘 수도 있다.

- [0124] 또한 상기 그룹 포맷터(113)에서는 인헨스드 데이터와는 별도로 전체적인 송신 정보를 알려주는 시그널링(signaling)과 같은 부가 정보 데이터도 상기 데이터 그룹 내에 삽입한다.
- [0125] 그리고 상기 그룹 포맷터(114)에서는 E-VSB 블록 처리부(113)에서 출력된 부호화된 인헨스드 데이터들 외에도 도 6a에서 보이는 것과 같이 후단의 데이터 디인터리빙과 관련하여 MPEG 헤더 위치 홀더, 비체계적 RS 패리티 위치 홀더, 메인 데이터 위치 홀더를 삽입한다. 여기서 메인 데이터 위치 홀더를 삽입하는 이유는 도 6a와 같이 데이터 디인터리빙의 입력을 기준으로 헤더와 테일 영역에서는 인헨스드 데이터와 메인 데이터가 사이사이에 섞이게 되기 때문이다. 일 예로 상기 MPEG 헤더를 위한 위치 홀더는 상기 데이터 디인터리빙 후의 출력 데이터를 기준으로 볼 때, 각 패킷의 제일 앞에 할당된다.
- [0126] 또한 상기 그룹 포맷터(114)에서는 기 정해진 방법에 의해서 발생된 기지 데이터를 삽입하거나 기지 데이터를 추후에 삽입하기 위한 기지 데이터 위치 홀더를 삽입한다. 더불어서 트렐리스 부호화부(Trellis Encoding Module)(127)의 초기화를 위한 위치 홀더를 해당 영역에 삽입한다. 일 실시예로, 상기 초기화 데이터 위치 홀더는 상기 기지 데이터 열의 앞에 삽입할 수 있다.
- [0127] 상기 그룹 포맷터(114)의 출력은 데이터 인터리버(115)로 입력되고, 상기 데이터 디인터리버(115)는 상기 그룹 포맷터(114)에서 출력되는 데이터 그룹 내 데이터 및 위치 홀더를 데이터 인터리빙의 역과정으로 디인터리빙하여 패킷 포맷터(116)로 출력한다. 즉, 도 6a와 같은 형태로 구성된 데이터 그룹 내 데이터 및 위치 홀더가 상기 데이터 디인터리버(115)에서 디인터리빙되면 패킷 포맷터(116)로 출력되는 데이터 그룹은 도 6b와 같은 구조를 갖게 된다.
- [0128] 상기 패킷 포맷터(116)는 디인터리빙되어 입력된 데이터 중에서 디인터리빙을 위해 할당되었던 메인 데이터 위치 홀더와 RS 패리티 위치 홀더를 제거하고, 나머지 부분들을 모은 후, 4바이트의 MPEG 헤더 위치 홀더에 MPEG 헤더를 삽입한다.
- [0129] 또한 상기 패킷 포맷터(116)는 상기 그룹 포맷터(114)에서 기지 데이터 위치 홀더를 삽입한 경우 상기 기지 데이터 위치 홀더에 실제 기지 데이터를 삽입할 수도 있고, 또는 나중에 대체 삽입하기 위하여 상기 기지 데이터 위치 홀더를 조정없이 그대로 출력할 수도 있다.
- [0130] 그리고 나서 상기 패킷 포맷터(116)는 상기와 같이 패킷 포맷팅된 데이터 그룹 내 데이터들을 188바이트 단위의 인헨스드 데이터 패킷(즉, MPEG TS 패킷)으로 구분하여 패킷 다중화기(121)에 제공한다.
- [0131] 상기 패킷 다중화기(121)는 상기 패킷 포맷터(116)에서 출력되는 188 바이트 단위의 인헨스드 데이터 패킷과 메인 데이터 패킷을 기 정의된 다중화 방법에 따라 다중화하여 데이터 랜더마이저(122)에 출력한다. 상기 다중화 방법은 시스템 설계의 여러 변수들에 의해서 조정이 가능하다.
- [0132] 상기 패킷 다중화기(121)의 다중화 방법 중 하나로서, 시간축 상으로 인헨스드 데이터 버스트 구간과 메인 데이터 구간을 구분하고 두 구간이 교대로 반복하도록 할 수 있다. 이때 상기 인헨스드 데이터 버스트 구간에서는 적어도 하나의 데이터 그룹을 전송하고 메인 데이터 구간에서는 메인 데이터만을 전송하도록 할 수 있다. 상기 인헨스드 데이터 버스트 구간에서는 메인 데이터를 전송할 수도 있다.
- [0133] 상기와 같이 인헨스드 데이터를 버스트 구조로 전송하게 되면 인헨스드 데이터만을 수신하는 수신 시스템에서는 버스트 구간에서만 전원을 온시켜 데이터를 수신하고 그 외 메인 데이터만 전송되는 메인 데이터 구간에서는 전원을 오프시켜 메인 데이터를 수신하지 않도록 함으로써, 수신 시스템의 소모 전력을 줄일 수가 있다.
- [0134] 상기 데이터 랜더마이저(122)는 입력된 데이터가 메인 데이터 패킷이면 기존의 랜더마이저와 동일하게 랜더마이징을 수행한다. 즉, 메인 데이터 패킷 내 MPEG 동기 바이트를 버리고 나머지 187 바이트를 내부에서 발생시킨 의사랜덤(pseudo random) 바이트를 사용하여 랜덤하게 만든 후 RS 부호기/비체계적 RS 부호기(123)로 출력한다.
- [0135] 그러나 입력된 데이터가 인헨스드 데이터 패킷이면, 상기 인헨스드 데이터 패킷에 포함된 4바이트의 MPEG 헤더 중 MPEG 동기 바이트를 버리고 나머지 3바이트에 대해서만 랜더마이징을 수행하고, 상기 MPEG 헤더를 제외한 나머지 인헨스드 데이터에 대해서는 랜더마이징을 수행하지 않고 상기 RS 부호기/비체계적 RS 부호기(123)로 출력한다. 이는 상기 E-VSB 랜더마이저(111)에서 상기 인헨스드 데이터에 대해 미리 랜더마이징을 수행했기 때문이다. 상기 인헨스드 데이터 패킷에 포함된 기지 데이터(또는 기지 데이터 위치 홀더)와 초기화 데이터 위치 홀더에 대해서는 랜더마이징을 수행할 수도 있고 수행하지 않을 수도 있다.

- [0136] 상기 RS 부호기/비체계적 RS 부호기(123)는 상기 데이터 랜더마이저(122)에서 랜더마이징되는 데이터 또는 바이패스되는 데이터에 대해 RS 부호화를 수행하여 20바이트의 RS 패리티를 부가한 후 데이터 인터리버(124)로 출력한다. 이때 상기 RS 부호기/비체계적 RS 부호기(123)는 입력된 데이터가 메인 데이터 패킷인 경우 기존 ATSC VSB 시스템과 동일하게 체계적 RS 부호화를 수행하여 20바이트의 RS 패리티를 187바이트의 데이터 뒤에 부가한다. 그리고 인헨스드 데이터 패킷이면 패킷 내에 정해진 패리티 바이트 위치에는 비체계적 RS 부호화를 수행하여 얻은 20바이트의 RS 패리티를 삽입한다.
- [0137] 상기 데이터 인터리버(124)는 바이트 단위의 길쌈(convolutional) 인터리버이다.
- [0138] 상기 데이터 인터리버(124)의 출력은 패리티 치환기(125)와 비체계적 RS 부호기(126)로 입력된다.
- [0139] 한편 상기 패리티 치환기(125)의 후단에 위치한 트렐리스 부호화부(127)의 출력 데이터를 송/수신측에서 약속에 의해 정의한 기지 데이터로 하기 위해 먼저 트렐리스 부호화부(127) 내의 메모리의 초기화가 필요하다. 즉 입력되는 기지 데이터 열이 트렐리스 부호화되기 전에 먼저 트렐리스 부호화부(127)의 메모리를 초기화시켜야 한다.
- [0140] 이때 입력되는 기지 데이터 열의 시작 부분은 실제 기지 데이터가 아니라 그룹 포맷터(114)에서 삽입된 초기화 데이터 위치 홀더이다. 따라서 입력되는 기지 데이터 열이 트렐리스 부호화되기 직전에 초기화 데이터를 생성하여 해당 트렐리스 메모리 초기화 데이터 위치 홀더와 치환하는 과정이 필요하다.
- [0141] 그리고 상기 트렐리스 메모리 초기화 데이터는 상기 트렐리스 부호화부(127)의 메모리 상태에 따라 그 값이 결정되어 생성된다. 또한 치환된 초기화 데이터에 의한 영향으로 RS 패리티를 다시 계산하여 상기 데이터 인터리버(124)에서 출력되는 RS 패리티와 치환하는 과정이 필요하다.
- [0142] 따라서 상기 비체계적 RS 부호기(126)에서는 상기 데이터 인터리버(124)로부터 초기화 데이터로 치환될 초기화 데이터 위치 홀더가 포함된 인헨스드 데이터 패킷을 입력받고, 트렐리스 부호화부(127)로부터 초기화 데이터를 입력받는다. 그리고 입력된 인헨스드 데이터 패킷 중 초기화 데이터 위치 홀더를 초기화 데이터로 치환하고 상기 인헨스드 데이터 패킷에 부가된 RS 패리티 데이터를 제거한 후 새로운 비체계적인 RS 패리티를 계산하여 상기 패리티 치환기(125)로 출력한다. 그러면 상기 패리티 치환기(125)는 인헨스드 데이터 패킷 내 데이터는 상기 데이터 인터리버(124)의 출력을 선택하고, RS 패리티는 비체계적 RS 부호기(126)의 출력을 선택하여 트렐리스 부호화부(127)로 출력한다.
- [0143] 한편 상기 패리티 치환기(125)는 메인 데이터 패킷이 입력되거나 또는 치환될 초기화 데이터 위치 홀더가 포함되지 않은 인헨스드 데이터 패킷이 입력되면 상기 데이터 인터리버(124)에서 출력되는 데이터와 RS 패리티를 선택하여 그대로 트렐리스 부호화부(127)로 출력한다.
- [0144] 상기 트렐리스 부호화부(127)는 바이트 단위의 데이터를 심볼 단위로 바꾸고 12-way 인터리빙하여 트렐리스 부호화한 후 프레임 다중화기(128)로 출력한다.
- [0145] 상기 프레임 다중화기(128)는 트렐리스 부호화부(127)의 출력에 필드 동기화 및 세그먼트 동기를 삽입하여 송신부(130)로 출력한다.
- [0146] 상기 송신부(130)는 파일럿 삽입기(131), VSB 변조기(132), 및 RF 업 컨버터(133)를 포함하여 구성되며, 기존의 VSB 송신기에서의 역할과 동일하므로 상세 설명을 생략한다.
- [0147] 한편 ATSC 규격 상의 필드 동기는 오드 필드(odd field)와 이븐 필드(even field)가 교대로 전송이 되게 되어 있다. 즉, 832 심볼로 구성되는 세그먼트 길이를 갖는 필드 동기 구간의 처음 4개의 심볼에는 데이터 세그먼트 동기 패턴이 존재하고, 그 다음에 유사 랜덤 시퀀스(Pseudo Random Sequence)인 PN 511, PN 63, PN 63, PN 63이 존재하며 그 다음 24 심볼에는 VSB 모드 관련 정보가 존재한다. 여기서, 상기 세 개의 PN 63 구간 중 두 번째 PN 63은 매 필드마다 교대로 부호(또는 극성)가 바뀐다. 즉, '1'은 '0'으로, '0'은 '1'로 바뀌므로, 두 번째 PN 63의 부호에 따라 한 프레임을 짝수(even)/홀수(odd) 필드로 구분할 수 있다.
- [0148] 그리고 상기 VSB 모드 관련 정보가 존재하는 24 심볼 다음의 나머지 104 심볼은 나중에 사용하기 위한 미사용(Reserved) 영역으로 존재한다.
- [0149] 따라서 본 발명에서는 상기 미사용 영역의 일부 또는 전체에 기지 데이터를 삽입하여 전송함으로써, 필드 동기를 보다 효과적으로 사용할 수가 있게 한다. 예를 들어, 상기 기지 데이터의 삽입은 프레임 다중화기(128)에서 수행할 수도 있고, 또는 필드 동기를 생성할 때 해당 미사용 영역에 기지 데이터를 할당한 후 프레임 다중화기(128)로 입력할 수도 있다.

- [0150] 또한 본 발명은 필드 동기 구간의 미사용(reserved) 영역에 기지 데이터를 삽입할 때, 수신 시스템에서 이븐/오드 필드 구분을 더욱 정확하게 하도록 하기 위해서, 매 필드마다 교대로 기지 데이터의 부호를 반전시켜 삽입할 수도 있다. 이렇게 하면, 수신 시스템에서는 기존의 이븐/오드 필드 구분을 위한 정보(예를 들어, 두 번째 PN 63의 부호)에 더해져 상기 미사용 영역에 삽입된 이븐/오드 필드 구분을 위한 정보(예를 들어, 기지 데이터의 부호)를 사용하여 이븐/오드 필드를 구분함으로써, 이븐 필드와 오드 필드를 구분하는 정확도를 더욱 높일 수가 있게 된다.
- [0151] **구체적 실시예**
- [0152] 다음은 E-VSB 전처리부(110)와 패킷 다중화기(121)의 구체적인 실시예에 대해서 설명한다.
- [0153] 본 발명에서는 일 실시예로, RS 프레임 부호기(112)에서 구성되는 RS 프레임의 한 로우의 길이인 N 값을 538로 설정한다.
- [0154] 그러면 상기 RS 프레임 부호기(112)는 538개의 트랜스포트 스트림(TS) 패킷을 입력받아 187 * 538 바이트 크기의 제1 RS 프레임을 구성할 수 있다. 이후 전송한 바와 같이 (235,187)-RS 부호화를 거쳐 235 * 538 바이트 크기의 제2 RS 프레임을 형성하고, 다시 16-비트 CRC 체크섬 생성 과정을 거쳐서 235 * 540 바이트 크기의 제3 RS 프레임을 형성하게 된다.
- [0155] 한편 도 6a에서와 같이 데이터 그룹 내 다수개의 계층화된 영역들 중에서 1/2 부호화를 거친 인헨스드 데이터를 삽입하게 될 가까운 헤드(NH) 영역과 제1 내지 제4 하위 바디(B1~B4) 영역의 바이트 수를 합치면 13033 바이트(=2431+2582+2774+2474+2772 바이트)이다.
- [0156] 하지만, 1/2 부호화는 1 비트가 입력되면 2비트로 출력하기 때문에, 1/2 부호화 전의 바이트 할당의 편의를 위해서 2의 배수가 되도록 가까운 헤드(NH) 영역의 한 바이트를 더미 바이트로 설정한다. 즉, 상기 더미 바이트 영역에 인헨스드 데이터를 삽입할 수도 있지만, 본 발명에서는 의미없는 널 데이터를 삽입하여 더미 바이트 영역을 사용하지 않는다. 이렇게 가까운 헤드(NH) 영역의 한 바이트를 버리면, 상기 그룹 포맷터(114)에서 가까운 헤드(NH) 영역과 제1 내지 제4 하위 바디(B1~B4) 영역에 13032 바이트의 1/2 부호화된 인헨스드 데이터를 삽입할 수 있게 된다. 이 경우 1/2 부호화 전 즉, 확장 전의 바이트 수는 6516(=13032/2) 바이트가 된다.
- [0157] 그리고 1/4 부호화를 거친 인헨스드 데이터를 삽입하게 될 중간 헤드(MH) 영역과 가까운 테일(NT) 영역의 바이트 수를 합치면 2285(=933+1352) 바이트가 된다. 그런데 상기 1/4 부호화는 1 비트가 입력되면 4비트로 출력하기 때문에, 1/4 부호화 전의 바이트 할당의 편의를 위해서 4의 배수가 되도록 중간 헤드(MH) 영역의 한 바이트를 더미 바이트로 설정한다. 이렇게 중간 헤드(MH) 영역의 한 바이트를 버리면, 상기 그룹 포맷터(114)에서 중간 헤드(MH) 영역과 가까운 테일(NT) 영역에 2284(=932+1352) 바이트의 인헨스드 데이터를 삽입할 수 있게 된다. 이 경우 1/4 부호화 전의 바이트 수는 571(=2284/4) 바이트이다.
- [0158] 정리하면, 상기 E-VSB 블록 처리부(113)로 7087 바이트의 인헨스드 데이터가 입력되면, 이 중 6516 바이트는 1/2 부호화를 통해서 13032 바이트로 확장되고, 571 바이트는 1/4 부호화를 통해서 2284 바이트로 확장되게 한다. 그리고 상기 그룹 포맷터(114)는 13032 바이트로 확장된 인헨스드 데이터는 가까운 헤드(NH) 영역과 바디 영역(B1~B4)에 삽입하고, 2284 바이트로 확장된 인헨스드 데이터는 중간 헤드(MH) 영역과 가까운 테일(NT) 영역에 삽입한다.
- [0159] 이때 상기 E-VSB 블록 처리부(113)로 입력되는 7087 바이트의 인헨스드 데이터는 RS 프레임 부호기(112)의 출력과 시그널링 등의 부가 정보 데이터로 구분할 수가 있다. 본 발명에서는 7087 바이트 중 7050 바이트는 RS 프레임 부호기(112)의 출력에서 받아들이고, 나머지 37 바이트는 부가 정보 데이터를 입력받아 1/2 부호화 또는 1/4 부호화를 수행하는 것을 일 실시예로 한다.
- [0160] 한편 RS 프레임 부호기(112)에서 RS 부호화 및 CRC 부호화를 거친 한 개의 RS 프레임은 235 * 540 바이트 즉, 126900 바이트로 구성이 되어 있다. 이것을 시간축에 대해 7050 바이트 단위로 나누면, 18개의 7050 바이트로 구분된다.
- [0161] 그리고 상기 RS 프레임 부호기(112)에서 출력되는 7050 바이트 단위의 인헨스드 데이터는 37 바이트 단위의 부가 정보 데이터와 합쳐진 후 E-VSB 블록 처리부(113)에서 1/2 부호화 또는 1/4 부호화되어 그룹 포맷터(114)로 출력된다. 상기 그룹 포맷터(114)는 1/2 부호화된 데이터는 가까운 헤드(NH) 영역과 바디(B1~B4) 영역에 삽입하

고, 1/4 부호화된 데이터는 중간 헤드(MH) 영역과 가까운 테일(NT) 영역에 삽입한다.

- [0162] 다음은 RS 프레임 부호기(112)에서 RS 프레임을 형성하는데 필요한 N 값을 결정하는 과정을 설명한다.
- [0163] 즉, 상기 RS 프레임 부호기(112)에서 RS 부호화 및 CRC 부호화된 최종 RS 프레임(즉, 제3 RS 프레임) 크기인 $235 * (N+2)$ 바이트는 정수개의 그룹에 할당이 되어야 한다. 이때 단일 데이터 그룹에는 부호화 전을 기준으로 7050 바이트가 할당이 되기 때문에, $235 * (N+2)$ 바이트를 $7050(=235*30)$ 으로 나누어 떨어지도록 하면, RS 프레임 부호기(112)의 출력 데이터를 효율적으로 데이터 그룹에 할당하게 할 수가 있다. 본 발명에서는 $N+2$ 가 30의 배수가 되도록 N 값을 결정하는 것을 일 실시예로 한다. 본 발명에서는 N 값으로 538을 결정하고, $N+2(=540)$ 를 30으로 나누면 18이 된다. 이것은 하나의 RS 프레임 내 인헨스드 데이터는 1/2 부호화 또는 1/4 부호화 과정을 거쳐 18개의 데이터 그룹에 나누어 할당됨을 의미한다.
- [0164] 도 7은 본 발명에 따른 RS 프레임의 분할 과정을 도시한 것이다. 즉, $235 * (N+2)$ 크기를 갖는 RS 프레임을 $30*235$ 바이트 블록으로 나눈다. 그리고 나누어진 각 블록은 하나의 그룹에 매핑된다. 즉, $30*235$ 바이트 크기를 갖는 하나의 블록의 데이터는 1/2 부호화 또는 1/4 부호화 과정을 거쳐 하나의 데이터 그룹에 삽입된다.
- [0165] 그리고 상기와 같이 그룹 포맷터(114)에서 계층화된 각 영역에 해당 데이터 및 위치 홀더가 삽입된 데이터 그룹은 데이터 디인터리버(115)와 패킷 포맷터(116)를 거쳐 패킷 다중화기(121)로 입력된다.
- [0166] 도 8은 본 발명의 구체적인 실시예에 따른 패킷 다중화기(121)의 동작 예를 보인 것이다. 즉, 상기 패킷 다중화기(121)에서는 인헨스드 데이터와 메인 데이터가 섞여 있는 데이터 그룹이 포함된 필드와 메인 데이터만 있는 필드를 다중화하여 데이터 랜더마이저(122)로 출력한다.
- [0167] 이때, $235 * 540$ 바이트 크기를 갖는 한 개의 RS 프레임을 전송하기 위해서는 18개의 데이터 그룹을 전송해야 한다. 여기서 각 데이터 그룹은 도 6a와 같이 필드 동기를 포함한다. 그러므로 18개의 데이터 그룹은 18 필드 구간 동안 전송되며, 상기 18개의 데이터 그룹이 전송되는 구간을 버스트 구간이라 하기로 한다.
- [0168] 상기 버스트 구간 내 각 필드에서는 필드 동기를 포함하는 하나의 데이터 그룹과 메인 데이터가 다중화되어 출력된다. 일 실시예로 상기 버스트 구간 내 각 필드에서는 118 세그먼트 크기의 데이터 그룹과 194 세그먼트 크기의 메인 데이터가 다중화되어 출력된다.
- [0169] 도 8을 보면, 버스트(burst)로 구분된 기간 동안 즉, 18 필드 구간 동안은 18개의 데이터 그룹이 포함된 필드를 전송하고, 그 다음 12 필드 구간 동안은 메인 데이터만으로 구성된 필드를 전송하게 된다. 이후 다시 18 필드 구간 동안은 버스트 구간으로서, 18개의 데이터 그룹이 포함된 필드를 전송하고, 다시 또 12 필드 구간 동안은 메인 데이터만으로 구성된 필드를 전송한다.
- [0170] 그리고 본 발명은 첫번째 18개의 데이터 그룹을 포함한 버스트와 두 번째 18개의 데이터 그룹을 포함한 버스트에서 같은 종류의 데이터 서비스를 제공할 수도 있고, 서로 다른 데이터 서비스를 전송할 수도 있다.
- [0171] 예를 들어, 도 8의 첫 번째 버스트 구간과 두 번째 버스트 구간에서 서로 다른 데이터 서비스를 전송하고, 수신 시스템에서는 하나의 데이터 서비스만 수신하기를 원한다고 가정하자. 이러한 경우 수신 시스템에서는 원하는 데이터 서비스를 포함하는 해당 버스트 구간에서만 전원을 온시켜 18개의 필드를 수신하고, 나머지 42개의 필드 구간 동안에는 전원을 오프시켜 수신하지 않도록 함으로써, 수신 시스템의 소모 전력을 줄일 수 있게 된다. 또한 수신 시스템에서는 하나의 버스트 구간에서 수신된 18개의 데이터 그룹으로부터 하나의 RS 프레임을 구성할 수 있으므로 디코딩이 용이해지는 잇점이 있다.
- [0172] 본 발명에서 하나의 버스트 구간에 포함되는 데이터 그룹의 수는 RS 프레임의 크기에 따라 달라지며, 상기 RS 프레임의 크기는 N 값에 따라 달라진다. 즉, N 값을 조정하여 버스트 내 그룹 수를 조정할 수 있다. 이때 (235,187)-RS 부호화는 고정된 상태에서 상기 N 값을 조정하는 것을 일 실시예로 한다.
- [0173] 또한 데이터 그룹 내 삽입 가능한 인헨스드 데이터 크기는 해당 데이터 그룹에 삽입되는 트렐리스 초기화나 기지 데이터, MPEG 헤더, RS 패리티 등의 크기에 의해 달라질 수 있다.
- [0174] 도 9는 본 발명에 따른 디지털 방송 수신 시스템의 일 실시예를 보인 구성 블록도이다. 도 9의 디지털 방송 수신 시스템에서는 송신 시스템에서 인헨스드 데이터 구간에 삽입하여 전송하는 기지 데이터 정보를 이용하여 반송파 동기 복원, 프레임 동기 복원 및 채널 등화 등을 수행함으로써, 수신 성능을 향상시킬 수 있다.
- [0175] 이를 위한 본 발명에 따른 디지털 방송 수신 시스템은 튜너(901), 복조부(902), 등화기(903), 기지 데이터 검출부(904), E-VSB 블록 복호기(905), E-VSB 데이터 디포맷터(906), RS 프레임 복호기(907), E-VSB 디랜더마이저

(908), 데이터 디인터리버(909), RS 복호기(910), 및 데이터 디랜더마이저(911)를 포함하여 구성된다. 본 발명은 설명의 편의를 위해 E-VSB 데이터 디포맷터(906), RS 프레임 복호기(907), 및 E-VSB 디랜더마이저(908)를 인헨스드 데이터 처리부라 하고, 데이터 디인터리버(909), RS 복호기(910), 및 데이터 디랜더마이저(911)를 메인 데이터 처리부라 하기로 한다.

[0176] 즉, 상기 튜너(901)는 특정 채널의 주파수를 튜닝하여 중간 주파수(IF) 신호로 다운 컨버전한 후 복조부(902)와 기지 데이터 검출부(904)로 출력한다.

[0177] 상기 복조부(902)는 입력되는 IF 신호에 대해 자동 이득 제어, 반송과 복구 및 타이밍 복구 등을 수행하여 기지 대역 신호로 만든 후 등화기(903)와 기지 데이터 검출부(904)로 출력한다.

[0178] 상기 등화기(903)는 상기 복조된 신호에 포함된 채널 상의 왜곡을 보상한 후 E-VSB 블록 복호기(905)로 출력한다.

[0179] 이때 상기 기지 데이터 검출부(904)는 상기 복조부(902)의 입/출력 데이터 즉, 복조가 이루어지기 전의 데이터 또는 복조가 이루어진 후의 데이터로부터 송신측에서 삽입한 기지 데이터 위치를 검출하고 위치 정보와 함께 그 위치에서 발생시킨 기지 데이터의 심볼 열(sequence)을 복조부(902)와 등화기(903)로 출력한다. 또한 상기 기지 데이터 검출부(904)는 송신측에서 추가적인 부호화를 거친 인헨스드 데이터와 추가적인 부호화를 거치지 않은 메인 데이터를 상기 E-VSB 블록 복호기(905)에 의해서 구분할 수 있도록 하기 위한 정보를 상기 E-VSB 블록 복호기(905)로 출력한다. 그리고 도 9의 도면에서 연결 상태를 도시하지는 않았지만 상기 기지 데이터 검출부(904)에서 검출된 정보는 수신 시스템에 전반적으로 사용이 가능하며, E-VSB 데이터 디포맷터(906)와 RS 프레임 복호기(907) 등에서 사용할 수도 있다.

[0180] 상기 복조부(902)는 타이밍 복원이나 반송과 복구시에 상기 기지 데이터 심볼열을 이용함으로써, 복조 성능을 향상시킬 수 있고, 등화기(903)에서도 마찬가지로 상기 기지 데이터를 사용하여 등화 성능을 향상시킬 수 있다. 또한 상기 E-VSB 블록 복호기(905)의 복호 결과를 상기 등화기(903)로 피드백하여 등화 성능을 향상시킬 수도 있다.

[0181] 상기 등화기(903)는 다양한 방법으로 채널 등화를 수행할 수 있는데, 본 발명에서는 채널 임펄스 응답(Channel Impulse Response ; CIR)을 추정하여 채널 등화를 수행하는 것을 일 실시예로 설명한다.

[0182] 특히 본 발명에서는 송신 시스템에서 계층화되어 전송된 데이터 그룹 내 각 영역에 따라 채널 임펄스 응답(CIR)의 추정 및 적용을 다르게 하는 것을 일 실시예로 설명한다. 또한 본 발명은 송/수신측의 약속에 의해 위치와 내용을 알고 있는 기지 데이터와 필드 동기를 이용하여 CIR을 추정함으로써, 채널 등화를 더욱 안정적으로 수행하도록 하는데 있다.

[0183] 이때 등화를 위해 입력된 하나의 데이터 그룹은 도 6a와 같이, 헤드, 바디, 테일 영역으로 계층화되고, 다시 헤드 영역은 먼 헤드(FH) 영역, 중간 헤드(MH) 영역, 가까운 헤드(NH) 영역으로 계층화되며, 테일 영역은 가까운 테일(NT) 영역과 먼 테일(FT) 영역으로 계층화되어 있는 것을 일 실시예로 한다. 또한 상기 바디 영역은 긴 기지 데이터 열을 기준으로 제1 내지 제4 하위 바디(B1~B4) 영역으로 구분되어 있는 것을 일 실시예로 한다.

[0184] 도 6a와 같은 데이터 구조에서 필드 동기로부터 추정되는 CIR을 CIR_FS 라고 하고, 바디 영역에 존재하는 다섯 개의 기지 데이터 열(sequence)로부터 추정되는 CIR을 순서대로 CIR_N0, CIR_N1, CIR_N2, CIR_N3, CIR_N4 라고 하자.

[0185] 본 발명은 상기 필드 동기와 기지 데이터 열로부터 추정된 CIR을 이용하여 데이터 그룹 내 데이터에 대해 채널 등화를 수행하는데, 이때 데이터 그룹의 각 영역의 특징에 따라 상기 추정된 CIR들 중 하나를 그대로 사용하기도 하고, 적어도 복수개 이상의 CIR을 보간(interpolation)하거나, 외삽(extrapolation)하여 생성된 CIR을 사용하기도 한다.

[0186] 여기서 보간(interpolation)은 어떤 함수 $F(x)$ 에 대해 시점 A에서의 함수값 $F(A)$ 와 시점 B에서의 함수값 $F(B)$ 를 알고 있을 때 A와 B 사이의 어떤 시점에서의 함수값을 추정하는 것을 의미하며, 상기 보간의 가장 간단한 예로 선형 보간(Linear Interpolation)이 있다. 상기 선형 보간 기법은 수많은 보간 기법 중 가장 간단한 예이며 상기한 방법 외에 여러 가지 다양한 보간 기법을 사용할 수 있으므로 본 발명은 상기된 예로 제한되지 않을 것이다.

[0187] 또한 외삽(extrapolation)은 어떤 함수 $F(x)$ 에 대해 시점 A에서의 함수값 $F(A)$ 와 시점 B에서의 함수값 $F(B)$ 를 알고 있을 때 A와 B 사이의 구간이 아닌 바깥쪽의 시점에서의 함수값을 추정하는 것을 의미한다. 상기 외삽의

가장 간단한 예로 선형 외삽(Linear Extrapolation)이 있다. 상기 선형 외삽 기법은 수많은 외삽 기법 중 가장 간단한 예이며 상기한 방법 외에 여러 가지 다양한 외삽 기법을 사용할 수 있으므로 본 발명은 상기된 예로 제한되지 않을 것이다.

- [0188] 즉, 상기 먼 헤드(FH) 영역의 경우, 이전 데이터 그룹에서 추정된 CIR_{N4}, 채널 등화를 수행할 현재 데이터 그룹에서 추정된 CIR_{FS}, 또는 현재 데이터 그룹의 CIR_{FS}와 CIR_{N0}를 외삽하여 생성한 CIR 중 하나를 사용하여 채널 등화를 수행할 수 있다.
- [0189] 상기 중간 헤드(MH) 영역의 경우, 먼 헤드(FH) 영역과 같이 여러 가지 방법이 적용 가능하다. 일 실시예로, 현재 데이터 그룹에서 추정된 CIR_{FS}와 CIR_{N0}를 선형 외삽(extrapolation)하여 생성한 CIR을 사용하여 채널 등화를 수행할 수 있다. 또는 현재 데이터 그룹에서 추정된 CIR_{FS}를 사용하여 채널 등화를 수행할 수도 있다.
- [0190] 상기 가까운 헤드(NH)의 경우, 현재 데이터 그룹에서 추정된 CIR_{FS}와 CIR_{N0}를 보간하여 생성한 CIR를 사용하여 채널 등화를 수행할 수 있다. 또는 현재 데이터 그룹에서 추정된 CIR_{FS}와 CIR_{N0} 중 어느 하나를 이용하여 채널 등화를 수행할 수도 있다.
- [0191] 상기 바디 B(i) 영역의 경우, 현재 데이터 그룹에서 추정된 CIR_{N(i-1)}과 CIR_{N(i)}를 보간하여 생성한 CIR을 사용하여 채널 등화를 수행할 수 있다. 또는 현재 데이터 그룹에서 추정된 CIR_{N(i-1)}과 CIR_{N(i)} 중 어느 하나를 이용하여 채널 등화를 수행할 수도 있다.
- [0192] 상기 가까운 테일(NT) 영역과 먼 테일(FT) 영역의 경우, 현재 데이터 그룹에서 추정된 CIR_{N3}와 CIR_{N4}를 외삽하여 생성한 CIR을 사용하여 채널 등화를 수행할 수 있다. 또는 현재 데이터 그룹에서 추정된 CIR_{N4}를 사용하여 채널 등화를 수행할 수도 있다.
- [0193] 이렇게 함으로써, 상기 데이터 그룹에 삽입된 데이터에 대해 채널 등화시에 최적의 성능을 얻을 수가 있다.
- [0194] 지금까지 본 발명에서 설명한 데이터 그룹 내 각 영역에서 채널 등화를 위해 CIR을 구하는 방법들은 본 발명의 이해를 돕기 위한 실시예들이며, 이러한 방법들은 보다 넓고 다양하게 응용될 수 있으므로 본 발명은 상기 실시예로 제시한 것에 제한되지 않을 것이다.
- [0195] 한편 상기 등화기(903)에서 채널 등화된 후 E-VSB 블록 복호기(905)로 입력되는 데이터가 송신측에서 추가적인 부호화와 트렐리스 부호화가 모두 수행된 인헨스드 데이터이면 송신측의 역으로 트렐리스 복호화 및 추가적 복호화가 수행되고, 추가적인 부호화는 수행되지 않고 트렐리스 부호화만 수행된 메인 데이터이면 트렐리스 복호화만 수행된다. 상기 E-VSB 블록 복호기(905)에서 복호화된 데이터 그룹은 E-VSB 데이터 디포맷터(906)로 입력되고, 메인 데이터 패킷은 데이터 디인터리버(909)로 입력된다.
- [0196] 즉 상기 E-VSB 블록 복호기(905)는 입력된 데이터가 메인 데이터이면 입력 데이터에 대해 비터비 복호를 수행하여 하드 판정값을 출력하거나 또는 소프트 판정값을 하드 판정하고 그 결과를 출력할 수도 있다.
- [0197] 한편 입력된 데이터가 인헨스드 데이터이면 상기 E-VSB 블록 복호기(905)는 입력된 인헨스드 데이터에 대하여 하드 판정값 또는 소프트 판정값을 출력한다.
- [0198] 즉, 상기 E-VSB 블록 복호기(905)는 입력된 데이터가 인헨스드 데이터이면 송신 시스템의 E-VSB 블록 처리부와 트렐리스 부호화부에서 부호화된 데이터에 대해서 복호를 수행한다. 이때 송신측의 E-VSB 전처리부의 RS 프레임 부호기는 외부 부호가 되고, E-VSB 블록 처리부와 트렐리스 부호기는 하나의 내부 부호로 볼 수 있다.
- [0199] 이러한 연접 부호의 복호시에 외부 부호의 성능을 최대한 발휘하기 위해서는 내부 부호의 복호기에서 소프트 판정값을 출력해 주어야 한다.
- [0200] 따라서 상기 E-VSB 블록 복호기(905)는 인헨스드 데이터에 대해 하드 판정(hard decision) 값을 출력할 수도 있으나, 필요한 경우 소프트 판정값을 출력하는 것이 더 좋을 수 있다.
- [0201] 한편 상기 데이터 디인터리버(909), RS 복호기(910), 및 디랜더마이저(911)는 메인 데이터를 수신하기 위해 필요한 블록들로서, 오직 인헨스드 데이터만을 수신하기 위한 수신 시스템 구조에서는 필요하지 않을 수도 있다.
- [0202] 상기 데이터 디인터리버(909)는 송신측의 데이터 인터리버의 역과정으로 상기 E-VSB 블록 복호기(905)에서 출력되는 메인 데이터를 디인터리빙하여 RS 복호기(910)로 출력한다.
- [0203] 상기 RS 복호기(910)는 디인터리빙된 데이터에 대해 체계적 RS 복호를 수행하여 디랜더마이저(911)로 출력한다.
- [0204] 상기 디랜더마이저(911)는 RS 복호기(910)의 출력을 입력받아서 송신기의 랜더마이저와 동일한 의사 랜덤

(pseudo random) 바이트를 발생시켜 이를 bitwise XOR(exclusive OR)한 후 MPEG 동기 바이트를 매 패킷의 앞에 삽입하여 188 바이트 메인 데이터 패킷 단위로 출력한다.

[0205] 한편 상기 E-VSB 블록 복호기(905)에서 E-VSB 데이터 디포맷터(906)로 출력되는 데이터의 형태는 데이터 그룹 형태이다. 이때 상기 E-VSB 데이터 디포맷터(906)에서는 입력 데이터 그룹의 구성을 이미 알고 있기 때문에 데이터 그룹 내에서 시스템 정보를 갖는 시그널링 정보와 인헨스드 데이터를 구분한다. 그리고 구분된 시그널링 정보는 시스템 정보를 위한 곳으로 전달하고, 인헨스드 데이터는 RS 프레임 복호기(907)로 출력한다. 이때 상기 E-VSB 데이터 디포맷터(906)에서는 메인 데이터 및 데이터 그룹에 삽입되었던 기지 데이터, 트렐리스 초기화 데이터, MPEG 헤더 그리고 송신 시스템의 RS 부호기/비체계적 RS 부호기 또는 비체계적 RS 부호기에서 부가된 RS 패리티를 제거하여 RS 프레임 복호기(907)로 출력한다.

[0206] 즉, 상기 RS 프레임 복호기(907)는 상기 E-VSB 데이터 디포맷터(906)로부터 RS 부호화 및 CRC 부호화된 인헨스드 데이터만을 입력받는다.

[0207] 상기 RS 프레임 복호기(907)에서는 송신 시스템의 RS 프레임 부호기에서의 역과정을 수행하여 RS 프레임 내 에러들을 정정한 후, 에러 정정된 인헨스드 데이터 패킷에 RS 프레임 부호화 과정에서 제거되었던 1 바이트의 MPEG 동기 바이트를 부가하여 E-VSB 디랜더마이저(908)로 출력한다. 상기 RS 프레임 복호기(907)의 상세한 동작은 뒤에서 설명한다.

[0208] 상기 E-VSB 디랜더마이저(908)는 입력받은 인헨스드 데이터에 대해서 송신 시스템의 E-VSB 랜더마이저의 역과정에 해당하는 디랜더마이징을 수행하여 출력함으로써, 송신 시스템에서 송신한 인헨스드 데이터를 얻을 수가 있게 된다.

[0209] 다음은 상기 RS 프레임 복호기(907)의 상세한 동작 설명이다.

[0210] 도 10은 상기 RS 프레임 복호기(907)의 에러 정정 복호화 과정의 일 실시예를 순차적으로 보인 도면이다.

[0211] 즉, 상기 RS 프레임 복호기(907)는 E-VSB 데이터 디포맷터(906)로부터 입력받은 인헨스드 데이터들을 모아서 RS 프레임을 구성한다. 상기 인헨스드 데이터는 송신 시스템에서 RS 부호화 및 CRC 부호화된 데이터이다.

[0212] 도 10의 (a)는 RS 프레임을 구성하는 예를 보이고 있다. 즉, 송신 시스템에서 $235 * (N+2)$ 크기의 RS 프레임을 $30*235$ 바이트 블록으로 구분하고, 구분된 각 블록의 인헨스드 데이터를 각 데이터 그룹에 삽입시켜 전송하였다고 가정하면, 수신 시스템에서도 각 데이터 그룹에 삽입된 $30*235$ 바이트 블록의 인헨스드 데이터를 모아 $235 * (N+2)$ 크기의 RS 프레임을 구성한다. 예를 들어, RS 프레임이 18개의 $30*235$ 바이트 블록으로 구분되어 하나의 버스트 구간에서 전송되었다고 가정하면, 수신 시스템에서도 해당 버스트 구간 내 18개의 데이터 그룹의 인헨스드 데이터를 모아 RS 프레임을 구성한다. 또한 N이 538이라고 가정하면, 상기 RS 프레임 복호기(907)는 하나의 버스트 안에 있는 18개의 데이터 그룹 내 인헨스드 데이터들을 모아서 $235 * 540$ 바이트 크기의 RS 프레임을 구성할 수가 있다.

[0213] 이때 상기 E-VSB 블록 복호기(905)에서 복호 결과를 소프트 판정값으로 출력한다고 가정하면, 상기 RS 프레임 복호기(907)는 상기 소프트 판정값의 부호로 해당 비트의 0과 1을 결정할 수 있으며, 이렇게 결정된 비트를 8개 모아서 한 바이트를 구성하게 된다. 이러한 과정을 하나의 버스트 안에 있는 18개의 데이터 그룹의 소프트 판정값에 대해 모두 수행하면 $235 * 540$ 바이트 크기의 RS 프레임을 구성할 수가 있게 된다.

[0214] 또한 본 발명은 소프트 판정값을 RS 프레임을 구성하는데 이용할 뿐만 아니라, 신용 맵(Reliability Map)을 구성하는데 이용한다.

[0215] 상기 신용 맵은 상기 소프트 판정값의 부호로 결정된 비트를 8개 모아 구성한 해당 바이트가 믿을만하지 여부를 나타낸다.

[0216] 일 실시예로, 소프트 판정값의 절대값이 기 설정된 문턱값을 넘을 경우에는 해당 소프트 판정값의 부호로 판단한 해당 비트 값은 믿을만하다고 판단하고, 넘지 못할 경우에는 믿을만하지 못하다고 판단한다. 그리고 나서, 소프트 판정값의 부호로 판단한 비트를 8개 모아 구성한 한 바이트 내 한 비트라도 믿을만하지 못하다고 판단된 경우에는 신용 맵에 해당 바이트를 믿을 수 없다고 표시한다. 여기서 한 비트는 하나의 실시예이며, 복수개 예를 들어, 4개의 이상의 비트가 믿을만하지 못하다고 판단된 경우에 신용 맵에 해당 바이트를 믿을 수 없다고 표시할 수도 있다.

[0217] 반대로 한 바이트 내 모든 비트가 믿을만하다고 판단된 경우 즉, 한 바이트의 모든 비트의 소프트 판정값의 절

대값이 기 설정된 문턱값을 넘는 경우에는 신용 맵에 해당 바이트를 믿을만하다고 표시한다. 마찬가지로, 한 바이트 내 복수개 예를 들어, 4개 이상의 비트가 믿을만하다고 판단된 경우에는 신용 맵에 해당 바이트를 믿을만하다고 표시한다.

- [0218] 상기 예시한 수치는 일 예에 불과하며, 상기 수치로 본 발명의 권리범위가 제한되는 것은 아니다.
- [0219] 상기 소프트 판정값을 이용한 RS 프레임의 구성과 신용 맵의 구성은 동시에 이루어질 수 있다. 이때 상기 신용 맵 내 신용 정보는 상기 RS 프레임 내 각 바이트에 1:1로 대응한다. 예를 들어, 하나의 RS 프레임이 235 * 540 바이트 크기를 가진다면, 상기 신용 맵은 235 * 540 비트 크기를 가진다. 도 10의 (a')는 본 발명에 따른 신용 맵 형성 과정을 보이고 있다.
- [0220] 한편 상기 RS 프레임 복호기(907)는 235 * (N+2) 바이트 크기의 RS 프레임이 구성되면, 이 RS 프레임에 대해 CRC 신드롬 체크를 수행하여 각 로우의 에러 발생여부를 검사한다. 이어 도 10의 (b)와 같이 2 바이트 CRC 체크섬을 제거하여 235 * N 바이트 크기의 RS 프레임을 구성하고, 각 로우에 대응하는 에러 플래그에 에러 여부를 표시한다. 마찬가지로 신용 맵 중 CRC 체크섬에 해당하는 부분은 활용도가 없으므로, 이 부분을 제거하여 도 10의 (b')와 같이 235 * N 개의 신용 정보만을 남긴다.
- [0221] 상기 RS 프레임 복호기(907)는 CRC 신드롬 체크가 수행되고 나면, 컬럼 방향으로 RS 복호화(decoding)를 수행한다. 이때 상기 CRC 에러 플래그의 수에 따라 RS 이레이저(erasure) 정정을 수행할 수도 있다. 즉, 도 10의 (c)와 같이 상기 RS 프레임 내 각 로우에 대응하는 CRC 에러 플래그를 검사하여, 에러를 가진 로우의 개수가 컬럼 방향 RS 복호화를 할 때 RS 이레이저 정정을 수행할 수 있는 최대 에러 개수보다 같거나 작을지를 판단한다. 상기 최대 에러 개수는 RS 부호화시 삽입된 패리티 개수로서, 본 발명에서는 일 실시예로 각 컬럼마다 48개의 패리티 바이트가 추가되어 있다고 가정한다.
- [0222] 만일 CRC 에러를 가진 로우의 개수가 RS 이레이저 복호화(decoding)로 수정 가능한 최대 에러 개수(실시예에 따르면 48)보다 작거나 같다면 도 10의 (d)와 같이 235개의 N 바이트 로우를 갖는 RS 프레임에 대해서 컬럼 방향으로 (235,187)-RS 이레이저 복호화를 수행하고, 도 10의 (f)와 같이 각 컬럼의 마지막에 추가되었던 48바이트의 패리티 데이터를 제거한다.
- [0223] 그런데, CRC 에러를 가진 로우의 개수가 RS 이레이저 복호화로 수정 가능한 최대 에러 개수(즉, 48)보다 크다면 RS 이레이저 복호화를 수행할 수가 없다.
- [0224] 이러한 경우 일반적인 RS 복호화를 통해서 에러 정정을 수행할 수 있다. 또한 본 발명은 소프트 판정값으로부터 RS 프레임을 구성할 때 함께 생성한 신용 맵을 이용하여 에러 정정 능력을 더욱 높일 수 있다.
- [0225] 즉, 상기 RS 프레임 복호기(907)에서는 E-VSB 블록 복호기(905)의 소프트 판정값의 절대값을 기 설정된 임계값과 비교하여 해당 소프트 판정값의 부호로 결정되는 비트 값의 신용을 판단하였다. 그리고 소프트 판정값의 부호로 판단한 비트를 8개 모아 구성한 해당 바이트에 대한 신용 정보를 신용 맵에 표시하였다.
- [0226] 따라서 본 발명은 도 10의 (e)와 같이 특정 로우의 CRC 신드롬 체크 결과 그 로우에 CRC 에러가 있다고 판단되더라도 그 로우의 모든 바이트가 에러가 있는 것이라고 가정하는 것이 아니라, 신용 맵의 신용 정보를 참조하여 믿을만하지 못하다고 판단된 바이트에 대해서만 에러로 설정한다. 즉, 해당 로우의 CRC 에러 여부에 상관없이 신용 맵의 신용 정보에서 믿을만하지 못하다고 판단되는 바이트만을 이레이저 포인트(erasure point)로 설정한다.
- [0227] 또 다른 방법으로 CRC 신드롬 체크 결과 해당 로우에 CRC 에러가 있다고 판단되면서 신용 맵의 신용 정보가 믿을만 하지 못하다고 판단된 바이트에 대해서만 에러로 설정한다. 즉, 해당 로우에 CRC 에러가 있으면서 신용 맵의 신용 정보에서 믿을만 하지 못하다고 판단이 되는 바이트만을 이레이저 포인트(erasure point)로 설정한다.
- [0228] 그리고 나서, 각 컬럼별로 에러 포인트의 수가 RS 이레이저 복호화로 수정 가능한 최대 에러 개수(즉, 48)보다 작거나 같다면 그 컬럼에 대해서는 RS 이레이저 복호화를 수행한다. 반대로 에러 포인트의 수가 RS 이레이저 복호화로 수정 가능한 최대 개수(즉, 48)보다 크다면 그 컬럼에 대해서는 일반적인 RS 복호화를 수행한다.
- [0229] 즉, CRC 에러를 가진 로우의 개수가 RS 이레이저 복호화로 수정 가능한 최대 에러 개수(예를 들면, 48)보다 크면, 신용 맵의 신용 정보에 의해 결정된 해당 컬럼 내 이레이저 포인트 수에 따라 그 컬럼에 대해서 RS 이레이저 복호화를 수행하거나, 일반적인 RS 복호화를 수행한다.
- [0230] 예를 들어, 상기 RS 프레임 내에서 CRC 에러를 가진 로우의 개수가 48보다 크고, 신용 맵의 신용 정보에 의해

결정된 이레이저 포인트 수가 첫 번째 컬럼에서는 40개가 표시되고, 두 번째 컬럼에서는 50개가 표시되었다고 가정하자. 그러면, 상기 첫 번째 컬럼에 대해서는 (235,187)-RS 이레이저 복호화를 수행하고, 두 번째 컬럼에 대해서는 (235,187)-RS 복호화를 수행한다.

- [0231] 상기와 같은 과정을 수행하여 RS 프레임 내 모든 컬럼 방향으로 에러 정정 복호화가 수행되면 도 10의 (f)와 같이 각 컬럼의 마지막에 추가되었던 48바이트의 패리티 데이터를 제거한다.
- [0232] 이와 같이 본 발명은 RS 프레임 내 각 로우에 대응되는 전체 CRC 에러의 개수는 RS 이레이저 복호화로 정정 가능한 최대 에러 개수보다 크더라도, 특정 컬럼의 에러 정정 복호화시에 해당 컬럼의 신용 맵의 신용 정보에 의해 신용이 낮은 바이트의 수가 RS 이레이저 복호화로 정정 가능한 최대 에러 개수보다 같거나 작으면 그 컬럼에 대해서는 RS 이레이저 복호화를 수행할 수 있다.
- [0233] 여기서 일반적인 RS 복호화와 RS 이레이저 복호화의 차이는 정정 가능한 에러의 개수이다. 즉, 일반적인 RS 복호화를 수행하면 RS 부호화 과정에서 삽입된 (패리티의 개수)/2에 해당하는 개수(예를 들면, 24)만큼 에러를 정정할 수 있고, RS 이레이저 복호화를 수행하면 RS 부호화 과정에서 삽입된 패리티의 개수(예를 들면, 48)만큼 에러를 정정할 수 있다.
- [0234] 상기와 같이 에러 정정 복호화가 수행되고 나면, 도 10의 (f)와 같이 187개의 N 바이트 로우(즉, 패킷)로 된 RS 프레임을 얻을 수 있다. 그리고 187 * N 바이트 크기의 RS 프레임은 순서대로 N개의 187 바이트의 크기로 출력이 되는데, 이때 도 10의 (g)와 같이 각 187 바이트의 패킷에 송신 시스템에서 삭제한 1 바이트의 MPEG 동기 바이트를 추가하여 188 바이트 단위의 인헨스드 데이터 패킷을 출력한다.
- [0235] 지금까지 설명한 본 발명은 상술한 실시예에 한정되지 않으며, 첨부된 청구범위에서 알 수 있는 바와 같이 본 발명이 속한 분야의 통상의 지식을 가진 자에 의해 변형이 가능하고 이러한 변형은 본 발명의 범위에 속한다.

발명의 효과

- [0236] 이상에서 설명한 바와 같이 본 발명에 따른 디지털 방송 시스템 및 데이터 처리 방법은 채널을 통하여 추가 데이터를 송신할 때 에러에 강하고 또한 기존의 VSB 수신기와도 호환성이 가능한 이점이 있다. 더불어 기존의 VSB 시스템보다 고스트와 잡음이 심한 채널에서도 추가 데이터를 에러없이 수신할 수 있는 이점이 있다.
- [0237] 또한 본 발명은 인헨스드 데이터에 대해 에러 정정 부호화와 에러 검출 부호화를 수행하여 전송함으로써, 상기 인헨스드 데이터에 강건성을 부여하면서 빠른 채널 변화에 강력하게 대응할 수 있게 한다.
- [0238] 특히 본 발명은 수신된 데이터의 에러 정정 복호화시에 신용 맵을 생성하고, 상기 신용 맵의 신용 정보를 참조하여 에러 정정 복호화를 수행함으로써, 수신된 인헨스드 데이터에 대한 에러 정정 능력을 더욱 높일 수 있다.
- [0239] 이러한 본 발명은 채널 변화가 심하고 노이즈에 대한 강건성이 요구되는 휴대용 및 이동 수신기에 적용하면 더욱 효과적이다.
- [0240] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.
- [0241] 따라서 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정해져야 한다.

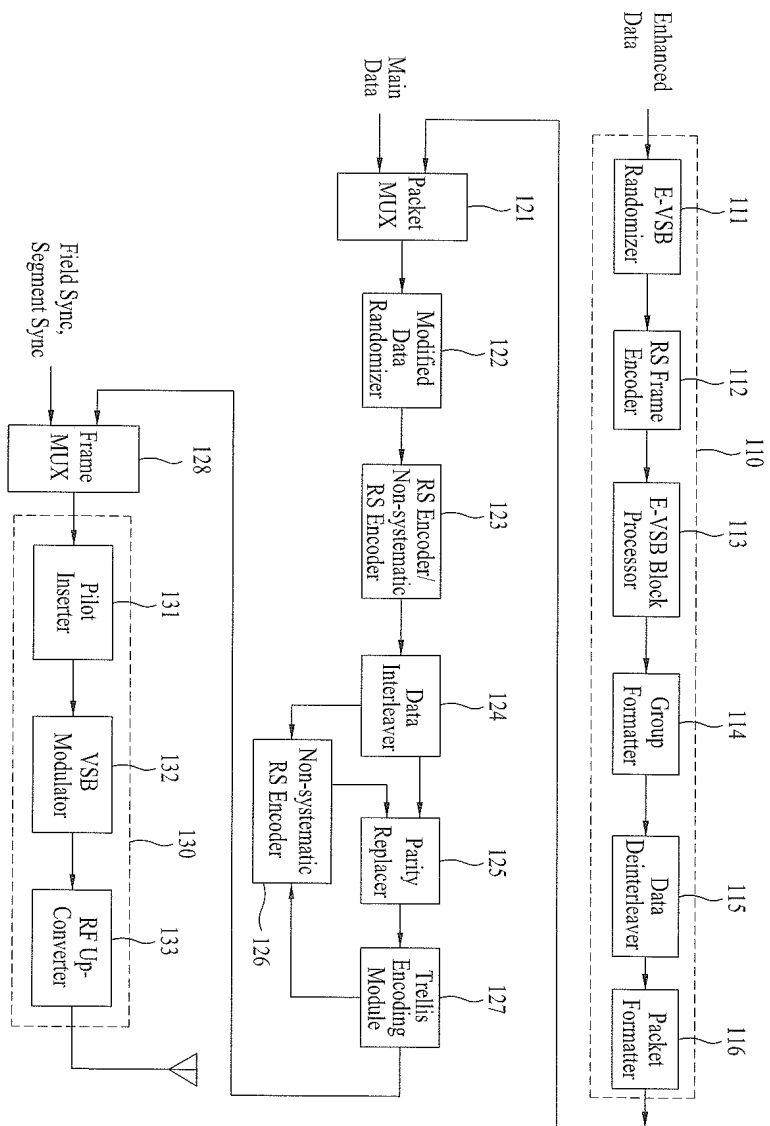
도면의 간단한 설명

- [0001] 도 1은 본 발명의 일 실시예에 따른 디지털 방송 송신 시스템의 구성 블록도
- [0002] 도 2의 (a) 내지 (e)는 본 발명의 일 실시예에 따른 에러 정정 부호화 및 에러 검출 부호화 과정을 보인 도면
- [0003] 도 3은 본 발명의 일 실시예에 따른 E-VSB 블록 처리부의 상세 블록도
- [0004] 도 4는 도 3의 심볼 부호기의 일 실시예를 보인 상세 블록도
- [0005] 도 5의 (a) 내지 (c)는 도 3의 심볼 인터리버의 가변 길이 인터리빙 과정의 일 실시예를 보인 도면
- [0006] 도 6a, 도 6b는 본 발명에 따른 디지털 방송 송신 시스템에서 데이터 디인터리버 전후단의 데이터 구성 예를 보인 도면

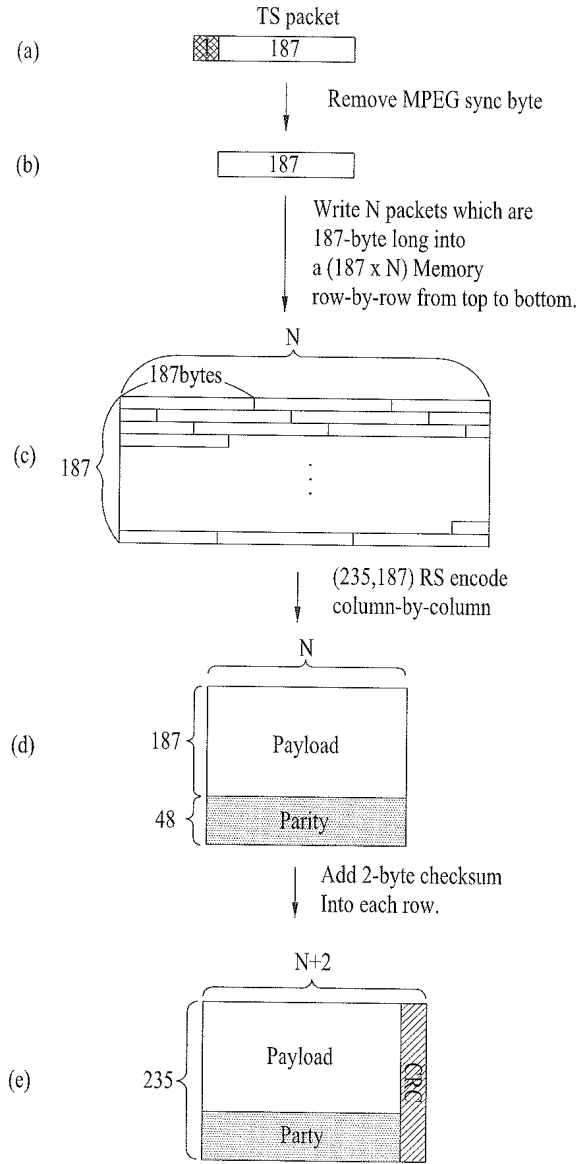
- [0007] 도 7은 본 발명에 따른 데이터 그룹을 구성하기 위해 RS 프레임을 분할하는 과정의 일 실시예를 보인 도면
- [0008] 도 8은 본 발명에 따른 데이터 그룹을 전송하기 위한 패킷 다중화기의 동작 예를 보인 도면
- [0009] 도 9는 본 발명의 일 실시예에 따른 디지털 방송 수신 시스템의 구성 블록도
- [0010] 도 10은 본 발명의 일 실시예에 따른 에러 정정 복호화 과정의 예를 보인 도면
- [0011] *도면의 주요부분에 대한 부호의 설명*
- [0012] 301 : 바이트-비트 변환기 302 : 심볼 부호기
- [0013] 303 : 심볼 인터리버 304 : 심볼-바이트 변환기
- [0014] 901 : 튜너 902 : 복조부
- [0015] 903 : 등화기 904 : 기지 데이터 검출부
- [0016] 905 : E-VSB 블록 복호기 906 : E-VSB 데이터 디포맷터
- [0017] 907 : RS 프레임 복호기 908 : E-VSB 디랜더마이저
- [0018] 909 : 데이터 디인터리버 910 : RS 복호기
- [0019] 911 : 데이터 디랜더마이저

도면

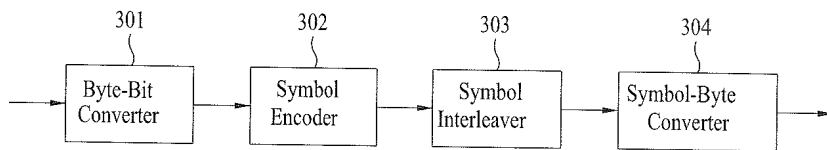
도면1



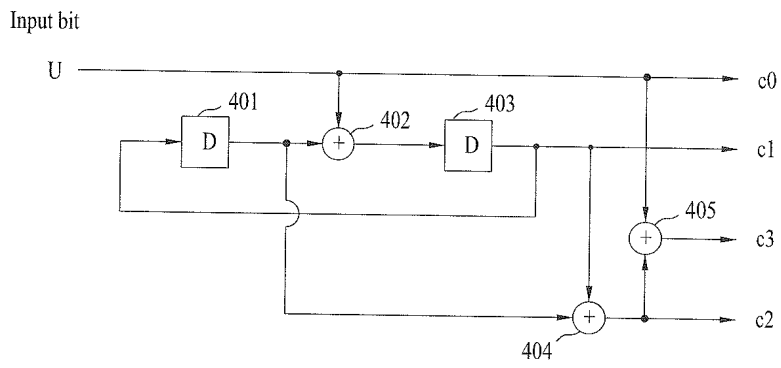
도면2



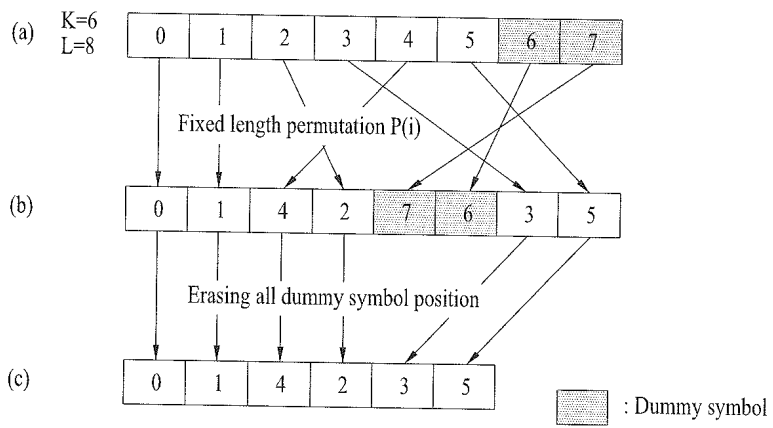
도면3



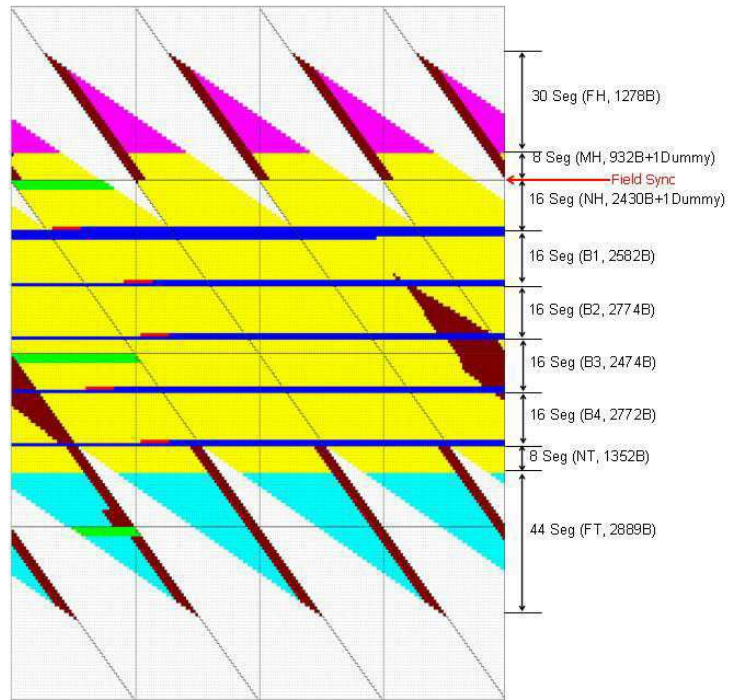
도면4



도면5

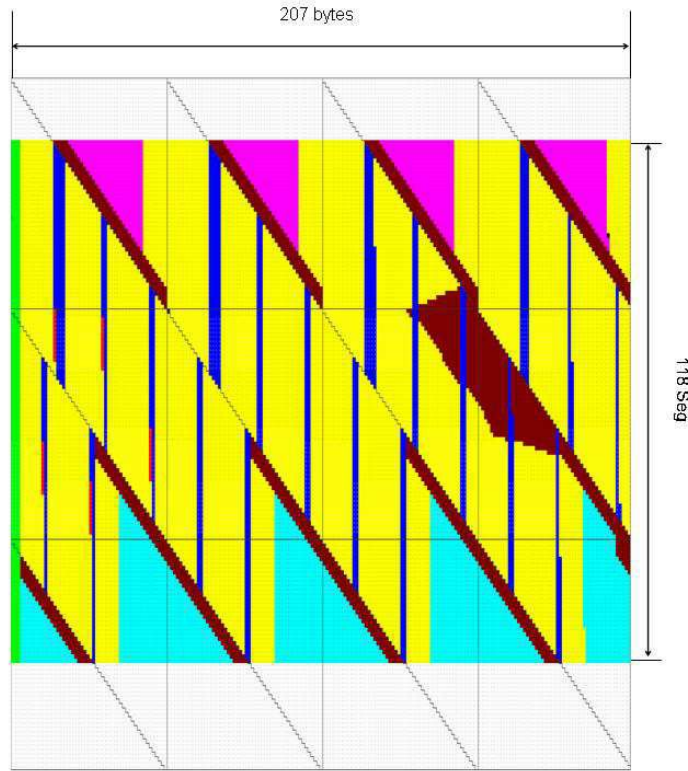


도면6a



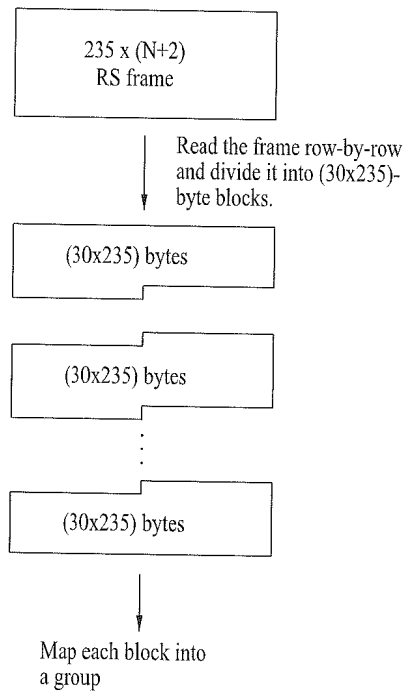
Far Head Payload
 Middle Head, Near Head, Body, Near Tail Payload
 Trellis Init
 MPEG Header
 Far Tail Payload
 Main Data
 Known Data
 RS Parity

도면6b

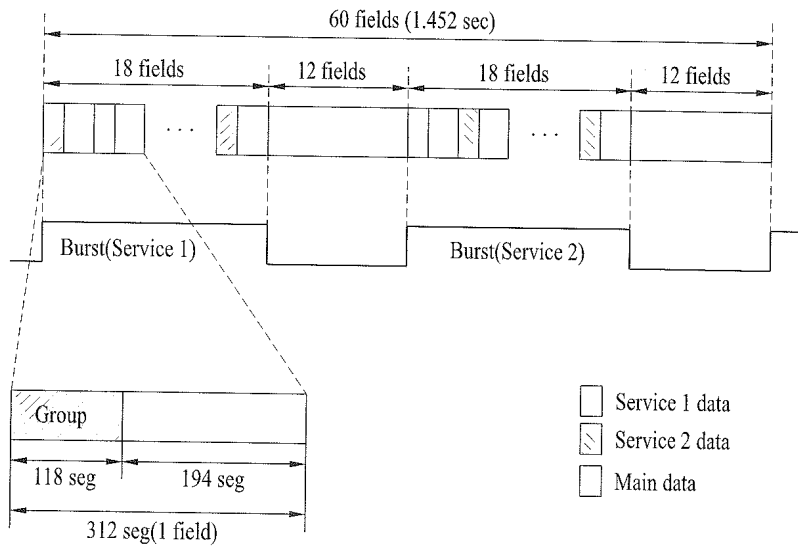


- | | | | |
|---|--|--|---|
| Far Head Payload | Middle Head, Near Head, Body, Near Tail Payload | Trellis Init | MPEG Header |
| Far Tail Payload | Main Data | Known Data | RS Parity |

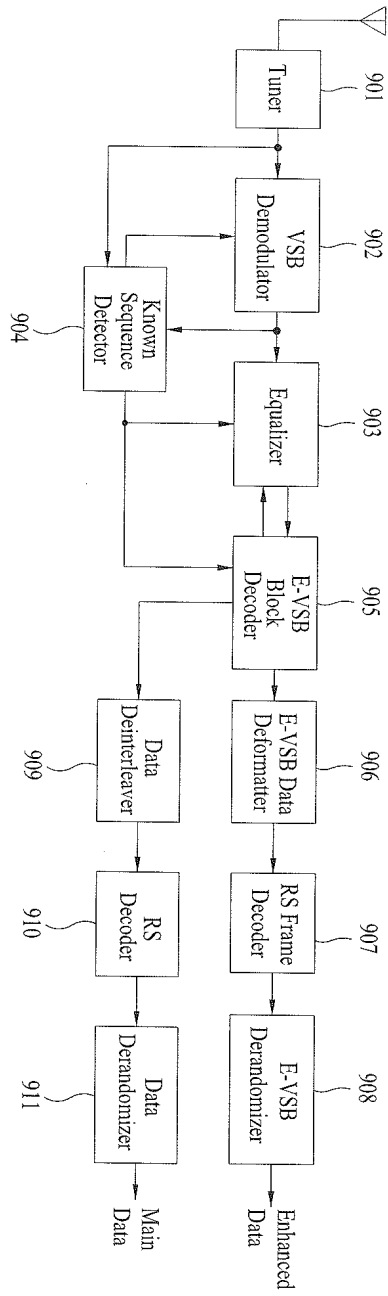
도면7



도면8



도면9



도면10

