

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H03K 3/02 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년10월18일 10-0636472 2006년10월12일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2000-0059004 2000년10월07일	(65) 공개번호 (43) 공개일자	10-2001-0040023 2001년05월15일
------------------------	--------------------------------	------------------------	--------------------------------

(30) 우선권주장	09/415,602	1999년10월08일	미국(US)
(73) 특허권자	루센트 테크놀로지스 인크 미합중국 뉴저지 머레이 힐 마운틴 애비뉴 600 (우편번호 : 07974-0636)		
(72) 발명자	폴렐라라자색하르 미국캘리포니아주91320뉴버리파크델라코도애비뉴3059		
(74) 대리인	김창세 장성구		

심사관 : 여인홍

(54) 1단 전압 제어 링 발진기

요약

1단 전압 제어 링 발진기는 트랜스-임피던스 전압-전류 회로에 접속된 트랜스-어드미턴스 전압-전류 회로를 포함하고 있다. 상기 트랜스-임피던스 회로의 출력부는 트랜스-어드미턴스 회로의 출력부에 접속되어 있다. 트랜스-어드미턴스 및 트랜스-임피던스 회로는 바람직하게 쌍으로 매칭되어 있고, 그 길이가 소망의 공진 발진 주파수로 설정되도록 선택될 수 있는 하나이상의 전송 라인을 통해 서로 접속될 수 있다. 또한, 트랜스-임피던스 및 트랜스-어드미턴스 회로는 발진 주파수를 조정하도록 조절될 수 있는 전압 제어 구성 요소를 포함하고 있다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래의 링 발진 회로를 도시하는 도면,
도 2는 본 발명에 따른 링 발진 회로를 도시하는 도면, 및
도 3은 도 2의 링 발진기의 일실시예를 개략적으로 도시하는 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 링 발진기 회로(ring oscillator circuit)에 관한 것이다.

여러 유형의 전자 회로에서, 내부 클럭 신호를 발생시키는 것이 필요하다. 이러한 신호를 발생시키는 단일 회로는 도 1에 도시된 종래의 링 발진기 회로이다. 이러한 회로(10)는 다수의 직렬 접속 인버터(12a, 12b) 및, 제 1 인버터(12a)의 입력부에 나머지 인버터(12b)의 출력부를 접속시키는 교차 접속 피드백 경로(14)를 포함하고 있다. 이러한 회로를 발진시키기 위해서, 루프의 전체 이득은 1보다 커야 한다. 또한, 전체 위상 시프트는 180이어야 하고, 따라서, 이러한 위상 시프트에 필요한 두 개의 극(pole)을 도입하기 위해서는 적어도 두 개의 단(stage)이 필요하다. 종래의 링 발진기의 발진 주파수는 이러한 단 각각의 사이의 지연에 관한 것이며, 이 지연은 사용되는 회로의 유형 및 회로 내의 기생 용량(Cp)의 크기에 의존한다. 각각의 단에 τ 의 지연이 발생하면, 1/2 사이클을 종료하는 시간에 대응하는 루프 지연은 2τ 이다. 따라서, 도 1의 2단 회로 동작의 공진 주파수는 $1/4\tau$ 이다.

링 발진기는 구성을 간단하게 하였지만, 논쟁중인 기술상의 제약에 비해 고주파수에서 특별한 효과가 없다. 예를 들어, 특정 기술에서, 래치는 40 GHz에서 클럭될 수 있다. 이러한 기술에서, 전형적으로, 2단 링 발진기는 각각의 단의 스위칭 지연으로 인해 20GHz보다 큰 주파수를 가진 출력 신호를 발생시킬 수 없다. 종래의 링 발진기에 사용되는 인버터의 지연은 그 부하 저항을 감소시킴으로써 감소될 수 있다. 이로 인해 링 발진기의 작동 주파수는 증가하지만, 그 작동 주파수에서 작은 신호 이득을 또한 감소시킨다. 따라서, 이러한 발진기는 일반적으로 출력에서 낮은 전력을 가지며, 불필요한 레벨의 노이즈의 영향을 받는다.

고주파 응용예에도 적합한 대체 발진기는 LC 공진 회로(resonator circuit)를 사용한다. 다양한 LC 발진기가 알려져 있다. 이러한 회로의 결점은 집적 회로상에서 면적을 많이 차지할 수 있다는 것이다. 다른 결점은 조정가능성이 매우 제한되어 있어서 제조시 고정밀도를 요하며, 전체 비용이 증가한다는 것이다.

따라서, 소망의 발진 주파수에서 종래의 링 발진 회로보다 높은 이득과 감소된 루프 릴레이를 가진 개량형 링 발진기 구성을 제공하여 증가된 발진 주파수를 제공하는 것이 바람직할 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명에 따른 1단의 전압 제어식 링 발진기 설계는 트랜스-임피던스 전류-회로에 접속된 트랜스-어드미턴스(TAS) 전압-전류 회로를 포함하고 있다. TAS 회로는 그 길이가 소망(공진) 발진 주파수에 의해 선택될 수 있는 한 쌍의 전송 라인에 의해 TIS 회로에 접속될 수 있다. TIS의 전압 출력부는 TIS 회로의 입력부에 접속되어 있다. 또한, 바람직하게, 회로의 구성 요소는 TAS 회로의 기생 출력 커패시턴스가 TIS 회로의 입력 인덕턴스에 의해 삭제되어 발진 주파수에서 증가된 이득을 제공하도록 쌍으로 매칭되어 있다. 바람직하게, TIS 회로는 발진 주파수를 가변하도록 조정될 수 있는 가변식 전류 드라이버를 포함하고 있다. TAS 회로내에 가변식 구성 요소가 제공될 수 있다. 결합형 TAS/TIS 회로는 둘 이상의 극을 가지고 있어서 발진을 촉진시키기에 충분한 위상 시프트를 전개하도록 구성되어 있다.

특정 실시예에서, TIS 회로용으로 제한 증폭기(limiting amplifier)가 사용된다. 이득이 특정 주파수에서 피크를 나타내지 않도록 상대적으로 광대역 응답을 갖도록 구성된 종래의 제한 증폭기와 달리, 제한 증폭기내의 구성 요소는 이득이 소망의 발진 주파수에서 피크를 나타내는 협대역 응답을 제공하도록 선택된다.

바람직하게, 본 발명에 따른 TAS/TIS 링 발진 회로는 종래의 다단 링 발진기 설계로 실현될 수 있는 보다 높은 전력 및 보다 높은 발진 주파수를 제공한다. 또한, 이러한 증가치는 전압 제어 링 발진기 설계의 상대적으로 작은 크기와 간소화를 만족시키지 않고도 얻게 된다. 이러한 회로는 능동 인덕터 또는 버랙터를 사용하지 않고도 고주파 발진을 행하고, 사용되는 고주파 LC 발진기로 이용가능한 조정 범위보다 더 넓은 조정 범위를 제공한다.

발명의 구성 및 작용

상술한 본 발명의 특징 및 다른 특징은 본 발명의 실시예의 도면 및 다음의 상세한 설명으로 보다 쉽게 이해될 것이다.

도 2는 본 발명에 따른 링 발진기(20)의 블록도이다. 발진기(20)는 트랜스-임피던스("TIS") 회로(24)의 입력부(25)에 출력부가 접속되어 있는 트랜스-어드미턴스("TAS") 전압-전류 회로(22)를 포함하고 있다. TIS 회로(24)는 반전 전류-전압 증폭기(26)와 피드백 임피던스(28)를 포함하고 있다. TIS 회로(24)의 출력부(30)는 TAS 회로의 입력부(32)에 접속되어 있다. 또한, 회로(20)내에 존재할 수 있는 기생 용량(Cp)이 도 2에 도시되어 있다. 바람직한 실시예에서, TAS 및 TIS 회로(22, 24)는 TAS 회로(22)의 출력 용량이 TIS 회로(24)의 입력 인덕턴스에 의해 삭제되도록 쌍으로 매칭되어 있다. 이로 인해, 두 회로 간의 결합으로 인한 에너지 손실량을 줄이게 되어 증가된 루프 이득과 향상된 회로 성능을 제공하게 된다. 회로를 쌍으로 매칭시키는 여러 방법이 알려져 있어서 이하에서는 상세히 설명하지 않는다.

본 발명의 바람직한 실시예에서, TIS 회로(24)는 개량형 제한 증폭기 설계를 포함하고 있다. 종래의 제한 증폭기는 일반적으로 그 동적 응답이 발진을 야기할 수 있는 이득 피크를 감소 또는 제거하도록 전용 구성되어 있기 때문에 링 발진기 구성을 사용하기에는 적합한 것으로 생각되지 않는다. 특히, 종래의 제한 증폭기에서, 구성 요소 값은 제한 증폭기가 광 주파수 대역에서 상대적으로 일정하고 특정 주파수에서 스파이크하지 않은 이득을 가지도록 선택된다. 대조적으로, 본 발명에 이러한 측면에 따라서, 본 발명을 사용한 개량형 제한 증폭기의 특정 구성 요소 값은 제한 증폭기의 이득이 관련 주파수, 예를 들어, 40GHz에서 피크가 되도록 선택된다. 바람직하게, 선택된 구성 요소는 소망의 발진 주파수에서 협대역 응답을 제공한다.

바람직하게, 본 발명에 따른 TAS/TIS 링 발진 회로는 종래의 다단 링 발진기 설계로 실현될 수 있는 보다 높은 출력 전력에서 보다 높은 발진 주파수를 제공한다. 또한, 특히 TAS 및 TIS 회로(22, 24)가 쌍으로 매칭되어 있을 때, 본 발명의 발진 회로(20)의 루프 지연은 비교가능한 구성 요소를 이용하는 종래의 링 발진기의 지연보다 적어서, 발진 주파수를 증가시킬 수 있다.

바람직하게, TAS와 TIS 회로(22, 24) 중 적어도 하나의 회로는 발진 주파수를 변화도록 조정될 수 있는 동조가능 회로 구성 요소를 포함하고 있다. 발진기(20)는 발진기의 동작 범위에서 주파수와 함께 감소하는 이득을 바람직하게 가지고 있는 출력 버퍼(도시 생략)와 또한 결합될 수 있다. 이러한 감소하는 이득의 버퍼는 발진 주파수와 함께 증가시키기 위해 발진기(20)의 전력 출력에 대한 성향(tendency)을 보상하여 이 회로에 대한 이용가능한 조정 범위에서 상대적으로 일정한 출력 전력을 제공한다.

도 3은 도 2에 도시된 링 발진기(20)의 바람직한 실시예의 개략도이다. TAS 회로(22)는 공통 전류 싱크(Icont2)에 연결되어 있는 이미터를 구비한 한 쌍의 트랜지스터(Q1, Q2)를 포함하고 있다. 트랜지스터(Q1, Q2)의 베이스는 TAS 회로(22)에 대해 비반전 입력부(32a)와 반전 입력부(32b)로서 동작한다. 설명되어 있는 바와 같이, TAS 회로(22)에 대한 비반전 출력부(23a)와 반전 출력부(23b)는 TIS 회로(24)의 비반전 입력부(25a)와 반전 입력부(25b)에 접속되어 있다. 바람직하게, 전류 드라이버(Icont2)는 종래의 전류 미러이고, 제어 신호에 의존하는 전류의 크기를 낮춘다. 전송 라인(T1, T2)은 TAS 회로(22)의 출력부(23a, 23b) 및 TIS 회로(24)의 입력부(25a, 25b) 간에 개재될 수 있다. 회로(20)의 발진 공진 주파수 범위는 전송 라인(T1, T2)의 길이를 적절하게 선택함으로써 조정될 수 있다.

TIS 제한 증폭기(24)는 트랜지스터(Q4, Q3)를 각각 구동하는 전술한 입력(25a, 25b), 이미터-팔로워 구성(emitter-follower configuration)으로 배열되어 트랜지스터(Q6, Q8)에 의해 제공되는 비반전 출력(30a), 트랜지스터(Q5, Q7)에 의해 제공되는 비반전 출력(30b)을 구비한 차동 전류 증폭기의 일 형태이다. 트랜지스터(Q8, Q7)의 이미터는 단순히 적당한 크기의 저항일 수 있는 전류 싱크(Ia, Ib)에 각각 접속되어 있다. 트랜지스터(Q3, Q4)의 이미터는 서로 연결되어 있으며 전류 싱크(Icont1)에 접속되어 있다. 바람직하게, 전류 드라이버(Icont1)는 종래의 전류 미러이고, 제어 신호에 의존하며 전류(Ia, Ib) 보다 큰 전류 크기를 감소시킨다. 출력부(30a, 30b)는 TAS 회로(22)의 입력부(32b, 32a)에 교차 접속되어 있다.

발명의 효과

TIS 단의 주파수 응답은 Q3, Q4 및 RL에 의해 형성된 차동 증폭기의 전체 이득과, 증폭기의 대역폭과, 피드백 저항(RL)에 의존한다. 증폭기의 이득은 RL과 전류(Icont1)의 크기를 선택함으로써 설정된다. 증폭기의 대역폭은 트랜지스터(Q3 내지 Q8)의 크기와 RL의 크기에 의존한다. 구성 요소의 크기는 관련 주파수에서 이득 피크를 제공하도록 선택된다. RL 대 RF의 비율이 증가함에 따라서, 피크 설정은 보다 크게 행해질 수 있다. 이득(A)이 증가함에 따라, 피크 설정은 증가한다. 일반적으로, 피크 설정의 정확한 전달 함수와 주파수는 논쟁중인 특정 트랜지스터의 구성 및 기술과 상술한 모든 파라미터간의 상호 작용에 의존한다. 소망의 피크 설정 효과를 제공하기 위해 적절한 설계의 파라미터를 선택하는 데는 여러 기술이 이용가능하고, 이러한 기술은 당업자에게 공지되어 있을 수 있다.

고속 동작을 가능케 하기 위해서, 트랜지스터는 주어진 기술에 맞게 실용적으로 소형으로 만들어져야 한다. 회로의 특정 구현으로, Icont1은 대략 8ma의 전류를 감소시키고, Icont2는 대략 4ma의 전류를 감소시키고, Ia 및 Ib는 모두 대략 3ma이고, 모든 저항은 대략 100ohms이다. 발진 주파수의 전압 제어는 TIS 증폭기내의 DC 전류(Icont1)를 가변시킴으로써 실현된다. 또한, Icont2, 즉, TAS내의 전류는 발진 주파수를 조정하는 다른 노브로서 사용될 수 있다.

본 발명은 바람직한 실시예를 기준으로 특별하게 도시되고 설명되었지만, 당업자는 본 발명의 사상과 범위에서 벗어나지 않고 다양하게 변경할 수 있다.

(57) 청구의 범위

청구항 1.

전압을 입력으로서 수신하고, 상기 입력 전압에 비례하는 크기를 가진 출력 전류를 생성하는 트랜스-어드미턴스 회로와,
 상기 어드미턴스 회로의 출력 전류를 입력으로서 수신하고, 상기 입력 전류에 비례하는 크기를 가진 출력 전압을 생성하는 트랜스 임피던스 회로를 포함하며,

상기 트랜스 임피던스 회로의 출력부는 상기 트랜스 어드미턴스 회로의 입력부에 접속되어 있는

1단 전압 제어 링 발진기.

청구항 2.

제 1 항에 있어서,

상기 트랜스-임피던스 회로는 제한 증폭기를 포함하는 1단 전압 제어 링 발진기.

청구항 3.

제 2 항에 있어서,

상기 제한 증폭기는 사전 결정된 발진 주파수에서 피크 이득을 갖도록 구성되어 있는 1단 전압 제어 링 발진기.

청구항 4.

제 2 항에 있어서,

상기 제한 증폭기는 전압 제어 전류 드라이버를 포함하며,

발진 주파수는 상기 전류 드라이버에 의해 구동되는 전류의 크기를 가변시킴으로써 조정가능한 1단 전압 제어 링 발진기.

청구항 5.

제 2 항에 있어서,

상기 트랜스-어드미턴스 회로의 출력부와 상기 트랜스-컨덕턴스 회로의 입력부 사이에 접속된 소정의 길이를 가진 전송 라인을 더 포함하며,

발진 주파수는 상기 전송 라인의 길이에 의해 결정되는 1단 전압 제어 링 발진기.

청구항 6.

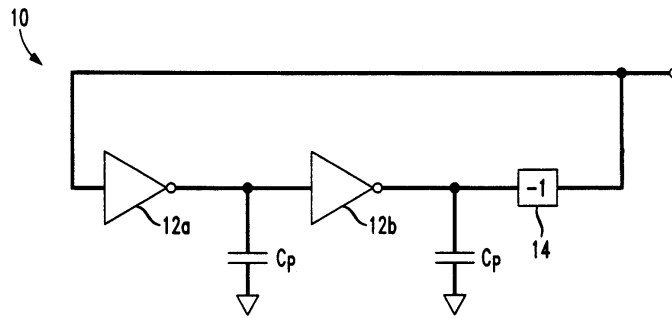
제 1 항에 있어서,

상기 트랜스-어드미턴스 회로와 상기 트랜스-임피던스 회로는 소망의 작동 주파수에서 쌍으로 매칭되는 1단 전압 제어 링 발진기.

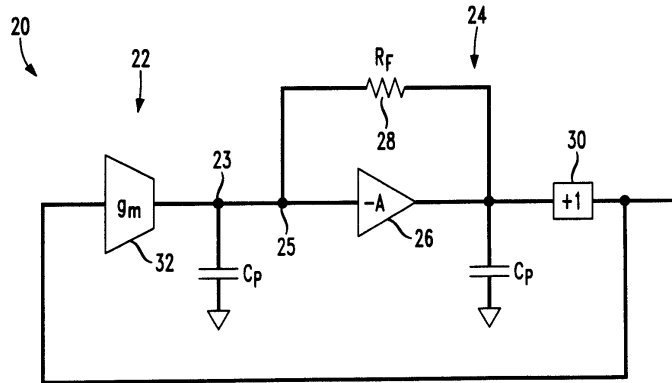
도면

도면1

(종래기술)



도면2



도면3

