



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 202132985 A

(43) 公開日：中華民國 110 (2021) 年 09 月 01 日

(21) 申請案號：109147105 (22) 申請日：中華民國 109 (2020) 年 12 月 31 日

(51) Int. Cl. : **G06F9/46 (2006.01)** **G06F12/02 (2006.01)**
G06F13/14 (2006.01)

(30) 優先權：2019/12/31 美國 62/955,719
2020/12/03 美國 17/111,195

(71) 申請人：美商美光科技公司 (美國) MICRON TECHNOLOGY, INC. (US)
美國

(72) 發明人：譚佩羅吉 庫拉齊特 TANPAIROJ, KULACHET (US)；基蘭斯克 克力山 M
GYLLENSKOG, CHRISTIAN M. (US)；帕默 大衛 艾隆 PALMER, DAVID
AARON (US)

(74) 代理人：陳長文

申請實體審查：有 申請專利範圍項數：20 項 圖式數：11 共 61 頁

(54) 名稱

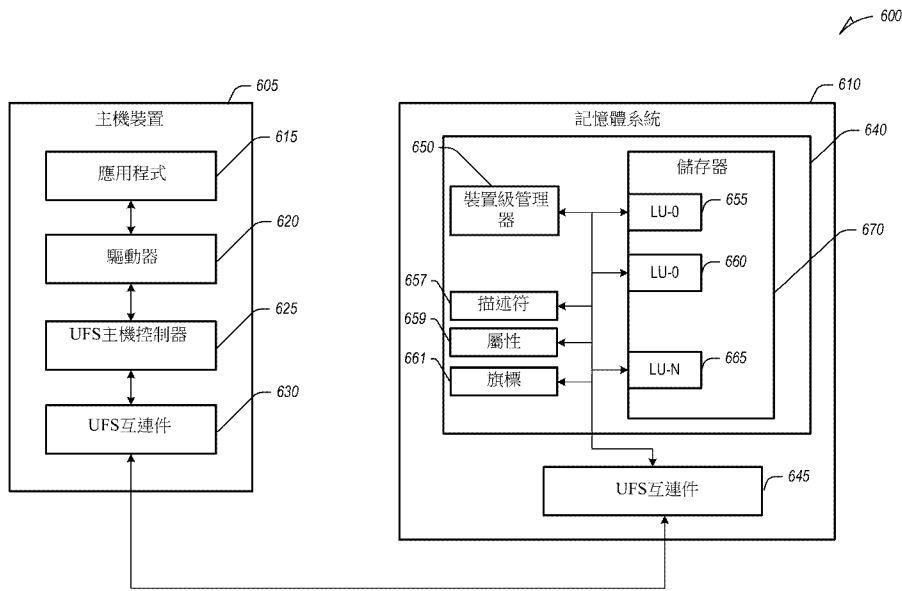
進行記憶體系統背景操作

(57) 摘要

本發明之各種實例係針對涉及一主機裝置及一記憶體系統之裝置及方法，該記憶體系統包含一記憶體控制器及複數個記憶體位置。該記憶體系統可向該主機裝置發送描述待該記憶體系統處進行之背景操作之一第一訊息。該記憶體系統可自該主機裝置接收指示對執行該背景操作之權限之一第二訊息且可開始執行至少一個背景操作。

Various examples are directed to devices and methods involving a host device and a memory system, the memory system comprising a memory controller and a plurality of memory locations. The memory system may send to the host device a first message describing background operations to be performed at the memory system. The memory system may receive from the host device a second message indicating permission to execute the background operations and may begin to execute at least one background operation.

指定代表圖：



【圖6】

符號簡單說明：

600:電子裝置

605:主機裝置

610:記憶體系統

615:應用程式

620:UFS 驅動器

625:UFS 主機控制器

630:UFS 互連件

640:UFS 裝置

645:UFS 互連件

650:裝置級管理器

655:邏輯單元

657:裝置描述符

659:屬性

660:邏輯單元

661:旗標

665:邏輯單元

670:儲存器



202132985

【發明摘要】**【中文發明名稱】**

進行記憶體系統背景操作

【英文發明名稱】PERFORMANCE OF MEMORY SYSTEM BACKGROUND
OPERATIONS**【中文】**

本發明之各種實例係針對涉及一主機裝置及一記憶體系統之裝置及方法，該記憶體系統包含一記憶體控制器及複數個記憶體位置。該記憶體系統可向該主機裝置發送描述待在該記憶體系統處進行之背景操作的一第一訊息。該記憶體系統可自該主機裝置接收指示對執行該背景操作之權限的一第二訊息且可開始執行至少一個背景操作。

【英文】

Various examples are directed to devices and methods involving a host device and a memory system, the memory system comprising a memory controller and a plurality of memory locations. The memory system may send to the host device a first message describing background operations to be performed at the memory system. The memory system may receive from the host device a second message indicating permission to execute the background operations and may begin to execute at least one background operation.

【指定代表圖】

圖6

【代表圖之符號簡單說明】

600:電子裝置

605:主機裝置

610:記憶體系統

615:應用程式

620:UFS驅動器

625:UFS主機控制器

630:UFS互連件

640:UFS裝置

645:UFS互連件

650:裝置級管理器

655:邏輯單元

657:裝置描述符

659:屬性

660:邏輯單元

661:旗標

665:邏輯單元

670:儲存器

【發明說明書】

【中文發明名稱】

進行記憶體系統背景操作

【英文發明名稱】

PERFORMANCE OF MEMORY SYSTEM BACKGROUND
OPERATIONS

【技術領域】

【先前技術】

【0001】 記憶體裝置通常經提供為內部半導體電路，該內部半導體電路為電腦或其他電子裝置提供資料之電子儲存器。記憶體裝置可為揮發性的或非揮發性的。揮發性記憶體需要電力來維護資料且包括諸如隨機存取記憶體(RAM)、靜態隨機存取記憶體(SRAM)、動態隨機存取記憶體(DRAM)或同步動態隨機存取記憶體(SDRAM)以及其他記憶體的裝置。非揮發性記憶體可在未通電時保留所儲存的資料，且包括諸如快閃記憶體、唯讀記憶體(ROM)、電子可抹除可程式化ROM(EEPROM)、可抹除可程式化ROM (EPROM)、電阻可變記憶體(諸如相變隨機存取記憶體(PCRAM)、電阻式隨機存取記憶體(RRAM)或磁阻式隨機存取記憶體(MRAM))及三維(3D)-Xpoint記憶體以及其他記憶體的裝置。

【0002】 電腦及其他電子裝置通常包括主機裝置及一或多個記憶體系統。主機裝置包括處理器及支援主機處理器之第一數量的主記憶體(例如，通常為揮發性記憶體，諸如DRAM)。一或多個記憶體系統(例如，通常為非揮發性記憶體，諸如快閃記憶體)與主機裝置通信以提供額外儲存器，以便保留除主記憶體之外或與主記憶體分離之資料。

【0003】 記憶體系統(例如，固態硬碟(SSD)、經管理記憶體裝置(例如，經管理NAND記憶體裝置))可包括記憶體控制器及一或多個記憶體裝置，包括數個(例如，多個)晶粒或邏輯單元(LUN)。在某些實例中，每一晶粒可包括數個記憶體陣列及其上之周邊電路系統，諸如晶粒邏輯或晶粒處理器。記憶體控制器可包括經組態以經由通信介面(例如，雙向平行或串列通信介面)與主機裝置(例如，主機處理器或介面電路系統)通信之介面電路系統。記憶體控制器可自主機裝置接收與記憶體操作或指令相關聯之命令或操作，諸如用於在記憶體裝置與主機裝置之間傳送資料(例如，使用者資料及相關聯的完整性資料，諸如錯誤資料或位址資料等)之讀取或寫入操作及用於自記憶體裝置抹除資料之抹除操作。記憶體控制器亦可進行記憶體管理操作(例如，資料遷移、廢料收集、塊引退)。

【發明內容】

【0004】 根據本發明之一個態樣，一種電子裝置包含記憶體系統。記憶體系統包含記憶體控制器及複數個記憶體位置。記憶體控制器經程式化以進行包含以下各者之操作：向主機裝置傳送描述待在記憶體系統處進行之背景操作的第一訊息；自主機裝置接收指示對執行背景操作之權限的第二訊息；及發起至少一個背景操作之執行。

【0005】 根據本發明之一個態樣，一種用於在包含記憶體控制器及複數個記憶體位置之記憶體系統處執行背景操作之方法，該方法包含：藉由記憶體系統向主機裝置傳送描述待在記憶體系統處進行之背景操作的第一訊息；藉由記憶體系統自主機裝置接收指示對執行背景操作之權限的第二訊息；及發起藉由記憶體系統對至少一個背景操作之執行。

【0006】 根據本發明之一個態樣，一種非暫時性電腦可讀媒體包含

其上之指令，該等指令在由至少一個處理器執行時使得至少一個處理器進行包含以下各者之操作：藉由記憶體系統向主機裝置傳送描述待在記憶體系統處進行之背景操作的第一訊息，記憶體系統包含記憶體控制器及複數個記憶體位置；藉由記憶體系統自主機裝置接收指示對執行背景操作之權限的第二訊息；及發起藉由記憶體系統對至少一個背景操作之執行。

【圖式簡單說明】

【0007】 在不一定按比例繪製之圖式中，相似編號在不同視圖中可描述類似組件。具有不同字母後綴之相似編號可表示類似組件之不同個例。該等圖式作為實例而非作為限制大體上說明了本發明文件中所論述之各種實施例。

【0008】 圖1展示包括主機裝置及記憶體系統之實例電子裝置。

【0009】 圖2展示包括主機及記憶體系統且展示主機與記憶體系統之間的信號之實例電子裝置。

【0010】 圖3為展示用於進行記憶體系統背景操作之處理流程之一個實例的流程圖。

【0011】 圖4為展示用於進行記憶體系統背景操作之處理流程之另一實例的流程圖。

【0012】 圖5為展示可由主機裝置及記憶體系統執行以在記憶體系統處執行背景操作之處理流程之一個實例的流程圖。

【0013】 圖6展示包括主機裝置及記憶體系統之電子裝置的一個實例，其中記憶體系統包括通用快閃儲存(UFS)裝置。

【0014】 圖7為展示可由記憶體系統執行以回應於請求而提供裝置描述符、屬性及/或旗標之處理流程之一個實例的流程圖。

【0015】 圖8為展示可由主機裝置執行以讀取記憶體裝置之裝置描述符、屬性及/或旗標的處理流程之一個實例的流程圖。

【0016】 圖9為展示可由記憶體系統執行以利用與主機裝置之UFS相容通信來執行背景操作之處理流程的一個實例之流程圖。

【0017】 圖10展示包括經展示為一或多個設備之部分之實例電子裝置的環境。

【0018】 圖11展示實例機器之方塊圖，在該實例機器上可進行本文中所述之技術(例如，方法)中之任何一者或多者。

【實施方式】

優先權

【0019】 本申請案主張2019年12月31日申請之美國臨時專利申請案第62/955,719號及2020年12月3日申請之美國專利申請案第17/111,195號之權益。

【0020】 隨著主機裝置及記憶體裝置在電子裝置中之似乎日益增加的使用，該等電子裝置通常將其大部分操作時間花費在電池電力上，從而在電池上的電池電力可能耗盡時進行記憶體系統背景操作。本發明之實施例大體上係關於行動裝置背景操作，且更具體言之係關於用於判定何時應當進行記憶體裝置背景操作之方法。

【0021】 包括主機裝置及一或多個記憶體系統之電子裝置可能會經受性能、可靠性及電力消耗要求之影響，且此等要求通常彼此衝突。大體而言，使用者將期望電子裝置提供對資料及應用程式之快速存取，同時不以過快的速率耗盡電池電力，使得每天需要進行多於一次的電子裝置充電。同時，使用者將期望記憶體系統源自進行某些記憶體系統背景操作的

可靠性。當其他記憶體功能受到限制或暫停時，可以儘可能地進行此等背景操作。儘管如此，若在電子裝置主動時進行背景操作，則使用者可察覺對性能及電池壽命之影響以及電子裝置性能之減慢及其他問題。

【0022】 本發明人已認識到，除了其他之外，當不使用電子裝置時且當電子裝置不依賴於電池電力時(例如當電子裝置使用者正對行動裝置進行夜間充電時)，可有利地進行至少一些記憶體系統背景操作。由於電子裝置可能要花費數小時才能充滿電，因此大部分使用者將在晚上睡覺時或在使用者預計其將不使用其行動裝置(例如，行動裝置可處於閒置模式、省電模式或其他低電力模式)之另一延長時段期間對其電子裝置進行充電。因此，根據實施例之方法及系統在正在對電子裝置進行充電時進行以上及其他記憶體系統背景操作之至少某一部分，使得使用者將不會注意到對性能及電池壽命之影響。

【0023】 本文中所描述之各種實例技術允許記憶體系統判定其何時可接受進行背景操作(例如，藉由判定電子裝置正在充電或以其他方式處於閒置或低電力模式的時間)。在一些實例中，主機裝置為記憶體系統提供向記憶體裝置指示允許執行背景操作之命令或指令。舉例而言，當電子裝置正對其電池進行充電或以其他方式處於閒置或低電力模式時，主機裝置可提供命令或指令。

【0024】 在一些實例中，主機裝置為記憶體系統提供脈衝模式，其中脈衝模式指示對於記憶體系統而言進行背景操作為可接受的(例如，由於電子裝置正在充電)。脈衝模式可由主機裝置在主機裝置與記憶體系統之間的現有插腳連接處(諸如(例如)在重置插腳處)提供。

【0025】 在一些實例實施例中，記憶體系統及主機裝置經配置以交

換關於背景操作之定時的資訊及命令。記憶體系統經組態以將背景操作資料提供至主機裝置，其中背景操作資料指示待執行之背景操作之容量。主機裝置為記憶體系統提供指示記憶體系統被允許執行背景操作之訊息。在一些實例中，主機裝置亦提供用於執行背景操作之時間段。以此方式，主機裝置可管理在電子裝置正對其電池進行充電時進行之操作，該等操作包括例如由除記憶體系統之外的系統之部分進行之操作。此外，在一些實例中，主機裝置將背景操作中斷信號提供至記憶體系統。在接收到背景操作中斷信號後，記憶體系統停止背景操作之執行。

【0026】 圖1展示包括主機裝置105及記憶體系統110之實例電子裝置100，該電子裝置100經組態以經由通信介面(I/F) 115 (例如，雙向平行或串列通信介面)進行通信。在實例中，通信介面115可被稱作主機介面；且出於本實例之目的，將被論述為UFS相容通信介面115。

【0027】 主機裝置105可包括主機處理器106 (例如，主機中央處理單元(CPU)或其他處理器或處理裝置)或其他主機電路系統(例如，記憶體管理單元(MMU)、介面電路系統等)。在某些實例中，主機裝置105可包括主記憶體(MAIN MEM) 108 (例如，DRAM等)及視情況包括靜態記憶體(STATIC MEM) 109，以支援主機處理器(HOST PROC) 106之操作。另外，作為實例，為了說明當前系統，主機裝置105可包括電荷偵測及發信電路103，該電荷偵測及發信電路103將經組態以偵測充電狀況及產生傳送至通信介面115之一或多個選定插腳的第一信號。舉例而言，可藉由識別充電路徑中或耦接至充電路徑之所識別節點處的正信號來偵測通向主機或通向主機電池的外部供應的充電電力。反射彼正信號(亦即，感測器信號)之信號接著可用於產生具有預先選擇的組態之第一信號，如下文更詳

細地論述。在一些實例中，回應於感測器信號而產生第一信號可藉由用主機處理器執行儲存於主機裝置內之指令來進行。在其他實例中，回應於感測器信號而產生第一信號可至少部分地經由專用處理電路系統(在一些實例中，其可包括一或多個處理器)進行。

【0028】 記憶體系統110可包括一或多個記憶體晶粒及(若存在)用於此類記憶體晶粒之任何控制器功能性。舉例而言，記憶體系統可為或包括個別記憶體裝置、經管理記憶體裝置、SSD等。記憶體裝置可包括個別記憶體晶粒，其可例如包括儲存區域，該儲存區域包含實施一種(或多種)選定儲存技術之一或多個記憶體單元陣列。此類記憶體晶粒通常將包括用於操作記憶體陣列之支援電路系統。有時通常被稱作「經管理記憶體裝置」之其他實例包括與控制器功能性相關聯之一或多個記憶體晶粒的總成，該控制器功能性經組態以控制一或多個記憶體晶粒之操作。如本文中所述，此控制器功能性可簡化與主機裝置105之互操作性。在經管理記憶體裝置中，控制器功能性可在一或多個晶粒上實施且與一或多個記憶體晶粒相關聯(例如，在一些實施方式中，藉由封裝在一起)。在其他實例中，一或多個記憶體裝置可與控制器功能性組合以形成SSD儲存容量。

【0029】 除了其他之外，SSD可用作電腦之主儲存裝置，該主儲存裝置在例如性能、大小、重量、堅固性、操作溫度範圍及電力消耗方面比具有移動部件之傳統硬驅動機具有優勢。舉例而言，SSD可具有縮短的搜尋時間、時延或與磁碟驅動機(例如，機電的等)相關聯之其他延遲。SSD使用諸如快閃記憶體單元之非揮發性記憶體單元來消除內部電池供電要求，由此使得驅動機變得更為通用且緊湊。經管理NAND裝置可用作各種形式之電子裝置中的主記憶體或輔助記憶體，且通常用於行動裝置中。

【0030】 SSD及經管理記憶體裝置兩者可包括數個記憶體裝置，該多個記憶體裝置包括數個晶粒或邏輯單元(例如，邏輯單元數目或LUN)；且可包括進行操作記憶體裝置或與外部系統介接所需之邏輯功能之一或多個處理器或其他控制器。此類SSD及經管理記憶體裝置可包括一或多個快閃記憶體晶粒，該一或多個快閃記憶體晶粒包括數個記憶體陣列及其上之周邊電路系統。快閃記憶體陣列可包括組織成數個實體頁面之數個記憶體單元塊。在一些實例中，SSD亦可包括DRAM或SRAM(或其他形式之記憶體晶粒或其他記憶體結構)。類似地，經管理NAND裝置可包括與NAND儲存器陣列分離且在控制器內或與控制器分離之一或多個揮發性及/或非揮發性記憶體陣列。SSD及經管理NAND裝置兩者可自與記憶體操作相關聯之主機接收命令，該等記憶體操作諸如用以在記憶體裝置與主機之間傳送資料(例如，使用者資料及相關聯之完整性資料，諸如錯誤資料及位址資料等)的讀取或寫入操作或用以自記憶體裝置抹除資料之抹除操作。

【0031】 記憶體系統110可包括一或多個記憶體裝置112，該一或多個記憶體裝置112包括例如UFS裝置、嵌入MMC (eMMC™)裝置或一或多個其他記憶體裝置。舉例而言，UFS裝置可根據電子裝置工程聯合委員會(JEDEC)標準之標準JESD223D (名稱為「JEDEC UFS快閃儲存器3.0」)及/或此標準之更新或後續版本來組態。舉例而言，若記憶體系統110包括UFS裝置，則通信介面115可包括諸如在一個JEDEC標準D223D中所定義之串列雙向介面。類似地，所識別之eMMC裝置可根據JEDEC標準JESD84-A51及/或此標準之更新或後續版本來組態。舉例而言，若記憶體系統110包括eMMC裝置，則通信介面115可包括數個平行雙向資料線(例

如，DAT[7:0])及諸如在諸如JEDEC標準D84-B51之一或多個JEDEC標準中所定義的一或多個命令線。在其他實例中，取決於主機裝置105及記憶體系統110，記憶體系統110可包括一或多個其他記憶體裝置，或通信介面115可包括一或多個其他介面。

【0032】 諸如UFC裝置及eMMC裝置之快閃記憶體裝置通常包括一或多組單電晶體、浮動閘極(FG)或電荷捕捉(CT)記憶體單元。兩種常見類型之快閃記憶體陣列架構包括NAND及NOR架構。記憶體陣列之記憶體單元通常配置在矩陣中。陣列之列中之每一記憶體單元的閘極耦接至存取線(例如，字元線)。在NOR架構中，陣列之行中之每一記憶體單元的汲極耦接至資料線(例如，位元線)。在NAND架構中，陣列之行中之每一記憶體單元的汲極在源極線與位元線之間以源極至汲極串聯之方式耦接在一起。

【0033】 本發明之實施例描述於實施被稱為「經管理NAND」裝置之NAND快閃記憶體單元的經管理記憶體裝置的實例中。然而，此等實例不限制本發明之範疇，本發明之範疇可以其他形式之記憶體裝置及/或以其他形式之儲存技術實施。NAND快閃架構半導體記憶體陣列經由解碼器進行存取，該等解碼器藉由選擇耦接至其閘極之字元線來激活特定記憶體單元。在NAND架構半導體記憶體陣列中，將高偏壓電壓施加至汲極側選擇閘極(SGD)線。耦接至每一組的未經選定之記憶體單元之閘極的字元線以規定傳輸電壓(例如， V_{pass})驅動，以將每一組的未經選定之記憶體單元作為傳輸型電晶體來操作(例如，以不受該等傳輸型電晶體的所儲存資料值限制之方式傳輸電流)。電流接著經由僅受每一組之選定記憶體單元限制的每一串聯耦接組自源極線流動至位元線，從而將選定記憶體單元之

當前經編碼資料值置放在位元線上。

【0034】 記憶體系統110可包括記憶體控制器(MEM CTRL) 111及非揮發性記憶體裝置112。在實例中，非揮發性記憶體裝置112可包括諸如一或多個堆疊式快閃記憶體裝置(例如，如非揮發性記憶體裝置112下方之堆疊虛線所說明)之數個非揮發性記憶體裝置(例如，晶粒或LUN)，其中該等非揮發性記憶體裝置各自包括非揮發性記憶體(NVM) 113 (例如，一或多組非揮發性記憶體單元)及裝置控制器(CTRL) 114或其上之其他周邊電路系統(例如，裝置邏輯等)且由記憶體控制器111經由與通信介面115分離之內部儲存系統通信介面(例如，開放式NAND快閃介面(ONFI)匯流排等)進行控制。

【0035】 非揮發性記憶體裝置112或非揮發性記憶體113 (例如，一或多個3D NAND架構半導體記憶體陣列)可包括配置在例如數個裝置、平面、塊、實體頁面、超級塊或超級頁面中之數個記憶體單元。作為一個實例，三層單元(TLC)記憶體裝置可包括18,592位元組(B)之資料/頁面、1536個頁面/塊、548塊/平面及4個平面/裝置。在操作中，在基於NAND之儲存器的實例中，資料通常以「頁面」形式寫入至記憶體系統110或自記憶體系統110讀取，且以「塊」形式抹除。然而，若需要，可對更大或更小組之記憶體單元進行一或多個記憶體操作(例如，讀取、寫入、抹除等)。

【0036】 如上文所指出，除僅為主機讀取及寫入資料以外，諸如記憶體系統110之記憶體系統進行記憶體系統背景操作。此類背景操作包括例如廢料收集(GC)、單級單元(SLC)快取管理、單元刷新操作及更新記憶體系統處之邏輯位址的追蹤資料庫。然而，應瞭解，除本文中所描述的彼

等實例之外或代替本文中所描述的彼等實例，記憶體系統可進行其他背景操作。

【0037】 廢料收集(GC)為用以管理快閃記憶體中之記憶體利用率的操作。當快閃記憶體中之自由實體空間變小時，GC可恢復儲存裝置上之自由空間以允許寫入新主機資料。在GC期間，讀取含有帶有效資料之頁面及帶過期資料(廢料)之頁面的快閃塊。藉由寫入至另一最新塊來保留具有有效資料之頁面。接著用新位置更新邏輯塊位址。具有標記為刪除的過期資料之頁面保留在舊塊中之位置上。接著，抹除整個舊塊(含有帶過期資料之頁面)。通常在背景中進行之額外記憶體管理操作可涉及塊引退、錯誤偵測與校正等。

【0038】 SLC快取管理包括維持及/或更新SLC快取。舉例而言，NOR或NAND架構半導體記憶體陣列中之快閃記憶體單元可單獨地或共同地經程式化為一種或數種程式化狀態。SLC可表示兩種程式化狀態(例如，1或0)中之一者，該兩種程式化狀態表示一資料位元。然而，其他單元可經程式化以表示超過兩種程式化狀態中之一者。此允許在不增加記憶體單元之數目的情況下製造較高密度記憶體，此係因為每一單元可表示超過一個二進數位(例如，超過一位元)。可程式化以表示超過兩種程式化狀態中之一者的單元可被稱作多狀態記憶體單元、多數位單元或多級單元(MLC)。在某些傳統實例中，MLC已用於指每單元可儲存兩位元資料(例如，四種程式化狀態中之一者)之記憶體單元，而TLC可指每單元可儲存三位元資料(例如，八種程式化狀態中之一者)之記憶體單元，且四級單元(QLC)可指每單元能夠儲存四位元資料之單元。MLC在本文中以其更廣泛的上下文用來指每單元可儲存超過一位元資料之任何記憶體單元(亦即，

可表示超過兩種程式化狀態之任何記憶體單元)。

【0039】 在實踐中，MLC可比SLC花費更長的時間進行程式化。在一些實例中，此係由於在MLC上之電荷置放可能需要比在SLC上之電荷置放更加精確，以便區分不同程式化狀態。因此，包括MLC之一些記憶體系統亦利用SLC快取。根據SLC快取，一些單元可經組態為SLC，而其他單元經組態為MLC。當接收寫入請求時，記憶體系統110可首先將所儲存資料寫入至SLC快取。SLC快取管理包括將最初寫入至SLC快取之資料拷貝至更緊湊的儲存器(例如，SLC快取至MLC儲存器)。拷貝SLC快取之時間量將取決於拷貝多少記憶體資料及正拷貝快取的MLC層級以及其他因數。

【0040】 記憶體系統背景操作亦可包括單元刷新操作。快閃裝置藉由在單元中(例如，在電荷捕捉或浮動閘極中)捕捉電荷來工作，該單元接著干擾控制閘極打開通道。控制閘極讀取電壓經校準為在兩種或更多種捕捉電荷狀態之間。因此，若通道打開(例如，控制閘極電壓可超越所捕捉電荷)，則單元具有一個值(例如，SLC中之『1』)，且若通道不打開，則單元具有不同的值(例如，在SLC中之『0』)。因此，重要的為用讀取電壓校準捕捉電荷。若校準不正確，則可能誤讀單元之值，從而提示可提高NAND操作中之時延的錯誤恢復技術。所捕捉電荷及讀取電壓之校準可受若干情況影響。舉例而言，所捕捉電荷可隨著時間推移而耗散。此情形可經由單元刷新偵測及糾正。

【0041】 記憶體系統背景操作亦可包括更新或維持邏輯至實體追蹤資料庫。舉例而言，記憶體系統110亦(例如，使用追蹤資料庫)追蹤邏輯位址之實體記憶體位置。追蹤資料庫將記憶體裝置112處之實體記憶體位

置與例如由主機裝置引用之邏輯位址相關。背景操作亦可包括更新及/或維持此追蹤資料庫。

【0042】 如本文中所描述，用於記憶體系統110之背景操作的至少某一部分可推遲，直至電子裝置不依賴於電池電力的時間為止。在一些實施方式中，此可在不修改工業標準實體介面(諸如UFS或eMMC相容實體介面)之情況下實現。舉例而言，記憶體系統110之記憶體裝置112 (例如，UFS裝置)可進一步包括單向重置介面(RST) 116，諸如自主機裝置105至記憶體系統110之硬體重置信號介面。記憶體控制器111可自主機裝置105接收指令，且可與非揮發性記憶體裝置112通信，諸如以便將資料傳送至非揮發性記憶體裝置112之記憶體單元中的一或多者(例如，寫入或抹除)或自非揮發性記憶體裝置112之記憶體單元中的一或多者傳送資料(例如，讀取)。除了其他之外，記憶體控制器111可包括電路系統或韌體，諸如數個組件或積體電路。記憶體控制器111可包括回應於記憶體系統110中所保留之指令的處理器120，該等指令在由處理器120執行時使得處理器120進行與指令相關之操作。操作可包括如下文所描述之脈衝模式偵測器118之操作。

【0043】 圖2展示包括主機205及記憶體系統210且展示主機205與記憶體系統210之間的信號之實例電子裝置200。主機205及記憶體系統210可分別與圖1之主機裝置105及記憶體系統110以類似方式實施。所展示信號為重置信號RST (其可類似於RST 116 (圖1))、參考時脈REF_CLK、信號輸入資料DIN_t/c及信號輸出資料DOUT_t/c，但在包含此類設備之系統的操作中在主機205與記憶體系統210之間亦輸送其他信號。RST信號可為指定為RST_n的低態有效信號，其在負極上激活。RST_n可基於UFS標準

而定義為有效的。舉例而言，在UFS規格中，藉由將重置信號下拉為大於 $1\ \mu\text{S}$ 且接著將重置信號拉高為大於 $1\ \mu\text{S}$ 之長度來將RST_n定義為有效的。重置信號之脈衝寬度亦可藉由規格定義。D_{IN}及D_{OUT}信號可為意謂其為差動信號之真實/互補信號。由於使用者板佈局限制性，其可能難以定義專用於電池充電通知之新硬體插腳。因此，在一些實施例中，記憶體系統210之現有插腳(例如，重置插腳119 (圖1))可由電池充電通知及指配給現有插腳之功能(例如，重置功能)共用。

【0044】 再次參考圖1，記憶體控制器111可包括耦接至插腳(例如，重置插腳119)之脈衝模式偵測器118。脈衝模式偵測器118之一些操作可在軟體、硬體、韌體或其組合中實施。儘管本文中針對重置插腳119處之信號描述實施例，但實施例不限於此，且信號可出現在已經為記憶體系統110之部分的其他插腳處或在添加至記憶體系統110之新插腳處，以用於實施本文中所描述之操作。

【0045】 脈衝模式偵測器118可包括濾波電路系統及定時電路系統以輔助偵測脈衝之參數(例如，定時參數、脈衝寬度、上升及下降邊緣等)。此等參數及其他參數可幫助脈衝模式偵測器118區分接收之脈衝信號與例如可具有藉由UFS規格設定之定時參數的標準重置信號。舉例而言，根據UFS規格之重置信號可具有定義之脈衝寬度。脈衝模式偵測器118可判定由一或多個指定插腳(在本實施例中，UFS規定重置插腳119)接收的脈衝信號是否符合預定脈衝模式(例如，第一脈衝模式)。

【0046】 預定脈衝模式可含有例如八(8)個脈衝，但實施例不限於此。在本文中，脈衝具有大於預設值之振幅，以便與重置插腳119處之雜訊區分開。若脈衝信號符合預定脈衝模式，則此可指示電子裝置100處於

電池充電狀態下且可進行背景操作。其他脈衝模式可用於表示不同狀態；例如，第二脈衝模式可指示逾時錯誤(例如，電子裝置100及/或主機裝置105處於未知或「黏連」狀態下之指示)。

【0047】 圖3為展示用於進行記憶體系統110背景操作之處理流程300之一個實例的流程圖。根據此等及其他實施例之系統、設備及方法可藉由在對電子裝置100電池進行充電時執行背景操作來降低對電子裝置100性能及電池電量之負面影響。實例處理流程300可藉由記憶體系統110(圖1)之元件(諸如記憶體控制器111、脈衝模式偵測器118、處理器120等)進行。

【0048】 在操作302處，記憶體系統110在插腳(例如，重置插腳119)處(例如，經由例如介面116自主機裝置105)接收脈衝信號。如上文所論述，在許多實例中，脈衝信號將經由主機與記憶體系統之間的用於其他命令/控制信號之一或多個插腳及相關聯的路徑(在本實例中，在如先前在本文中所識別之當前UFS標準中用於信號RST_n之重置插腳)提供。主機裝置105可經組態以當主機裝置105正在自外部電源(相對於自系統電池)接收電力時自動產生脈衝信號。

【0049】 在操作304處，耦接至重置插腳119之記憶體控制器111之脈衝模式偵測器118判定脈衝信號是否符合對應於「電池充電」脈衝模式的第一脈衝模式。預定脈衝模式不僅可包括「電池充電」脈衝模式，而且亦可包括對調節記憶體操作有用的其他指示，諸如指示低電池狀態之第二模式等。在一些實例中，脈衝模式可指示允許記憶體系統110進行背景操作之時間段。如先前在本文中所描述，脈衝模式偵測器118可使用濾波電路系統及定時電路系統來輔助偵測脈衝參數(諸如用以濾波雜訊之振幅；

及定時參數，諸如脈衝寬度、上升邊緣及下降邊緣等)。此類脈衝參數之偵測可幫助脈衝模式偵測器118例如區分接收到的脈衝信號與重置信號或區分接收到的脈衝信號與表示選定狀態之多個脈衝模式中的另一者。在操作306處，記憶體控制器111回應於判定脈衝信號符合第一脈衝模式而發起記憶體系統110背景操作之執行。在實例中，第一脈衝模式可指示「電池充電」。

【0050】 若脈衝信號不符合第一脈衝模式(或任何其他預定脈衝模式)，則脈衝信號可為標準重置信號或其他信號。在此類情況下，實例處理流程300可包括進行重置或等待下一脈衝信號以及其他可能的操作。

【0051】 在一些實例中，記憶體系統110在經由介面115自主機裝置105接收權限資料122後執行背景操作。舉例而言，權限資料122可採取命令、訊息或其他UFS相容通信之形式。圖4為展示可由記憶體系統(諸如記憶體系統110)執行以進行背景操作之處理流程400之一個實例的流程圖。處理流程400可例如基於由記憶體系統110自主機裝置105接收之權限訊息。

【0052】 在操作402處，記憶體系統110判定待進行之背景操作。背景操作可包括例如GC操作、SLC快取管理、單元刷新操作、更新追蹤資料庫等。舉例而言，記憶體控制器111可在記憶體系統110處追蹤各種記憶體裝置112之狀態，以判定何時需要各種背景操作。舉例而言，當頁面處之過期資料的百分比超出臨限值時及/或當包括過期資料之頁面的百分比超出臨限值時，記憶體控制器111可判定待進行GC操作。舉例而言，若記憶體系統110(及/或其任何記憶體裝置112)之SLC快取經填充或幾乎經填充，則記憶體控制器111可判定將進行SLC快取管理。

【0053】 在操作404處，記憶體系統110例如經由介面115將待進行之背景操作之指示發送至主機裝置105。在本文中所描述之一些實例中，背景操作之指示經由儲存於記憶體系統110處之裝置描述符(諸如本文中更詳細地描述之裝置健康描述符)來提供。如本文中所描述，主機裝置105可定期查詢描述符。在操作406處，記憶體系統110等待權限資料122。舉例而言，主機裝置105可經程式化以在電子裝置100正對其電池進行充電時及/或在主機裝置105已以其他方式判定記憶體系統110適合於進行背景操作時的時間處提供權限資料122。若未接收到權限資料122，則記憶體系統110可繼續等待。主機裝置105可注意到，記憶體系統110具有例如基於在操作404處提供之指示來進行背景操作之需要或偏好。

【0054】 若在操作406處未接收到權限資料，則記憶體系統110可繼續等待權限資料。若在操作406處接收到權限資料，則記憶體系統110可在操作408處執行背景操作。在一些實例中，權限資料122由旗標(諸如UFS旗標)接收，該旗標可由如本文中所描述之主機裝置105設定。權限資料122亦可包括及/或可以係指描述授予記憶體系統110執行背景操作之權限的參數之參數資料。在一些實例中，參數資料包括描述時間段之時間資料，在該時間段期間允許記憶體系統110執行背景操作。因此，記憶體系統110可在所指示時間段期間執行背景操作。

【0055】 圖5為展示可由主機裝置105及記憶體系統110執行以在記憶體系統110處執行背景操作之處理流程500之一個實例的流程圖。圖5之流程圖包括兩行。第一行501展示由記憶體系統110進行之操作。第二行503展示由主機裝置105進行之操作。

【0056】 在操作502處，記憶體系統110例如經由介面115將待進行

之背景操作之指示505發送至主機裝置105。主機裝置在操作504處讀取指示505。在本文中所描述之一些實例中，記憶體系統110藉由將指示寫入至裝置健康描述符或其他裝置描述符來發送指示505，如本文中所描述。主機裝置105可藉由查詢適當的裝置描述符來讀取指示505。

【0057】 在操作506處，主機裝置105判定是否允許記憶體系統110執行背景操作。主機裝置105可考慮各種因數。舉例而言，主機裝置105可利用電荷偵測及發信電路103來判定電子裝置100當前是否正在對其電池進行充電，從而指示外部電源可用。若電子裝置100正在對其電池進行充電，則主機裝置105可判定記憶體系統110適於執行背景操作。在其他實例中，除了電子裝置之電池是否正在充電之外或代替電子裝置之電池是否正在充電，主機裝置105考慮其他因數。舉例而言，主機裝置105可考慮電子裝置100是否閒置。舉例而言，若電子裝置100正在充電但不閒置，則可能不期望記憶體系統110執行背景操作。此外，在一些實例中，電子裝置100包括超過一個記憶體系統，其中主機裝置105可經組態以管理記憶體系統110及一或多個其他記憶體系統(圖1中未展示)。可能不期望超過一個記憶體系統同時進行背景操作。因此，主機裝置105可管理記憶體系統110進行背景操作以限制在任何給定時間處執行背景操作之記憶體系統的數目之時間段。

【0058】 若主機裝置105在操作506處判定不允許記憶體系統110執行背景操作，則主機裝置可繼續例如定期檢查是否允許記憶體系統110執行背景操作。若主機裝置105在操作506處判定允許記憶體系統110執行背景操作，則主機裝置105在操作508處發送背景操作權限資料507。背景操作權限資料507可經由介面115發送。在一些實例中，主機裝置105藉由設

定儲存於記憶體系統110之位置處的旗標來發送權限資料507。記憶體系統110可判定旗標已發送且在操作510處開始執行背景操作。

【0059】 在執行背景操作時，記憶體系統110可在視情況選用之操作512處判定是否停止執行背景操作。若記憶體系統110判定不停止執行背景操作，則其可繼續執行背景操作。若記憶體系統110判定停止執行背景操作，則其在操作518處停止執行背景操作。舉例而言，若完成背景操作，則記憶體系統110可判定其應停止執行背景操作。若用於執行(例如，藉由主機裝置105提供的)背景操作之時間段已過期，則記憶體系統110亦可判定其應停止執行背景操作。

【0060】 在一些實例中，記憶體系統110在其接收到停止背景操作中斷信號的情況下判定停止背景操作。舉例而言，主機裝置105在視情況選用之操作514處可繼續判定是否允許記憶體系統110進行背景操作。舉例而言，主機裝置105可判定電子裝置100之電池是否仍在充電(例如，外部電源是否可用)。若電子裝置100之電池不再充電，則主機裝置105可判定記憶體系統110應不再執行背景操作，且因此產生停止背景操作中斷信號。在另一實例中，主機裝置105可監測來自電子裝置100之其他記憶體系統或其他裝置之對執行背景操作的請求。若另一裝置已請求執行背景操作(或執行將不利於記憶體系統110繼續之任何其他種類的操作)，則主機裝置105可判定不再允許記憶體系統110繼續執行背景操作。在另一實例中，當用於執行背景操作之時間段已過期時，主機裝置105可判定不再允許記憶體系統110執行背景操作。

【0061】 若在操作514處主機裝置105判定不再允許記憶體系統110執行背景操作，則主機裝置可在操作516處觸發停止背景操作中斷信號

509。記憶體系統110可在操作512處接收中斷信號509且在操作518處繼續停止執行背景操作。在一些實例中，記憶體系統110亦可將指示背景操作之執行已停止的背景操作停止資料提供至主機裝置105。舉例而言，記憶體系統110可設定指示背景操作停止之旗標，其中旗標可由主機裝置105存取。在一些實例中，如本文中所描述，由記憶體系統110設定以指示其已停止執行背景操作之旗標為由主機裝置105設定以觸發停止背景操作中斷之相同旗標。

【0062】 在一些實例中，電子裝置包括一或多個UFS裝置且利用UFS相容通信或類似通信，以向包括UFS裝置之記憶體系統傳達該記憶體系統可在UFS裝置處執行背景操作。舉例而言，電子裝置可利用UFS之屬性、旗標及/或描述符或類似協定來進行關於記憶體系統處之背景操作的通信。舉例而言，圖6展示包括主機裝置605及記憶體系統610之電子裝置600的一個實例，其中記憶體系統610包括UFS裝置640。主機裝置605為具有計算裝置(例如，如圖10及圖11中所展示)的特性之實體或裝置，該計算裝置包括一或多個小型電腦系統介面(SCSI)引發器裝置。在一些實例中，主機裝置605可為電子裝置600之應用程式處理器(例如，圖11之處理器1102)。引發器裝置(引發器)為發起與目標裝置之UFS交易且藉由引發器ID (IID)識別之裝置或處理器。舉例而言，不同處理器(例如，操作系統)可各自具有唯一IID，電話之無線電部分可具有唯一IID及類似者。在一些實例中，圖1之主機裝置105可配置為主機裝置605。

【0063】 主機裝置605可執行向UFS裝置640讀取或寫入資料之一或多個應用程式615。應用程式615與UFS驅動器620介接，該UFS驅動器620使用一組暫存器經由UFS主機控制器介面管理UFS主機控制器625。暫

存器可為揮發性記憶體、非揮發性記憶體或任何組合，且可為由UFS主機控制器625使用之暫時儲存位置。UFS主機控制器625利用UFS互連件630來與UFS裝置640之UFS互連件645通信。UFS裝置640為目標裝置(例如，接收UFS命令)。電子裝置600可包括主機及UFS裝置兩者。UFS互連件包含實體層且將基本傳送功能提供至上部層。UFS互連件645與UFS裝置640之組件通信。在一些實例中，主機裝置605可為經設計以充當UFS裝置640之介面的特殊應用積體電路(ASIC)或一或多個其他微處理器。在一些實例中，應用程式615、驅動器620、UFS主機控制器625及UFS互連件630可在硬體或軟體中實施(例如，實施為由諸如圖11之處理器1102的硬體處理器進行之電腦可讀指令)。

【0064】 UFS裝置640之特徵在於提供諸如電力管理及類似者之裝置級特徵(其可由圖1之記憶體控制器111執行)的裝置級管理器650。儲存器670可為分割成複數個邏輯單元(LU) 0至N (655, 660, 665)之一或多個NAND儲存單元或儲存裝置，該複數個邏輯單元處置讀取/寫入及其他與儲存器相關之命令。舉例而言，16GB UFS裝置可經組態為各自為4GB之4個LU。在一些實例中，記憶體裝置上之每一晶粒可為LUN。儲存器670可為記憶體單元之實例組織。在一些實例中，裝置級管理器650、裝置描述符657、屬性659、旗標661及UFS互連件645可藉由一或多個硬體處理器實施。

【0065】 裝置描述符657為主機裝置605可存取之一或多個記憶體位置(例如，塊或頁面)，該一或多個記憶體位置包括描述關於裝置之某物的參數。裝置描述符657可儲存於UFS裝置640之位置處，該等位置可被來自裝置級管理器650及/或主機裝置605之查詢存取。旗標亦描述關於UFS裝

置640之某物。旗標661包含可由主機裝置605及/或UFS裝置640修改以在裝置605與裝置640之間進行通信的一或多個位元。屬性659亦描述關於UFS裝置640之某物。舉例而言，屬性659可包含一或多個位元組，其中一或多個位元組中之每一者對應於UFS裝置640之屬性。如圖6中所展示，裝置描述符657、屬性659及旗標661可儲存於在儲存器670處之邏輯單元655、660、665外部的記憶體位置處。然而，在一些實例中，裝置描述符657、屬性659及/或旗標661可儲存於儲存器670處。

【0066】 主機裝置605經由查詢請求UFS協定資訊單元(UPIU)查詢儲存裝置之裝置描述符657、屬性559及旗標661，且對應回復經由查詢回應UPIU提供。圖7為展示可由記憶體系統(諸如記憶體系統610或記憶體系統110)執行以回應於請求而提供裝置描述符、屬性及/或旗標之處理流程700之一個實例的流程圖。處理流程700通常應用於對裝置描述符、屬性及/或旗標之所有請求，但將參考本文中所描述之背景操作情況進行描述。在操作702處，記憶體裝置例如經由UPIU請求訊息接收對裝置描述符之主機查詢。在一些實例中，訊息可請求包括由UFS裝置640寫入之背景操作資料的裝置描述符，諸如UFS_DEVICE_HEALTH描述符。因此，主機裝置可藉由查詢DEVICE_HEALTH描述符來讀取待由記憶體系統進行之背景操作的指示。在其他實例中，訊息可用於一或多個旗標。以此方式，主機裝置605可判定記憶體系統610是否已設定或已清除指示其正在進行背景操作之任何旗標。

【0067】 在操作704處，主機裝置搜尋所請求之裝置描述符、屬性或旗標。若在操作706處發現所請求之裝置描述符、屬性或旗標，則在操作710處發送具有所請求之裝置描述符、屬性或旗標(例如，

DEVICE_HEALTH描述符)之查詢回應(例如，作為查詢回應UPIU之部分)。若所請求之裝置描述符、屬性或旗標不位於操作704處，則在操作710處，發送具有錯誤指示符(諸如作為查詢回應UPIU之部分的錯誤碼)之回應。

【0068】 現在參考圖8，流程圖展示可由主機裝置(諸如主機裝置605或主機裝置105)執行以讀取記憶體裝置(諸如記憶體系統610之記憶體裝置)之裝置描述符、屬性及/或旗標的處理流程800之一個實例。處理流程800通常應用於對裝置描述符、屬性及旗標之請求，但亦將參考本文中所述之背景操作情況進行描述。在操作802處，主機裝置605發送對裝置描述符、屬性或旗標(例如，包括關於記憶體系統背景操作之資料的DEVICE_HEALTH描述符或其他描述符、屬性及/或旗標)之值的主機查詢。主機裝置605可設定定時器以確保接收回應。若在逾時時段內未接收到回應，則在操作804處，主機裝置605可在操作802處重新嘗試發送訊息。若在操作804處，在逾時時段內接收到回應，則在操作806處，可解析回應且可判定回應是否包括所請求之描述符、屬性及/或旗標。若回應不包括所請求之描述符、屬性及/或旗標，則可在操作808處採用各種錯誤處置程序。若回應含有描述符、屬性或旗標，則在操作810處，描述符、屬性或旗標可經讀取及/或保存至主機裝置605之記憶體(例如，在主機裝置之RAM中)。視情況，在操作812處，主機裝置可利用描述符、屬性或旗標。舉例而言，若描述符包括待在記憶體系統610處進行之背景操作之指示，則主機裝置605可使用該指示來判定是否向記憶體系統610發送對執行背景操作的權限，且在一些實例中，如本文中所描述，背景操作參數諸如(例如)用於進行背景操作之時間段、可進行背景操作之溫度狀況。

【0069】圖9為展示可由記憶體系統(諸如記憶體系統110或610)執行以利用與主機裝置(諸如主機裝置105或605)的UFS相容通信來執行背景操作之處理流程900之一個實例的流程圖。在操作902處，記憶體系統將背景操作資料寫入至裝置描述符、屬性及/或旗標，諸如UFS DEVICE_HEALTH描述符。背景操作資料提供關於待在記憶體系統處執行之背景操作的資訊，諸如(例如)指示待在記憶體系統處進行之背景操作之容量的容量資料。背景操作之容量描述待進行之背景操作的數目、長度或其他數量量測。用於描述背景操作之容量的實例單元可描述待進行廢料收集之記憶體的量、待刷新之單元的數目、待自SLC快取移動至MLC單元之資料的量等。

【0070】在一些實例中，諸如DEVICE_HEALTH描述符之裝置描述符包含背景操作位元組或其他位元集合。用於背景操作位元組之實例組態藉由下表1展示：

表1:

值	背景操作容量
00h	無背景操作
01h	第一層級之背景操作
02h	大於第一層級之第二層級的背景操作
03h	大於第二層級之第三層級的背景操作
04-FFh	保留

【0071】在操作904處，記憶體系統判定是否已設定背景操作觸發。背景操作觸發可為例如旗標處之位元。主機裝置可設定觸發，例如來為記憶體系統提供對開始執行背景操作之權限。記憶體系統可定期輪詢含有操作觸發之相關描述符、屬性或旗標。若未設定背景操作觸發，則記憶體系統可在操作906處等待，且接著在操作904處再次判定是否設定背景操作觸發。在一些實例中，記憶體系統在等待設定背景操作觸發之同時繼

續進行非背景操作，諸如讀取及寫入。

【0072】 若在操作904處記憶體系統判定設定了背景操作觸發，則在操作908處開始執行背景操作。在一些實例中，在發起背景操作之執行之前，記憶體系統獲得描述背景操作參數之參數資料。舉例而言，主機裝置可將背景操作參數寫入至各種裝置描述符。在一些實例中，主機裝置將描述用於進行背景操作之最低溫度及最高溫度的最低溫度資料及最高溫度資料寫入至一或多個屬性。在偵測背景操作觸發後，記憶體系統可讀取一或多個適當屬性以判定用於執行背景操作之最低溫度及/或最高溫度。此外，在一些實例中，主機裝置將用於執行操作之時間段寫入至裝置描述符、屬性或旗標，諸如UFS CONFIG描述符。舉例而言，主機裝置可將時間段寫入至CONFIG描述符處之一或多個預定位元組。在一些實例中，使用兩個位元組，且以秒為單位量測以使得可向記憶體系統提供在0與FFFF FFFFh秒之間以完成背景操作的對應時間段(例如，0至4,294,967,295秒)。然而，可使用任何其他合適數目之位元組、時間單元或時間段範圍。

【0073】 當正在執行背景操作時，記憶體系統可監測若干狀況，且在所監測狀況顯現的情況下停止執行背景操作。舉例而言，在操作910處，記憶體系統可判定是否完成了背景操作。若完成背景操作，則記憶體系統可在操作920處停止背景操作。在操作912處，記憶體系統可判定用於執行背景操作之時間段是否已過期。若時間段已過期，則記憶體系統在操作920處停止執行背景操作。

【0074】 在操作914處，記憶體系統判定主機裝置是否已設定一個停止背景操作中斷信號。舉例而言，主機裝置可藉由設定一旗標(例如，

諸如在旗標661處之一UFS旗標)發送停止背景操作中斷信號。記憶體系統可定期輪詢以判定是否設定停止背景操作中斷。在另一實例中，當由主機裝置設定時，旗標可自動觸發記憶體系統處之硬體中斷。在偵測到停止背景操作中斷信號後，記憶體系統可在操作920處停止背景操作。在操作916處，記憶體系統可判定其是否正在任何背景操作參數(諸如(例如)，最低溫度或最高溫度)之外操作。若記憶體系統在任何背景操作參數之外，則其可在操作920處停止背景操作。

【0075】 若在操作910、912、914、916處測試之狀況均不存在，則記憶體系統可在操作918處繼續執行背景操作。當進行背景操作時，記憶體系統可繼續定期測試操作910、912、914、916之狀況。儘管可相對於UFS在本文中描述本發明之各個部分，但受益於本發明之一般熟習此項技術者將認識到，所揭示之改良亦可應用於eMMC及儲存裝置與主機之間的介面。

【0076】 圖10展示包括實例電子裝置1001之環境1000，該電子裝置1001具有作為一或多個設備1030至1050之部分的主機裝置1010及記憶體系統1020 (例如，記憶體系統110)。設備包括任何裝置，該任何裝置可包括電子裝置，諸如電子裝置1001。電子裝置1001可為能夠(依序或以其他方式)執行指令之任何裝置。實例設備包括車輛1030 (例如，作為娛樂資訊系統、控制系統或類似者之部分)、無人機1050 (例如，作為控制系統之部分)、傢俱或器具1040 (例如，作為感測器系統、娛樂或娛樂資訊系統之部分)或類似者。在其他實例中，儘管圖中未展示，但設備可包括航空、船舶、物聯網(IOT)及其他裝置。

【0077】 圖11展示實例機器1100之方塊圖，在該實例機器1100上可

進行本文中所論述之技術(例如，方法)中之任何一者或多者。在替代實施例中，機器1100可作為獨立裝置操作或可連接(例如，網路連接)至其他機器。在網路連接式部署中，機器1100可在伺服器-用戶端網路環境中作為伺服器機器、用戶端機器或兩者操作。在實例中，機器1100可充當同級間(P2P) (或其他分散式)網路環境中之同級機器。機器1100可為個人電腦(PC)、平板PC、機上盒(STB)、個人數位助理(PDA)、行動電話、網路器具、IoT裝置、汽車系統或能夠(依序或以其他方式)執行規定待由電子裝置採取之動作的指令之任何其他電子裝置。此外，儘管僅說明單個機器，但術語「機器」亦應被視為包括單獨地或聯合地執行指令集(或多個指令集)以進行本文中所論述之方法中之任何一者或多者(諸如，雲端計算、軟體即服務(SaaS)、其他電腦叢集組態)的任何機器集合。

【0078】 如本文中所描述之實例可包括邏輯、組件、裝置、封裝或機制或可藉由邏輯、組件、裝置、封裝或機制操作。電路系統為實施於包括硬體(例如，簡單電路、閘極、邏輯等)之有形實體中的電路集合(collection) (例如，電路集合(set))。電路系統成員資格可隨時間推移及基礎硬體可變性為靈活的。電路系統包括可在操作時單獨或以組合形式進行特定任務之構件。在實例中，可將電路系統之硬體固定地設計為實行特定操作(例如，固線式)。在實例中，電路系統之硬體可包括可變地連接的包括非暫時性電腦可讀媒體之實體組件(例如，執行單元、電晶體、簡單電路等)，該非暫時性電腦可讀媒體實體上經修改(例如，恆定集中式粒子的磁性、電、可移動置放等)以對特定操作之指令進行編碼。在連接實體組件時，硬體構成之基礎電性質例如自絕緣體改變為導體，或反之亦然。指令使得參與硬體(例如，執行單元或加載機制)能夠經由可變連接而產生硬

體中之電路系統的構件，以在處於操作中時實行特定任務之部分。因此，當裝置正在操作時，電腦可讀媒體通信耦接至電路系統之其他組件。在實例中，實體組件中之任一者可用於超過一個電路系統之超過一個構件中。舉例而言，在操作下，執行單元在一個時間點可用於第一電路系統之第一電路中，且由第一電路系統中之第二電路或由第二電路系統中之第三電路在不同時間重新使用。

【0079】 機器(例如，電腦系統) 1100 (例如，主機裝置105、記憶體系統110、記憶體裝置112等)可包括硬體處理器1102 (例如，CPU、圖形處理單元(GPU)、硬體處理器核心或其任何組合，諸如記憶體控制器111、114等)、主記憶體1104及靜態記憶體1106，他們中之一些或所有可經由互鏈(例如，匯流排) 1108彼此通信。機器1100可進一步包括顯示單元1110、文數字輸入裝置1112 (例如，鍵盤)及使用者介面(UI)導航裝置1114 (例如，滑鼠)。在實例中，顯示單元1110、輸入裝置1112及UI導航裝置1114可為觸控式螢幕顯示器。機器1100可另外包括儲存裝置(例如，驅動單元) 1122、信號產生裝置1118 (例如，揚聲器)、網路介面裝置1120及一或多個感測器1117，諸如全球定位系統(GPS)感測器、羅盤、加速計或其他感測器。機器1100可包括輸出控制器1128 (諸如串列(例如，通用串列匯流排(USB)、並行或其他有線或無線(例如，紅外(IR)、近場通信(NFC)等)連接)以與一或多個周邊裝置(例如，列印機、讀卡器等)通信或控制該一或多個周邊裝置。

【0080】 儲存裝置1122可包括其上儲存有資料結構或指令1124 (例如，軟體)之一或多個集合之一或多個機器可讀媒體，該資料結構或指令的一個或多個集合藉由本文中所描述之技術或功能中的任何一者或多者體

現或利用。指令1124亦可在其由機器1100執行期間完全或至少部分地駐留於主記憶體1104內、靜態記憶體1106內或硬體處理器1102內。在實例中，硬體處理器1102、主記憶體1104、靜態記憶體1106或儲存裝置1122中之一者或任何組合可構成機器可讀媒體。

【0081】 術語「機器可讀媒體」可包括經組態以儲存一或多個指令1124之單個媒體或多個媒體(例如，集中式資料庫或分散式資料庫，或相關聯的快取及伺服器)。

【0082】 術語「機器可讀媒體」可包括能夠儲存、編碼或攜載用於由機器1100執行之指令且使得機器1100進行本發明之技術中的任何一者或多者或能夠儲存、編碼或攜載由此類指令使用或與此類指令相關聯之資料結構的任何媒體。非限制性機器可讀媒體實例可包括固態記憶體及光學及磁性媒體。在實例中，集中式機器可讀媒體包含帶有複數個粒子的機器可讀媒體，該等粒子具有恆定(例如，靜止)質量。因此，集中式機器可讀媒體並非暫時性傳播信號。集中式機器可讀媒體之特定實例可包括：非揮發性記憶體，諸如半導體記憶體裝置(例如，EPROM、EEPROM)及快閃記憶體裝置；磁碟，諸如內部硬碟及可移磁碟；磁光碟；及CD-ROM及DVD-ROM磁碟。

【0083】 指令1124 (例如，軟體、程式、操作系統(OS)等)或其他資料儲存於儲存裝置1121上且可由記憶體1104存取以供處理器1102使用。記憶體1104 (例如，DRAM)通常為迅速的但揮發性的，且因此為與儲存裝置1121 (例如，SSD)不同類型的儲存器，該儲存裝置1121適合於包括在處於「關閉」狀況下時的長期儲存。由使用者或機器1100使用之指令1124或資料通常被加載在記憶體1104中以供處理器1102使用。當記憶體

1104已滿時，來自儲存裝置1121之虛擬空間可經分配以補充記憶體1104；然而，由於儲存器1121裝置通常比記憶體1104慢，且寫入速度通常比讀取速度慢至少兩倍，虛擬記憶體之使用可由於儲存裝置時延大大降低使用者體驗(與記憶體1104 (例如DRAM)相比)。此外，用於虛擬記憶體之儲存裝置1121的使用可大大降低儲存裝置1121之可用壽命。

【0084】 與虛擬記憶體相比，虛擬記憶體壓縮(例如，Linux[®]內核特徵「ZRAM」)使用記憶體之部分作為壓縮塊儲存以避免分頁至儲存裝置1121。在壓縮塊中出現分頁，直至必須將此類資料寫入至儲存裝置1121為止。虛擬記憶體壓縮增加記憶體1104之可用大小，同時減少儲存裝置1121上之磨損。

【0085】 針對行動電子裝置或行動儲存器最佳化之儲存裝置傳統上包括MMC固態儲存裝置(例如，微型安全數位(microSD[™])卡等)。MMC裝置包括與主機裝置之數個並行介面(例如，8位元並行介面)且通常為可自主機裝置移除且與主機裝置分離之組件。相比之下，eMMC[™]裝置附接至電路板且被視為主機裝置之組件，其具有與基於串列ATA[™] (串列AT (進階技術)附接或SATA)之SSD裝置相匹敵的讀取速度。然而，對行動裝置性能之需求繼續增加，以便完全啟動虛擬實境裝置或擴增實境裝置、利用增加之網路速度等。回應於此需求，儲存裝置已自並行通信介面移位至串列通信介面。包括控制器及韌體之UFS裝置使用具有專用讀取/寫入路徑之低電壓差分發信(LVDS)串列介面與主機裝置通信，從而進一步提高更快的讀取/寫入速度。

【0086】 指令1124可進一步利用數個傳送協定中之任何一者(例如，訊框中繼、網際網路協定(IP)、傳輸控制協定(TCP)、使用者資料報

協定(UDP)、超文字傳送協定(HTTP)等)經由網路介面裝置1120使用傳輸媒體在通信網路1126上傳輸或接收。實例通信網路可包括區域網路(LAN)、廣域網路(WAN)、封包資料網路(例如，網際網路)、行動電話網路(例如，蜂巢式網路)、簡易老式電話(POTS)網路及無線資料網路(例如，被稱為Wi-Fi[®]之電機電子工程師學會(IEEE) 802.11系列標準、被稱為WiMax[®]之IEEE 802.16系列標準)、IEEE 802.15.4系列標準、同級間(P2P)網路，以及其他網路。在實例中，網路介面裝置1120可包括一或多個實體插口(例如，乙太網路(Ethernet)、同軸或電話插口)或一或多個天線以連接至通信網路1126。在實例中，網路介面裝置1120可包括複數個天線以使用單輸入多輸出(SIMO)、多輸入多輸出(MIMO)或多輸入單輸出(MISO)技術中之至少一者以無線方式通信。術語「傳輸媒體」應被視為包括能夠儲存、編碼或攜載指令以供機器1100執行之任何無形媒體，且包括數位或類比通信信號或其他無形媒體以促進此軟體之通信。

【0087】 以上詳細描述包括對隨附圖式之參考，該等隨附圖式形成詳細描述之部分。圖式藉助於說明展示可實踐本發明之特定實施例。此等實施例在本文中亦稱為「實例」。此等實施例可包括除了所展示或描述之彼等元件之外的元件。然而，本發明人亦考慮僅提供所展示或描述之彼等元件的實例。此外，本發明人亦考慮相對於特定實例(或其一或多個態樣)或相對於本文中所展示或描述之其他實例(或其一或多個態樣)使用所展示或描述之彼等元件之任何組合或排列的實例(或其一或多個態樣)。

【0088】 在此文件中，如在專利文件中所常見，術語「一(a/an)」獨立於「至少一個」或「一或多個」之任何其他例項或用法而用於包括一個或超過一個。在此文件中，除非另外指示，否則術語「或」用於指非排

他性的或使得「A或B」可包括「A而非B」、「B而非A」及「A及B」。在所附申請專利範圍中，術語「包括」及「其中(in which)」用作各別術語「包含」及「其中(wherein)」之通俗英文(plain-English)等效物。此外，在以下申請專利範圍中，術語「包括」及「包含」為開放式的，亦即，除了申請專利範圍中在此術語之後列出的彼等元件之外亦包括元件的系統、裝置、物品或進程仍被視為在該申請專利範圍之範疇內。此外，在以下申請專利範圍中，術語「第一」、「第二」及「第三」僅用作標示，且並不意欲對其對象施加數值要求。

【0089】 在各種實例中，除了其他之外，本文中所描述之組件、控制器、處理器、單元、引擎或表可包括儲存於實體裝置上之實體電路系統或韌體。如本文中所使用，「處理器」意謂任何類型之計算電路，諸如但不限於微處理器、微控制器、圖形處理器、數位信號處理器(DSP)或包括一組處理器或多核裝置之任何其他類型的處理器或處理電路。

【0090】 根據本發明且在本文中所描述之各種實施例包括利用記憶體單元之豎直結構(例如，記憶體單元之NAND串)之記憶體。如本文中所使用，方向形容詞將相對於其上形成有記憶體單元之基板的表面選取(亦即，豎直結構將被視為遠離基板表面延伸，豎直結構之底端將被視為最接近基板表面之端部，且豎直結構之頂端將被視為距基板表面最遠之端部)。

【0091】 如本文中所使用，諸如水平、豎直、法線、平行、垂直等之方向形容詞可指相對定向，且除非另外指出，否則並不意欲需要嚴格依循特定幾何性質。舉例而言，如本文中所使用，豎直結構無需精確地垂直於基板之表面但實情為可大體上垂直於基板之表面，且可與基板之表面形

成銳角(例如，在60度與120度等之間)。

【0092】 如本文中所使用，操作記憶體單元包括自記憶體單元讀取，寫入至記憶體單元或抹除記憶體單元。將記憶體單元置放於預期狀態下之操作在本文中被稱作「程式化」，且可包括寫入至記憶體單元或自記憶體單元抹除兩者(例如，記憶體單元可經程式化為抹除狀態)。

【0093】 根據本發明之一或多個實施例，位於記憶體裝置內部或外部之記憶體控制器(例如，處理器、控制器、韌體等)能夠判定(例如，選擇、設定、調整、計算、改變、清除、通信、調試、導出、定義、利用、修改、應用等)一定數量之磨損週期或磨損狀態(例如，記錄磨損週期，在發生記憶體裝置之操作時對該等操作進行計數，追蹤該記憶體控制器發起之記憶體裝置之操作，評估對應於磨損狀態之記憶體裝置特性等)。

【0094】 根據本發明之一或多個實施例，記憶體存取裝置可經組態以藉由每一記憶體操作而將磨損週期資訊提供至記憶體裝置。記憶體裝置控制電路系統(例如，控制邏輯)可經程式化以補償對應於磨損週期資訊之記憶體裝置性能改變。記憶體裝置可接收磨損週期資訊且回應於磨損週期資訊而判定一或多個操作參數(例如，值、特性)。

【0095】 將理解，當元件被稱作「在」另一元件「上」、「連接至」另一元件或「與」另一元件「耦接」時，其可直接在另一元件上、連接至另一元件或與另一元件耦接，或可存在介入元件。相比之下，當元件被稱作「直接在」另一元件「上」、「直接連接至」另一元件或「與」另一元件「直接耦接」時，不存在介入元件或層。若在圖式中以線連接兩個元件的形式展示了該兩個元件，則除非另外規定，否則兩個元件可為耦接的或直接耦接的。

【0096】 本文中所描述之方法實例可至少部分地為機器或電腦實施的。一些實例可包括編碼有指令的電腦可讀媒體或機器可讀媒體，該等指令可操作以組態電子裝置以進行如在以上實例中所描述的方法。此等方法之實施方式可包括程式碼，諸如微碼、組合語言程式碼、較高級語言程式碼或類似者。此程式碼可包括用於進行各種方法之電腦可讀指令。程式碼可形成電腦程式產品之部分。此外，程式碼可諸如在執行期間或在其他時間有形地儲存於一或多個揮發性或非揮發性有形電腦可讀媒體上。此等有形電腦可讀媒體之實例可包括(但不限於)硬碟、可移磁碟、可移光碟(例如，緊密光碟及數位視訊光碟)、磁卡帶、記憶卡或記憶棒、RAM、ROM、SSD、UFS裝置、eMMC裝置及類似者。

【0097】 為了進一步描述當前主題，提供非詳盡編號實例之集合。

【0098】 實例1為一種電子裝置，其包含：記憶體系統，該記憶體系統包含記憶體控制器及複數個記憶體位置，記憶體控制器經程式化以進行包含以下各者之操作：向主機裝置傳送描述待在記憶體系統處進行之背景操作的第一訊息；自主機裝置接收指示對執行背景操作之權限的第二訊息；及發起至少一個背景操作之執行。

【0099】 在實例2中，實例1之主題視情況包括其中第一訊息包含描述待在記憶體系統處進行之背景操作的容量之容量資料。

【0100】 在實例3中，實例1至2中之任何一者或多者之主題視情況包括其中傳送第一訊息包含將背景操作資料寫入至主機裝置可存取的複數個記憶體位置中之記憶體位置。

【0101】 在實例4中，實例1至3中之任何一者或多者之主題視情況包括其中第二訊息指示記憶體系統將執行至少一個背景操作之時間段。

【0102】 在實例5中，實例1至4中之任一者或多者之主題視情況包括進一步包含以下各者之操作：自描述符記憶體位置讀取時間資料，時間資料描述記憶體系統將執行至少一個背景操作之時間段，描述符記憶體位置為主機裝置可存取的複數個記憶體位置中之記憶體位置；在完成至少一個背景操作之前判定記憶體系統將執行至少一個背景操作之時間段已過期；及停止至少一個背景操作之執行。

【0103】 在實例6中，實例1至5中之任一者或多者之主題視情況包括進一步包含以下各者之操作：自主機裝置接收停止背景操作中斷信號；及回應於停止背景操作中斷信號，停止至少一個背景操作之執行。

【0104】 在實例7中，實例1至6中之任一者或多者之主題視情況包括進一步包含以下各者之操作：存取描述記憶體系統將執行至少一個背景操作之最高溫度的最高溫度資料；判定記憶體系統已超出最高溫度；及停止至少一個背景操作之執行。

【0105】 在實例8中，實例1至7中之任一者或多者之主題視情況包括進一步包含以下各者之操作：在完成至少一個背景操作之後將背景操作停止資料寫入至描述符記憶體位置，背景操作停止資料指示至少一個背景操作完成，描述符記憶體位置為主機裝置可存取的複數個記憶體位置中之記憶體位置。

【0106】 實例9為一種用於在包含記憶體控制器及複數個記憶體位置之記憶體系統處執行背景操作的方法，該方法包含：藉由記憶體系統向主機裝置傳送描述待在記憶體系統處進行之背景操作的第一訊息；藉由記憶體系統自主機裝置接收指示對執行背景操作之權限的第二訊息；及發起藉由記憶體系統對至少一個背景操作之執行。

【0107】 在實例10中，實例9之主題視情況包括其中第一訊息包含描述待在記憶體系統處進行之背景操作的容量之容量資料。

【0108】 在實例11中，實例9至10中之任何一者或多者之主題視情況包括其中傳送第一訊息包含將背景操作資料寫入至主機裝置可存取的複數個記憶體位置中之記憶體位置。

【0109】 在實例12中，實例9至11中之任何一者或多者之主題視情況包括其中第二訊息指示記憶體系統將執行至少一個背景操作之時間段。

【0110】 在實例13中，實例9至12中之任何一者或多者之主題視情況包括：藉由記憶體系統自描述符記憶體位置讀取時間資料，時間資料描述記憶體系統將執行至少一個背景操作之時間段，描述符記憶體位置為主機裝置可存取的複數個記憶體位置中的記憶體位置；藉由記憶體系統且在完成至少一個背景操作之前判定記憶體系統將執行至少一個背景操作之時間段已過期；及藉由記憶體系統停止至少一個背景操作。

【0111】 在實例14中，實例9至13中之任何一者或多者之主題視情況包括：藉由記憶體系統自主機裝置接收停止背景操作中斷信號；及回應於停止背景操作中斷信號，停止至少一個背景操作之執行。

【0112】 在實例15中，實例9至14中之任何一者或多者之主題視情況包括：藉由記憶體系統存取描述記憶體系統將執行至少一個背景操作之最高溫度的最高溫度資料；判定記憶體系統已超出最高溫度；及停止至少一個背景操作之執行。

【0113】 在實例16中，實例9至15中之任何一者或多者之主題視情況包括：在完成至少一個背景操作之後將背景操作停止資料寫入至描述符記憶體位置，背景操作停止資料指示至少一個背景操作完成，描述符記憶

體位置為主機裝置可存取的複數個記憶體位置中之記憶體位置。

【0114】 實例17為一種在其上包含指令之非暫時性電腦可讀媒體，該等指令在由至少一個處理器執行時使得至少一個處理器進行包含以下各者之操作：藉由記憶體系統向主機裝置傳送描述待記憶體系統處進行之背景操作的第一訊息，記憶體系統包含記憶體控制器及複數個記憶體位置；藉由記憶體系統自主機裝置接收指示對執行背景操作之權限的第二訊息；及發起藉由記憶體系統對至少一個背景操作之執行。

【0115】 在實例18中，實例17之主題視情況包括其中第一訊息包含描述待記憶體系統處進行之背景操作的容量之容量資料。

【0116】 在實例19中，實例17至18中之任何一者或多者之主題視情況包括其中傳送第一訊息包含將背景操作資料寫入至主機裝置可存取的複數個記憶體位置中之記憶體位置。

【0117】 在實例20中，實例17至19中之任何一者或多者之主題視情況包括其中第二訊息指示記憶體系統將執行至少一個背景操作之時間段。

【0118】 以上描述意欲為說明性的而非窮盡性的或限定性的。舉例而言，上文所描述之實例(或其一或多個態樣)可彼此組合使用。諸如一般熟習此項技術者在審閱以上描述後可使用其他實施例。提供摘要以符合37 C.F.R. §1.72(b)，從而允許讀者快速地確定技術揭示內容之本質。在理解了摘要將不用於解釋或限制申請專利範圍之範疇或意義之情況下提交本摘要。此外，在以上詳細描述中，可將各種特徵分組在一起以簡化本發明。此不應解釋為期望未主張之揭示特徵對於任何技術方案均為必需的。相反地，本發明主題可在於比特定揭示的實施例之所有特徵更少的特徵。因此，據此將以下申請專利範圍併入詳細描述中，其中每一技術方案作為獨

立實施例而獨立存在，且經審慎考慮此類實施例可以各種組合或排列彼此組合。應參考所附申請專利範圍連同此類申請專利範圍所授權之等效物之全部範疇來判定本發明的範疇。

【符號說明】**【0119】**

- 100:電子裝置
- 103:電荷偵測及發信電路
- 105:主機裝置
- 106:主機處理器
- 108:主記憶體
- 109:靜態記憶體
- 110:記憶體系統
- 111:記憶體控制器
- 112:非揮發性記憶體裝置
- 113:非揮發性記憶體
- 114:裝置控制器
- 115:通信介面
- 116:單向重置介面
- 118:脈衝模式偵測器
- 119:重置插腳
- 120:處理器
- 122:權限資料
- 205:主機

210:記憶體系統
300:處理流程
302:操作
304:操作
306:操作
400:處理流程
402:操作
404:操作
406:操作
408:操作
500:處理流程
501:第一行
502:操作
503:第二行
504:操作
505:指示
506:操作
507:權限資料
508:操作
509:停止背景操作中斷信號
510:操作
512:操作
514:操作

516:操作
518:操作
600:電子裝置
605:主機裝置
610:記憶體系統
615:應用
620:UFS驅動器
625:UFS主機控制器
630:UFS互連件
640:UFS裝置
645:UFS互連件
650:裝置級管理器
655:邏輯單元
657:裝置描述符
659:屬性
660:邏輯單元
661:旗標
665:邏輯單元
670:儲存器
700:處理流程
702:操作
704:操作
706:操作

710:操作
800:處理流程
802:操作
804:操作
806:操作
808:操作
810:操作
812:操作
900:處理流程
902:操作
904:操作
906:操作
908:操作
910:操作
912:操作
914:操作
916:操作
918:操作
920:操作
1000:環境
1001:電子裝置
1010:主機裝置
1020:記憶體系統

1030:設備/車輛
1040:設備/傢俱或器具
1050:設備/無人機
1100:機器
1102:處理器
1104:主記憶體
1106:靜態記憶體
1108:互鏈
1110:顯示單元
1112:文數字輸入裝置
1114:UI導航裝置
1117:感測器
1118:信號產生裝置
1120:網路介面裝置
1121:儲存裝置
1122:儲存裝置
1124:指令
1126:通信網路
1128:輸出控制器
Din:信號
Dout:信號
DIN_t/c:信號內資料
DOUT_t/c:信號外資料

REF_CLK:參考時脈

RST:重置信號

RST_n:低態有效信號

【發明申請專利範圍】

【請求項1】

一種電子裝置，其包含：

一記憶體系統，其包含一記憶體控制器及複數個記憶體位置，該記憶體控制器經程式化以進行包含以下各者之操作：

向一主機裝置傳送描述待在該記憶體系統處進行之背景操作的第一訊息；

自該主機裝置接收指示對執行該等背景操作之權限的一第二訊息；及

發起至少一個背景操作之執行。

【請求項2】

如請求項1之電子裝置，其中該第一訊息包含描述待在該記憶體系統處進行之背景操作的一容量之容量資料。

【請求項3】

如請求項1之電子裝置，其中傳送該第一訊息包含將背景操作資料寫入至該主機裝置可存取的該複數個記憶體位置中之一記憶體位置。

【請求項4】

如請求項1之電子裝置，其中該第二訊息指示該記憶體系統將執行該至少一個背景操作之一時間段。

【請求項5】

如請求項1之電子裝置，該等操作進一步包含：

自一描述符記憶體位置讀取時間資料，該時間資料描述該記憶體系統將執行該至少一個背景操作之一時間段，該描述符記憶體位置為該主機

裝置可存取的該複數個記憶體位置中之一記憶體位置；

在完成該至少一個背景操作之前，判定該記憶體系統將執行該至少一個背景操作之該時間段已過期；及

停止該至少一個背景操作之執行。

【請求項6】

如請求項1之電子裝置，該等操作進一步包含：

自該主機裝置接收一停止背景操作中斷信號；及

回應於該停止背景操作中斷信號，停止該至少一個背景操作之執行。

【請求項7】

如請求項1之電子裝置，該等操作進一步包含：

存取描述該記憶體系統將執行該至少一個背景操作之一最高溫度的最高溫度資料；

判定該記憶體系統已超出該最高溫度；及

停止該至少一個背景操作之執行。

【請求項8】

如請求項1之電子裝置，該等操作進一步包含在完成該至少一個背景操作之後將背景操作停止資料寫入至一描述符記憶體位置，該背景操作停止資料指示該至少一個背景操作完成，該描述符記憶體位置為該主機裝置可存取的該複數個記憶體位置中之一記憶體位置。

【請求項9】

一種用於在包含一記憶體控制器及複數個記憶體位置之一記憶體系統處執行背景操作的方法，該方法包含：

藉由該記憶體系統向一主機裝置傳送描述待在該記憶體系統處進行之背景操作的一第一訊息；

藉由該記憶體系統自該主機裝置接收指示對執行該等背景操作之權限的一第二訊息；及

發起藉由該記憶體系統對至少一個背景操作之執行。

【請求項10】

如請求項9之方法，其中該第一訊息包含描述待在該記憶體系統處進行之背景操作的一容量之容量資料。

【請求項11】

如請求項9之方法，其中傳送該第一訊息包含將背景操作資料寫入至該主機裝置可存取的該複數個記憶體位置中之一記憶體位置。

【請求項12】

如請求項9之方法，其中該第二訊息指示該記憶體系統將執行該至少一個背景操作之一時間段。

【請求項13】

如請求項9之方法，其進一步包含：

藉由該記憶體系統自一描述符記憶體位置讀取時間資料，該時間資料描述該記憶體系統將執行該至少一個背景操作之一時間段，該描述符記憶體位置為該主機裝置可存取的該複數個記憶體位置中之一記憶體位置；

藉由該記憶體系統且在完成該至少一個背景操作之前判定該記憶體系統將執行該至少一個背景操作之該時間段已過期；及

藉由該記憶體系統停止該至少一個背景操作。

【請求項14】

如請求項9之方法，其進一步包含：

藉由該記憶體系統自該主機裝置接收一停止背景操作中斷信號；及

回應於該停止背景操作中斷信號，停止該至少一個背景操作之執行。

【請求項15】

如請求項9之方法，其進一步包含：

藉由該記憶體系統存取描述該記憶體系統將執行該至少一個背景操作之一最高溫度的最高溫度資料；

判定該記憶體系統已超出該最高溫度；及

停止該至少一個背景操作之執行。

【請求項16】

如請求項9之方法，其進一步包含在完成該至少一個背景操作之後將背景操作停止資料寫入至一描述符記憶體位置，該背景操作停止資料指示該至少一個背景操作完成，該描述符記憶體位置為該主機裝置可存取的該複數個記憶體位置中之一記憶體位置。

【請求項17】

一種在其上包含指令之非暫時性電腦可讀媒體，該等指令在由至少一個處理器執行時使得該至少一個處理器進行包含以下各者之操作：

藉由一記憶體系統向一主機裝置傳送描述待在該記憶體系統處進行之背景操作的一第一訊息，該記憶體系統包含一記憶體控制器及複數個記憶體位置；

藉由該記憶體系統自該主機裝置接收指示對執行該等背景操作之權限的一第二訊息；及

發起藉由該記憶體系統對至少一個背景操作之執行。

【請求項18】

如請求項17之媒體，其中該第一訊息包含描述待在該記憶體系統處進行之背景操作的一容量之容量資料。

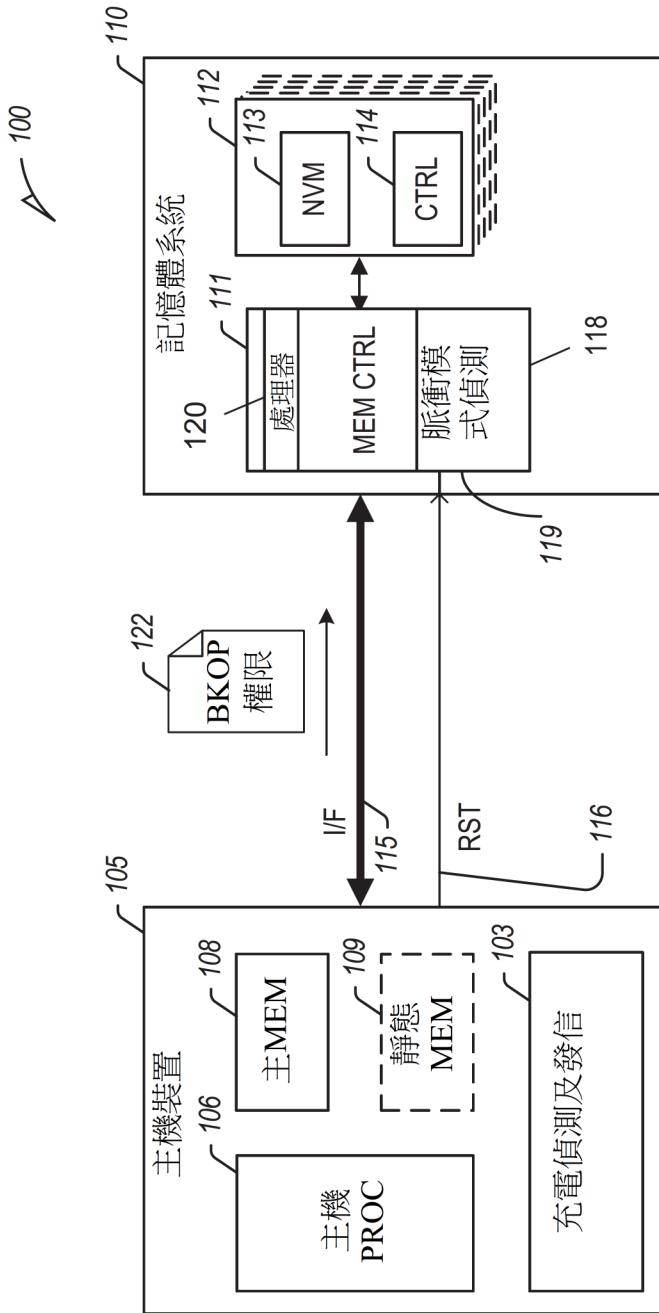
【請求項19】

如請求項17之媒體，其中傳送該第一訊息包含將背景操作資料寫入至該主機裝置可存取的該複數個記憶體位置中之一記憶體位置。

【請求項20】

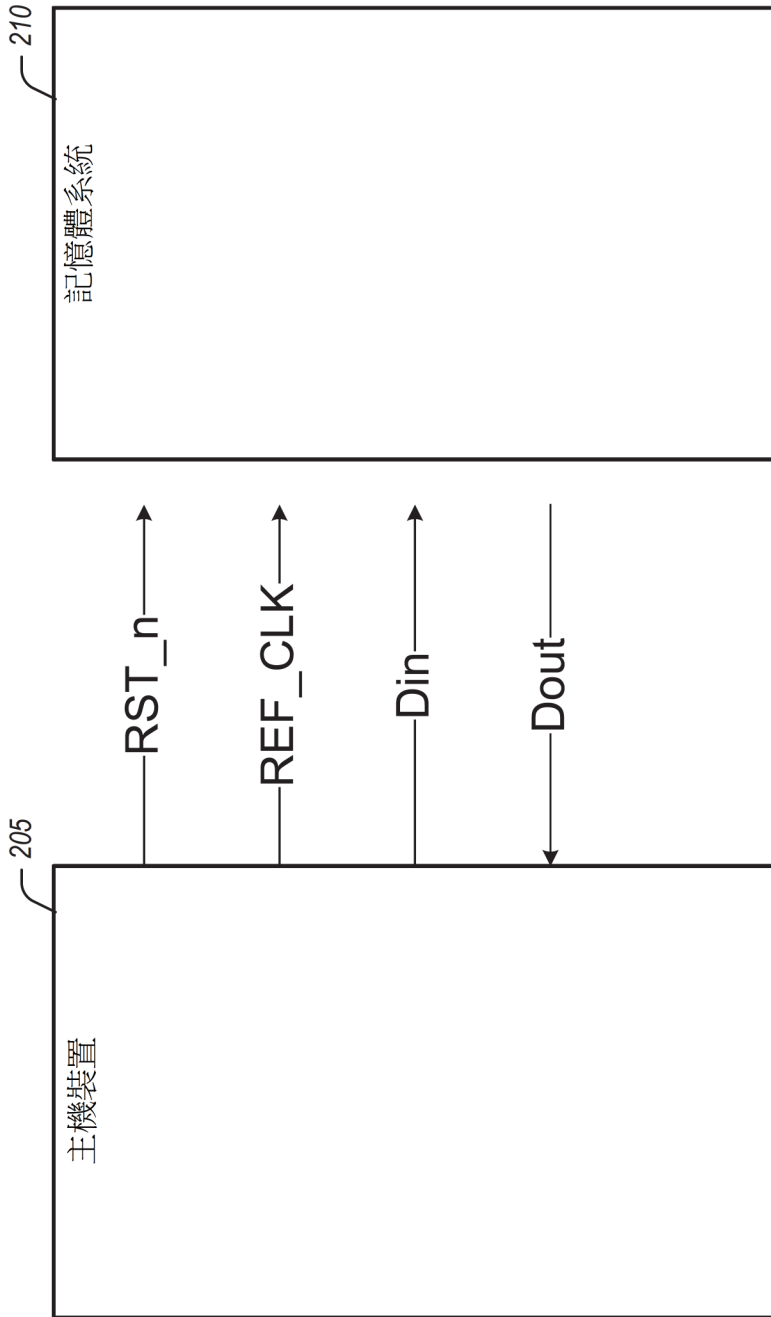
如請求項17之媒體，其中該第二訊息指示該記憶體系統將執行該至少一個背景操作之一時間段。

【發明圖式】

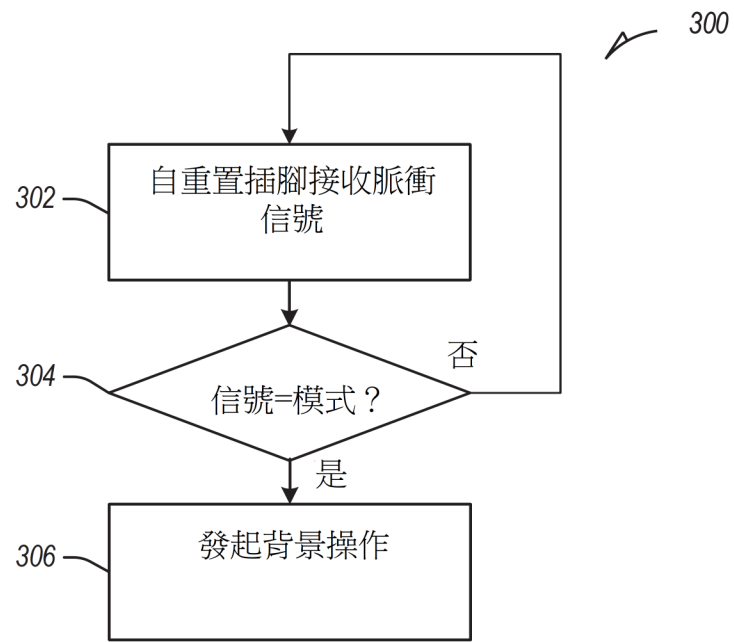


【圖1】

200

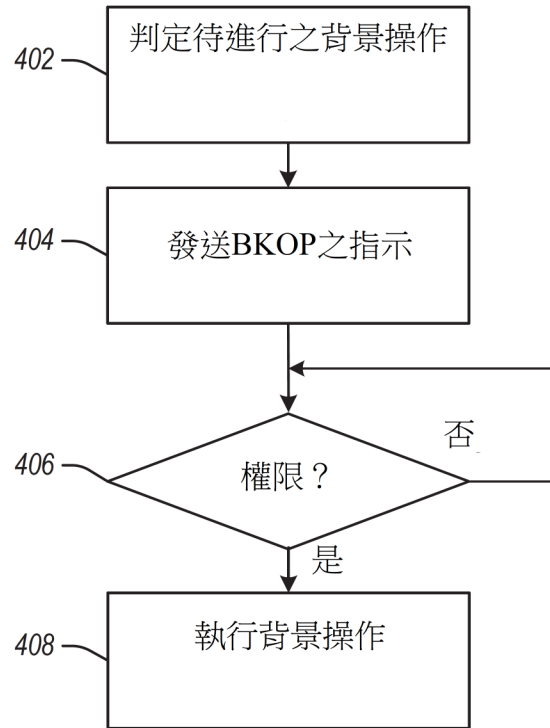


【圖2】



【圖3】

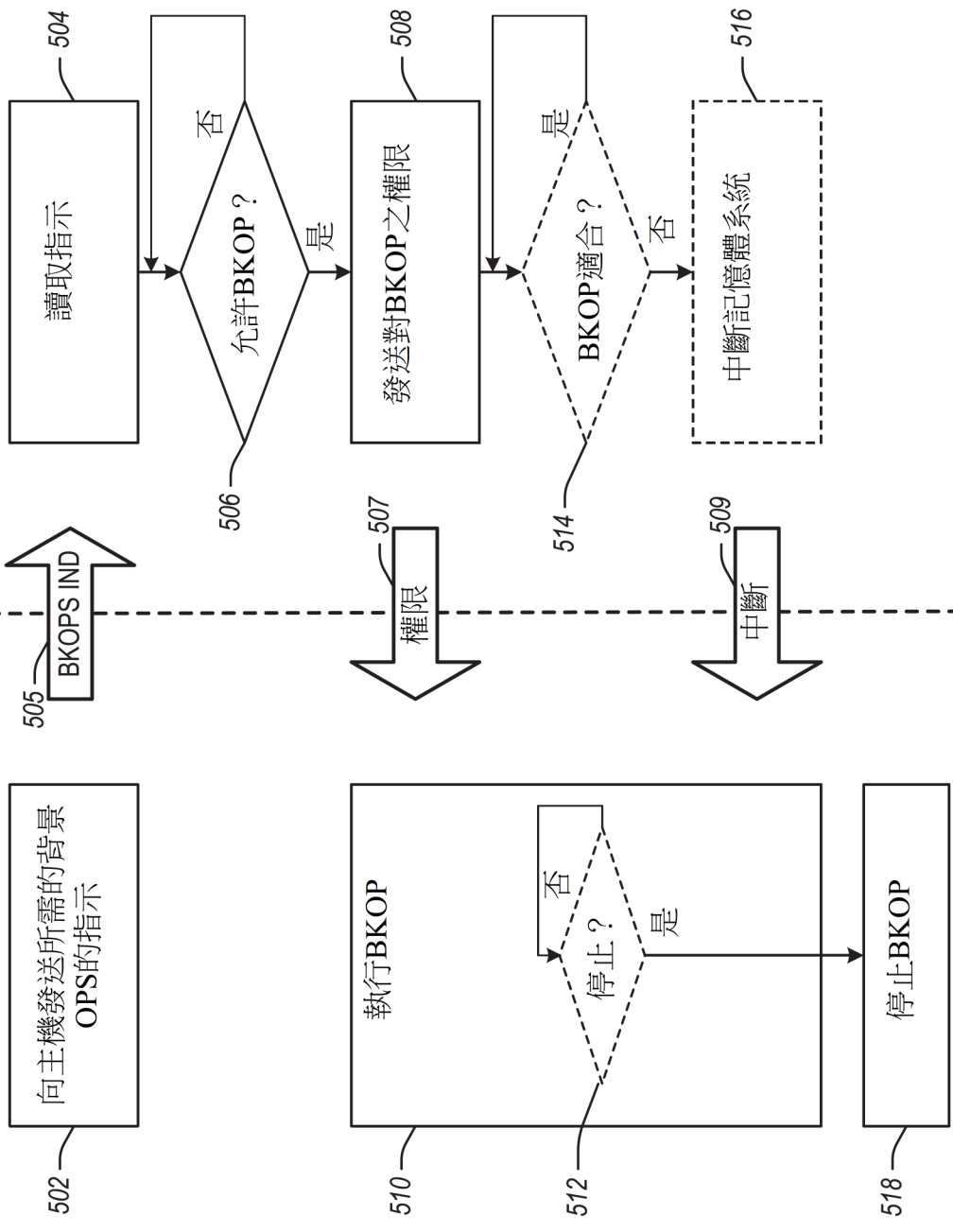
400



【圖4】

500

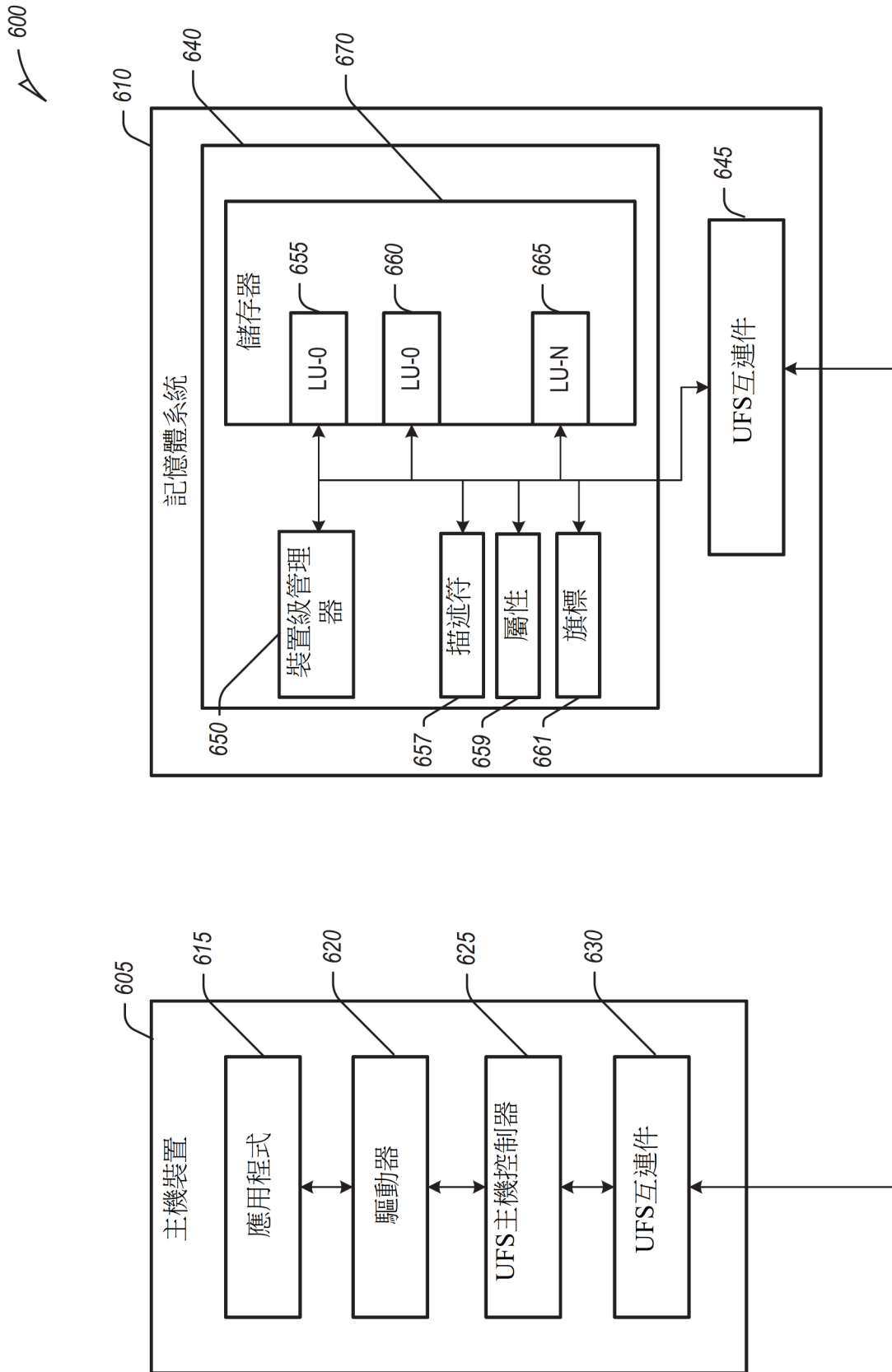
501



主機裝置

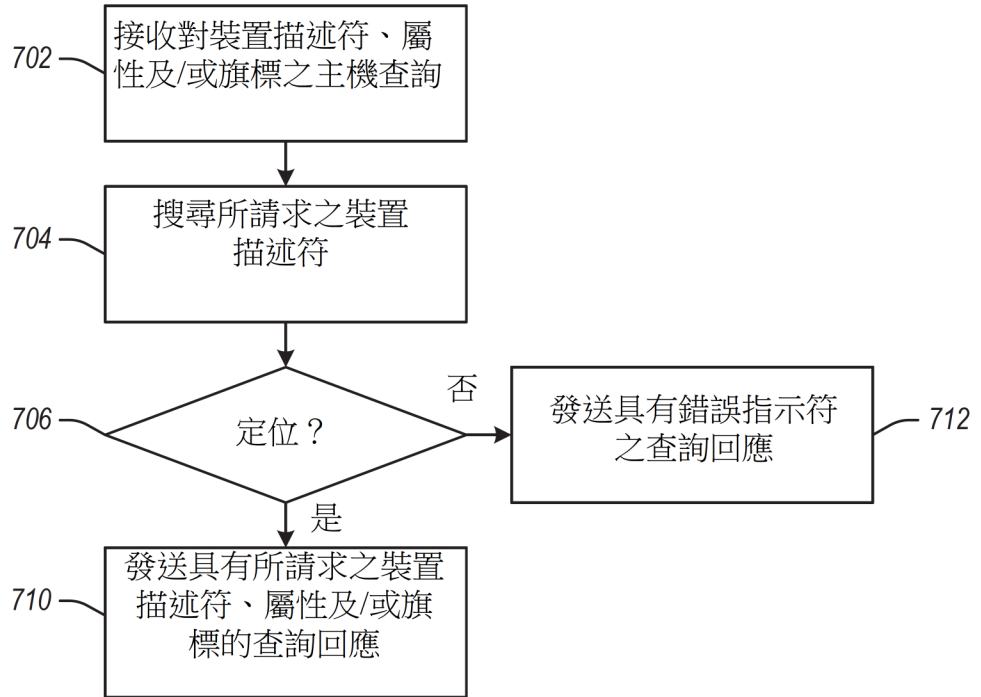
記憶體系統

【圖5】

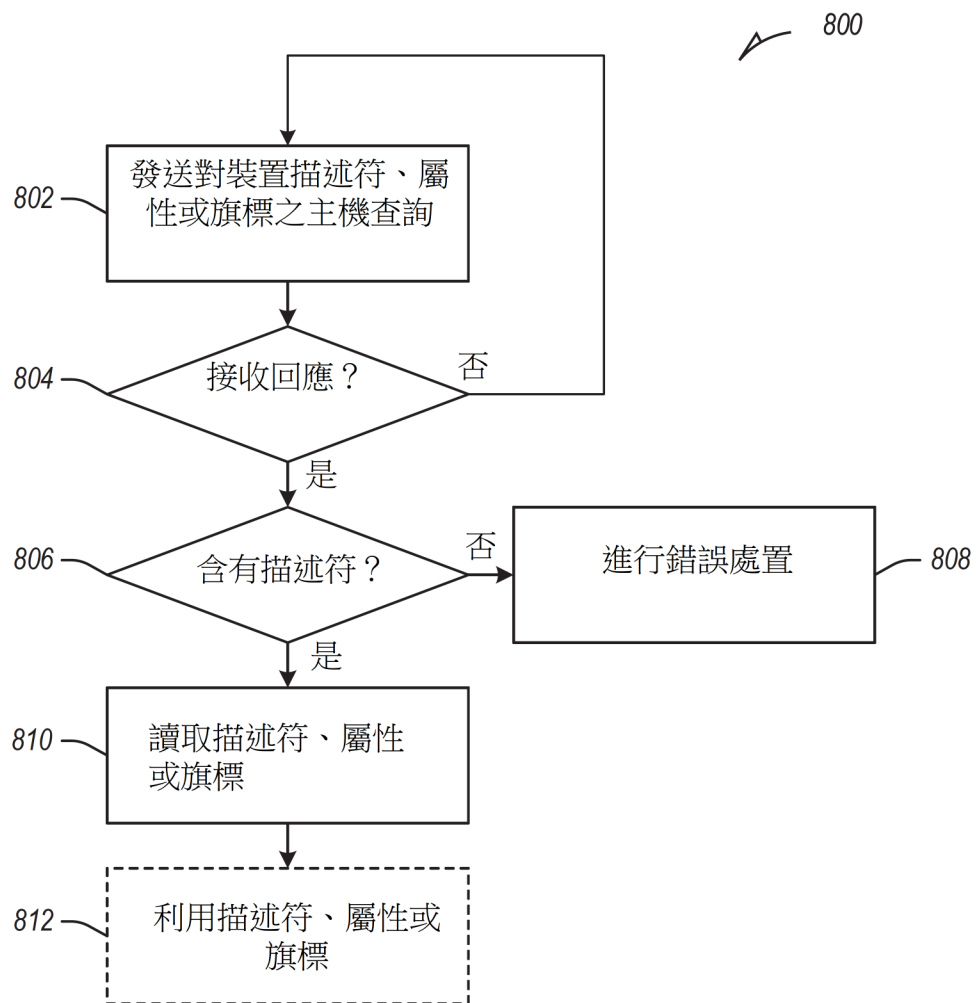


【圖6】

700

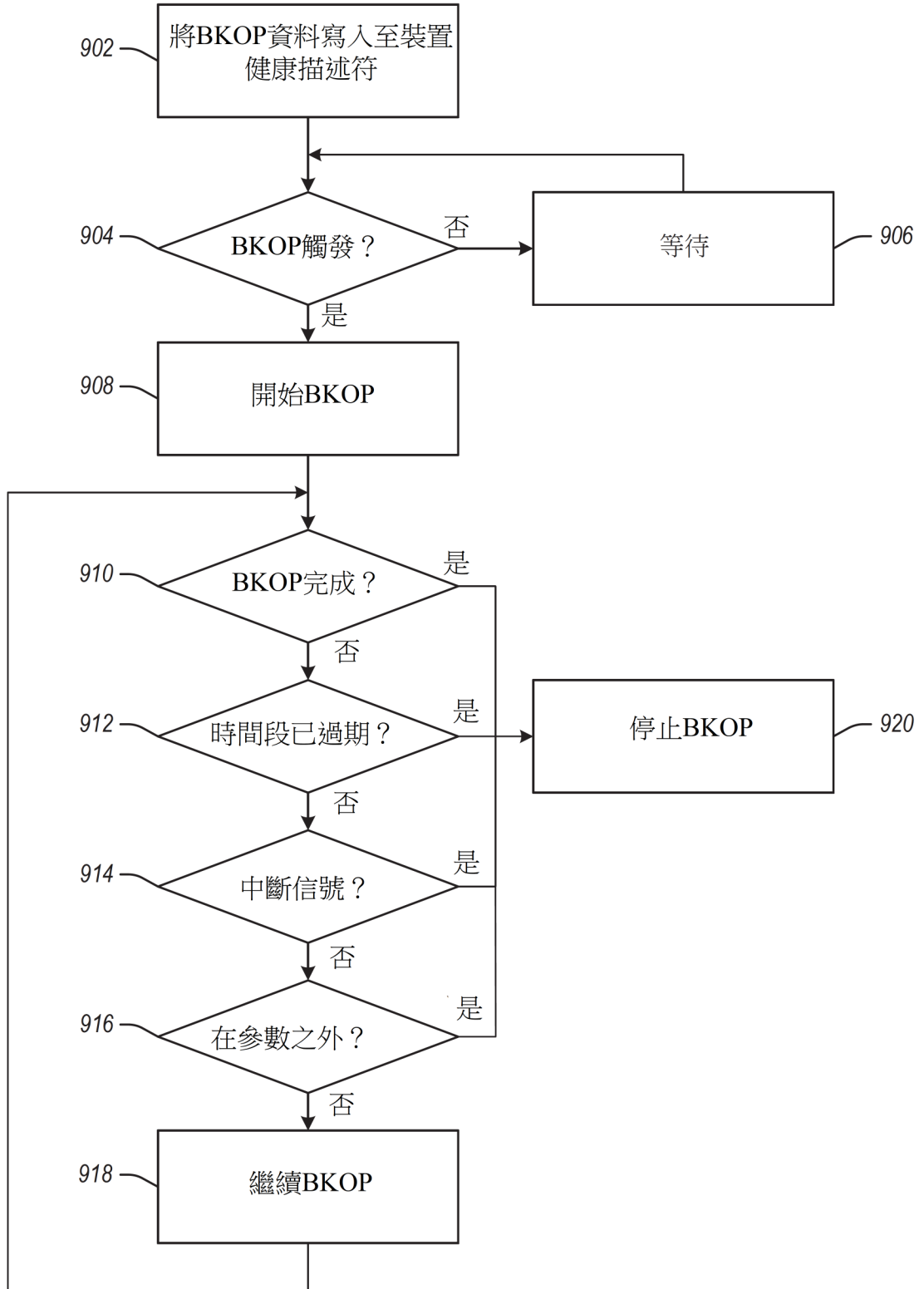


【圖7】

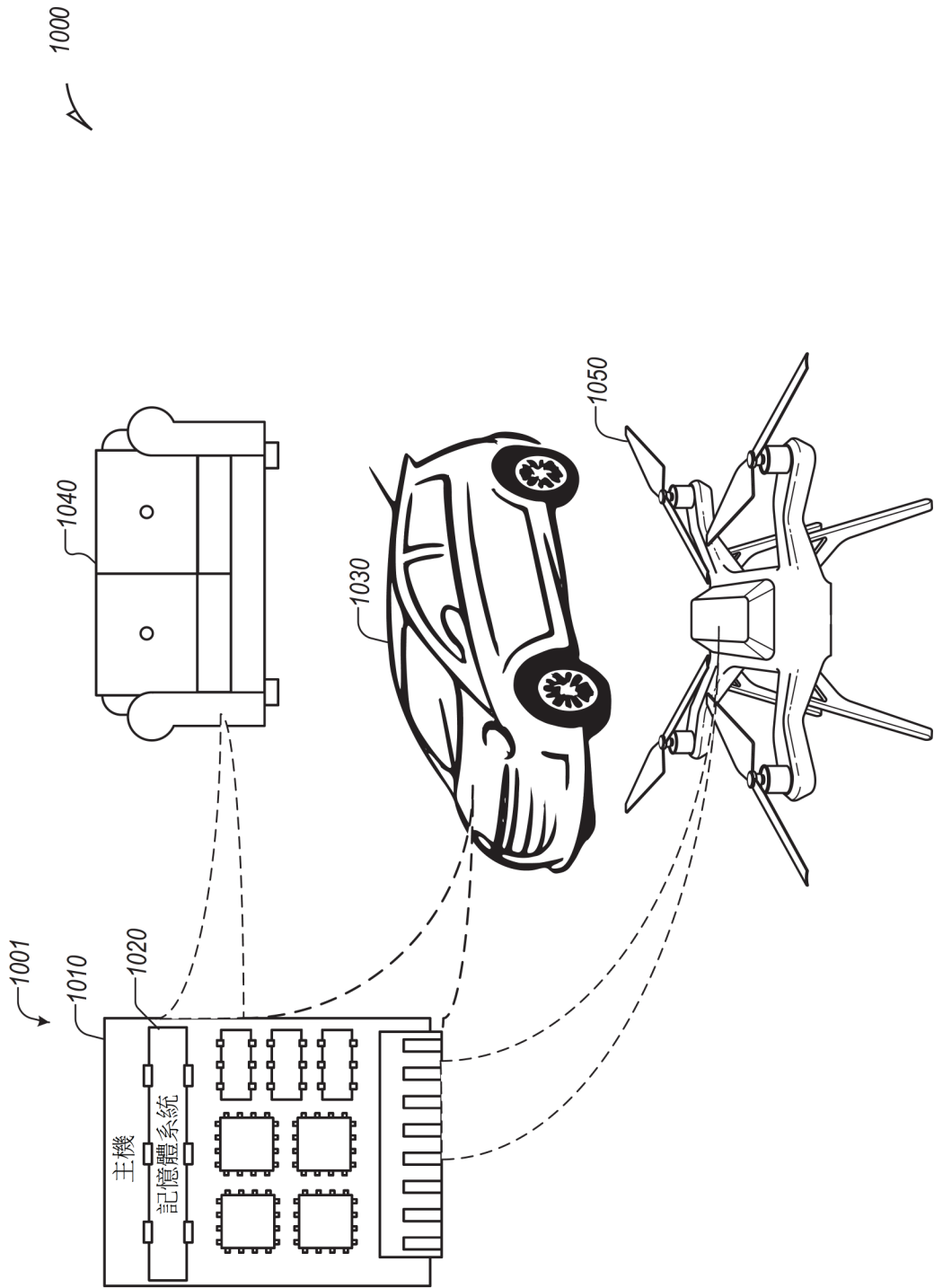


【圖8】

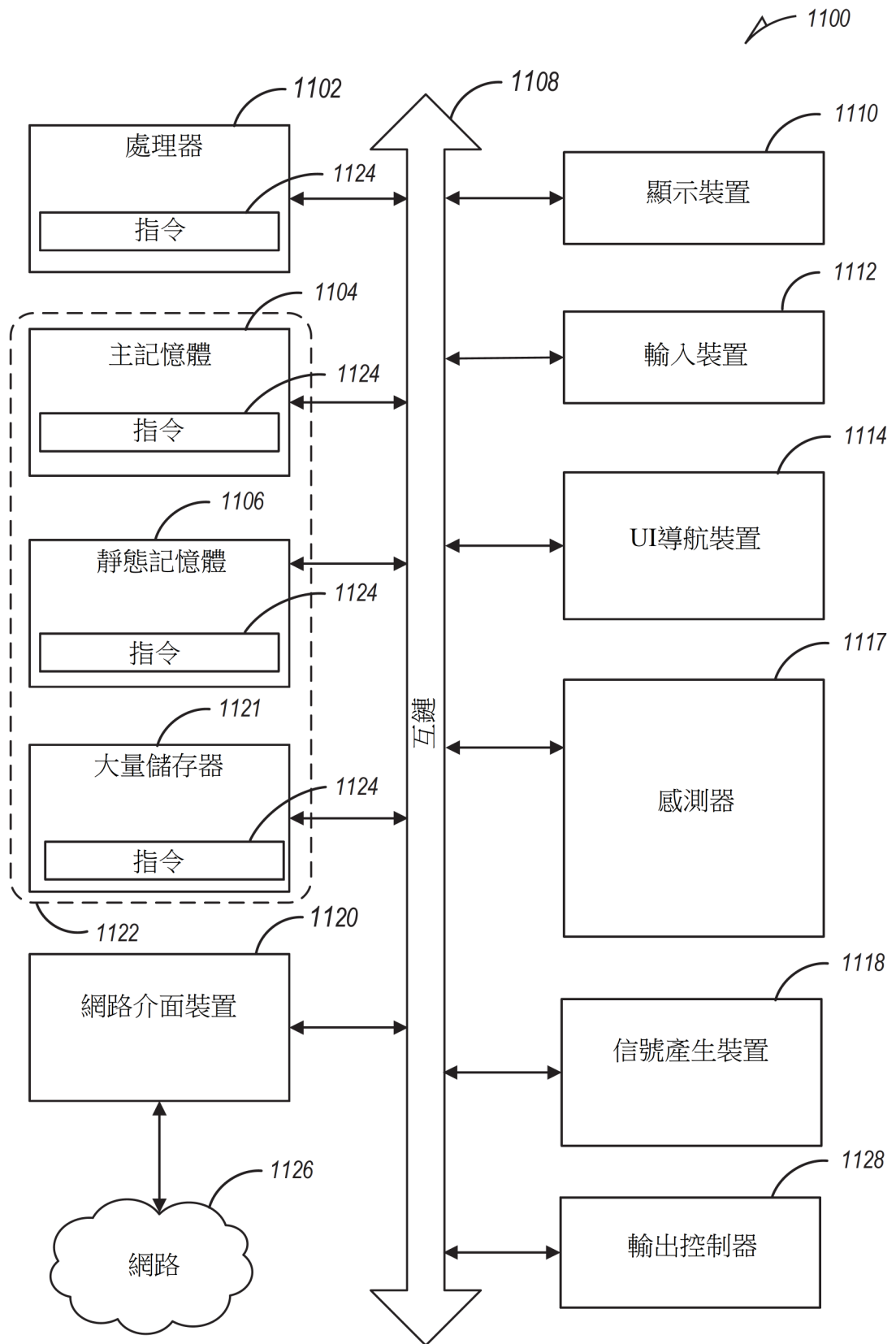
900



【圖9】



【圖10】



【圖11】