



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년02월28일
(11) 등록번호 10-1017396
(24) 등록일자 2011년02월17일

(51) Int. Cl.
H01L 33/16 (2010.01)
(21) 출원번호 10-2009-0060021
(22) 출원일자 2009년07월02일
심사청구일자 2009년07월02일
(65) 공개번호 10-2010-0022913
(43) 공개일자 2010년03월03일
(30) 우선권주장
1020080081172 2008년08월20일 대한민국(KR)
(56) 선행기술조사문헌
KR100604423 B1
JP2003204080 A
KR1020090056319 A
KR1020090034169 A

(73) 특허권자
서울옵토디바이스주식회사
경기도 안산시 원시동 727-5(1-36)
(72) 발명자
김화목
경기도 안산시 단원구 원시동 727-5 1블럭 36호
(74) 대리인
특허법인에이아이피

전체 청구항 수 : 총 22 항

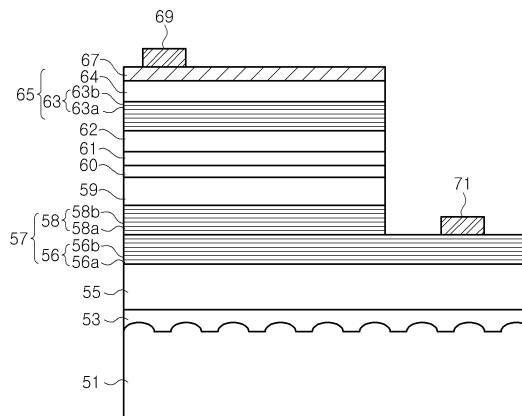
심사관 : 인치복

(54) 변조도핑층을 갖는 발광 다이오드

(57) 요약

변조도핑층을 갖는 발광 다이오드가 개시된다. 이 발광 다이오드는 n형 콘택층, p형 콘택층, InGaN 우물층을 포함하는 다중양자우물 구조의 활성영역을 포함한다. 여기서, n형 콘택층은, n형 불순물 도핑된 InGaN층과 언도프 InGaN층이 교대로 적층된 제1 변조도핑층과, n형 불순물 도핑된 InGaN층과 언도프 InGaN층이 교대로 적층된 제2 변조도핑층을 포함한다. 또한, 제1 변조도핑층의 InGaN층들은 서로 조성이 동일하고, 제2 변조도핑층의 InGaN층들은 서로 조성이 동일하다. 더욱이, 제2 변조도핑층은 제1 변조도핑층과 활성영역 사이에 위치하고, n-전극은 상기 제1 변조도핑층에 접촉한다. 제1 변조도핑층 및 제2 변조도핑층을 채택함으로써, 공정시간이 길어지는 것을 방지하면서 다중양자우물 구조 내에 유발되는 스트레인을 완화시킬 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

n형 콘택층, p형 콘택층, 및 상기 n형 콘택층과 상기 p형 콘택층 사이에 개재되고, InGaN 우물층을 포함하는 다중양자우물 구조의 활성영역을 포함하는 발광 다이오드에 있어서,

상기 n형 콘택층은, n형 불순물 도핑된 제1 InGaN층과 상기 제1 InGaN층에 비해 도핑 농도가 낮은 제2 InGaN층이 교대로 적층된 제1 변조도핑층과, n형 불순물 도핑된 제3 InGaN층과 상기 제3 InGaN층에 비해 도핑 농도가 낮은 제4 InGaN층이 교대로 적층된 제2 변조도핑층을 포함하고,

상기 제1 변조도핑층의 제1 및 제2 InGaN층들은 서로 조성이 동일하고, 상기 제2 변조도핑층의 제3 및 제4 InGaN층들은 서로 조성이 동일하고,

상기 제2 변조도핑층은 상기 제1 변조도핑층과 상기 활성영역 사이에 위치하고,

상기 제1 변조도핑층에 n-전극이 접촉하는 발광 다이오드.

청구항 2

청구항 1에 있어서, 상기 제1 변조도핑층의 In 조성비는 상기 제2 변조도핑층의 In 조성비와 다른 발광 다이오드.

청구항 3

청구항 2에 있어서, 상기 제1 변조도핑층의 In 조성비는 상기 제2 변조도핑층의 In 조성비보다 작은 발광 다이오드.

청구항 4

청구항 1에 있어서, 상기 제2 변조도핑층의 n형 불순물 도핑된 제3 InGaN층이 상기 활성영역에 인접하는 발광 다이오드.

청구항 5

청구항 1에 있어서, 상기 제2 변조도핑층은 상기 InGaN 우물층에 비해 In 조성비가 작은 발광 다이오드.

청구항 6

청구항 1에 있어서, 상기 제1 InGaN층에 비해 도핑 농도가 낮은 제2 InGaN층은 언도프층인 발광 다이오드.

청구항 7

청구항 1에 있어서, 상기 제3 InGaN층에 비해 도핑 농도가 낮은 제4 InGaN층은 언도프층인 발광 다이오드.

청구항 8

청구항 1에 있어서, 사파이어 기판, 및 상기 사파이어 기판과 상기 n형 콘택층 사이에 위치하는 GaN 버퍼층을 더 포함하는 발광 다이오드.

청구항 9

청구항 1에 있어서, 상기 p형 콘택층은, 제1 p형 GaN층, 제2 p형 GaN층, 상기 제1 및 제2 p형 GaN층 사이에 개재된 제3 변조도핑층을 포함하고,

상기 제3 변조도핑층은 p형 불순물 도핑된 제5 InGaN층과 상기 제5 InGaN층에 비해 도핑 농도가 낮은 제6 InGaN층이 교대로 적층되고,

상기 제5 및 제6 InGaN층들은 서로 조성이 동일한 발광 다이오드.

청구항 10

청구항 9에 있어서, 상기 제2 p형 GaN층은 상기 제1 p형 GaN층과 동일한 도핑농도를 갖는 발광 다이오드.

청구항 11

청구항 9에 있어서, 상기 제3 변조도핑층 내의 상기 p형 불순물 도핑된 제5 InGaN층은 상기 제1 p형 GaN층 및 상기 제2 p형 GaN층과 다른 도핑 농도를 갖는 발광 다이오드.

청구항 12

청구항 11에 있어서, 상기 제3 변조도핑층 내의 상기 p형 불순물 도핑된 제5 InGaN층은 상기 제1 p형 GaN층 및 상기 제2 p형 GaN층보다 낮은 도핑 농도를 갖는 발광 다이오드.

청구항 13

청구항 9에 있어서, 상기 제5 InGaN층에 비해 도핑 농도가 낮은 제6 InGaN층은 언도프층인 발광 다이오드.

청구항 14

청구항 9에 있어서, 상기 활성영역과 상기 p형 콘택층 사이에 p형 AlGaIn 클래드층을 더 포함하는 발광 다이오드.

청구항 15

청구항 14에 있어서, 상기 활성영역과 상기 p형 AlGaIn 클래드층 사이에 p형 불순물 도핑된 InGaN층과 p형 불순물 도핑된 AlGaIn층이 교대로 적층된 초격자층을 더 포함하는 발광 다이오드.

청구항 16

n형 콘택층;

상기 n형 콘택층 상부에 형성된 p형 콘택층; 및

상기 n형 콘택층과 상기 p형 콘택층 사이에 개재되고, InGaIn 우물층을 포함하는 다중양자우물 구조의 활성영역을 포함하고,

상기 p형 콘택층은, 제1 p형 GaN층, 제2 p형 GaN층, 상기 제1 및 제2 p형 GaN층 사이에 개재된 변조도핑층을 포함하고,

상기 변조도핑층은 p형 불순물 도핑된 제5 InGaN층과 상기 제5 InGaN층에 비해 도핑 농도가 낮은 제6 InGaN층이 교대로 적층되고,

상기 제5 및 제6 InGaN층들은 서로 조성이 동일한 발광 다이오드.

청구항 17

청구항 16에 있어서, 상기 제2 p형 GaN층은 상기 제1 p형 GaN층과 동일한 도핑농도를 갖는 발광 다이오드.

청구항 18

청구항 16에 있어서, 상기 변조도핑층 내의 상기 p형 불순물 도핑된 제5 InGaN층은 상기 제1 p형 GaN층 및 상기 제2 p형 GaN층과 다른 도핑 농도를 갖는 발광 다이오드.

청구항 19

청구항 18에 있어서, 상기 변조도핑층 내의 상기 p형 불순물 도핑된 제5 InGaN층은 상기 제1 p형 GaN층 및 상기 제2 p형 GaN층보다 낮은 도핑 농도를 갖는 발광 다이오드.

청구항 20

청구항 16에 있어서, 상기 제5 InGaN층에 비해 도핑 농도가 낮은 제6 InGaN층은 언도프층인 발광 다이오드.

청구항 21

청구항 16에 있어서, 상기 활성영역과 상기 p형 콘택층 사이에 p형 AlGaIn 클래드층을 더 포함하는 발광 다이오드.

청구항 22

청구항 21에 있어서, 상기 활성영역과 상기 p형 AlGaIn 클래드층 사이에 p형 불순물 도핑된 InGaIn층과 p형 불순물 도핑된 AlGaIn층이 교대로 적층된 초격자층을 더 포함하는 발광 다이오드.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 발광 다이오드에 관한 것으로, 더욱 상세하게는 변조도핑층을 갖는 발광 다이오드에 관한 것이다.

배경기술

[0002] 일반적으로, 질화물계 반도체는 풀컬러 디스플레이, 교통 신호등, 일반조명 및 광통신 기기의 광원으로 자외선, 청/녹색 발광 다이오드(light emitting diode) 또는 레이저 다이오드(laser diode)에 널리 이용되고 있다. 이러한 질화물계 발광 소자는 n형 및 p형 질화물반도체층 사이에 위치한 InGaIn 계열의 다중양자우물 구조의 활성영역을 포함하며, 상기 활성영역 내의 양자우물층에서 전자와 정공이 재결합하는 원리로 빛을 생성시켜 방출시킨다.

[0003] 도 1은 종래의 일반적인 발광 다이오드를 설명하기 위한 단면도이다.

[0004] 도 1을 참조하면, 상기 발광 다이오드는 기판(11), 버퍼층(13), 인듐프-GaN층(15), n형 GaIn 콘택층(17), 활성영역(19), p형 AlGaIn 클래드층(21), p형 GaIn 콘택층(25), 투명전극(27), p-전극(29) 및 n-전극(31)을 포함한다.

[0005] 이러한 종래의 발광 다이오드는 n형 콘택층(17)과 p형 콘택층(25) 사이에 InGaIn 우물층을 갖는 다중양자우물 구조의 활성영역(19)을 포함하여 발광 효율을 개선하고 있으며, 다중양자우물 구조 내의 InGaIn 우물층의 In 함량을 조절하여 원하는 파장의 광을 방출할 수 있다.

[0006] 그러나 종래의 발광 다이오드에 사용되는 질화물계 화합물 반도체는 일반적으로 사파이어와 같은 이종기판(11) 상에 성장되는데, 사파이어와 GaIn 결정은 격자상수 차이가 커서 사파이어 기판 상에 성장된 GaIn층 내에 강한 인장 응력이 발생된다. 이러한 인장 응력은 GaIn층 내에 고밀도의 결정 결함, 예컨대 전위(dislocations)를 발생시키고, 이러한 전위가 다중양자우물 구조의 활성영역(19)으로 전사되어 발광 효율을 떨어뜨린다.

[0007] 한편, GaIn과 InN 사이에 11%의 격자부정합이 존재하기 때문에 InGaIn 계열 다중양자우물구조에서는 양자우물과 양자장벽 계면에 강력한 스트레인이 발생하게 된다. 이러한 스트레인은 양자우물 내의 압전필드를 유발하여 내부양자효율(internal quantum efficiency)의 저하를 초래한다. 특히, 녹색 발광 다이오드의 경우, 양자우물에 함유되는 In의 양이 증가하기 때문에 압전필드에 의해 내부양자효율이 더욱 감소된다. 또한, 다중양자우물구조 내에 생성되는 스트레인은 활성층에 인접한 n형 질화물 반도체층에 의해 영향을 받는다. n형 질화물 반도체층, 예컨대 n형 콘택층과 양자우물층의 격자상수 불일치가 클수록, 활성영역 내에 더 큰 스트레인이 유발된다.

[0008] 활성영역 내에 생성되는 스트레인을 감소시키기 위해, n형 GaIn 콘택층과 활성층 사이에 조성이 서로 다른 제1 질화물 반도체층과 제2 질화물 반도체층을 교대로 적층한 초격자 구조를 형성하는 기술이 사용된다. 그러나, n형 콘택층과 활성층 사이에 서로 조성이 다른 질화물 반도체층들로 이루어진 초격자 구조를 형성하는 경우, 각 층의 성장 조건, 예컨대 온도 및 가스 유량이 달라 공정이 복잡하고 공정시간이 길어지는 문제점이 있다.

[0009] 한편, 종래의 발광 다이오드는 p형 콘택층(25) 상에 ITO와 같은 투명전극(27)을 형성하여 전류가 p형 콘택층(25) 내에 균일하게 분산되도록 하고 있다.

[0010] 그러나 투명전극(27)을 이용한 전류 분산은 투명전극의 광투과율 및 저항에 의해 일정한 한계를 갖는다. 즉, 투명전극(27)은 두꺼울수록 광투과율이 급격히 감소하고, 또한 투명전극의 저항이 과도하게 낮은 경우, 전류가 투명전극의 측면으로 흐르고 다시 발광 다이오드의 측면을 통해 흘러 버려 발광 효율이 감소될 수 있다. 한편, 투명전극(27)이 얇은 경우, p형 콘택층(25) 상에서 전류를 고르게 분산시키기 어렵다. 이에 따라, 투명전극(27)의

두께를 최적화하여 전류분산 성능을 확보하고 있지만, 투명전극 두께의 불균일성, p형 콘택층(25) 내의 결정 결함 등에 의해 전류분산을 최적화하는 데는 한계가 있다.

- [0011] 발광 다이오드에서 전류분산 성능은 정전방전(ESD) 특성, 턴온 전압 등과 밀접하게 관련이 있으며, 전류분산이 성능이 좋지 않을 경우, 정전 방전 특성이 나쁘고 턴온 전압이 감소한다.
- [0012] 한편, ESD 특성을 개선하기 위해 p측 영역에 초격자층을 형성할 수 있지만, 조성이 서로 다른 질화물 반도체층들로 이루어진 초격자층을 채택함에 따라, 발광 다이오드의 제조 공정 시간이 급격히 증가된다.

발명의 내용

해결 하고자하는 과제

- [0013] 본 발명이 해결하고자 하는 과제는, 공정시간이 길어지는 것을 방지하면서 전위가 활성영역 내로 전사되는 것을 방지할 수 있는 발광 다이오드를 제공하는 것이다.
- [0014] 본 발명이 해결하고자 하는 다른 과제는, 다중양자우물 구조에 유발되는 스트레인을 완화시킬 수 있는 발광 다이오드를 제공하는 것이다.
- [0015] 본 발명이 해결하고자 하는 또 다른 과제는, 공정 시간이 길어지는 것을 방지하면서 정전방전 특성을 향상시키고 턴온 전압을 증가시킬 수 있는 발광 다이오드를 제공하는 것이다.

과제 해결수단

- [0016] 상기 과제를 해결하기 위해, 본 발명의 일 태양은 변조도핑층을 갖는 발광 다이오드를 제공한다. 상기 발광 다이오드는 n형 콘택층, p형 콘택층, 및 상기 n형 콘택층과 상기 p형 콘택층 사이에 개재되고, InGaN 우물층을 포함하는 다중양자우물 구조의 활성영역을 포함한다. 한편, 상기 n형 콘택층은, n형 불순물 도핑된 제1 InGaN층과 상기 제1 InGaN층에 비해 도핑 농도가 낮은 제2 InGaN층이 교대로 적층된 제1 변조도핑층과, n형 불순물 도핑된 제3 InGaN층과 상기 제3 InGaN층에 비해 도핑 농도가 낮은 제4 InGaN층이 교대로 적층된 제2 변조도핑층을 포함한다. 또한, 상기 제1 변조도핑층의 제1 및 제2 InGaN층들은 서로 조성이 동일하고, 상기 제2 변조도핑층의 제3 및 제4 InGaN층들은 서로 조성이 동일하다. 더욱이, 상기 제2 변조도핑층은 상기 제1 변조도핑층과 상기 활성영역 사이에 위치하고, n-전극은 상기 제1 변조도핑층에 접촉한다.
- [0017] 조성이 동일한 InGaN/InGaN 변조도핑층을 n형 콘택층으로 채택함으로써 발광 다이오드 제조 공정시간이 길어지는 것을 방지하면서 전위가 변조도핑층을 통해 다중양자우물 구조 내로 전사되는 것을 방지할 수 있다. 또한, InGaN/InGaN 변조도핑층을 채택함으로써 GaN층을 콘택층으로 채택한 경우에 비해 활성영역에 발생하는 스트레인을 완화시킬 수 있으며, 양자우물층의 결정성을 개선하여 캐리어의 재결합율을 높일 수 있다.
- [0018] 상기 제1 InGaN층에 비해 도핑 농도가 낮은 제2 InGaN층은 언도프층을 포함하며, 상기 제3 InGaN층에 비해 도핑 농도가 낮은 제4 InGaN층도 언도프층을 포함한다.
- [0019] 한편, 상기 제1 변조도핑층은 상기 제2 변조도핑층에 비해 In 조성비가 작을 수 있다. In 조성비가 작은 제1 변조도핑층 상에 In 조성비가 큰 제2 변조도핑층을 위치시킴으로써 In의 조성비를 단계적으로 증가시킬 수 있고, 따라서 n형 콘택층과 활성 영역 사이의 격자 상수 차이에 따른 스트레인을 더욱 완화시킬 수 있다.
- [0020] 한편, 상기 제2 변조도핑층의 n형 불순물 도핑된 제3 InGaN층이 상기 활성영역에 인접할 수 있다. 이에 따라, 상기 변조도핑층으로부터 상기 활성 영역 내로 전자를 원활하게 주입할 수 있다.
- [0021] 상기 제2 변조도핑층은 상기 InGaN 우물층에 비해 In 조성비가 작은 것이 바람직하다. 이에 따라, 상기 활성영역 내에 전하를 가둘 수 있어 전자와 정공의 재결합율을 향상시킬 수 있다.
- [0022] 또한, 상기 발광 다이오드는 기판, 및 상기 기판과 상기 n형 콘택층 사이에 위치하는 버퍼층을 더 포함할 수 있다. 상기 기판은 사파이어 기판일 수 있으며, 상기 버퍼층은 GaN 버퍼층일 수 있다.
- [0023] 한편, 상기 p형 콘택층은, 제1 p형 GaN층, 제2 p형 GaN층, 상기 제1 및 제2 p형 GaN층 사이에 개재된 제3 변조도핑층을 포함할 수 있다. 상기 제3 변조도핑층은 p형 불순물 도핑된 제5 InGaN층과 상기 제5 InGaN층에 비해 도핑 농도가 낮은 제6 InGaN층이 교대로 적층되고, 상기 제5 및 제6 InGaN층들은 서로 조성이 동일하다. 이에 따라, p형 콘택층 내에서 전류분산을 도모할 수 있어 발광 다이오드의 ESD 특성 및 턴온 전압 특성을 향상시킬 수 있다.

- [0024] 상기 제5 InGaN층에 비해 도핑 농도가 낮은 제6 InGaN층은 언도프층을 포함한다.
- [0025] 상기 제2 p형 GaN층은 상기 제1 p형 GaN층과 동일한 도핑농도를 가질 수 있다. 또한, 상기 제3 변조도핑층 내의 p형 불순물 도핑된 제5 InGaN층은 상기 제1 p형 GaN층 및 상기 제2 p형 GaN층과 다른 농도를 가질 수 있으며, 특히 이들보다 낮은 도핑농도를 가질 수 있다.
- [0026] 한편, 상기 발광 다이오드는 상기 활성영역과 상기 p형 콘택층 사이에 p형 AlGaIn 클래드층을 더 포함할 수 있다. 상기 p형 AlGaIn 클래드층은 전자의 오버플로우를 방지하여 전자와 정공의 재결합율을 증가시킨다.
- [0027] 이에 더하여, 상기 발광 다이오드는 상기 활성영역과 상기 p형 AlGaIn 클래드층 사이에 p형 불순물 도핑된 InGaIn 층과 p형 불순물 도핑된 AlGaIn층이 교대로 적층된 초격자층을 더 포함할 수 있다. 상기 초격자층은 양자우물구조와 상기 p형 AlGaIn 클래드층 사이의 격자 불일치를 완화시키기 위해 사용된다.

효과

- [0028] 본 발명의 실시예들에 따르면, InGaIn/InGaIn 변조도핑층을 채택하여 양자우물구조 내의 스트레인을 완화시킬 수 있으며 전위가 n형 콘택층을 통해 다중양자우물 구조내로 전사되는 것을 방지할 수 있다. 또한, 불순물을 제외하고는 동일한 조성을 갖는 InGaIn층들을 이용하여 변조도핑층을 형성하므로, 변조도핑층 내의 InGaIn층들을 동일한 온도에서 성장시킬 수 있어 제조 공정 시간이 증가되는 것을 방지할 수 있다. 나아가, 제1 변조도핑층과 제2 변조도핑층을 서로 조성을 다르게 함으로써 n형 콘택층 내에서 In의 조성비를 단계적으로 증가시킬 수 있고, 따라서 n형 콘택층과 양자우물층 사이의 격자 불일치를 더욱 완화시킬 수 있다. 한편, p형 콘택층 내에 InGaIn/InGaIn 변조도핑층을 형성함으로써 p형 콘택층에서 전류분산을 도모할 수 있으며, 그 결과 발광 다이오드의 ESD 특성 및 턴온 전압 특성을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

- [0029] 이하, 첨부한 도면을 참조하여 본 발명의 실시예를 상세히 설명한다. 다음에 소개되는 실시예는 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수 있다. 그리고 도면에 있어서, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- [0030] 도 2는 본 발명의 일 실시예에 따른 발광 다이오드를 설명하기 위한 단면도이다.
- [0031] 도 2를 참조하면, 상기 발광 다이오드는 n형 콘택층(57), 다중양자우물 구조의 활성영역(59), p형 콘택층(65)을 포함한다. 또한, 상기 발광 다이오드는 기판(51), 상기 기판(51)과 n형 콘택층(57) 사이에 위치하는 버퍼층(55)을 더 포함할 수 있으며, 상기 기판(51)과 버퍼층(55) 사이에 핵층(53)이 위치할 수 있다. 또한, 활성영역(59)과 p형 콘택층(65) 사이에 p형 AlGaIn 클래드층(61)이 위치할 수 있으며, p형 AlGaIn 클래드층(61)과 활성영역(59) 사이에 InGaIn/AlGaIn 초격자층(60)이 위치할 수 있다. 이에 더하여, 상기 p형 콘택층(65) 상에 투명전극(67) 및 p-전극(69)이 위치하고, n형 콘택층(57) 상에 n-전극(61)이 위치할 수 있다.
- [0032] 상기 기판(51)은 질화갈륨계 반도체층을 성장시키기 위한 기판으로, 사파이어, SiC, 스피넬 등 특별히 제한되지 않으나, 바람직하게는, 도시한 바와 같이, 패터닝된 사파이어 기판(PSS)일 수 있다.
- [0033] 상기 핵층(53)은 기판(51) 상에 GaN 버퍼층(55)을 성장시키기 위해 400~600℃의 저온에서 (Al, Ga)N로 형성될 수 있으며, 바람직하게는 GaN로 형성된다. 상기 핵층은 약 25nm의 두께로 형성될 수 있다. GaN 버퍼층(55)은 기판(51)과 n형 콘택층(57) 사이에서 격자불일치를 완화하기 위해 형성되며 상대적으로 고온에서 성장된다. 상기 GaN 버퍼층은 언도프 GaN 또는 Si나 Ge와 같은 n형 불순물 도핑된 GaN로 형성될 수 있다.
- [0034] 상기 n형 콘택층(57)은 n형 불순물 도핑된 InGaIn층(56a)과 상기 InGaIn층(56a)에 비해 도핑 농도가 낮은 InGaIn층(56b), 예컨대 언도프 InGaIn층(56b)이 교대로 적층된 제1 변조도핑층(56)과, n형 불순물 도핑된 InGaIn층(58a)과 상기 InGaIn층(58a)에 비해 낮은 도핑 농도를 갖는 InGaIn층(58b), 예컨대 언도프 InGaIn층(58b)이 교대로 적층된 제2 변조도핑층(58)을 포함한다. 여기서, 상기 제1 변조도핑층(56)의 InGaIn층들(56a, 56b)은 서로 조성이 동일하고, 상기 제2 변조도핑층(58)의 InGaIn층들(58a, 58b)은 서로 조성이 동일하다. 즉, 제1 및 제2 변조도핑층들(56, 58)은 각각 불순물 도핑 농도를 제외하면 동일한 조성의 InGaIn층들로 형성되며, 따라서 불순물 소스의 공급량을 조절함으로써, 예컨대, 불순물 소스의 공급 및 차단을 반복함으로써 형성될 수 있다.

- [0035] 한편, 상기 제2 변조도핑층(58)이 상기 제1 변조도핑층(56)과 상기 활성영역(59) 사이에 위치한다. 또한, 상기 제1 변조도핑층(56)의 In 조성비는 상기 제2 변조도핑층(58)의 In 조성비와 다르며, 상기 제1 변조도핑층(56)의 In 조성비가 상기 제2 변조도핑층(58)의 In 조성비보다 작은 것이 바람직하다. 이에 따라, n형 콘택층(57) 내에서 In의 조성비를 단계적으로 증가시킬 수 있으며, 따라서 n형 콘택층(57)과 활성영역(59)의 격자불일치를 더욱 완화시킬 수 있다.
- [0036] 제1 및 제2 변조도핑층(56, 58) 내 InGaN층에 도핑되는 불순물은 Si, Ge 등 다양할 수 있으나, 바람직하게 Si이 사용될 수 있다. 제1 및 제2 변조도핑층들(56, 58)에 도핑되는 Si는 아래층에서 유발된 전위가 위층으로 전사되는 것을 방지하여 활성영역(59)의 결정성을 향상시킨다.
- [0037] 상기 제1 및 제2 변조도핑층(56, 58)은 각각 7 내지 15주기로 형성될 수 있다. 7주기 미만의 경우, 변조도핑층을 사용한 효과가 미미하고 15주기를 초과하면 공정시간이 증가되어 바람직하지 않다.
- [0038] 상기 제1 및 제2 변조도핑층(56, 58)은 도시된 바와 같이 서로 접할 수 있으나, 이에 한정되는 것은 아니며, 제1 및 제2 변조도핑층 사이에 조성이 다른 질화갈륨계 반도체층이 개재될 수도 있다.
- [0039] 활성영역(59)은 양자장벽층과 InGaN 양자우물층이 교대로 적층된 다중양자우물 구조를 가진다. 상기 양자장벽층은 양자우물층에 비해 밴드갭이 넓은 질화갈륨계 반도체층, 예컨대, GaN, InGaN, AlGaN 또는 AlInGaN로 형성될 수 있다. InGaN 양자우물층 내의 In 조성비는 원하는 광 파장에 의해 결정된다. 한편, 상기 제2 변조도핑층(58) 내의 InGaN층의 In 조성비는 InGaN 양자우물층 내에 전자와 정공을 가둘 수 있도록 InGaN 양자우물층의 In 조성비에 비해 작은 것이 바람직하다.
- [0040] p형 클래드층(61)은 AlGaN으로 형성될 수 있으며, 전자의 오버플로우를 방지하여 활성영역 내에서의 전자와 정공의 재결합을 향상시킨다. 상기 p형 AlGaN 클래드층(61)은 상대적으로 격자 상수가 작기 때문에, 다중양자우물 구조의 활성영역(59)과 클래드층(61) 사이에 격자 불일치가 커서 AlGaN 클래드층(61)의 결정성이 나빠질 수 있다. 따라서, 상기 AlGaN 클래드층(61)을 형성하기 전에, InGaN/AlGaN 초격자층(60)을 형성할 수도 있다. 상기 초격자층(60)은 p형 AlGaN 클래드층(61)에 대한 버퍼층으로서 기능한다.
- [0041] 한편, p형 콘택층(65)은 제1 p형 GaN층(62), 제3 변조도핑층(63) 및 제2 p형 GaN층(64)을 포함한다. 제1 및 제2 p형 GaN층(62, 64)은 MOCVD 기술을 이용하여 약 950°C 온도에서 성장될 수 있으며, p형 불순물로서 예컨대, 약 $5 \times 10^{18} \text{ cm}^{-3}$ 농도의 Mg가 도핑될 수 있다. 안정된 공정 진행을 위해, 상기 제1 및 제2 p형 GaN층(62, 64)은 동일한 도핑농도를 갖는 것이 바람직하다.
- [0042] 상기 제3 변조도핑층(63)은 p형 불순물이 도핑된 InGaN층(63a)과 상기 InGaN층(63a)에 비해 도핑 농도가 낮은 InGaN층(63b), 예컨대 언도프 InGaN층(63b)이 교대로 적층되며, 예컨대 7 내지 15 주기 성장될 수 있다. 상기 InGaN층(63a)에는 제1 및 제2 p형 GaN층(62, 64)보다 낮은 농도, 예컨대 약 $1 \times 10^{17} \sim 1 \times 10^{18} \text{ cm}^{-3}$ 정도의 Mg가 도핑될 수 있다. 이들 InGaN층들(63a, 63b)은 불순물 도핑 유무를 제외하면 동일한 조성으로 형성된다. 따라서, 상기 제3 변조도핑층(63)은 p형 불순물의 소스 가스, 예컨대 Cp_2Mg 의 공급 및 중단을 반복하면서 동일온도에서 연속적으로 성장될 수 있다.
- [0043] 상기 제3 변조도핑층(63)은 도핑된 InGaN층(63a)과 언도프 InGaN층(63b)이 반복되므로, 전류가 도핑된 InGaN층(63a) 내에서 쉽게 분산될 수 있고, 그 결과, p형 콘택층(65) 내에서 전류가 고르게 분산된다. 더욱이, 상기 제3 변조도핑층(63)에 의해 제2 p형 GaN층(64)의 결정성이 향상될 수 있다.
- [0044] 한편, 상기 p형 콘택층(65) 상에 Ni/Au 또는 인디움 틴 산화막(ITO)과 같은 투명 전극(67)이 형성되고, 그 위에 p-전극(69)이 예컨대 리프트오프 공정으로 형성될 수 있다. 또한, 상기 n형 콘택층(57) 상에 Ni/Au 또는 Ti/Al 등의 n-전극(71)이 리프트오프 공정으로 형성될 수 있다. 상기 n-전극(71)은 전류 분산을 위해, 도시된 바와 같이, 제1 변조 도핑층(56) 상에 형성되는 것이 바람직하다.
- [0045] 본 실시예에 있어서, p-전극(69) 및 n-전극(71)이 기판(51) 상부에 위치하는 발광 다이오드에 대해 설명하지만, 이에 한정되는 것은 아니다. 예컨대, 본 발명의 발광 다이오드는 레이저 리프트 오프 공정에 의해 기판(51)을 분리하는 공정을 통해 전극들이 발광 다이오드의 위면 및 아래면에 각각 위치하는 수직형 발광 다이오드일 수도 있다.
- [0046] 제3 변조도핑층(63)의 영향을 알아보기 위해 다른 구조는 동일하게 하고 변조도핑층(63)의 적용 유무만을 달리 하여 실시예 및 비교예의 발광 다이오드를 제작하였다. 즉, $5 \times 10^{18} \text{ cm}^{-3}$ 의 농도로 Mg가 도핑된 제1 p형 GaN층

(62)을 50nm, Mg 도핑된 InGaN층 및 언도프 InGaN층을 각각 22Å씩 10주기로 하여 총두께 22nm, 및 $5 \times 10^{18} \text{ cm}^{-3}$ 의 농도로 Mg가 도핑된 제2 p형 GaN층(64)을 128nm 성장시키고, 일반적인 ITO 투명전극(67)을 형성하여 발광 다이오드(실시예)를 제작하였으며, 이에 대한 비교예로서, 변조도핑층(53)을 생략하고 단일의 p-GaN 콘택층을 200nm 성장시키고 ITO 투명전극(67)을 형성한 발광 다이오드(비교예)를 제작하였다.

[0047] 상기 실시예와 비교예에 따른 발광 다이오드의 특성을 표 1에 요약하였다.

표 1

[0048]

	과장(@20mA) (nm)	Vf(@1uA) (V)	Vf(@20mA) (V)	Po(@20mA) (mW)	Po(@80mA) (mW)	비고
비교예	454.40	1.74	3.13	16.19	52.05	단일 p형 GaN 콘택층
	453.17	1.86	3.13	16.03	51.57	
실시예	449.15	2.23	2.92	17.18	54.75	Mg-InGaN/ u-InGaN 변조도핑층
	448.41	2.22	2.91	17.19	54.89	

[0049] 표 1에서 알 수 있듯이, p형 콘택층(65) 내에 Mg-InGaN/u-InGaN 변조도핑층(63)을 형성함에 따라 1uA에서의 전압, 즉 턴온 전압이 증가하고 순방향 전압은 감소하였으며, 광 출력이 향상되었다. 이는 변조도핑층(63)에 의해 전류분산 성능이 개선되었기 때문이라 판단된다.

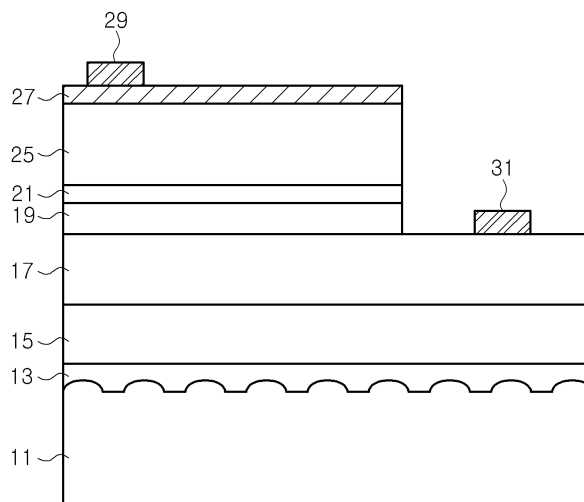
도면의 간단한 설명

[0050] 도 1은 종래의 발광 다이오드를 설명하기 위한 단면도이다.

[0051] 도 2는 본 발명의 일 실시예에 따른 발광 다이오드를 설명하기 위한 단면도이다.

도면

도면1



도면2

