

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-191473

(P2008-191473A)

(43) 公開日 平成20年8月21日(2008.8.21)

(51) Int.Cl. F 1 テーマコード (参考)
G 1 0 L 19/00 (2006.01)
 G 1 0 L 19/00 3 1 2 A
 G 1 0 L 19/00 3 1 2 B

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号	特願2007-26768 (P2007-26768)	(71) 出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通2丁目5番5号
(22) 出願日	平成19年2月6日(2007.2.6)	(71) 出願人	506227884 三洋半導体株式会社 群馬県邑楽郡大泉町坂田一丁目1番1号
		(74) 代理人	100075258 弁理士 吉田 研二
		(74) 代理人	100096976 弁理士 石田 純
		(72) 発明者	清崎 健一 群馬県邑楽郡大泉町坂田一丁目1番1号 三洋半導体株式会社内

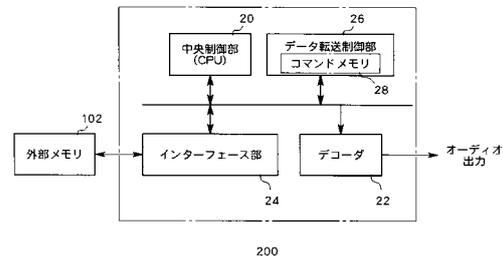
(54) 【発明の名称】 音データ処理装置

(57) 【要約】

【課題】音データ処理装置を含む電子機器の消費電力を低減する。

【解決手段】音データをデコード処理するデコーダ22と、外部メモリに接続されるインターフェース部24と、インターフェース部24に装着された外部メモリ102から音データを読み出し、デコーダ22へ転送するデータ転送制御部26と、デコーダ22、インターフェース部24及びデータ転送制御部26の処理を制御する中央制御部20と、を備えることによって上記課題を解決することができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

音データをデコード処理するデコーダと、
外部メモリに接続されるインターフェース部と、
前記インターフェース部に接続された外部メモリから音データを読み出し、前記デコーダへ転送するデータ転送制御部と、
前記デコーダ、前記インターフェース部及び前記データ転送制御部の処理を制御する中央処理部と、
を備えることを特徴とする音データ処理装置。

【請求項 2】

請求項 1 に記載の音データ処理装置であって、
前記データ転送制御部は、前記中央処理部の命令に応じて、所定の量の前記音データを転送する制御を行うことを特徴とする音データ処理装置。

【請求項 3】

請求項 1 又は 2 に記載の音データ処理装置であって、
前記中央処理部は、
前記データ転送制御部へ前記音データを転送する命令を出力した後、前記データ転送制御部が動作する期間に動作を停止することを特徴とする音データ処理装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、外部メモリに格納された音データを読み込んで処理する音データ処理装置に関する。

【背景技術】

【0002】

近年、フラッシュメモリ等の外部メモリを接続することによって、外部メモリに格納されている音データを読み込んでデコード処理等を施す音データ処理装置が広く用いられている。

【0003】

図 3 に背景技術となる音データ処理装置 100 の構成を示す。音データ処理装置 100 は、中央処理部 (CPU) 10、デコーダ 12 及びインターフェース部 (IF 部) 14 を含んで構成される。IF 部 14 にフラッシュメモリ等の外部メモリ 102 を接続することによって、外部メモリ 102 が CPU 10 において認識される。CPU 10 は、外部メモリ 102 が認識されると、ユーザからの指示等に基づいて外部メモリ 102 内に予め格納されている音データを IF 部 14 を介して読み出し、所定のタイミングでデコーダ 12 へ転送する。デコーダ 12 は、外部メモリ 102 から転送されてきた音データを所定のフォーマットに準じてデコードしてオーディオ出力として出力する。

【0004】

また、特許文献 1 には、複数の音声コーデックに対応するマルチコーデック対応のオーディオシステムを提供する技術が開示されている。これは、CPU により、デジタル信号処理部 (DSP) 内蔵の RAM に記憶されている音声コーデックプログラムが、デジタル信号処理部によりデコードする音楽情報に対応するものであるか否かを判定し、対応するか否かによって処理を変更するものである。

【0005】

【特許文献 1】特開 2001 - 202094 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

ところで、音データ処理装置 100 は携帯用の圧縮音楽再生装置に搭載されることが多い。このような場合、CPU 10 は、ユーザからのキー入力の受付処理、表示装置の制御

10

20

30

40

50

処理等の多数の処理を行わなければならない場合があり、音データの転送に特化されていない。

【0007】

そうすると、単に外部メモリからの音データの読み出し及びデコーダへの転送のみを行っている場合でも多機能のCPU10全体をアクティブな状態にする必要があり、装置全体としての消費電力が増加してしまう問題がある。

【課題を解決するための手段】

【0008】

本発明は、音データをデコード処理するデコーダと、外部メモリに接続されるインターフェース部と、前記インターフェース部に接続された外部メモリから音データを読み出し、前記デコーダへ転送するデータ転送制御部と、前記デコーダ、前記インターフェース部及び前記データ転送制御部の処理を制御する中央処理部と、を備えることを特徴とする音データ処理装置である。

10

【0009】

ここで、前記データ転送制御部は、前記中央処理部の命令に応じて、所定の量の前記音データを転送する制御を行うことが好適である。また、前記中央処理部は、前記データ転送制御部へ前記音データを転送する命令を出力した後、前記データ転送制御部が動作する期間に動作を停止することが好適である。

【発明の効果】

【0010】

本発明によれば、外部メモリに格納された音データを転送する際の消費電力を抑制することができる。

20

【発明を実施するための最良の形態】

【0011】

[装置構成]

本発明の実施の形態における音データ処理装置200は、図1に示すように、中央処理部(CPU)20、デコーダ22、インターフェース部(IF部)24及びデータ転送制御部26を含んで構成される。

【0012】

CPU20、デコーダ22、IF部24及びデータ転送制御部26はバスを介して互いにデータの送受信が可能となるように接続される。音データ処理装置200は、IF部24を介して外部メモリ102に接続される。外部メモリ102は、フラッシュメモリ等のメモリカードとすることができる。

30

【0013】

CPU20は、音データ処理装置200を含む電子機器を統合的に制御する半導体素子である。音データ処理装置200を搭載する電子機器としては、例えば、圧縮音楽再生装置、無線通信手段を有する携帯電話、データ管理を行うためのPDA等を挙げることができる。CPU20は、例えば、ASIC(Application Specific Integrated Circuit)とすることができる。CPU20は、内蔵メモリに登録されているプログラムを実行することによって電子機器を制御する。

40

【0014】

例えば、音データ処理装置200が圧縮音楽再生装置である場合、CPU20は、バスに接続されている操作部(図示しない)からユーザのキー入力を受け付け、そのキー入力に応じて音楽の再生条件を制御して、その制御の結果を表示装置(図示しない)に表示させる制御を行う。

【0015】

デコーダ22は、所定のフォーマットで符号化処理や圧縮処理された音データをバスから取り込み、音データをそのフォーマットに準じて伸張処理や復号化処理する。音データの符号化方式には、例えば、WMA, AMR, DivX, G.723, MP3, AACが挙げられる。

50

【 0 0 1 6 】

I F 部 2 4 は、外部メモリ 1 0 2 の装着するためのアダプタ部、外部メモリ 1 0 2 の外部端子に電氣的に接続されるコネクタ部、外部メモリ 1 0 2 とのデータの読み出し及びデータの書き込みを行うデータ処理部を含んで構成される。

【 0 0 1 7 】

I F 部 2 4 のアダプタ部は、外部メモリ 1 0 2 の外形に合わせられた挿入スペースを有する。I F 部 2 4 のコネクタ部は、外部メモリ 1 0 2 がアダプタ部に装着された場合に、外部メモリ 1 0 2 に設けられた電極と接触することによって、外部メモリ 1 0 2 の内部電気回路と I F 部 2 4 のデータ処理部とを電氣的に接続する。

【 0 0 1 8 】

外部メモリ 1 0 2 がメモリカードである場合、例えば、I F 部 2 4 のデータ処理部は P C カード A T A 規格インターフェースに準拠するレジスタを介して、制御プログラム又は制御ロジック回路が C P U 2 0 又はデータ転送制御部 2 6 からのデータ読み出し等の命令を解釈し、アダプタ部に装着された外部メモリ 1 0 2 のタイプに応じたコマンドに変換する。コマンドは、外部メモリ 1 0 2 の内部電気回路に送られ、外部メモリ 1 0 2 に格納されているデータ（音データ）が読み出される。

【 0 0 1 9 】

データ転送制御部 2 6 は、D M A (D i r e c t M e m o r y A c c e s s) 転送を行うための制御回路である。データ転送制御部 2 6 を用いたデータ読み出しでは、C P U 2 0 の演算処理を介さずに、外部メモリ 1 0 2 から音データを直接読み出すことができる。

【 0 0 2 0 】

データ転送制御部 2 6 は、データ転送に関する汎用的な機能を持たせるために、データ転送の制御方法（以後、コマンドと呼ぶ）を複数保持するためのコマンドメモリ 2 8 を備えることが好適である。コマンドメモリ 2 8 は、格納するコマンドの数に対応した複数のレジスタで構成することができ、C P U 2 0 によってコマンドが設定される。C P U 2 0 は、データ転送制御部 2 6 に対してコマンドに従いデータ転送の制御を開始するための指示のみを送信し、その指示に応じてデータ転送制御部 2 6 はコマンドメモリ 2 8 からコマンドを順に読み取り実行する。データ転送制御部 2 6 がコマンドメモリ 2 8 を備えることによって、回路規模の増大を防ぎつつ、様々なデータ転送に適應することが可能なデータ転送制御部 2 6 が実現できる。

【 0 0 2 1 】

C P U 2 0 を用いたデータ転送では、C P U 2 0 は、I F 部 2 4 へのデータ読出命令、外部メモリ 1 0 2 からのデータの読み出し、I F 部 2 4 からデコーダ 2 2 へのデータ転送の 3 ステップを行う命令を出力して、音データの転送を制御する。

【 0 0 2 2 】

一方、データ転送制御部 2 6 を用いたデータ転送では、C P U 2 0 からデータ転送制御部 2 6 へ転送命令が一旦行われると、データ転送制御部 2 6 は I F 部 2 4 へのデータ読出命令、外部メモリ 1 0 2 からのデータの読み出し、I F 部 2 4 からデコーダ 2 2 へのデータ転送の 3 ステップを行う命令を出力して音データの転送を制御する。データ転送制御部 2 6 は、データ転送処理を随時監視し、一群の音データ（例えば、1 曲分の音データ）のデータ転送が終了した時点で C P U 2 0 へデータ転送処理の終了を示す信号を出力する。

【 0 0 2 3 】

[制御方法]

次に、図 2 に示すフローチャートを参照して、本実施の形態における音データ処理装置 2 0 0 における制御について説明する。以下の説明では、再生対象となる音データが格納された外部メモリ 1 0 2 は I F 部 2 4 に予め装着されているものとする。

【 0 0 2 4 】

ステップ S 1 0 では、音データの再生処理命令が受け付けられる。C P U 2 0 は、操作部等のユーザインターフェース（図示しない）から音データ再生処理命令と読み出し対象

10

20

30

40

50

となる音データを特定する特定情報を受け付ける。特定情報は、I F 部 2 4 に装着された外部メモリ 1 0 2 から予め読み出された音データのファイル名リストをユーザインターフェースの表示部（図示しない）に表示し、そのリストから再生の対象となるファイル名をユーザに選択させてもよい。C P U 2 0 は、音データ再生処理命令と特定情報を受け付けると、ステップ S 1 2 へ処理を移行させる。

【 0 0 2 5 】

ステップ S 1 2 では、C P U 2 0 からデータ転送制御部 2 6 へ音データの読み出しを示すコマンドが送信される。C P U 2 0 は、ステップ S 1 0 で音データ再生処理命令を受け付けると、特定情報と共に読み出し処理を開始させるコマンドをデータ転送制御部 2 6 へ送信する。ステップ S 1 4 では、データ転送制御部 2 6 において C P U 2 0 からのコマンドが受け付けられる。

10

【 0 0 2 6 】

ステップ S 1 6 では、C P U 2 0 へのクロックの供給を停止して、C P U 2 0 の動作を停止する。このとき、C P U 2 0 は割り込み信号が入力されない限り動作の停止を継続する。ステップ S 1 8 では、データ転送制御部 2 6 が I F 部 2 4、デコーダ 2 2 に命令を送ることによって、外部メモリ 1 0 2 に格納された音データを読み出してデコード処理を行い、オーディオ信号を出力する処理を開始する。

【 0 0 2 7 】

ステップ S 2 0 では、データ転送制御部 2 6 は、ステップ S 1 8 において求められたメモリ空間から、I F 部 2 4 を介して外部メモリ 1 0 2 から音データを所定のバイト数毎に読み出し、C P U 2 0 を介することなくデコーダ 2 2 へ転送する制御を継続して行う。デコーダ 2 2 は、データ転送制御部 2 6 から入力されるデータを順次デコードしてオーディオ信号として出力する。

20

【 0 0 2 8 】

ステップ S 2 2 では、読み出し対象として指定された音データが総て読み出されたか否かが判定される。データ転送制御部 2 6 は、ステップ S 1 8 において求められたメモリ空間に格納されている音データの総ての読み出しが終了したか否かを判定し、終了していればステップ S 2 4 に処理を移行させ、そうでなければステップ S 2 0 へ処理を戻す。

【 0 0 2 9 】

ステップ S 2 4 では、データ転送制御部 2 6 から C P U 2 0 へ処理が戻される。データ転送制御部 2 6 は、バースト転送が終了したことを示す終了信号を C P U 2 0 へ送信する。C P U 2 0 において終了信号が受信され、データ転送処理が終了する。

30

【 0 0 3 0 】

以上のように、本実施の形態では、音データ処理装置 2 0 0 におけるデータ転送処理が実質的に C P U 2 0 を介さずに行われる。これによって、C P U 2 0 における処理の負担を軽減できると共に、データ転送制御部 2 6 がデータ転送を制御する期間に C P U 2 0 の動作を停止することができるため、音データ処理装置 2 0 0 を含む電子機器の消費電力を低減することができる。

【 0 0 3 1 】

本発明の実施の形態では、外部メモリ 1 0 2 は着脱可能なメモリカードである場合を示したが、本発明はこれに限定されるものではない。例えば、外部メモリ 1 0 2 は、圧縮音楽再生装置などの電子機器に音データ処理装置 2 0 0 と共に搭載された内蔵型のメモリチップとしてもよい。このとき、音データ処理装置 2 0 0 は、外部のコンピュータよりメモリチップに音楽データを書き込むための入出力インターフェースを備えることが好適である。入出力インターフェースは、例えば、U S B (U n i v e r s a l S e r i a l B u s) を用いることができる。

40

【 0 0 3 2 】

また、本発明の実施の形態では、音データ処理装置 2 0 0 は音楽再生のための場合を示したが、本発明はこれに限定されるものではない。例えば、音データ処理装置 2 0 0 の機能は、圧縮された映像データの再生処理に転用することができる。圧縮された映像データ

50

としては、Mpeg（登録商標）、WMV（Windows Media Video）（登録商標）等の形式が挙げられる。

【図面の簡単な説明】

【0033】

【図1】本発明の実施の形態における音データ処理装置の構成を示すブロック図である。

【図2】本発明の実施の形態における音データ処理装置の処理方法を示すフローチャートである。

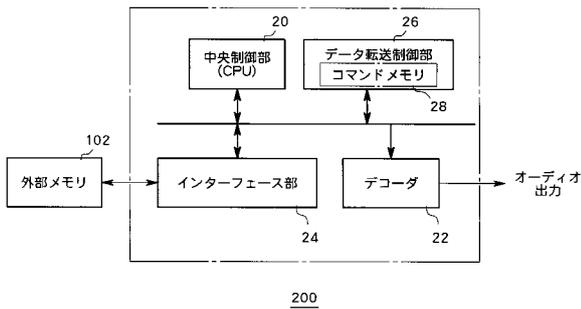
【図3】背景技術における音データ処理装置の構成を示すブロック図である。

【符号の説明】

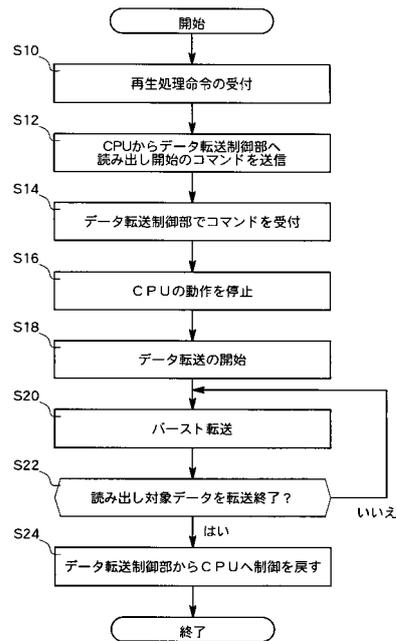
【0034】

10 CPU、12 デコーダ、14 IF部、20 CPU、22 デコーダ、24 IF部、26 データ転送制御部、100、200 音データ処理装置、102 外部メモリ。

【図1】



【図2】



【 図 3 】

