

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4001066号

(P4001066)

(45) 発行日 平成19年10月31日(2007.10.31)

(24) 登録日 平成19年8月24日(2007.8.24)

(51) Int. Cl.	F I		
G09F 9/30 (2006.01)	G09F	9/30	338
H05B 33/12 (2006.01)	H05B	33/12	B
H01L 51/50 (2006.01)	H05B	33/14	A
H05B 33/26 (2006.01)	H05B	33/26	Z

請求項の数 13 (全 20 頁)

(21) 出願番号	特願2003-193671 (P2003-193671)	(73) 特許権者	000002369
(22) 出願日	平成15年7月8日(2003.7.8)		セイコーエプソン株式会社
(65) 公開番号	特開2004-102245 (P2004-102245A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成16年4月2日(2004.4.2)	(74) 代理人	100095728
審査請求日	平成15年7月8日(2003.7.8)		弁理士 上柳 雅誉
(31) 優先権主張番号	特願2002-209880 (P2002-209880)	(74) 代理人	100107261
(32) 優先日	平成14年7月18日(2002.7.18)		弁理士 須澤 修
(33) 優先権主張国	日本国(JP)	(72) 発明者	中西 早人
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	伊藤 昌哉

最終頁に続く

(54) 【発明の名称】 電気光学装置、配線基板及び電子機器

(57) 【特許請求の範囲】

【請求項1】

基体上の有効領域に設けられた複数の第1電極と、
 前記複数の第1電極に対して共通に設けられた第2電極と、
 前記複数の第1電極と前記第2の電極との間に設けられた複数の電気光学素子と、
 前記第1電極に電源電圧を供給するための第1の配線と、
 前記第2電極と接続された第2の配線と、を含み、
 前記第1の配線は、前記基体の外周をなす1辺に沿って延在し、かつ、前記基体の外周をなす前記1辺と前記有効領域との間に設けられた、第1の部分有し、
 前記第2の配線は、前記基体の外周をなす複数の辺のうち少なくとも3辺に沿って延在し、かつ、前記基体の外周をなす複数の辺のうち少なくとも3辺と前記有効領域との間に設けられた、第2の部分有し、
 前記第2の部分の占有面積は、前記第1の部分の占有面積より大であること、
 を特徴とする電気光学装置。

【請求項2】

基体上の有効領域に設けられた複数の第1電極と、
 前記複数の第1電極に対して共通に設けられた第2電極と、
 前記複数の第1電極と前記第2の電極との間に設けられた複数の電気光学素子と、
 前記第1電極に電源電圧を供給するための第1の配線と、
 前記第2電極と接続された第2の配線と、を含み、

10

20

前記第 1 の配線は、前記基体の外周をなす 1 辺に沿って延在し、かつ、前記基体の外周をなす前記 1 辺と前記有効領域との間に設けられた、第 1 の部分を有し、

前記第 2 の配線は、前記基体の外周をなす複数の辺のうち少なくとも 3 辺に沿って延在し、かつ、前記基体の外周をなす複数の辺のうち少なくとも 3 辺と前記有効領域との間に設けられた、第 2 の部分を有し、

前記第 2 の部分の線幅が前記第 1 の部分の線幅よりも広く形成されていることを特徴とする電気光学装置。

【請求項 3】

前記第 2 の部分の線幅は、配線全体に亘って、前記第 1 の部分の線幅よりも広く形成されていることを特徴とする請求項 2 記載の電気光学装置。

10

【請求項 4】

前記複数の電気光学素子の各々は、前記複数の第 1 電極のうち対応する第 1 電極と前記第 2 電極との間に設けられ、当該対応する第 1 電極と前記第 2 電極との間に電圧が印加されることにより発光する発光層を有し、

前記複数の電気光学素子は前記発光層の発光色が異なる複数の種類の電気光学素子を含み、

前記第 1 の配線は、発光色毎に配線されていることを特徴とする請求項 1 又は請求項 2 に記載の電気光学装置。

【請求項 5】

前記第 2 の部分の線幅は、前記電気光学素子の種類毎に配線された前記第 1 の配線のうち、前記第 1 の部分の線幅が最も広く形成されているものより大であること特徴とする請求項 4 記載の電気光学装置。

20

【請求項 6】

前記有効領域と、前記基体の外周をなす複数の辺のうち少なくとも 1 辺との間にダミー領域が設けられ、

前記第 1 の部分は、前記基体の外周をなす前記 1 辺と前記ダミー領域との間に設けられており、

前記第 2 の部分は、前記基体の外周をなす複数の辺のうち少なくとも 3 辺と前記ダミー領域との間に設けられていること、

を特徴とする請求項 1 から請求項 5 の何れか一項に記載の電気光学装置。

30

【請求項 7】

前記第 2 電極は、少なくとも前記有効領域と前記ダミー領域とを覆うように形成されていることを特徴とする請求項 6 記載の電気光学装置。

【請求項 8】

前記第 2 の配線と前記第 2 電極との接続部は、前記有効領域と前記基体の外周の複数の辺のうち少なくとも 3 辺との間に設けられていることを特徴とする請求項 7 記載の電気光学装置。

【請求項 9】

前記複数の第 1 電極の各々は、前記有効領域に設けられた、対応する画素回路に含まれ、

40

前記画素回路を制御する信号を伝送する複数の制御線を有し、

前記複数の制御線は、前記第 1 の配線及び前記第 2 の配線のうち少なくともいずれか一つとは、少なくとも前記基体上において交差しないように配置されていること請求項 1 から請求項 8 の何れか一項に記載の電気光学装置。

【請求項 10】

前記制御線は、前記画素回路に走査信号を供給するための走査線と、前記画素回路にデータ信号を供給するためのデータ線と、を含むことを特徴とする請求項 9 記載の電気光学装置。

【請求項 11】

前記電気光学素子は、正孔注入 / 輸送層と、有機エレクトロルミネッセンス材料からな

50

る発光層とを積層して形成したものであることを特徴とする請求項 1 から請求項 10 の何れか一項に記載の電気光学装置。

【請求項 12】

請求項 1 から請求項 11 の何れか一項に記載の電気光学装置を備えることを特徴とする電子機器。

【請求項 13】

複数の第 1 電極の各々と前記複数の第 1 電極に対して共通に設けられた第 2 電極との間に設けられた電気光学素子を備えた電気光学装置のための配線基板であって、

基体上に設けられた複数の第 1 電極と、

前記第 1 の電極に電源電圧を供給するための第 1 の配線と、

前記第 2 の電極と接続するための第 2 の配線と、を含み、

前記第 2 の配線は、前記複数の第 1 電極が設けられた有効領域の外に配置され、

前記第 1 の配線は、前記基体の外周をなす 1 辺に沿って延在し、かつ、前記基体の外周をなす前記 1 辺と前記有効領域との間に設けられた、第 1 の部分を有し、

前記第 2 の配線は、前記基体の外周をなす複数の辺のうち少なくとも 3 辺に沿って延在し、かつ、前記基体の外周をなす複数の辺のうち少なくとも 3 辺と前記有効領域との間に設けられた、第 2 の部分を有し、

前記第 2 の部分の占有面積は、前記第 1 の部分の占有面積より大であること、

を特徴とする配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気光学装置及び電子機器、特に有機エレクトロルミネッセンス素子等の電流駆動型の電気光学素子を備えた電気光学装置及び当該電気光学装置を備える電子機器に関する。

【0002】

【従来の技術】

画素電極と対向電極との間に設けられ、当該画素電極と当該対向電極との間に流れる電流によって発光する発光層を画素毎に備えたエレクトロルミネッセンス装置は、次世代の表示装置として期待されている（例えば、特許文献 1 を参照）。

【0003】

【特許文献 1】

国際公開番号 W O 9 8 / 3 6 4 0 7 号パンフレット

【0004】

【発明が解決しようとする課題】

しかしながら、上記のエレクトロルミネッセンス装置のように電流が流れることにより発光する装置では、輝度が電流レベルに依存するため、画素に電流あるいは駆動電圧を供給するための配線構造及び配線レイアウトを最適化する必要がある。

【0005】

本発明は、上記の事情に鑑みてなされたものであり、各画素に安定的に駆動電圧あるいは電流を供給することのできる電気光学装置及び、当該電気光学装置を備える電子機器を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記課題を解決するために、本発明の電気光学装置は、基体上の有効領域に設けられた複数の第 1 電極と、前記複数の第 1 電極に対して共通に設けられた第 2 電極と、前記複数の第 1 電極と前記第 2 の電極との間に設けられた複数の電気光学素子と、前記第 1 電極に電源電圧を供給するための第 1 の配線と、前記第 2 電極と接続された第 2 の配線と、を含み、前記第 1 の配線は、前記基体の外周をなす 1 辺に沿って延在し、かつ、前記基体の外周をなす前記 1 辺と前記有効領域との間に設けられた、第 1 の部分を有し、前記第 2 の配

10

20

30

40

50

線は、前記基体の外周をなす複数の辺のうち少なくとも3辺に沿って延在し、かつ、前記基体の外周をなす複数の辺のうち少なくとも3辺と前記有効領域との間に設けられた、第2の部分の有し、前記第2の部分の占有面積は、前記第1の部分の占有面積より大であること、を特徴とする。

【0007】

上記の電気光学装置のように、前記複数の第1電極に対して共通に設けられている前記第2電極に接続する前記第2の配線の前記基体上の占有面積を大きくすることにより、配線抵抗を低減し、前記複数の電気光学素子に供給される電流の電流レベルを安定化する。

【0008】

前記有効領域外の面積を最小限とする必要がある場合等には、前記第2の配線の前記基体上における占有面積を、前記第1電極に電源電圧を供給するための第1の配線のうち前記有効領域外に設けられた部分の、前記基体上における占有面積より大とすることが好ましい。

【0009】

上記の電気光学装置において、「有効領域」とは、例えば、電気光学機能を担う領域あるいは表示を行う領域に相当する。

また、上記課題を解決するために、本発明の電気光学装置は、基体上の有効領域に設けられた複数の第1電極と、前記複数の第1電極に対して共通に設けられた第2電極と、前記複数の第1電極と前記第2の電極との間に設けられた複数の電気光学素子と、前記第1電極に電源電圧を供給するための第1の配線と、前記第2電極と接続された第2の配線と、を含み、前記第1の配線は、前記基体の外周をなす1辺に沿って延在し、かつ、前記基体の外周をなす前記1辺と前記有効領域との間に設けられた、第1の部分の有し、前記第2の配線は、前記基体の外周をなす複数の辺のうち少なくとも3辺に沿って延在し、かつ、前記基体の外周をなす複数の辺のうち少なくとも3辺と前記有効領域との間に設けられた、第2の部分の有し、前記第2の部分の線幅が前記第1の部分の線幅よりも広く形成されていることを特徴とする。

また、上記の電気光学装置において、前記第2の配線の線幅が前記第1の配線の線幅よりも広く形成されている箇所を含むことが好ましい。

上記の電気光学装置において、前記第2の配線は、配線全体に亘って、その線幅が前記第1の配線の線幅よりも広く形成されていてもよい。

上記の電気光学装置において、前記複数の電気光学素子の各々は前記複数の第1電極のうち対応する第1電極と前記第2電極との間に設けられ、当該対応する第1電極と前記第2電極との間に電圧が印加されることにより発光する発光層を有し、前記複数の電気光学素子は前記発光層の発光色が異なる複数の種類の電気光学素子を含み、前記第1の配線は、発光色毎に配線されていてもよい。

【0010】

上記の電気光学装置において、前記第2の配線の前記有効領域外における線幅は、前記電気光学素子の種類毎に配線された前記第1の配線のうち前記有効領域外の部分の線幅が最も広く形成されているものより大であってもよい。

上記の電気光学装置において、前記有効領域と、前記基体の外周をなす複数の辺のうち少なくとも1辺との間にダミー領域が設けられ、前記第1の配線及び前記第2の配線は、前記ダミー領域と前記基体の外周をなす複数の辺のうち少なくとも1辺との間に形成されていてもよい。

上記の電気光学装置において、前記第2電極は、少なくとも前記有効領域と前記ダミー領域とを覆うように形成されていてもよい。

上記の電気光学装置において、前記第2の配線と前記第2電極との接続部は、前記有効領域と前記基体の外周をなす複数の辺のうち少なくとも3辺との間に設けられていることが好ましい。

このように前記第2電極と前記第2の配線との接続部の面積を大とすることにより電流

10

20

30

40

50

ラ等の問題が軽減される。

上記の電気光学装置において、前記複数の第1電極の各々は、前記有効領域に設けられた、対応する画素回路に含まれ、前記画素回路を制御する信号を伝送する複数の制御線を有し、前記複数の制御線は、前記第1の配線及び前記第2の配線のうち少なくともいずれか一つとは、少なくとも前記基体上において交差しないように配置されていることが好ましい。

【0011】

前記制御線と前記第1の配線あるいは前記第2の配線とが交差することにより前記第1の配線あるいは前記第2の配線と前記制御線との間に寄生容量が生じ、前記制御線に伝送される信号の遅延や鈍り等の現象が生起することがあるが、上述のように前記制御線と前記第1の配線あるいは前記第2の配線とを交差しないように配置することにより、前記制御線に伝送される信号の遅延や鈍り等の問題が低減する。

10

上記の電気光学装置において、前記制御線は、前記画素回路に走査信号を供給するための走査線と、前記画素回路にデータ信号を供給するためのデータ線と、を含んでいてもよい。

上記の電気光学装置において、前記電気光学素子は、正孔注入/輸送層と、有機エレクトロルミネッセンス材料からなる発光層とを積層して形成したものであってもよい。

【0012】

本発明の電子機器は、上記の電気光学装置を備えることを特徴とする。

本発明の配線基板は、複数の第1電極の各々と前記複数の第1電極に対して共通に設けられた第2電極との間に設けられた電気光学素子を備えた電気光学装置のための配線基板であって、基体上に設けられた複数の第1電極と、前記第1の電極に電源電圧を供給するための第1の配線と、前記第2の電極と接続するための第2の配線と、を含み、前記第2の配線は、前記複数の第1電極が設けられた有効領域の外に配置され、前記第1の配線は、前記基体の外周をなす1辺に沿って延在し、かつ、前記基体の外周をなす前記1辺と前記有効領域との間に設けられた、第1の部分を含み、前記第2の配線は、前記基体の外周をなす複数の辺のうち少なくとも3辺に沿って延在し、かつ、前記基体の外周をなす複数の辺のうち少なくとも3辺と前記有効領域との間に設けられた、第2の部分を含み、前記第2の部分の占有面積は、前記第1の部分の占有面積より大であること、を特徴とする。

20

【0013】

【発明の実施の形態】

以下、図面を参照して本発明の一実施形態による電気光学装置及び電子機器について詳細に説明する。尚、以下の説明で参照する各図は、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせてある。図1は、本発明の一実施形態による電気光学装置の配線構造を模式的に示す図である。

30

【0014】

図1に示した電気光学装置1は、スイッチング素子として薄膜トランジスタ(Thin Film Transistor)を用いたアクティブマトリクス方式の有機EL装置である。図1に示す本実施形態の電気光学装置1は、複数の走査線101と、走査線101に対して交差する方向に延びる複数の信号線102と、信号線102に並行して延びる複数の発光用電源配線103とがそれぞれ配線されており、走査線101及び信号線102の各交点付近に、画素領域Aが設けられている。尚、上記走査線101及び信号線102は、本発明にいう制御線の一部に相当する。

40

【0015】

各信号線102には、シフトレジスタ、レベルシフタ、ビデオライン、及びアナログスイッチを備えるデータ側駆動回路104が接続されている。また、各信号線102には、薄膜トランジスタを備える検査回路106が接続されている。更に、各走査線101には、シフトレジスタ及びレベルシフタを備える走査側駆動回路105が接続されている。

【0016】

また、画素領域Aの各々には、スイッチング薄膜トランジスタ112、保持容量Cap、

50

カレント薄膜トランジスタ123、画素電極(第1電極)111、発光層110、及び陰極(第2電極)12とにより構成される画素回路が設けられている。スイッチング薄膜トランジスタ112は、そのゲート電極に走査線101が接続されており、走査線101から供給される走査信号に応じて駆動されてオン状態又はオフ状態となる。保持容量Capは、スイッチング薄膜トランジスタ112を介して信号線102から供給される画像信号を保持する。

【0017】

カレント薄膜トランジスタ123は、そのゲート電極がスイッチング薄膜トランジスタ112及び保持容量Capに接続されており、保持容量Capによって保持された画像信号がゲート電極に供給される。画素電極111は、カレント薄膜トランジスタ123に接続されており、カレント薄膜トランジスタ123を介して発光用電源配線103に電氣的に接続したときに発光用電源配線103から駆動電流が流れ込む。発光層110は画素電極111と陰極12との間に挟み込まれている。

10

【0018】

上記の発光層110には、赤色に発光する発光層110R、緑色に発光する発光層110G、及び青色に発光する発光層110Bの3種の発光層が含まれ、各発光層110R, 110G, 110Bがストライプ配置されている。そして、カレント薄膜トランジスタ123を介して各発光層110R, 110G, 110Bに接続される発光用電源配線103R, 103G, 103Bがそれぞれ、発光用電源回路132に接続されている。各色毎に発光用電源配線103R, 103G, 103Bが配線されているのは、発光層110R, 110G, 110Bの駆動電位が各色毎に異なるためである。

20

【0019】

また、本実施形態の電気光学装置においては、陰極12と発光用電源配線103R, 103G, 103Bとの間に第1の静電容量C₁が形成されている。電気光学装置1が駆動するとこの第1の静電容量C₁に電荷が蓄積される。電気光学装置1の駆動中に各発光用電源配線103を流れる駆動電流の電位が変動した場合には、蓄積された電荷が各発光用電源配線103に放電されて駆動電流の電位変動を抑制する。これにより、電気光学装置1の画像表示を正常に保つことができる。

【0020】

尚、この電気光学装置1においては、走査線101から走査信号が供給されてスイッチング薄膜トランジスタ112がオン状態になると、そのときの信号線102の電位が保持容量Capに保持され、保持容量Capに保持された電位に応じてカレント薄膜トランジスタ123のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ123のチャンネルを介して、発光用電源配線103R, 103G, 103Bから画素電極111に駆動電流が流れ、更に発光層110R, 110G, 110Bを介して陰極12に電流が流れる。このとき、発光層110を流れた電流量に応じた量の発光が発光層110から得られる。

30

【0021】

次に、本実施形態の電気光学装置1の具体的な構成について、図2~図4を参照して説明する。図2は、本実施形態の電気光学装置の平面模式図であり、図3は、図2のA-A線に沿う断面図であり、図4は、図2のB-B線に沿う断面図である。図2に示すように、本実施形態の電気光学装置1は、基板2、不図示の画素電極群領域、発光用電源配線103(103R, 103G, 103B)、及び表示画素部3(図中一点鎖線の枠内)とから概略構成される。

40

【0022】

基板2は、例えばガラス等からなる透明な基板である。画素電極群領域は、図1に示したカレント薄膜トランジスタ123に接続された画素電極(図示省略)を基板2上にマトリックス状に配置した領域である。発光用電源配線103(103R, 103G, 103B)は、図2に示したように、画素電極群領域の周囲に配置され、各画素電極に接続されている。表示画素部3は、少なくとも画素電極群領域上に位置し、平面視略矩形形状である。この表示画素部3は、中央部分の実表示領域4(図中二点鎖線の枠内)と、実表示領域

50

4 (尚、有効表示領域ともいう)の周囲に配置されたダミー領域5 (一点鎖線及び二点鎖線の間の領域)とに区画されている。

【0023】

また、実表示領域4の図中両側には、前述の走査線駆動回路105が配置されている。この走査線駆動回路105はダミー領域5の下側(基板2側)に位置して設けられている。更に、ダミー領域5の下側には、走査線駆動回路105に接続される走査線駆動回路用制御信号配線105aと走査線駆動回路用電源配線105bとが設けられている。また更に、実表示領域4の図中上側には、前述の検査回路106が配置されている。この検査回路106はダミー領域5の下側(基板側2)に位置して設けられており、この検査回路106により、製造途中や出荷時の電気光学装置の品質、欠陥の検査を行うことができる。

10

【0024】

図2に示すように、発光用電源配線103R, 103G, 103Bは、ダミー領域5の周囲に配設されている。各発光用電源配線103R, 103G, 103Bは、基板2の図2中下側から走査線駆動回路用制御信号配線105bに沿って図2中上方に延在し、走査線駆動回路用電源配線105bが途切れた位置から折曲してダミー領域5の外側に沿って延在し、実表示領域4内にある図示略の画素電極に接続されている。また、基板2には、陰極12に接続される陰極用配線12aが形成されている。この陰極用配線12aは、発光用電源配線103R, 103G, 103Bを囲むように平面視略コ字状に形成されている。

【0025】

20

このように、陰極用配線12a及び発光用電源配線103R, 103G, 103Bにより、実表示領域4及びダミー領域5が、いわば囲まれるように形成されており、上述した実表示領域4内には、図1に示した走査線101が複数配列され、走査線101と交差する方向に延びるように信号線102が、配列されている。つまり、走査線101及び信号線102は、基板2上において陰極用配線12a及び発光用電源配線103R, 103G, 103Bにより3方向が取り込まれるように配線されている。

【0026】

ここで、本発明の特徴的な構成に相当する発光用電源配線103R, 103G, 103B及び陰極用配線12aについて説明する。図1に示すように、発光用電源配線103R, 103G, 103Bから発光層110に供給された電流は、陰極12(陰極用配線12a)に流れ込む。このため、特に配線幅が制限される陰極用配線12aの配線抵抗があると電圧降下が大となり、陰極用配線12aの位置に応じて電位が変化し、コントラスト低下等の画像表示の異常を引き起こす。

30

【0027】

かかる不具合を防止すべく、本実施形態では、陰極用配線12aの総面積が発光用電源配線103R, 103G, 103B各々の面積よりも大となるように形成されている。配線抵抗を極力低減するためには、陰極用配線12aが大面積であることが好ましい。しかしながら、図2に示すように、基板2上には種々の配線が配されるため、陰極用配線12aの面積はある程度制限される。

【0028】

40

そこで、発光用電源配線103R, 103G, 103B及び陰極用配線12aの長さ方向における単位長さ当たりの抵抗率が等しいと仮定して、陰極用配線12aの少なくとも一部において、線幅を発光用電源配線103R, 103G, 103Bの線幅よりも広くすることにより、陰極用配線12aの総面積が発光用電源配線103R, 103G, 103B各々の面積よりも大となるように設計している。図2に示した例では、陰極用配線12aの全体に亘って、その線幅を発光用電源配線103R, 103G, 103B各々の線幅よりも広くしている。

【0029】

ここで、仮に発光用電源配線103R, 103G, 103Bに印加される電圧値が同一であり、発光用電源配線103R, 103G, 103Bの線幅も同一であって各々に同一の

50

電流が流れ、しかも発光層 110 全ての電気的特性が同一であると仮定する。このときに、陰極用配線 12a には発光用電源配線 103R, 103G, 103B、ひいては発光層 110 に流れる電流を加算した電流が流れる。従って、陰極用配線 12a における電圧降下を発光用電源配線 103R, 103G, 103B での電圧降下と同程度にするためには、陰極用配線 12a の線幅を発光用電源配線 103R, 103G, 103B 各々の線幅を加算した線幅よりも広くすることが好ましい。

【0030】

しかしながら、本実施形態の電気光学装置では、発光層 110 各々の特性が各色毎に異なり、しかも発光用電源配線 103R, 103G, 103B に印加する電圧値も各色毎に異なり、流れる電流もそれぞれ異なってくる。このため、本実施形態では、陰極用配線 12a の線幅を、最も高い電圧が印加され、最も多くの電流が流れる（換言すると、電圧降下が最も大きい）発光用電源配線の線幅よりも太くすれば良い。この発光用電源配線以外の配線は、より低い電圧が印加され、流れる電流も少なくなるため、線幅はより細く形成される。

10

【0031】

この結果、本実施形態では、陰極用配線 12a の線幅が、発光用電源配線 103R, 103G, 103B 各々の線幅よりも広く形成される。このように発光用電源配線 103R, 103G, 103B と陰極用配線 12a が設定される。尚、図 2 に示した例では、陰極用配線 12a の全体に亘って、その線幅を発光用電源配線 103R, 103G, 103B よりも広く形成しているが、配線の配置に応じて少なくとも一部が発光用電源配線 103R, 103G, 103B よりも広くされていけば良い。

20

【0032】

また、図 2 に示したように、基板 2 の一端には、ポリイミドテープ 130 が貼り付けられ、このポリイミドテープ 130 上に制御用 IC 131 が実装されている。この制御用 IC 131 には、図 1 に示したデータ側駆動回路 104、陰極用電源回路 131、及び発光用電源回路 132 が内蔵されている。

【0033】

次に、図 3 及び図 4 に示すように、基板 2 上には回路部 11 が形成され、この回路部 11 上に表示画素部 3 が形成されている。また、基板 2 には、表示画素部 3 を取り囲む封止材 13 が形成されており、更に表示画素部 3 上に封止基板 14 が備えられている。封止基板 14 は、封止材 13 を介して基板 2 に接合されており、ガラス、金属、又は樹脂等からなるものである。この封止基板 14 の裏側には、吸着剤 15 が貼付され、表示画素部 3 と封止基板 14 との間の空間に混入した水又は酸素を吸収できるようになっている。尚、吸着剤 15 に代えてゲッター剤を用いても良い。また、封止材 13 は、例えば熱硬化樹脂又は紫外線硬化樹脂からなるものであり、特に熱硬化樹脂の一種であるエポキシ樹脂よりなることが好ましい。

30

【0034】

回路部 11 の中央部分には、画素電極群領域 11a が設けられている。この画素電極群領域 11a には、カレント薄膜トランジスタ 123 と、カレント薄膜トランジスタ 123 に接続された画素電極 111 が備えられている。カレント薄膜トランジスタ 123 は、基板 2 上に積層された下地保護層 281、第 2 層間絶縁層 283、及び第 1 層間絶縁層 284 に埋め込まれて形成され、画素電極 111 は、第 1 層間絶縁層 284 上に形成されている。カレント薄膜トランジスタ 123 に接続され、第 2 層間絶縁層 283 上に形成された電極の一方（ソース電極）には、発光用電源配線 103 (103R, 103G, 103B) が接続されている。尚、回路部 11 には、前述した保持容量 Cap 及びスイッチング薄膜トランジスタ 112 も形成されているが、図 3 及び図 4 ではこれらの図示を省略している。更に、図 3 及び図 4 においては、信号線 102 の図示を省略している。更に、図 4 においては、スイッチング薄膜トランジスタ 112 及びカレント薄膜トランジスタ 123 の図示を省略している。

40

【0035】

50

次に、図3において、画素電極群領域11aの図中両側には、前述の走査線駆動回路105が設けられている。また、図4において、画素電極群領域11aの図中左側には、前述の検査回路106が設けられている。走査線駆動回路105には、シフトレジスタに含まれるインバータを構成するNチャネル型又はPチャネル型の薄膜トランジスタ105cが備えられ、この薄膜トランジスタ105cは、画素電極111に接続されていない点を除いて上記のカレント薄膜トランジスタ123と同様の構造とされている。また、検査回路106にも同様に、薄膜トランジスタ106aが備えられ、この薄膜トランジスタ106aも、画素電極111に接続されていない点を除いてカレント薄膜トランジスタ123と同様の構造とされている。

【0036】

また、図3に示すように、走査線駆動回路105の図中外側の下地保護層281上には、走査線回路用制御信号配線105aが形成されている。更に、走査線回路用制御信号配線105aの外側の第2層間絶縁層283上には、走査線回路用電源配線105bが形成されている。更に、図4に示すように、検査回路106の図中左側の下地保護層281上には、検査回路用制御信号配線106bが形成されている。また更に、検査回路用制御信号配線106bの左側の第2層間絶縁層283上には、検査回路用電源配線106cが形成されている。また、走査線回路用電源配線105bの外側には、発光用電源配線103が形成されている。この発光用電源配線103は、2つの配線からなる二重配線構造を採用しており、前述したように表示画素部3の外側に配置されている。二重配線構造を採用することで配線抵抗を軽減できる。

【0037】

例えば、図3中左側にある赤色用の発光用電源配線103Rは、下地保護層281上に形成された第1配線103R₁と、第2層間絶縁層283を介して第1配線103R₁上に形成された第2配線103R₂とから構成されている。第1配線103R₁及び第2配線103R₂は、図2に示すように第2層間絶縁層283を貫通するコンタクトホール103R₃により接続されている。このように、第1配線103R₁は、陰極用配線12aと同じ階層位置に形成されており、第1配線103R₁と陰極用配線12aとの間は第2層間絶縁層283が配置されている。また、図3及び図4に示す通り、陰極用配線12aはコンタクトホールを介して第2層間絶縁層283上に形成された陰極用配線12bと電気的に接続されており、いわば陰極用配線12aも二重配線構造になっている。よって、第2配線103R₂は、陰極用配線12bと同じ階層位置に形成されており、第1配線103R₂と陰極用配線12bとの間は第1層間絶縁層284が配置されている。このような構造をとることで、第1配線103R₁と陰極用配線12aとの間、及び、第2配線103R₂と陰極用配線12bとの間に第2の静電容量C₂が形成されている。

【0038】

同様に、図3の右側にある青色及び緑色用の発光用電源配線103G、103Bも二重配線構造を採用しており、それぞれ下地保護層281上に形成された第1配線103G₁、103B₁と、第2層間絶縁層283上に形成された第2配線103G₂、103B₂とから構成され、第1配線103G₁、103B₁及び第2配線103G₂、103B₂は、図2及び図3に示すように第2層間絶縁層283を貫通するコンタクトホール103G₃、103B₃により接続されている。そして、青色の第1配線103B₁と陰極用配線12aの間、及び、青色の第2配線103B₂と陰極用配線12bとの間に第2の静電容量C₂が形成されている。

【0039】

第1配線103R₁と第2配線103R₂との間隔は、例えば、0.6~1.0μmの範囲が好ましい。間隔が0.6μm未満であると、信号線102及び走査線101のような異なる電位を有するソースメタルとゲートメタルとの間の寄生容量が増えるため好ましくない。例えば、実表時領域4内においては、ソースメタルとゲートメタルとが交差する箇所が多く存在し、かかる箇所の寄生容量が多いと画像信号の時間遅延を引き起こす虞がある。その結果として、定められた期間内に画像信号を画素電極111に書き込む事ができな

10

20

30

40

50

いため、コントラストの低下を引き起こす。第1配線103R₁及び第2配線103R₂に挟まれる第2層間絶縁層283の材質は、例えばSiO₂等が好ましいが、1.0μm以上形成するとSiO₂の応力により基板2が割れる恐れが生じる。

【0040】

尚、図4に示したように、発光用電源配線103は二重配線構造とされているが、本発明にいう発光用電源配線103の面積とは、二重配線構造の一方の各々(例えば、電源用配線103R₂, 電源用配線103G₂, 電源用配線103B₂)の面積をいう。

【0041】

また、各発光用電源配線103Rの上側には、表示画素部3から延出した陰極12が形成されている。これにより、各発光用電源配線103Rの第2配線103R₂が、第1層間絶縁層284を挟んで陰極12と対向配置され、これにより第2配線103R₂と陰極12との間に前述の第1の静電容量C₁が形成される。

10

【0042】

ここで、第2配線103R₂と陰極12との間隔は、例えば、0.6~1.0μmの範囲が好ましい。間隔が0.6μm未満だと、画素電極及びソースメタルのような異なる電位を有する画素電極とソースメタルとの間の寄生容量が増える為、ソースメタルを用いている信号線の配線遅延が生じる。その結果、定められた期間内に画像信号を書き込む事ができない為、コントラストの低下を引き起こす。第2配線103R₂と陰極12に挟まれる第1層間絶縁層284の材質は、例えばSiO₂やアクリル樹脂等が好ましい。しかしながら、SiO₂を1.0μm以上形成すると応力により基板2が割れる恐れが生じる。また、アクリル樹脂の場合は、2.0μm程度まで形成することができるが、水を含むと膨張する性質があるため、その上に形成する画素電極を割る恐れがある。

20

【0043】

このように、本実施形態の電気光学装置1は、発光用電源配線103と陰極12との間に第1の静電容量C₁が設けられるので、発光用電源配線103を流れる駆動電流の電位が変動した場合に第1の静電容量C₁に蓄積された電荷が発光用電源配線103に供給され、駆動電流の電位不足分がこの電荷により補われて電位変動を抑制することができ、電気光学装置1の画像表示を正常に保つことができる。特に、発光用電源配線103と陰極12とが表示画素部3の外側で対向しているため、発光用電源配線103と陰極12との間隔を小さくして第1の静電容量C₁に蓄積される電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。更に、発光用電源配線103が第1配線及び第2配線からなる二重配線構造を有し、第1配線と陰極用配線との間に第2の静電容量C₂が設けられているので、第2の静電容量C₂に蓄積された電荷も発光用電源配線103に供給されるため、電位変動をより抑制することができ、電気光学装置1の画像表示をより正常に保つことができる。

30

【0044】

ここで、カレント薄膜トランジスタ123を含む回路部11の構造を詳細に説明する。図5は、画素電極群領域11aの要部を示す断面図である。図5に示すように、基板2の表面には、SiO₂を主体とする下地保護層281が積層され、この下地保護層281上には島状のシリコン層241が形成されている。また、シリコン層241及び下地保護層281は、SiO₂及び/又はSiNを主体とするゲート絶縁層282により被覆されている。そして、シリコン層241上には、ゲート絶縁層282を介してゲート電極242が形成されている。

40

【0045】

尚、図5においては、カレント薄膜トランジスタ123の断面構造を示しているが、スイッチング薄膜トランジスタ112も同様の構造である。また、ゲート電極242及びゲート絶縁層282は、SiO₂を主体とする第2層間絶縁層283によって被覆されている。尚、本明細書において、「主体」とする成分とは最も含有率の高い成分のことをいうものとする。

【0046】

50

次に、シリコン層 241 のうち、ゲート絶縁層 282 を介してゲート電極 242 と対向する領域がチャンネル領域 241a とされている。また、シリコン層 241 のうち、チャンネル領域 241a の図中左側には低濃度ソース領域 241b 及び高濃度ソース領域 241S が設けられる。チャンネル領域 241a の図中右側には低濃度ドレイン領域 241c 及び高濃度ドレイン領域 241D が設けられており、いわゆる LDD (Light Doped Drain) 構造が形成されている。カレント薄膜トランジスタ 123 は、このシリコン層 241 を主体として構成されている。

【0047】

高濃度ソース領域 241S は、ゲート絶縁層 282 と第 2 層間絶縁層 283 とに互って開孔するコンタクトホール 244 を介して、第 2 層間絶縁層 283 上に形成されたソース電極 243 に接続されている。このソース電極 243 は、上述した信号線 102 の一部として構成される。一方、高濃度ドレイン領域 241D は、ゲート絶縁層 282 と第 2 層間絶縁層 283 とに互って開孔するコンタクトホール 245 を介して、ソース電極 243 と同一層に形成されたドレイン電極 244 に接続されている。

10

【0048】

ソース電極 243 及びドレイン電極 244 が形成された第 2 層間絶縁層 283 上に第 1 層間絶縁層 284 が形成されている。そして、ITO 等からなる透明な画素電極 111 が、この第 1 層間絶縁層 284 上に形成されるとともに、第 1 層間絶縁層 284 に設けられたコンタクトホール 111a を介してドレイン電極 244 に接続されている。即ち、画素電極 111 は、ドレイン電極 244 を介して、シリコン層 241 の高濃度ドレイン電極 241D に接続されている。尚、図 3 に示すように、画素電極 111 は実表示領域 4 に対応する位置に形成されているが、実表示領域 4 の周囲に形成されたダミー領域 5 には、画素電極 111 と同じ形態のダミー画素電極 111 が設けられる。このダミー画素電極 111 は、高濃度ドレイン電極 241D に接続されない点を除き、画素電極 111 と同一の形態である。

20

【0049】

次に、表示画素部 3 の実画素領域 4 には、発光層 110 及びバンク部 (バンク) 122 が形成されている。発光層 110 は図 3 ~ 図 5 に示すように、画素電極 111 上の各々に積層されている。また、バンク部 122 は、各画素電極 111 及び各発光層 110 の間に備えられており、各発光層 110 を区画している。バンク部 122 は、基板 2 側に位置する無機物バンク層 122a と基板 2 から離れて位置する有機物バンク層 122b とが積層されて構成されている。尚、無機物バンク層 122a と有機物バンク層 122b との間に遮光層を配置してもよい。

30

【0050】

無機物、有機物バンク層 122a, 122b は、画素電極 111 の周縁部上に乗上げるまで延出形成されており、また無機物バンク層 122a は、有機物バンク層 122b よりも画素電極 111 の中央側に延出形成されている。また、無機物バンク層 122a は、例えば、 SiO_2 、 TiO_2 、 SiN 等の無機材料からなることが好ましい。また無機物バンク層 122a の膜厚は、50 ~ 200 nm の範囲が好ましく、特に 150 nm がよい。膜厚が 50 nm 未満では、無機物バンク層 122a が後述する正孔注入 / 輸送層より薄くなり、正孔注入 / 輸送層の平坦性を確保できなくなるので好ましくない。また膜厚が 200 nm を越えると、無機物バンク層 122a による段差が大きくなって、正孔注入 / 輸送層上に積層する後述の発光層の平坦性を確保できなくなるので好ましくない。

40

【0051】

更に、有機物バンク層 122b は、アクリル樹脂、ポリイミド樹脂等の通常のレジストから形成されている。この有機物バンク層 122b の厚さは、0.1 ~ 3.5 μm の範囲が好ましく、特に 2 μm 程度がよい。厚さが 0.1 μm 未満では、後述する正孔注入 / 輸送層及び発光層の合計厚より有機物バンク層 122b が薄くなり、発光層が上部開口部から溢れるおそれがあるので好ましくない。また、厚さが 3.5 μm を越えると、上部開口部による段差が大きくなり、有機物バンク層 122b 上に形成する陰極 12 のステップカバ

50

レジを確保できなくなるので好ましくない。また、有機物バンク層 1 2 2 b の厚さを 2 μ m 以上にすれば、陰極 1 2 と画素電極 1 1 1 との絶縁を高めることができる点でより好ましい。このようにして、発光層 1 1 0 は、バンク部 1 2 2 より薄く形成されている。

【 0 0 5 2 】

また、バンク部 1 2 2 の周辺には、親液性を示す領域と、撥液性を示す領域が形成されている。親液性を示す領域は、無機物バンク層 1 2 2 a 及び画素電極 1 1 1 であり、これらの領域には、酸素を反応ガスとするプラズマ処理によって水酸基等の親液基が導入されている。また、撥液性を示す領域は、有機物バンク層 1 2 2 b であり、4 フッ化メタンを反応ガスとするプラズマ処理によってフッ素等の撥液基が導入されている。

【 0 0 5 3 】

次に、図 5 に示すように、発光層 1 1 0 は、画素電極 1 1 1 上に積層された正孔注入 / 輸送層 1 1 0 a 上に積層されている。尚、本明細書では、発光層 1 1 0 及び正孔注入 / 輸送層 1 1 0 a を含む構成を機能層といい、画素電極 1 1 1、機能層、及び陰極 1 2 含む構成を発光素子という。正孔注入 / 輸送層 1 1 0 a は、正孔を発光層 1 1 0 に注入する機能を有するとともに、正孔を正孔注入 / 輸送層 1 1 0 a 内部において輸送する機能を有する。このような正孔注入 / 輸送層 1 1 0 a を画素電極 1 1 1 と発光層 1 1 0 の間に設けることにより、発光層 1 1 0 の発光効率、寿命等の素子特性が向上する。また、発光層 1 1 0 では、正孔注入 / 輸送層 1 1 0 a から注入された正孔と、陰極 1 2 からの電子とが結合して蛍光を発生させる。発光層 1 1 b は、赤色 (R) に発光する赤色発光層、緑色 (G) に発光する緑色発光層、及び青色 (B) に発光する青色発光層の 3 種類を有し、図 1 及び図 2

【 0 0 5 4 】

次に、図 3 及び図 4 に示したように、表示画素部 3 のダミー領域 5 には、ダミー発光層 2 1 0 及びダミーバンク部 2 1 2 が形成されている。ダミーバンク部 2 1 2 は、基板 2 側に位置するダミー無機物バンク層 2 1 2 a と基板 2 から離れて位置するダミー有機物バンク層 2 1 2 b とが積層されて構成されている。ダミー無機物バンク層 2 1 2 a は、ダミー画素電極 1 1 1 の全面に形成されている。またダミー有機物バンク層 2 1 2 b は、有機物バンク層 1 2 2 b と同様に画素電極 1 1 1 の間に形成されている。そして、ダミー発光層 2 1 0 は、ダミー無機物バンク 2 1 2 a を介してダミー画素電極 1 1 1 上に形成されている。

【 0 0 5 5 】

ダミー無機物バンク層 2 1 2 a 及びダミー有機物バンク層 2 1 1 b は、先に説明した無機物、有機物バンク層 1 2 2 a , 1 2 2 b と同様の材質、同様の膜厚を有するものである。また、ダミー発光層 2 1 0 は、図示略のダミー正孔注入 / 輸送層上に積層されており、ダミー正孔注入 / 輸送層及びダミー発光層の材質や膜厚は、前述の正孔注入 / 輸送層 1 1 0 a 及び発光層 1 1 0 と同様である。従って、上記の発光層 1 1 0 と同様に、ダミー発光層 2 1 0 はダミーバンク部 2 1 2 より薄く形成されている。

【 0 0 5 6 】

ダミー領域 5 を実表示領域 4 の周囲に配置することにより、実表示領域 4 の発光層 1 1 0 の厚さを均一にすることができ、表示ムラを抑制することができる。即ち、ダミー領域 5 を配置することで、表示素子をインクジェット法によって形成する場合における吐出した組成物インクの乾燥条件を実表示領域 4 内で一定にすることができ、実表示領域 4 の周縁部で発光層 1 1 0 の厚さに偏りが生じる虞がない。

【 0 0 5 7 】

次に、陰極 1 2 は、実表示領域 4 とダミー領域 5 の全面に形成されるとともにダミー領域 5 の外側にある基板 2 上まで延出され、ダミー領域 5 の外側、即ち表示画素部 3 の外側で発光用電源配線 1 0 3 と対向配置されている。また陰極 1 2 の端部が、回路部 1 1 に形成された陰極用配線 1 2 a の全面に亘って接続されている。陰極 1 2 は、画素電極 1 1 1 の対向電極として発光層 1 1 0 に電流を流す役割を果たす。この陰極 1 2 は、例えば、フッ化リチウムとカルシウムの積層体からなる陰極層 1 2 b と、反射層 1 2 c とが積層されて

10

20

30

40

50

構成されている。陰極 1 2 のうち、反射層 1 2 c のみが表示画素部 3 の外側まで延出されている。反射層 1 2 c は、発光層 1 1 0 から発した光を基板 2 側に反射させるもので、例えば、Al、Ag、Mg/Ag 積層体等からなることが好ましい。更に、反射層 1 2 b 上に SiO₂、SiN 等からなる酸化防止用の保護層を設けても良い。

【0058】

次に、本実施形態の電気光学装置 1 の製造方法について説明する。図 6 ~ 図 9 は、本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。まず、図 6 ~ 図 8 を参照して、基板 2 上に回路部 1 1 を形成する方法について説明する。尚、図 6 ~ 図 8 に示す各断面図は、図 2 中の A - A 線に沿う断面に対応している。また、以下の説明において、不純物濃度は、いずれも活性化アニール後の不純物として表される。

10

【0059】

まず、図 6 (a) に示すように、基板 2 上に、シリコン酸化膜などからなる下地保護層 2 8 1 を形成する。次に、ICVD 法、プラズマ CVD 法などを用いてアモルファスシリコン層を形成した後、レーザアニール法又は急速加熱法により結晶粒を成長させてポリシリコン層 5 0 1 とする。その後、ポリシリコン層 5 0 1 をフォトリソグラフィ法によりパターンニングし、図 6 (b) に示すように島状のシリコン層 2 4 1 , 2 5 1 , 2 6 1 を形成し、更にシリコン酸化膜からなるゲート絶縁層 2 8 2 を形成する。

【0060】

シリコン層 2 4 1 は、実表示領域 4 に対応する位置に形成されて画素電極 1 1 1 に接続されるカレント薄膜トランジスタ 1 2 3 (以下、「画素用 TFT」と表記する場合があります) を構成するものであり、シリコン層 2 5 1 , 2 6 1 は、走査線駆動回路 1 0 5 内の P チャネル型及び N チャネル型の薄膜トランジスタ (以下、「駆動回路用 TFT」と表記する場合があります) をそれぞれ構成するものである。

20

【0061】

ゲート絶縁層 2 8 2 の形成は、プラズマ CVD 法、熱酸化法等により、各シリコン層 2 4 1 , 2 5 1 , 2 6 1 及び下地保護層 2 8 1 を覆う厚さ約 3 0 nm ~ 2 0 0 nm のシリコン酸化膜を形成することにより行う。ここで、熱酸化法を利用してゲート絶縁層 2 8 2 を形成する際には、シリコン層 2 4 1 , 2 5 1 , 2 6 1 の結晶化も行い、これらのシリコン層をポリシリコン層とすることができる。チャンネルドープを行う場合には、例えば、このタイミングで約 $1 \times 10^{12} \text{ cm}^{-2}$ のドーズ量でボロンイオンを打ち込む。その結果、シリコン層 2 4 1 , 2 5 1 , 2 6 1 は、不純物濃度が約 $1 \times 10^{-17} \text{ cm}^{-3}$ の低濃度 P 型のシリコン層となる。

30

【0062】

次に、図 6 (c) に示すように、シリコン層 2 4 1 , 2 6 1 の一部にイオン注入選択マスク M₁ を形成し、この状態でリンイオンを約 $1 \times 10^{15} \text{ cm}^{-2}$ のドーズ量でイオン注入する。その結果、イオン注入選択マスク M₁ に対してセルフアライン的に高濃度不純物が導入され、シリコン層 2 4 1 , 2 6 1 中に高濃度ソース領域 2 4 1 S , 2 6 1 S 及び高濃度ドレイン領域 2 4 1 D , 2 6 1 D が形成される。

【0063】

その後、図 6 (d) に示すように、イオン注入選択マスク M₁ を除去した後に、ゲート絶縁層 2 8 2 上にドープドシリコン、シリサイド膜、或いはアルミニウム膜やクロム膜、タンタル膜といった厚さ約 2 0 0 nm 程度の金属膜を形成し、更にこの金属膜をパターンニングすることにより、P チャネル型の駆動回路用 TFT のゲート電極 2 5 2、画素用 TFT のゲート電極 2 4 2、N チャネル型の駆動回路用 TFT のゲート電極 2 6 2 を形成する。また、上記パターンニングにより、走査線駆動回路用信号配線 1 0 5 a、発光用電源配線の第 1 配線 1 0 3 R₁ , 1 0 3 G₁ , 1 0 3 B₁、陰極用配線 1 2 a の一部を同時に形成する。

40

【0064】

更に、ゲート電極 2 4 2 , 2 5 2 , 2 6 2 をマスクとし、シリコン層 2 4 1 , 2 5 1 , 2 6 1 に対してリンイオンを約 $4 \times 10^{13} \text{ cm}^{-2}$ のドープ量でイオン注入する。その結果、

50

ゲート電極 2 4 2 , 2 5 2 , 2 6 2 に対してセルフアライン的に低濃度不純物が導入され、図 6 (d) に示すように、シリコン層 2 4 1 , 2 6 1 中に低濃度ソース領域 2 4 1 b , 2 6 1 b、及び低濃度ドレイン領域 2 4 1 c , 2 6 1 c が形成される。また、シリコン層 2 5 1 中に低濃度不純物領域 2 5 1 S , 2 5 1 D が形成される。

【 0 0 6 5 】

次に、図 7 (a) に示すように、ゲート電極 2 5 2 の周辺を除く全面にイオン注入選択マスク M_2 を形成する。このイオン注入選択マスク M_2 を用いて、シリコン層 2 5 1 に対してボロンイオンを約 $1.5 \times 10^{15} \text{ cm}^{-2}$ のドーブ量でイオン注入する。結果として、ゲート電極 2 5 2 もマスクとして機能し、シリコン層 2 5 2 中にセルフアライン的に高濃度不純物がドーブされる。これにより 2 5 1 S 及び 2 5 1 D がカウンタードープされ、P 型チャンネル型の駆動回路用 T F T のソース領域及びドレイン領域となる。

10

【 0 0 6 6 】

そして、図 7 (b) に示すように、イオン注入選択マスク M_2 を除去した後に、基板 2 の全面に第 2 層間絶縁層 2 8 3 を形成し、更にフォトリソグラフィ法により第 2 層間絶縁層 2 8 3 をパターニングして、各 T F T のソース電極及びドレイン電極並びに陰極用配線 1 2 a に対応する位置にコンタクトホール形成用の孔 H_1 を設ける。次に、図 7 (c) に示すように、第 2 層間絶縁層 2 8 3 を覆うように、アルミニウム、クロム、タンタル等の金属からなる厚さ約 2 0 0 nm ないし 8 0 0 nm 程度の導電層 5 0 4 を形成することにより、先に形成した孔 H_1 にこれらの金属を埋め込んでコンタクトホールを形成する。更に導電層 5 0 4 上にパターニング用マスク M_3 を形成する。

20

【 0 0 6 7 】

次に、図 8 (a) に示すように、導電層 5 0 4 をパターニング用マスク M_3 によってパターニングし、各 T F T のソース電極 2 4 3 , 2 5 3 , 2 6 3、ドレイン電極 2 4 4 , 2 5 4、各発光用電源配線の第 2 配線 1 0 3 R_2 , 1 0 3 G_2 , 1 0 3 B_2 、走査線回路用電源配線 1 0 5 b、及び陰極用配線 1 2 a を形成する。上記のように、第 1 配線 1 0 3 R_1 及び 1 0 3 B_1 を陰極用配線 1 2 a と同じ階層に離間して形成することで、第 2 の静電容量 C_2 が形成される。

【 0 0 6 8 】

以上の工程が終了すると、図 8 (b) に示すように、第 2 層間絶縁層 2 8 3 を覆う第 1 層間絶縁層 2 8 4 を、例えばアクリル系などの樹脂材料によって形成する。この第 1 層間絶縁層 2 8 4 は、約 1 ~ 2 μm 程度の厚さに形成されることが望ましい。次に、図 8 (c) に示すように、第 1 層間絶縁層 2 8 4 のうち、画素用 T F T のドレイン電極 2 4 4 に対応する部分をエッチングによって除去してコンタクトホール形成用の孔 H_2 を形成する。このとき、同時に陰極用配線 1 2 a 上の第 1 層間絶縁層 2 8 4 も除去する。このようにして、基板 2 上に回路部 1 1 が形成される。

30

【 0 0 6 9 】

次に、図 9 を参照して、回路部 1 1 上に表示画素部 3 を形成することにより電気光学装置 1 を得る手順について説明する。図 9 に示す断面図は、図 2 中の A - A 線に沿う断面に対応している。まず、図 9 (a) に示すように、基板 2 の全面を覆うように I T O 等の透明電極材料からなる薄膜を形成し、この薄膜をパターニングすることにより、第 1 層間絶縁層 2 8 4 に設けた孔 H_2 を埋めてコンタクトホール 1 1 1 a を形成するとともに、画素電極 1 1 1 及びダミー画素電極 1 1 1 を形成する。画素電極 1 1 1 は、カレント薄膜トランジスタ 1 2 3 の形成部分のみに形成され、コンタクトホール 1 1 1 a を介してカレント薄膜トランジスタ 1 2 3 (スイッチング素子) に接続される。尚、ダミー電極 1 1 1 は島状に配置される。

40

【 0 0 7 0 】

次に、図 9 (b) に示すように、第 1 層間絶縁層 2 8 4、画素電極 1 1 1、及びダミー画素電極 1 1 1 上に無機物バンク層 1 2 2 a 及びダミー無機物バンク層 2 1 2 a を形成する。無機物バンク層 1 2 2 a は、画素電極 1 1 1 の一部が開口する態様にて形成し、ダミー無機物バンク層 2 1 2 a はダミー画素電極 1 1 1 を完全に覆うように形成する。無機

50

物バンク層 1 2 2 a 及びダミー無機物バンク層 2 1 2 a は、例えば CVD 法、TEOS 法、スパッタ法、蒸着法等によって第 1 層間絶縁層 2 8 4 及び画素電極 1 1 1 の全面に SiO₂、TiO₂、SiN 等の無機物膜を形成した後に、当該無機物膜をパターニングすることにより形成する。

【0071】

更に、図 9 (b) に示すように、無機物バンク層 1 2 2 a 及びダミー無機物バンク層 2 1 2 a 上に、有機物バンク層 1 2 2 b 及びダミー有機物バンク層 2 1 2 b を形成する。有機物バンク層 1 2 2 b は、無機物バンク層 1 2 2 a を介して画素電極 1 1 1 の一部が開口する態様にて形成し、ダミー有機物バンク層 2 1 2 b はダミー無機物バンク層 2 1 2 a の一部が開口する態様にて形成する。このようにして、第 1 層間絶縁層 2 8 4 上にバンク部 1 2 2 を形成する。

10

【0072】

続いて、バンク部 1 2 2 の表面に、親液性を示す領域と、撥液性を示す領域を形成する。本実施形態においてはプラズマ処理工程により、各領域を形成するものとしている。具体的に、このプラズマ処理工程は、画素電極 1 1 1、無機物バンク層 1 2 2 a、及びダミー無機物バンク層 2 1 2 a を親液性にする親液化工程と、有機物バンク層 1 2 2 b 及びダミー有機物バンク層 2 1 2 b を撥液性にする撥液化工程とを少なくとも有している。

【0073】

即ち、バンク部 1 2 2 を所定温度（例えば 70 ~ 80 程度）に加熱し、次いで親液化工程として大気雰囲気中で酸素を反応ガスとするプラズマ処理（O₂プラズマ処理）を行う。続いて、撥液化工程として大気雰囲気中で 4 フッ化メタンを反応ガスとするプラズマ処理（CF₄プラズマ処理）を行い、プラズマ処理のために加熱されたバンク部 1 2 2 を室温まで冷却することで、親液性及び撥液性が所定箇所に付与されることとなる。

20

【0074】

更に、画素電極 1 1 1 上及びダミー無機物バンク層 2 1 2 a 上にそれぞれ、発光層 1 1 0 及びダミー発光層 2 1 0 をインクジェット法により形成する。発光層 1 1 0 並びにダミー発光層 2 1 0 は、正孔注入 / 輸送層材料を含む組成物インクを吐出・乾燥した後に、発光層材料を含む組成物インクを吐出・乾燥することにより形成される。尚、この発光層 1 1 0 及びダミー発光層 2 1 0 の形成工程以降は、正孔注入 / 輸送層及び発光層の酸化を防止すべく、窒素雰囲気、アルゴン雰囲気等の不活性ガス雰囲気で行うことが好ましい。

30

【0075】

次に、図 9 (c) に示すように、バンク部 1 2 2、発光層 1 1 0、及びダミー発光層 2 1 0 を覆う陰極 1 2 を形成する。陰極 1 2 は、バンク部 1 2 2、発光層 1 1 0、及びダミー発光層 2 1 0 上に陰極層 1 2 b を形成した後に、陰極層 1 2 b を覆って基板 2 上の陰極用配線 1 2 a に接続される反射層 1 2 c を形成することにより得られる。このように、反射層 1 2 c を陰極用配線 1 2 a に接続させるべく反射層 1 2 c を表示画素部 3 から基板 2 上に延出させることにより、反射層 1 2 c が第 1 層間絶縁層 2 8 4 を介して発光用電源配線 1 0 3 に対向配置され、反射層 1 2 c (陰極) と発光用電源配線 1 0 3 との間に第 1 の静電容量 C₁ が形成される。最後に、基板 2 にエポキシ樹脂等の封止材 1 3 を塗布し、この封止材 1 3 を介して基板 2 に封止基板 1 4 を接合する。このようにして、図 1 ~ 図 4 に示すような電気光学装置 1 が得られる。

40

【0076】

このようにして製造された電気光学装置、CPU (中央処理装置) 等を備えたマザーボード、キーボード、ハードディスク等の電子部品を筐体内に組み込むことで、例えば図 1 0 に示すノート型のパーソナルコンピュータ 6 0 0 (電子機器) が製造される。図 1 0 は、本発明の一実施形態による電気光学装置を備える電子機器の一例を示す図である。尚、図 1 0 において 6 0 1 は筐体であり、6 0 2 は液晶表示装置であり、6 0 3 はキーボードである。図 1 1 は、他の電子機器としての携帯電話機を示す斜視図である。図 1 1 に示した携帯電話機 7 0 0 は、アンテナ 7 0 1、受話器 7 0 2、送話器 7 0 3、液晶表示装置 7 0 4、及び操作部 7 0 5 等を備えて構成されている。

50

【 0 0 7 7 】

また、上記実施形態では、電子機器としてノート型コンピュータ及び携帯電話機を例に挙げて説明したが、これらに限らず、液晶プロジェクタ、マルチメディア対応のパーソナルコンピュータ（PC）及びエンジニアリング・ワークステーション（EWS）、ページャ、ワードプロセッサ、テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備えた装置等の電子機器に適用することが可能である。

【 0 0 7 8 】

【 発明の効果 】

以上説明したように、本発明によれば、陰極用配線の総面積を電源配線の面積よりも大として陰極用配線の配線抵抗を小さく設定しているため、電源配線から第1電極を介して発光素子に供給された電流が陰極用配線に流れるときに生ずる電圧降下を小さく抑えることができるという効果がある。この結果として、画像信号の供給が安定化してコントラスト低下等の画像表示の異常を抑えることができるという効果がある。

10

【 図面の簡単な説明 】

【 図 1 】 本発明の一実施形態による電気光学装置の配線構造を模式的に示す図である。

【 図 2 】 本発明の一実施形態による電気光学装置の平面模式図である。

【 図 3 】 図 2 の A - A 線に沿う断面図である。

【 図 4 】 図 2 の B - B 線に沿う断面図である。

【 図 5 】 画素電極群領域 1 1 a の要部を示す断面図である。

20

【 図 6 】 本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。

【 図 7 】 本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。

【 図 8 】 本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。

【 図 9 】 本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。

【 図 1 0 】 本発明の一実施形態による電気光学装置を備える電子機器の一例を示す図である。

【 図 1 1 】 他の電子機器としての携帯電話機を示す斜視図である。

【 符号の説明 】

4 実表示領域（有効表示領域）

5 ダミー領域

30

1 2 陰極（第2電極）

1 2 a 陰極用配線

1 0 1 走査線（制御線）

1 0 2 信号線（制御線）

1 0 3 , 1 0 3 R , 1 0 3 G , 1 0 3 B 発光用電源配線

1 1 0 , 1 1 0 R , 1 1 0 G , 1 1 0 B 発光素子

1 1 0 a 正孔注入 / 輸送層

1 1 0 発光層

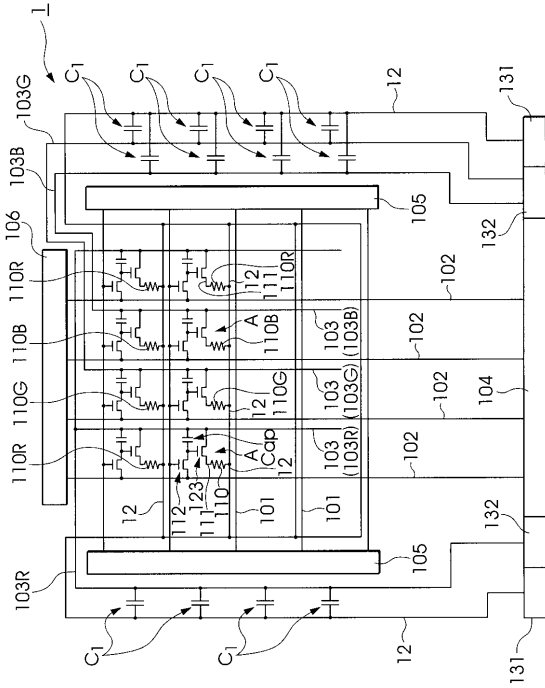
1 1 1 画素電極（第1電極）

1 1 2 スイッチング薄膜トランジスタ（スイッチング素子）

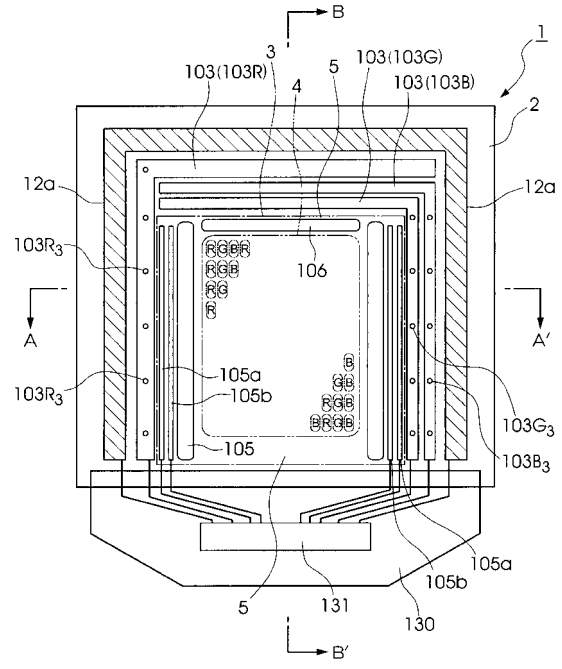
40

1 2 3 カレント薄膜トランジスタ（スイッチング素子）

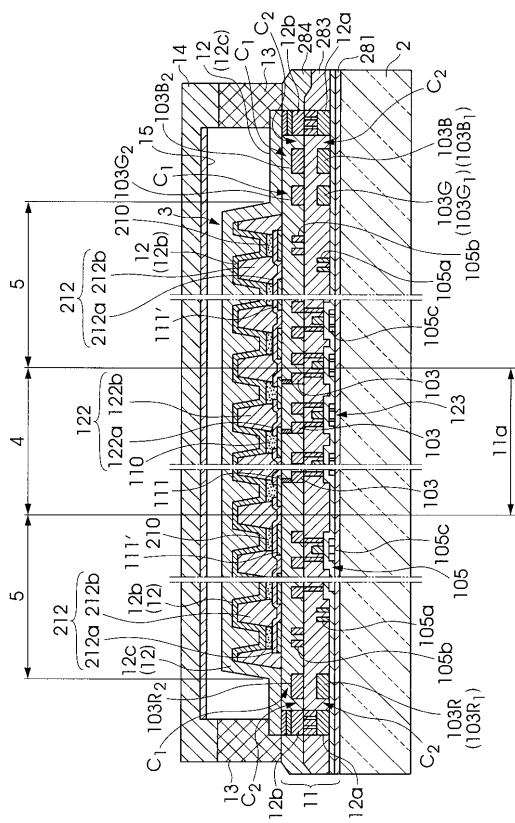
【 図 1 】



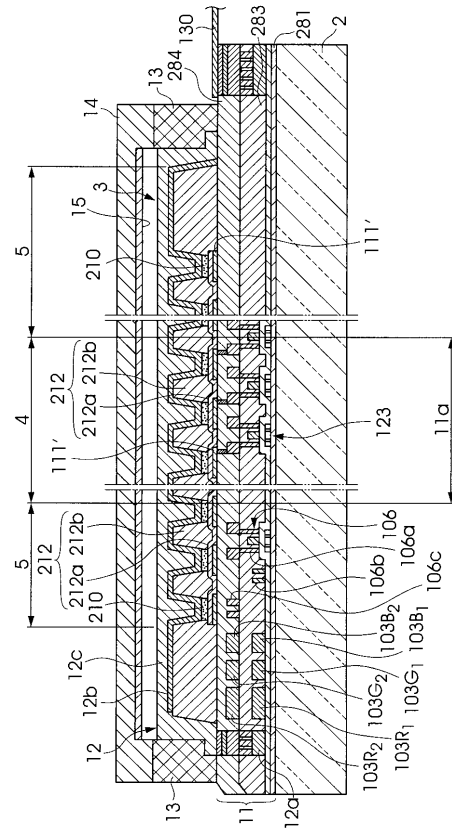
【 図 2 】



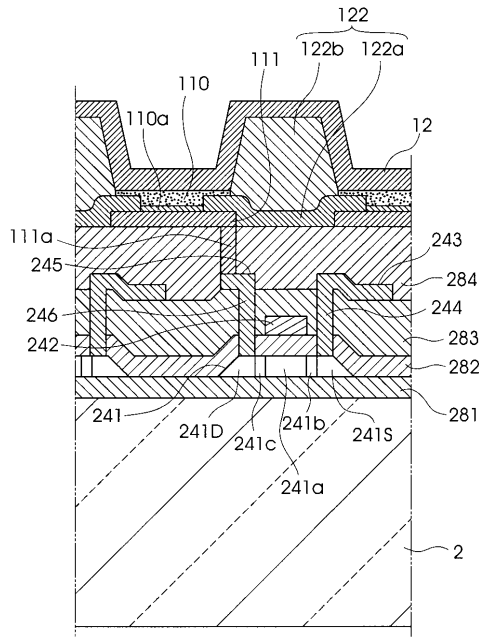
【 図 3 】



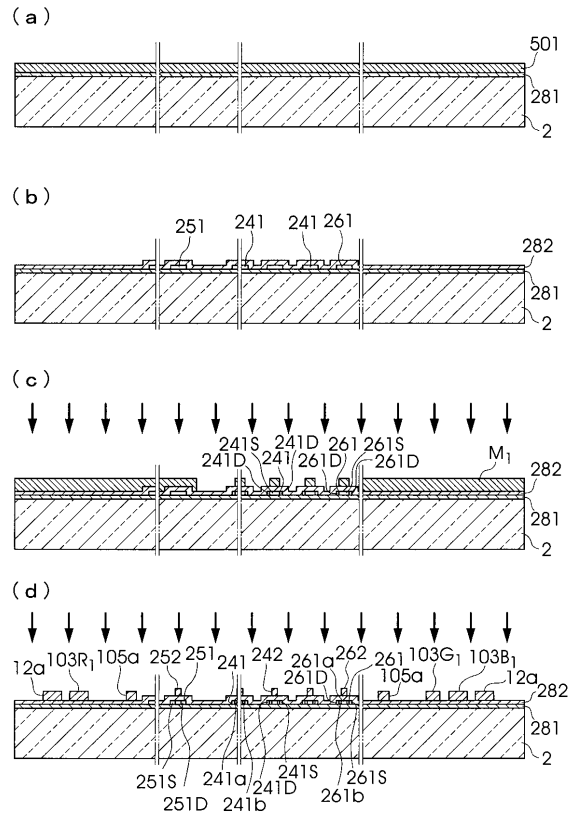
【 図 4 】



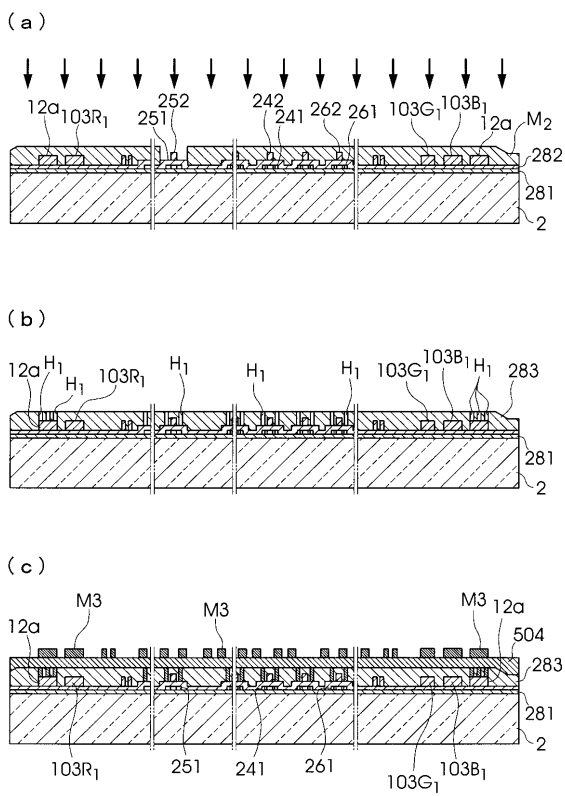
【 図 5 】



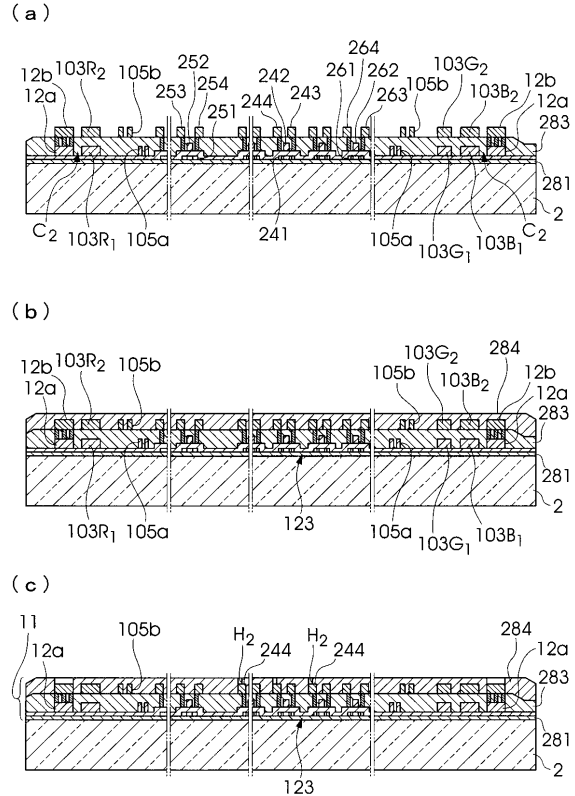
【 図 6 】



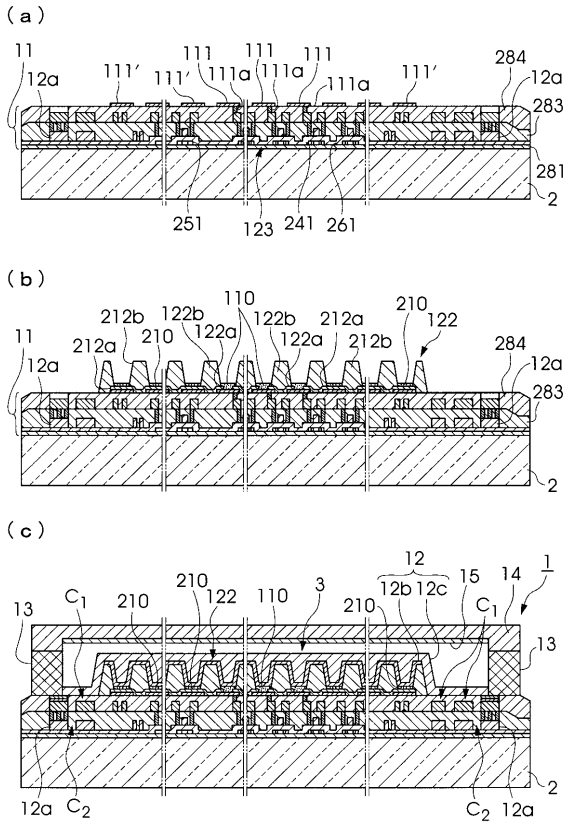
【 図 7 】



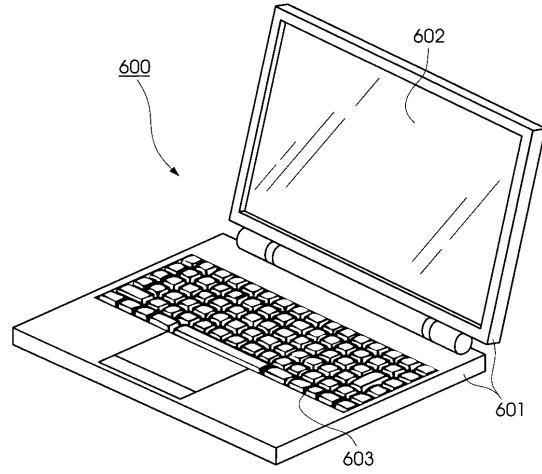
【 図 8 】



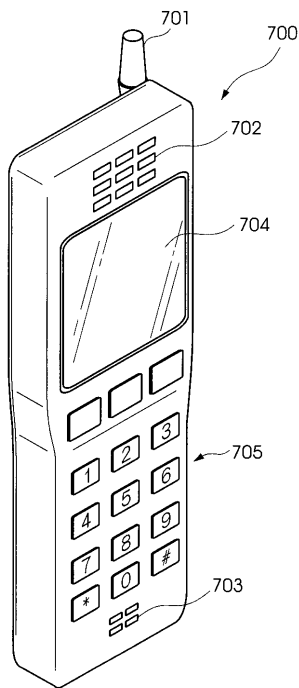
【 図 9 】



【 図 10 】



【 図 11 】



フロントページの続き

(56)参考文献 特開2001-102169(JP,A)
特開2002-151276(JP,A)
特開2002-110343(JP,A)

(58)調査した分野(Int.Cl., DB名)
G09F 9/00-9/46