

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3801550号  
(P3801550)

(45) 発行日 平成18年7月26日(2006.7.26)

(24) 登録日 平成18年5月12日(2006.5.12)

(51) Int. Cl. F I  
**GO2F 1/025 (2006.01)** GO2F 1/025  
**GO2F 1/015 (2006.01)** GO2F 1/015 505

請求項の数 18 (全 14 頁)

(21) 出願番号	特願2002-267090 (P2002-267090)	(73) 特許権者	000154325
(22) 出願日	平成14年9月12日(2002.9.12)		ユーディナデバイス株式会社
(65) 公開番号	特開2004-102160 (P2004-102160A)		山梨県中巨摩郡昭和町大字紙漉阿原100
(43) 公開日	平成16年4月2日(2004.4.2)		0番地
審査請求日	平成15年10月3日(2003.10.3)	(73) 特許権者	000005223
			富士通株式会社
			神奈川県川崎市中原区上小田中4丁目1番
			1号
		(74) 代理人	100087480
			弁理士 片山 修平
		(72) 発明者	大竹 文雄
			山梨県中巨摩郡昭和町大字紙漉阿原100
			0番地 富士通カンタムデバイス株式会社
			内

最終頁に続く

(54) 【発明の名称】 光変調器及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

光導波路の上部に設けられたP型又はN型の半導体層と、  
 前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、

前記半導体層は、前記複数の変調電極の直下に位置する第1の領域と、該第1の領域の間に位置する第2の領域とを有し、該第2の領域が、前記第1の領域間を電気的に分離する分離部を有し、

前記分離部は、前記第1の領域と比較して高抵抗な領域であり、i型半導体で構成されていることを特徴とする光変調器。

【請求項2】

前記分離部は、酸素、窒素、ホウ素、鉄、クロム、ルテニウムのうち少なくとも1つの元素がドーピングされていることを特徴とする請求項1記載の光変調器。

【請求項3】

光導波路の上部に設けられたP型又はN型の半導体層と、  
 前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、

前記半導体層は、前記複数の変調電極の直下に位置する第1の領域と、該第1の領域の間に位置する第2の領域とを有し、該第2の領域が、前記第1の領域間を電気的に分離する分離部を有し、

前記分離部は、前記第1の領域の導伝型と反対の導伝型の領域であることを特徴とする光変調器。

【請求項4】

光導波路の上部に設けられたP型又はN型の半導体層と、  
前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、

前記半導体層は、前記複数の変調電極の直下に位置する第1の領域と、該第1の領域の間に位置する第2の領域とを有し、該第2の領域が、前記第1の領域間を電氣的に分離する分離部を有し、

前記第2の領域上にバイアス電圧を印加するための電極を有し、

前記分離部は、前記電極より印加されたバイアス電圧により形成された空乏化領域であることを特徴とする光変調器。

10

【請求項5】

光導波路の上部に設けられたP型又はN型の半導体層と、  
前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、

前記半導体層は、前記複数の変調電極の直下に位置する第1の領域と、該第1の領域の間に位置する第2の領域とを有し、該第2の領域が、前記第1の領域間を電氣的に分離する分離部を有し、

前記第2の領域上に、前記第2の領域の導伝型と反対の導伝型の逆導電型半導体層を有し、

前記分離部は、前記第2の領域と前記逆導電型半導体層とのPN接合により形成された空乏化領域であることを特徴とする光変調器。

20

【請求項6】

前記光導波路と前記半導体層との少なくとも1つは、化合物半導体により形成されていることを特徴とする請求項1から5のいずれか一項記載の光変調器。

【請求項7】

前記化合物半導体は、ガリウム、ヒ素、アンチモン、アルミニウム、インジウム、リン、窒素、亜鉛、カドミウム、セレン、硫黄のうち少なくとも1つを含むことを特徴とする請求項6記載の光変調器。

30

【請求項8】

前記光導波路と前記半導体層との少なくとも1つは、シリコン系半導体により形成されていることを特徴とする請求項1から5のいずれか一項記載の光変調器。

【請求項9】

前記シリコン系半導体は、ケイ素、ゲルマニウム、カーボンのうち少なくとも1つを含むことを特徴とする請求項8記載の光変調器。

【請求項10】

光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、

前記半導体層における前記複数の変調電極が形成される第1の領域の間の第2の領域に、前記第1の領域を電氣的に分離する分離部を形成する工程を有し、

前記工程は、前記第1の領域と比較して高抵抗な前記分離部を形成し、前記分離部をi型半導体に形成することを特徴とする光変調器の製造方法。

40

【請求項11】

前記工程は、前記分離部が形成される領域に酸素、窒素、ホウ素、鉄、クロム、ルテニウムのうち少なくとも1つの元素をドーピングすることを特徴とする請求項10記載の光変調器の製造方法。

【請求項12】

光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、

50

前記半導体層における前記複数の変調電極が形成される第1の領域の間の第2の領域に、前記第1の領域を電氣的に分離する分離部を形成する工程を有し、

前記工程は、前記第1の領域の導伝型と反対の導伝型の前記分離部を形成することを特徴とする光変調器の製造方法。

【請求項13】

光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、

前記半導体層における前記複数の変調電極が形成される第1の領域の間の第2の領域上に、前記第1の領域の導伝型と反対の導伝型の第2の領域を形成する工程を有することを特徴とする光変調器の製造方法。

10

【請求項14】

光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、

前記半導体層における前記複数の変調電極が形成される第1の領域の間の領域上に、バイアス電圧を印加するためのバイアス電極を形成する工程を有することを特徴とする光変調器の製造方法。

【請求項15】

前記光導波路と前記半導体層との少なくとも1つは、化合物半導体により形成されていることを特徴とする請求項10から14のいずれか一項記載の光変調器の製造方法。

【請求項16】

前記化合物半導体は、ガリウム、ヒ素、アンチモン、アルミニウム、インジウム、リン、窒素、亜鉛、カドミウム、セレン、硫黄のうち少なくとも1つを含むことを特徴とする請求項15記載の光変調器の製造方法。

20

【請求項17】

前記光導波路と前記半導体層との少なくとも1つは、シリコン系半導体により形成されていることを特徴とする請求項10から14のいずれか一項記載の光変調器の製造方法。

【請求項18】

前記シリコン系半導体は、ケイ素、ゲルマニウム、カーボンのうち少なくとも1つを含むことを特徴とする請求項17記載の光変調器の製造方法。

【発明の詳細な説明】

30

【0001】

【発明の属する技術分野】

本発明は、光変調器及びその製造方法に関し、特に複数の変調電極を有する光変調器及びその製造方法に関する。

【0002】

【従来の技術】

一般的に10Gbps以上の高速動作が要求される光変調器には、進行波電極が採用される。また、このような進行波電極を有する光変調器では、変調帯域を向上させるために特別な電極構造が用いられていた(例えば非特許文献1参照)。この一例を従来技術1として図1に示す。

40

【0003】

図1は、マッハツェンダ型光変調器の構造例を示す図である。図1において、マッハツェンダ型光変調器は、半絶縁性GaAs(ガリウム・ヒ素)基板111上に下部電極層としてN<sup>+</sup>型GaAs層112を有する。また、N<sup>+</sup>型GaAs層112上には光導波路構造としてAlGaAs層114とGaAs層115とAlGaAs層105及び106とが形成されている。

【0004】

光導波路構造の中央に位置するGaAs層115はコア層である。また、コア層を挟むAlGaAs層114及び105(106)は、ノンドープのクラッド層である。

【0005】

50

このように構成されたマッハツェンダ型光変調器において、電極は変調信号が伝達する主流となる進行波電極 101 及び 102 と、被変調光に直接変調信号を伝える複数の変調電極 103 及び 104 とを有してなる。これは、一般的に進行波電極 101 (102) を伝播する変調信号の速度がコア層を伝播する被変調光の速度よりも速いという不具合を解消するためである。即ち、上記のように、進行波電極 101 (102) が複数の変調電極 103 (104) を有する構造とすることで、進行波電極 101 (102) を伝達する変調信号の伝播速度を遅くし、変調信号の伝播速度を被変調光の伝播速度に一致させることが可能となる。これは、変調電極 103 (104) が進行波電極 101 (102) に対して容量的な負荷として作用するためである。

【0006】

また、進行波電極 101 及び 102 は、埋め込まれた N<sup>+</sup>型 GaAs 層 112 までを除去するトレンチにより形成された溝 107 及び 108 により、相互に電氣的に分離されている。このため、セグメントに分離された変調電極 103 (104) と進行波電極 101 (102) との間は、エアブリッジ構造で電氣的に接続されている。

【0007】

このような特殊な構造を有することで、図に示すマッハツェンダ型光変調器では、変調信号と被変調光との伝播速度は一致し、変調器全体の特性インピーダンスは所定の値 (一般的に 50 Ω) にマッチングされている。

【0008】

このような中、近年では、上記のような光変調器の更なる高性能化が要求されている。その 1 つは、動作電圧の低電圧化である。

【0009】

【非特許文献 1】

L.Mori, D.Hoffmann, K.Matzen, C.Bornholdt, G.G.Mekonnen, F.Reier, "Traveling wave electrodes for 50GHz operation of opto-electronic device based on InP", 11th International Conference on Indium Phosphide and Related Materials, Davos, Switzerland, pp.385-388, 16-20 May (1999)

【非特許文献 2】

ELECTRONICS LETTERS 9th November 1989 Vol. 25, No. 23, pp. 1549-1550

【0010】

【発明が解決しようとする課題】

しかしながら、図 1 に示す従来技術 1 では、変調電極 103 (104) とコア層 115 との間にノンドープの (=半絶縁性の) クラッド層 105 (106) を有するため、変調信号による電界を効率よくコア層 115 に印加することが困難であった。また、これを改善するために、例えばクラッド層 105 (106) を導電層で形成した場合 (これを以下、従来技術 2 という)、この導電層であるクラッド層 105 (106) を通して、変調電極 103 (104) が隣同士でつながってしまい、変調信号のロスと、被変調光との速度ずれとが発生してしまうという問題が存在した。

【0011】

従って、本発明は、上記のような要求に鑑みてなされたもので、変調電圧が低減化された光変調器を提供することを目的とする。更に本発明は、このような効果を得られる光変調器の製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】

かかる目的を達成するために、本発明は、請求項 1 記載のように、光導波路と、該光導波路上に設けられた P 型又は N 型の半導体層と、前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、前記半導体層が、前記複数の変調電極の直下に位置する第 1 の領域と、該第 1 の領域の間に位置する第 2 の領域とを有し、該第 2 の領域が、前記第 1 の領域間を電氣的に分離する分離部を有し、前記分離部は、前記第 1 の領域と比較して高抵抗な領域であ

10

20

30

40

50

り、i型半導体で構成されている。これにより、変調電極が形成される第1の領域間を相互に電氣的に分離することができるため、変調電圧が低減化された光変調器が提供される。

【0014】

また、上記の光変調器において、例えば請求項2記載のように、前記分離部が、酸素、窒素、ホウ素、鉄、クロム、ルテニウムのうち少なくとも1つの元素がドーピングされている構成とすることもできる。

【0015】

また、本発明は、請求項3のように、光導波路の上部に設けられたP型又はN型の半導体層と、前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、前記半導体層は、前記複数の変調電極の直下に位置する第1の領域と、該第1の領域の間に位置する第2の領域とを有し、該第2の領域が、前記第1の領域間を電氣的に分離する分離部を有し、前記分離部は、前記第1の領域の導伝型と反対の導伝型の領域である。

10

【0016】

また、本発明は、請求項4のように、光導波路の上部に設けられたP型又はN型の半導体層と、前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、前記半導体層は、前記複数の変調電極の直下に位置する第1の領域と、該第1の領域の間に位置する第2の領域とを有し、該第2の領域が、前記第1の領域間を電氣的に分離する分離部を有し、前記第2の領域上にバイアス電圧を印加するための電極を有し、前記分離部は、前記電極より印加されたバイアス電圧により形成された空乏化領域である。また、本発明は、請求項5のように、光導波路の上部に設けられたP型又はN型の半導体層と、前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、前記半導体層は、前記複数の変調電極の直下に位置する第1の領域と、該第1の領域の間に位置する第2の領域とを有し、該第2の領域が、前記第1の領域間を電氣的に分離する分離部を有し、前記第2の領域上に、前記第2の領域の導伝型と反対の導伝型の逆導電型半導体層を有し、前記分離部は、前記第2の領域と前記逆導電型半導体層とのPN接合により形成された空乏化領域である。

20

【0017】

また、上記の光変調器において、例えば請求項6記載のように、前記光導波路と前記半導体層との少なくとも1つが、化合物半導体により形成されている構成とすることもできる。またこの場合、例えば請求項7記載のように、前記化合物半導体が、ガリウム、ヒ素、アンチモン、アルミニウム、インジウム、リン、窒素、亜鉛、カドミウム、セレン、硫黄のうち少なくとも1つを含む。

30

【0018】

また、上記の光変調器において、例えば請求項8記載のように、前記光導波路と前記半導体層との少なくとも1つが、シリコン系半導体により形成されている構成とすることもできる。またこの場合、例えば請求項9記載のように、前記シリコン系半導体が、ケイ素、ゲルマニウム、カーボンのうち少なくとも1つを含む。

40

【0019】

また、本発明は、請求項10記載のように、光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、前記半導体層における前記複数の変調電極が形成される第1の領域の間の第2の領域に、前記第1の領域を電氣的に分離する分離部を形成する工程を有し、前記工程は、前記第1の領域と比較して高抵抗な前記分離部を形成し、前記分離部をi型半導体に形成する。これにより、変調電極が形成される第1の領域間を相互に電氣的に分離することができ、変調電圧が低減化された光変調器の製造方法が提供される。

【0021】

また、上記の製造方法において、例えば請求項11記載のように、前記工程が、前記分

50

離部が形成される領域に酸素，窒素，ホウ素，鉄，クロム，ルテニウムのうち少なくとも1つの元素をドーピングする。

【0022】

また、本発明は、請求項12のように、光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、前記半導体層における前記複数の変調電極が形成される第1の領域の間の第2の領域に、前記第1の領域を電氣的に分離する分離部を形成する工程を有し、前記工程は、前記第1の領域の導伝型と反対の導伝型の前記分離部を形成する。

【0023】

また、本発明は、請求項13記載のように、光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、前記半導体層における前記複数の変調電極が形成される第1の領域の間の第2の領域上に、前記第1の領域の導伝型と反対の導伝型の第2の領域を形成する工程を有する。これにより、変調電極が形成される第1の領域間を相互に電氣的に分離することができ、変調電圧が低減化された光変調器の製造方法が提供される。

10

【0024】

また、本発明は、請求項14記載のように、光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、前記半導体層における前記複数の変調電極が形成される第1の領域の間の領域上に、バイアス電圧を印加するためのバイアス電極を形成する工程を有する。これにより、変調電極が形成される第1の領域間を相互に電氣的に分離することができ、変調電圧が低減化された光変調器の製造方法が提供される。

20

【0025】

また、上記の製造方法において、例えば請求項15記載のように、前記光導波路と前記半導体層との少なくとも1つが、化合物半導体により形成されている。またこの場合、例えば請求項16記載のように、前記化合物半導体が、ガリウム，ヒ素，アンチモン，アルミニウム，インジウム，リン，窒素，亜鉛，カドミウム，セレン，硫黄のうち少なくとも1つを含む。

【0026】

また、上記の製造方法において、例えば請求項17記載のように、前記光導波路と前記半導体層との少なくとも1つは、シリコン系半導体により形成されている。またこの場合、例えば請求項18記載のように、前記シリコン系半導体が、ケイ素，ゲルマニウム，カーボンのうち少なくとも1つを含む。

30

【0027】

【発明の実施の形態】

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。

【0028】

〔第1の実施形態〕

以下、本発明の第1の実施形態について、図面を用いて詳細に説明する。図2は、本発明の第1の実施形態による光変調器10の構成を示す図であり、(a)はその上面図であり、(b)はそのA-A'断面図であり、(c)はそのB-B'断面図である。

40

【0029】

図2(a)を参照すると明らかなように、本実施形態による光変調器10は、入力された光を光導波路部2a, 2bにそれぞれ分岐するマツハツェンダ型で構成されている。尚、以下の説明では、光導波路9b側の符号を括弧で書く。

【0030】

この構成において光導波路2a(2b)は、図2(b)に示すA-A'断面図を参照すると明らかなように、被変調光が伝播するコア層8a(8b)が下部クラッド層7と上部クラッド層9a(9b)とで挟まれた、ハイメサ構造を有している。尚、本実施形態において、下部クラッド層7は導電層であり、コア層8a(8b)は半絶縁性半導体層である。

50

## 【0031】

光導波路 2 a ( 2 b ) 上には、セグメント化された変調電極 4 a ( 4 b ) が離間されて複数設けられている。それぞれの変調電極 4 a ( 4 b ) はエアブリッジ 5 a ( 5 b ) を介して進行波電極 3 a ( 3 b ) に接続されている。

## 【0032】

また、上部クラッド層 9 a ( 9 b ) は、各変調電極 4 a ( 4 b ) の直下に位置する第 1 の領域と、この第 1 の領域の間に位置する第 2 の領域とに分割できる。第 1 の領域は、導電層である。これに対して第 2 の領域は、第 1 の領域を電氣的に分離するために、例えば抵抗率が  $10^2 \cdot \text{cm}$  以上の i 型半導体を用いて高抵抗の領域に形成される。この高抵抗領域を、分離部 6 a ( 6 b ) とする。高抵抗な分離部 6 a ( 6 b ) を形成する方法として

10

## 【0033】

このように、上部クラッド層 9 a ( 9 b ) において、セグメント化された変調電極 4 a ( 4 b ) の直下に位置する第 1 の領域を電氣的に分離することで、変調信号による電界を効率よくコア層 8 a ( 8 b ) に印加することが可能になる。従って、光が閉じ込められるコア層 8 a ( 8 b ) にかかる電界をより小さな変調電圧で誘起させることが達成される。

## 【0034】

以上のように本実施形態によれば、高周波である変調信号の損失の抑制及び変調電圧の低減化という 2 つの効果を両立させることが可能となる。また、図 3 に本実施形態で得られる効果と従来技術 1 , 2 で得られる効果との比較を示す。尚、図 3 では変調信号の損失として S 2 1 をとって比較している。図 3 を参照すると明らかなように、単にクラッド層を導電層にする従来技術 2 と比較して、本実施形態では高周波の損失を表す S 2 1 が大きく改善されている。

20

## 【0035】

次に、本実施形態によるマツハツェンダ型の光変調器 1 0 を製造する具体的なプロセスについて、図面を用いて詳細に説明する。尚、図 4 は、図 2 で示したリッジタイプの光導波路構造を有する光変調器 1 0 の製造プロセスの例である。

## 【0036】

本プロセスでは、まず、半絶縁性半導体基板 1 上に N 型の導電性を有する半導体層 ( 以下、N 型半導体層という ) 2 0 を成長し、更にこの上に、導電性が N 型の下部クラッド層 1 7 とノンドープのコア層 1 8 と導電性が P 型の上部クラッド層 1 9 とを順に成長する。ここで例えば、半絶縁性半導体基板 1 にはノンドープの GaAs ( ガリウム・ヒ素 ) 等を用いる。

30

## 【0037】

N 型半導体層 2 0 は、半絶縁性 GaAs 基板 ( 1 ) 上に N + GaAs 等をエピタキシャル法を用いて  $0.5 \mu\text{m}$  程度成長させることで形成する。下部クラッド層 1 7 は N 型半導体層 2 0 上に  $\text{N} + \text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$  ( アルミニウム・ガリウム・ヒ素 ) をエピタキシャル法を用いて  $0.5 \mu\text{m}$  程度成長させることで形成する。コア層 1 8 は下部クラッド層 1 7 上にノンドープの GaAs をエピタキシャル法を用いて  $0.5 \mu\text{m}$  程度成長させることで形成する。上部クラッド層 1 9 はコア層 1 8 上に  $\text{P} + \text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$  をエピタキシャル法を用いて  $1.0 \mu\text{m}$  程度成長させることで形成する。但し、下部クラッド層 1 7 及び上部クラッド層 1 9 には、Al 組成が 0.3 % 以下の  $\text{AlGaAs}$  を使用する。これにより、図 4 ( a ) に示すような、下部に N + GaAs 層を持った  $\text{P} + \text{AlGaAs} / \text{GaAs} / \text{N} + \text{AlGaAs}$  光導波路構造エピタキシャル GaAs ウェハが形成される。

40

## 【0038】

このようなウェハを形成すると、本プロセスでは、次に、上部クラッド層 1 9 における変調電極 5 a , 5 b が形成される第 1 の領域の間に位置する第 2 の領域のみに所定のイオンを注入するためのレジストパターン 2 1 を形成する ( 図 4 ( b ) 参照 ) 。即ち、上部クラ

50

ッド層 19 上に形成されるレジストパターン 21 は、上部クラッド層 19 の分離部 6 a , 6 b (第 2 の領域) に対応する部分に開口部 16 ' を有する。その後、イオン注入法を用いて開口部 16 ' に位置する上部クラッド層 19 に酸素 (O) イオンを注入する。これにより、上部クラッド層 19 の第 2 の領域が高抵抗な領域となり、第 1 の領域間が絶縁化されて電氣的に分離される。尚、本実施形態において、上記のように III 族 ~ V 族の化合物半導体を用いた場合、イオン注入法におけるドーパントとしては酸素 (O) , ホウ素 (B) , 鉄 (Fe) , ルテニウム (Ru) 等を使用することができる。また、酸素イオンを注入し、レジスト 21 を除去した後、上部クラッド層 19 側からアニール処理を施すことで、結晶中のダメージを回復する。

#### 【0039】

次に、上部クラッド層 19 上に、光導波路 2 a , 2 b を形成するためのレジストパターン 22 を形成し、このレジストパターン 22 が形成された領域以外の上部クラッド層 19 の一部をウェットエッチングにより除去する (図 4 (c) 参照)。その後、最終的な光導波路の形状を形成するためのレジストパターン 23 を形成し、このレジストパターン 23 が形成された以外のウェハをウェットエッチングにより半絶縁性半導体基板 1 まで除去することで、最終的な光導波路構造を形成する (図 4 (d) 参照)。

#### 【0040】

このように光導波路 2 a , 2 b を形成すると、最後に金 (Au) を用いて進行波電極 3 a , 3 b と変調電極 4 a , 4 b とを形成し、更にこれら Au によるエアブリッジ 5 a , 5 b により電氣的に接続する。これら形成には、蒸着法とメッキ法とが用いられる。尚、これら Au を使用するのには、変調信号であるミリ波の損失を低減させるためである。また、上記で形成したウェハを保護膜 24 で保護するとよい。この保護膜 24 には例えば SiN (ケイ素・窒素) が使用される。

#### 【0041】

上記構成では、上部クラッド層 19 を先に P 型の導電層で形成した後、その一部 (第 2 の領域) をイオン注入法により高抵抗に加工することで図 2 に示すような構成を実現していたが、本実施形態ではこれとは逆に、上部クラッド層 19 を先に N 型の半絶縁性半導体層で形成し、その一部 (第 1 の領域) をイオン注入法により導電層に加工することで同様の構成を得ることが可能である。尚、この際使用されるドーパントは、亜鉛 (Zn) , マグネシウム (Mg) , ケイ素 (Si) , 硫黄 (S) , セレン (Se) 等である。

#### 【0042】

また、ドーパントを導入する方法としては、上記のイオン注入法の他に、拡散法等も使用することは可能である。更に、エピタキシャル成長法を使用して、該当する領域に高抵抗層又は導電層を形成することでも同様な構成を得ることが可能である。

#### 【0043】

##### 〔第 2 の実施形態〕

また、本発明の第 2 の実施形態について、図面を用いて詳細に説明する。第 1 の実施形態では、上部クラッド層 19 において、セグメント化された変調電極 4 a , 4 b が形成される第 1 の領域間に位置する第 2 の領域を高抵抗に形成することで、第 1 の領域間を電氣的に分離する構成を有した。これに対し、本実施形態では、第 2 の領域の導電型と第 1 の領域の導電型とは逆の導電型で形成することで、第 1 の領域間を電氣的に分離する構成を有する。

#### 【0044】

図 5 に本実施形態によるマツハツェンダ型の光変調器 10 A の構成を示す。図 5 において、(a) は光変調器 10 A の上面図であり、(b) はその A - A ' 断面図であり、(c) はその B - B ' 断面図である。

#### 【0045】

本実施形態では、上部クラッド層 9 a , 9 b における分離部 26 a , 26 b がこの他の上部クラッド層 9 a , 9 b (第 1 の領域) の導電型と反対の導電型を有する。即ち、例えば第 1 の実施形態で説明したように、上部クラッド層 9 a , 9 b における第 1 の領域を P 型

10

20

30

40

50



の半導体層で形成した場合、分離部 26a, 26b はその反対の N 型の半導体層で形成される。但し、各領域の導電型はこの逆であっても良い。

【0046】

このように分離部 26a, 26b を反対の導電型で形成することで、本実施形態では第 1 の実施形態と同様に、第 1 の領域間を電氣的に分離することができ、変調信号による電界を効率よくコア層 8a (8b) に印加することが可能になる。従って、光が閉じ込められるコア層 8a (8b) にかかる電界をより小さな変調電圧で誘起させることが達成される。

【0047】

尚、本実施形態による光変調器 10A は、第 1 の実施形態と同様な製造プロセスで作成することが可能である。但し、イオン注入法や拡散法やエピタキシャル成長法等を用いた分離部 26a, 26b (第 2 の領域) の形成では、この領域が上部クラッド層 9a, 9b (第 1 の領域) と反対の導電型となるように形成される。尚、この他の構成は第 1 の実施形態と同様であるため、ここでは説明を省略する。

10

【0048】

〔第 3 の実施形態〕

また、本発明の第 3 の実施形態について、図面を用いて詳細に説明する。本実施形態では、第 2 の領域を空乏化させることで、第 1 の領域間を電氣的に分離する。

【0049】

これを実現するために、本実施形態では、第 2 の領域の上部に上部クラッド層 9a, 9b と反対の導電型を有する半導体層 39b を形成する。これにより、第 2 の領域において異なる導電型の半導体層 (逆導電型半導体層ともいう) を接触させることで PN 接合が形成されるため、特別な電圧を印加することなく、上部クラッド層 9a, 9b の第 2 の領域を空乏化させることができる。これにより、空乏化された第 2 の領域により第 1 の領域間が電氣的に分離され、変調信号による電界が効率よくコア層 8a (8b) に印加される。従って、光が閉じ込められるコア層 8a (8b) にかかる電界をより小さな変調電圧で誘起させることが達成される。

20

【0050】

尚、本実施形態によるマッハツェンダ型の光変調器 10B の構成を図 6 に示す。図 6 において、(a) は光変調器 10B の上面図であり、(b) はその A - A' 断面図であり、(c) はその B - B' 断面図である。

30

【0051】

尚、本実施形態による光変調器 10B は、第 1 の実施形態と同様な製造プロセスにおいて、半導体層 39a, 39b を形成する工程を追加することで形成することが可能である。また、この他の構成は第 1 の実施形態と同様であるため、ここでは説明を省略する。

【0052】

〔第 4 の実施形態〕

また、本発明の第 4 の実施形態について、図面を用いて詳細に説明する。本実施形態は、第 3 の実施形態と同様に、第 2 の領域を空乏化する構成を有する。

【0053】

これを実現するにあたり、本実施形態では、第 2 の領域の上部に逆バイアスを印加するための金属電極 43a, 43b を形成する。即ち、本実施形態では、第 2 の領域に逆バイアスを印加することで、第 3 の実施形態と同様に、第 2 の領域を空乏化させて、第 1 の領域間を電氣的に分離する。これにより、変調信号による電界を効率よくコア層 8a (8b) に印加することが可能になる。従って、光が閉じ込められるコア層 8a (8b) にかかる電界をより小さな変調電圧で誘起させることが達成される。

40

【0054】

尚、本実施形態によるマッハツェンダ型の光変調器 10C の構成を図 7 に示す。図 7 において、(a) は光変調器 10C の上面図であり、(b) はその A - A' 断面図であり、(c) はその B - B' 断面図である。

50

## 【 0 0 5 5 】

また、上部クラッド層 9 a , 9 b の上に薄い絶縁膜を形成し、逆バイアスを印加するための金属電極 4 3 a , 4 3 b をその上に形成しても有効に作用させることが可能である。

## 【 0 0 5 6 】

〔他の実施形態〕

更に、本発明は、変調電極への印加電圧によって発生される電界を光を閉じ込めるコア層に有効に作用させることが目的であるため、動作電圧の低減化以外の特性評価項目であるところの高周波の変調信号と光の速度整合を得るために、セグメントに分割された変調電極部での容量成分を調整するためなどの目的やコア層から僅かにクラッド層にしみ出る光の損失を抑える目的などのために、クラッド層の一部のコア側にノンドープ層を含むようなノンドープ層と導電層との多層クラッド構造とすることも可能である。

10

## 【 0 0 5 7 】

また、以上の説明では、少なくともガリウム ( G a ) , ヒ素 ( A s ) , アンチモン ( S b ) , アルミニウム ( A l ) , インジウム ( I n ) , リン ( P ) , 窒素 ( N ) , 亜鉛 ( Z n ) , カドミウム ( C d ) , セレン ( S e ) , 硫黄 ( S ) のいずれか 1 つを含む化合物半導体を用いた場合を示したが、これを例えば、少なくともケイ素 ( S i ) , ゲルマニウム ( G e ) , カーボン ( C ) のいずれか 1 つを含むシリコン系半導体を用いても同様の構成とすることが可能である。

## 【 0 0 5 8 】

このように、本発明はその趣旨を逸脱しない限り種々変形して実施可能である。

20

## 【 0 0 5 9 】

【発明の効果】

以上説明したように、本発明によれば、変調電極が形成される第 1 の領域間を相互に電気的に分離することができるため、変調電圧が低減化された光変調器を提供することができる。また、このような効果を得られる光変調器の製造方法も提供される。

【図面の簡単な説明】

【図 1】従来技術によるマツハツェンダ型光変調器の構造を示す図であり、( a ) はその上面図であり、( b ) はその A - A ' 断面図である。

【図 2】本発明の第 1 の実施形態による光変調器 1 0 の構造を示す図であり、( a ) はその上面図であり、( b ) はその A - A ' 断面図であり、( c ) は B - B ' 断面図である。

30

【図 3】本発明の第 1 の実施形態で得られる変調信号の損失 ( S 2 1 ) と従来技術 1 , 2 で得られる変調信号の損失 ( S 2 1 ) との比較を示すグラフである。

【図 4】本発明の第 1 の実施形態による光変調器 1 0 の製造プロセスを示す図である。

【図 5】本発明の第 2 の実施形態による光変調器 1 0 A の構造を示す図であり、( a ) はその上面図であり、( b ) はその A - A ' 断面図であり、( c ) は B - B ' 断面図である。

【図 6】本発明の第 3 の実施形態による光変調器 1 0 B の構造を示す図であり、( a ) はその上面図であり、( b ) はその A - A ' 断面図であり、( c ) は B - B ' 断面図である。

【図 7】本発明の第 4 の実施形態による光変調器 1 0 C の構造を示す図であり、( a ) はその上面図であり、( b ) はその A - A ' 断面図であり、( c ) は B - B ' 断面図である。

40

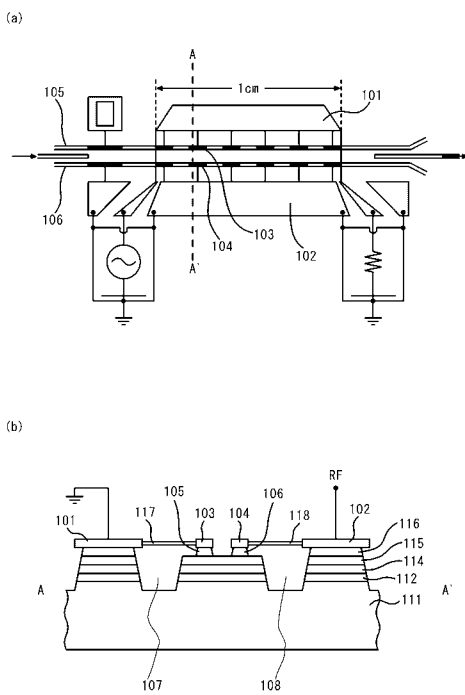
【符号の説明】

- 1 半絶縁性半導体基板
- 2 a、2 b 光導波路
- 3 a、3 b 進行波電極
- 4 a、4 b 変調電極
- 5 a、5 b エアブリッジ
- 6 a、6 b、1 6、2 6 a、2 6 b 分離部
- 7、1 7 下部クラッド層

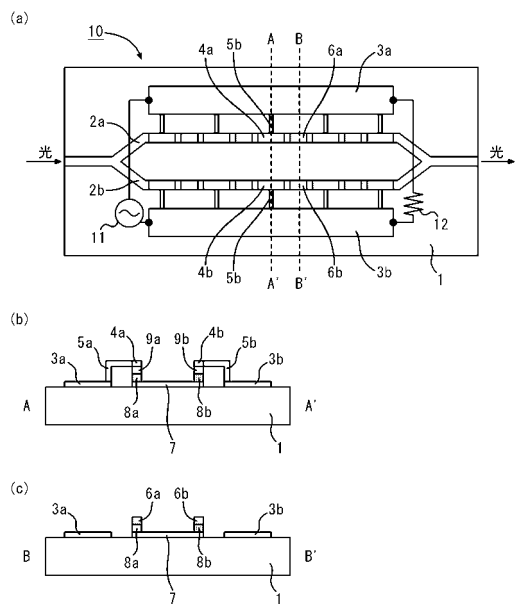
50

- 8 a、8 b、18 コア層
- 9 a、9 b、19、19' 上部クラッド層
- 10、10 A、10 B、10 C 光変調器
- 11 オシレータ
- 12 インピーダンス
- 16' 開口部
- 20 半導体層
- 21、22、23 レジストパターン
- 24 保護膜
- 39 a、39 b 半導体層
- 43 a、43 b 金属電極

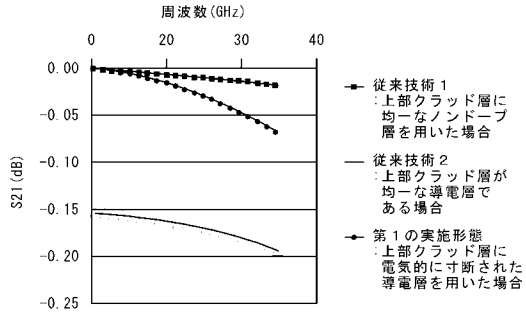
【図1】



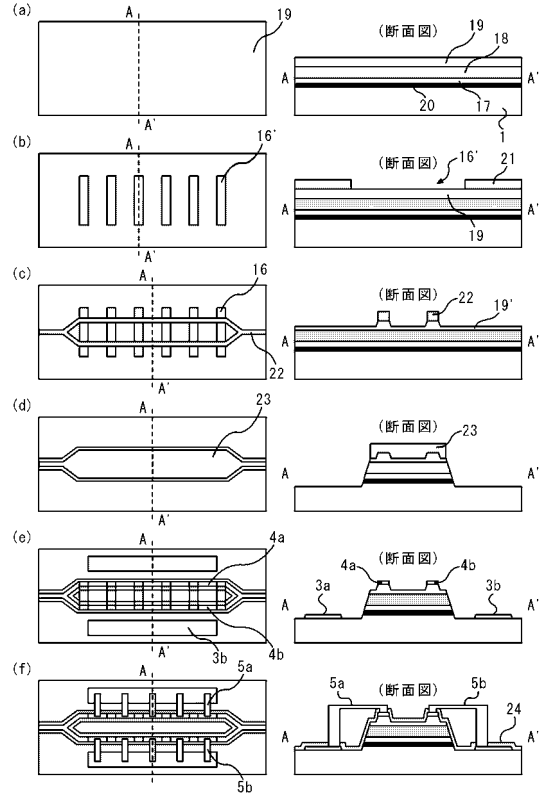
【図2】



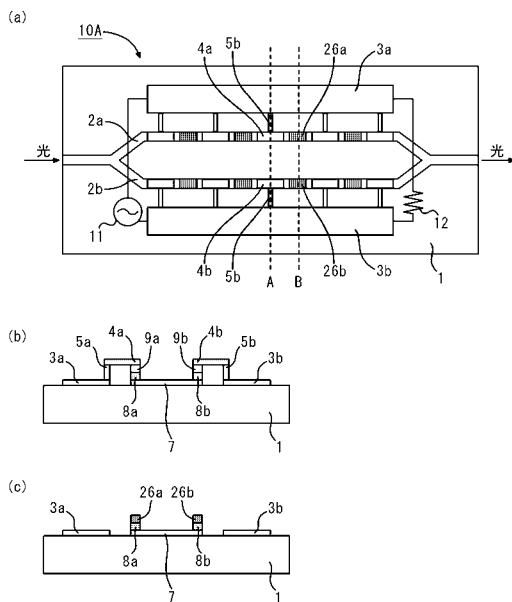
【 図 3 】



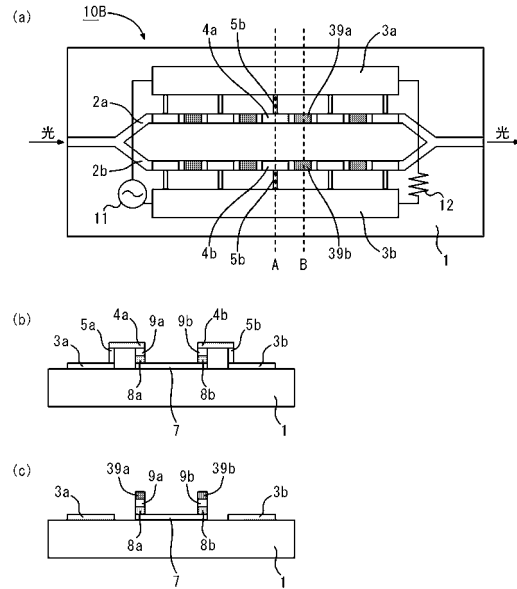
【 図 4 】



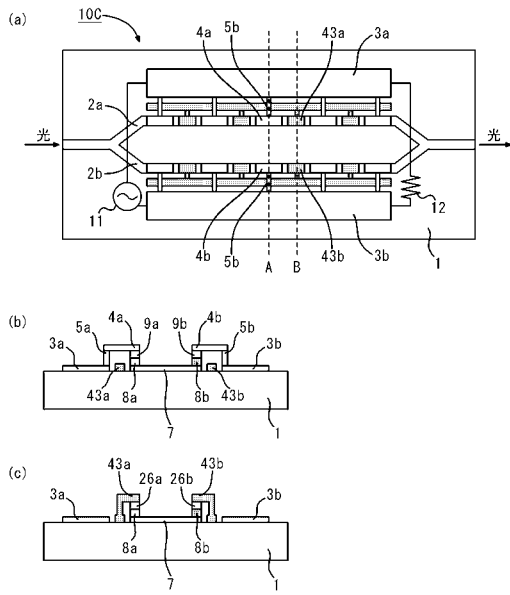
【 図 5 】



【 図 6 】



【 図 7 】



---

フロントページの続き

(72)発明者 雙田 晴久

神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

審査官 河原 正

(56)参考文献 特開2004-053830(JP,A)

特開平1-231019(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/00-1/125

G02B 6/12-6/14

JICSTファイル(JOIS)