

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-33145

(P2009-33145A)

(43) 公開日 平成21年2月12日(2009.2.12)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 3 Z	2 H 0 9 2
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 2 7 D	5 F 0 4 8
HO 1 L 21/02 (2006.01)	HO 1 L 29/78 6 1 2 D	5 F 1 1 0
HO 1 L 27/12 (2006.01)	HO 1 L 27/12 B	
HO 1 L 27/08 (2006.01)	HO 1 L 27/08 3 3 1 E	

審査請求 未請求 請求項の数 13 O L (全 62 頁) 最終頁に続く

(21) 出願番号 特願2008-168841 (P2008-168841)  
 (22) 出願日 平成20年6月27日 (2008. 6. 27)  
 (31) 優先権主張番号 特願2007-173311 (P2007-173311)  
 (32) 優先日 平成19年6月29日 (2007. 6. 29)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷 3 9 8 番地  
 (72) 発明者 木村 肇  
 神奈川県厚木市長谷 3 9 8 番地 株式会社  
 半導体エネルギー研究所内  
 F ターム (参考) 2H092 JA26 JA28 JA46 KA03 KA05  
 MA17 MA28 NA05 NA21 PA11  
 PA12 PA13  
 5F048 AA09 AB03 AB04 AB10 AC01  
 AC10 BA14 BA15 BA16 BA19  
 BB01 BB08 BB09 BC06 BC15  
 BC18 BF01 BF02 BF04 BF05  
 BF06 BF07 BF11 BF16 BG07

最終頁に続く

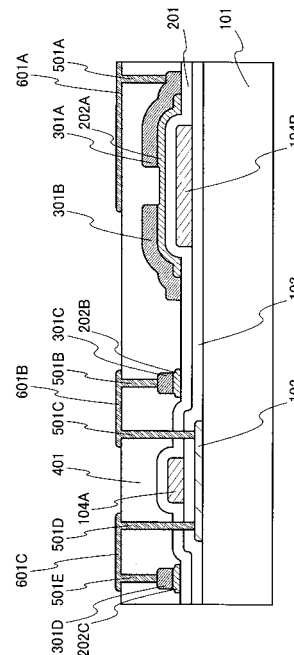
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】大型の半導体装置で、高速に動作する半導体装置を提供することを目的とする。

【解決手段】単結晶の半導体層を有するトップゲート型のトランジスタと、アモルファスシリコン（またはマイクロクリスタルシリコン）の半導体層を有するボトムゲート型のトランジスタとを同一基板に形成する。そして、各々のトランジスタが有するゲート電極を同じレイヤーで形成し、ソース及びドレイン電極も同じレイヤーで形成する。このようにして、製造工程を削減する。つまり、ボトムゲート型のトランジスタの製造工程に、少しだけ工程を追加するだけで、2つのタイプのトランジスタを製造することが出来る。

【選択図】 図6



## 【特許請求の範囲】

## 【請求項 1】

絶縁基板の上方に第 1 の半導体層を有し、  
 前記半導体層の上方に第 1 の絶縁層を有し、  
 前記絶縁層の上方に第 1 および第 2 の導電層を有し、  
 前記第 1 および第 2 の導電層の上方に第 2 の絶縁層を有し、  
 前記第 2 の絶縁層の上方に第 2 の半導体層および第 3 の導電層を有し、  
 前記第 2 の半導体層の上方に第 4 の導電層を有し、  
 前記第 3 および第 4 の導電層の上方に第 3 の絶縁層を有し、  
 前記第 3 の絶縁層の上方に第 5 の導電層を有し、  
 前記第 1 の半導体層は、第 1 のトランジスタの活性層としての機能を有し、  
 前記第 2 の半導体層は、第 2 のトランジスタの活性層としての機能を有し、  
 前記第 1 の半導体層と前記第 2 の半導体層の特性が異なることを特徴とする半導体装置

10

## 【請求項 2】

請求項 1 において、  
 前記第 1 の絶縁層は、前記第 1 のトランジスタのゲート絶縁層としての機能を有し、  
 前記第 1 の導電層は、前記第 1 のトランジスタのゲート電極としての機能を有していることを特徴とする半導体装置。

20

## 【請求項 3】

請求項 1 または請求項 2 のいずれかにおいて、  
 前記第 2 の絶縁層は、前記第 2 のトランジスタのゲート絶縁層としての機能を有し、  
 前記第 2 の導電層は、前記第 2 のトランジスタのゲート電極としての機能を有していることを特徴とする半導体装置。

## 【請求項 4】

請求項 1 乃至請求項 3 のいずれかにおいて、  
 前記第 5 の導電層は、前記第 3 の絶縁層に設けられたコンタクトホールを介して、前記第 3 の導電層と電気的に接続されていることを特徴とする半導体装置。

## 【請求項 5】

請求項 1 乃至請求項 4 のいずれかにおいて、  
 前記第 5 の導電層は、前記第 1 乃至第 3 の絶縁層に設けられたコンタクトホールを介して、前記第 1 の半導体層と電気的に接続されていることを特徴とする半導体装置。

30

## 【請求項 6】

請求項 1 乃至請求項 5 のいずれかにおいて、  
 前記第 4 の導電層は、前記第 2 の半導体層と電気的に接続されていることを特徴とする半導体装置。

## 【請求項 7】

請求項 1 乃至請求項 6 のいずれかにおいて、  
 前記第 1 の半導体層が結晶性を有していることを特徴とする半導体装置。

## 【請求項 8】

請求項 1 乃至請求項 7 のいずれかにおいて、  
 前記第 2 の半導体層がアモルファス半導体を有することを特徴とする半導体装置。

40

## 【請求項 9】

請求項 1 乃至請求項 7 のいずれかにおいて、  
 前記第 2 の半導体層がマイクロクリスタル半導体を有することを特徴とする半導体装置

## 【請求項 10】

請求項 1 乃至請求項 9 のいずれかーに記載された半導体装置および表示素子を具備することを特徴とする表示装置。

## 【請求項 11】

50

請求項 1 乃至請求項 9 のいずれか一に記載された半導体装置および液晶素子を具備することを特徴とする液晶表示装置。

【請求項 1 2】

請求項 1 0 に記載された表示装置および操作スイッチを具備することを特徴とする電子機器。

【請求項 1 3】

請求項 1 1 に記載された液晶表示装置および操作スイッチを具備することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、物、方法、または、物を生産する方法に関する。特に、表示装置または半導体装置に関する。特に、単結晶をガラス基板に転写して形成された表示装置または半導体装置に関する。

【背景技術】

【0002】

近年、液晶表示装置、エレクトロルミネッセンス（EL）表示装置などのフラットパネルディスプレイが注目を集めている。

【0003】

フラットパネルディスプレイの駆動方式としては、パッシブマトリクス方式とアクティブマトリクス方式とがある。アクティブマトリクス方式は、パッシブマトリクス方式と比較して、低消費電力化、高精細化、基板の大型化等が可能になるというメリットを有する。

20

【0004】

パネルの外部に駆動回路を設ける構成においては、駆動回路として、単結晶シリコンを用いたICを用いることが可能であるため、駆動回路の速度に起因した問題は生じない。しかしながら、このようにICを設ける場合には、パネルとICを別々に用意する必要があること、パネルとICとの接続工程が必要であること等から、十分にコストを低減することができなかった。

【0005】

30

そこで、コスト低減等の観点から、画素部と駆動回路部を一体に形成する方法が用いられるようになった（例えば、特許文献1参照）。

【特許文献1】特開平8-6053号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

特許文献1に示す場合には、駆動回路の半導体層としては、画素部と同様に非晶質シリコンや微結晶シリコン、多結晶シリコンなどの非単結晶シリコンが用いられている。しかしながら、非晶質シリコンはもとより、微結晶シリコンや多結晶シリコンを用いる場合であっても、その特性は単結晶シリコンを用いる場合には遠く及ばないという問題が存在する。特に、従来の駆動回路一体型のパネルに用いられる半導体層では、必要かつ十分な移動度が得られておらず、駆動回路という高速動作が求められる半導体装置を作製するに当たって大きな問題となっている。

40

【0007】

上記問題点に鑑み、本発明は、コストが低減された半導体装置を提供することを課題とする。または、高速動作が可能な回路を設けた半導体装置を提供することを課題とする。または、消費電力の少ない半導体装置を提供することを課題とする。

【課題を解決するための手段】

【0008】

本発明では、単結晶基板から、シリコン層を分離（剥離）し、それをガラス基板に貼り

50

付ける（転写する）。または、単結晶基板をガラス基板に貼り付け、単結晶基板を分離することによって、ガラス基板上にシリコン層を形成する。そして、シリコン層をアイランド状に加工する。その後、再度、単結晶基板から、シリコン層を分離し、それをガラス基板に貼り付ける。または、単結晶基板をガラス基板に貼り付け、単結晶基板を分離することによって、ガラス基板上にシリコン層を形成する。そして、再度、シリコン層をアイランド状に加工する。

【0009】

そして、それらのシリコン層を用いて、ガラス基板上にTFTを形成する。

【0010】

このとき、同時に、アモルファスシリコンまたはマイクロクリスタルシリコンを用いたTFTも形成する。

10

【0011】

そして、これらのTFTにおいて、ゲート電極として機能する導電層やソース電極、ドレイン電極として機能する導電層を共有し、同時に成膜する。これらにより、製造工程数を削減することが出来る。

【0012】

本発明は、絶縁基板の上方に第1の半導体層を有し、第1の半導体層の上方に第1の絶縁層を有し、第1の絶縁層の上方に第1および第2の導電層を有し、第1および第2の導電層の上方に第2の絶縁層を有し、第2の絶縁層の上方に第2の半導体層を有し、第2の半導体層の上方に第3の導電層を有し、第2の絶縁層の上方に第4の導電層を有し、第3および第4の導電層の上方に第3の絶縁層を有し、第3の絶縁層の上方に第5の導電層を有し、第1の半導体層は、第1のトランジスタの活性層としての機能を有し、第2の半導体層は、第2のトランジスタの活性層としての機能を有し、第1の半導体層と第2の半導体層の特性が異なることを特徴としている。

20

【0013】

本発明は、前記構成において、第1の絶縁層は、前記第1のトランジスタのゲート絶縁層としての機能を有し、第1の導電層は、第1のトランジスタのゲート電極としての機能を有していることを特徴としている。

【0014】

本発明は、前記構成において、第2の絶縁層は、第2のトランジスタのゲート絶縁層としての機能を有し、第2の導電層は、第2のトランジスタのゲート電極としての機能を有していることを特徴としている。

30

【0015】

本発明は、前記構成において、第5の導電層は、第3の絶縁層に設けられたコンタクトホールを介して、第4の導電層と電気的に接続されていることを特徴としている。

【0016】

本発明は、前記構成において、第5の導電層は、第1の絶縁層、第2の絶縁層、第3の絶縁層に設けられたコンタクトホールを介して、第1の半導体層と電気的に接続されていることを特徴としている。

【0017】

本発明は、前記構成において、第3の導電層は、第2の半導体層と電気的に接続されていることを特徴としている。

40

【0018】

本発明は、前記構成において、第1の半導体層が結晶性を有していることを特徴としている。

【0019】

本発明は、前記構成において、第2の半導体層がアモルファス半導体を有していることを特徴としている。

【0020】

本発明は、前記構成において、第2の半導体層がマイクロクリスタル半導体を有してい

50

ることを特徴としている。

【0021】

なお、本明細書において、スイッチは、様々な形態のものを用いることができる。例としては、電氣的スイッチや機械的なスイッチなどがある。つまり、電流の流れを制御できるものであればよく、特定のものに限定されない。例えば、スイッチとして、トランジスタ（例えば、バイポーラトランジスタ、MOSトランジスタなど）、ダイオード（例えば、PNダイオード、PINダイオード、ショットキーダイオード、MIM（Metal Insulator Metal）ダイオード、MIS（Metal Insulator Semiconductor）ダイオード、ダイオード接続のトランジスタなど）、サイリスタなどを用いることが出来る。または、これらを組み合わせた論理回路をスイッチとして用いることが出来る。

10

【0022】

機械的なスイッチの例としては、デジタルマイクロミラーデバイス（DMD）のように、MEMS（マイクロ・エレクトロ・メカニカル・システム）技術を用いたスイッチがある。そのスイッチは、機械的に動かすことが出来る電極を有し、その電極が動くことによって、接続と非接続とを制御して動作する。

【0023】

スイッチとしてトランジスタを用いる場合、そのトランジスタは、単なるスイッチとして動作するため、トランジスタの極性（導電型）は特に限定されない。ただし、オフ電流を抑えたい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD領域を有するトランジスタやマルチゲート構造を有するトランジスタ等がある。または、スイッチとして動作させるトランジスタのソース端子の電位が、低電位側電源（ $V_{ss}$ 、GND、0Vなど）の電位に近い状態で動作する場合はNチャネル型トランジスタを用いることが望ましい。反対に、ソース端子の電位が、高電位側電源（ $V_{dd}$ など）の電位に近い状態で動作する場合はPチャネル型トランジスタを用いることが望ましい。なぜなら、Nチャネル型トランジスタではソース端子が低電位側電源の電位に近い状態で動作するとき、Pチャネル型トランジスタではソース端子が高電位側電源の電位に近い状態で動作するとき、ゲートとソースの間の電圧の絶対値を大きくできるため、スイッチとして、より正確な動作を行うことができるからである。ソースフォロワ動作をしてしまうことが少ないため、出力電圧の大きさが小さくなってしまいうことが少ないからである。

20

30

【0024】

なお、Nチャネル型トランジスタとPチャネル型トランジスタの両方を用いて、CMOS型のスイッチをスイッチとして用いてもよい。CMOS型のスイッチにすると、Pチャネル型トランジスタまたはNチャネル型トランジスタのどちらか一方のトランジスタが導通すれば電流が流れるため、スイッチとして機能しやすくなる。例えば、スイッチへの入力信号の電圧が高い場合でも、低い場合でも、適切に電圧を出力させることが出来る。さらに、スイッチをオンまたはオフさせるための信号の電圧振幅値を小さくすることが出来るので、消費電力を小さくすることも出来る。

【0025】

なお、スイッチとしてトランジスタを用いる場合、スイッチは、入力端子（ソース端子またはドレイン端子の一方）と、出力端子（ソース端子またはドレイン端子の他方）と、導通を制御する端子（ゲート端子）とを有している。一方、スイッチとしてダイオードを用いる場合、スイッチは、導通を制御する端子を有していない場合がある。そのため、トランジスタよりもダイオードをスイッチとして用いた方が、端子を制御するための配線を少なくすることが出来る。

40

【0026】

なお、本明細書において、AとBとが接続されている、と明示的に記載する場合は、AとBとが電氣的に接続されている場合と、AとBとが機能的に接続されている場合と、AとBとが直接接続されている場合とを含むものとする。ここで、A、Bは、対象物（例え

50

ば、装置、素子、回路、配線、電極、端子、導電膜、層、など)である。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも含むものとする。

【0027】

例えば、AとBとが電氣的に接続されている場合として、AとBとの電氣的な接続を可能とする素子(例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオードなど)が、AとBとの間に1個以上配置されていてもよい。あるいは、AとBとが機能的に接続されている場合として、AとBとの機能的な接続を可能とする回路(例えば、論理回路(インバータ、NAND回路、NOR回路など)、信号変換回路(DA変換回路、AD変換回路、ガンマ補正回路など)、電位レベル変換回路(電源回路(昇圧回路、降圧回路など)、信号の電位レベルを変えるレベルシフト回路など)、電圧源、電流源、切り替え回路、増幅回路(信号振幅または電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など)、信号生成回路、記憶回路、制御回路など)が、AとBとの間に1個以上配置されていてもよい。あるいは、AとBとが直接接続されている場合として、AとBとの間に他の素子や他の回路を挟まずに、AとBとが直接接続されていてもよい。

10

【0028】

なお、AとBとが直接接続されている、と明示的に記載する場合は、AとBとが直接接続されている場合(つまり、AとBとの間に他の素子や他の回路を間に介さずに接続されている場合)と、AとBとが電氣的に接続されている場合(つまり、AとBとの間に別の素子や別の回路を挟んで接続されている場合)とを含むものとする。

20

【0029】

なお、AとBとが電氣的に接続されている、と明示的に記載する場合は、AとBとが電氣的に接続されている場合(つまり、AとBとの間に別の素子や別の回路を挟んで接続されている場合)と、AとBとが機能的に接続されている場合(つまり、AとBとの間に別の回路を挟んで機能的に接続されている場合)と、AとBとが直接接続されている場合(つまり、AとBとの間に別の素子や別の回路を挟まずに接続されている場合)とを含むものとする。つまり、電氣的に接続されている、と明示的に記載する場合は、単に、接続されている、とのみ明示的に記載されている場合と同じであるとする。

30

【0030】

なお、本発明における表示素子、表示素子を有する装置である表示装置、発光素子、発光素子を有する装置である発光装置は、様々な形態を用いることができ、また、様々な素子を有することが出来る。例えば、表示素子、表示装置、発光素子または発光装置としては、EL(エレクトロルミネッセンス)素子(有機物及び無機物を含むEL素子、有機EL素子、無機EL素子)、電子放出素子、液晶素子、電子インク、電気泳動素子、グレーティングライトバルブ(GLV)、プラズマディスプレイ(PDP)、デジタルマイクロミラーデバイス(DMD)、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁気的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を用いることができる。なお、EL素子を用いた表示装置としてはELディスプレイ、電子放出素子を用いた表示装置としてはフィールドエミッションディスプレイ(FED)やSED方式平面型ディスプレイ(SED: Surface-conduction Electron-emitter Display)など、液晶素子を用いた表示装置としては液晶ディスプレイ(透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ)、電子インクや電気泳動素子を用いた表示装置としては電子ペーパーがある。

40

【0031】

なお、EL素子とは、陽極と、陰極と、陽極と陰極との間に挟まれたEL層とを有する素子である。なお、EL層としては、1重項励起子からの発光(蛍光)を利用するもの、3重項励起子からの発光(燐光)を利用するもの、1重項励起子からの発光(蛍光)を利用するものと3重項励起子からの発光(燐光)を利用するものを含むもの、有機物によ

50

って形成されたもの、無機物によって形成されたもの、有機物によって形成されたものと無機物によって形成されたものを含むもの、高分子の材料、低分子の材料、高分子の材料と低分子の材料とを含むものなどを用いることができる。ただし、これに限定されず、EL素子として様々なものを用いることができる。

#### 【0032】

なお、電子放出素子とは、先鋭な陰極に高電界を集中して電子を引き出す素子である。例えば、電子放出素子として、スピント型、カーボンナノチューブ(CNT)型、金属絶縁体金属を積層したMIM(Metal-Insulator-Metal)型、金属絶縁体半導体を積層したMIS(Metal-Insulator-Semiconductor)型、MOS型、シリコン型、薄膜ダイオード型、ダイヤモンド型、表面伝導エミッタSCD型、などを用いることができる。ただし、これに限定されず、電子放出素子として様々なものを用いることができる。

10

#### 【0033】

なお、液晶素子とは、液晶の光学的変調作用によって光の透過または非透過を制御する素子であり、一对の電極、及び液晶により構成される。なお、液晶の光学的変調作用は、液晶にかかる電界(横方向の電界、縦方向の電界又は斜め方向の電界を含む)によって制御される。なお、液晶素子としては、ネマチック液晶、コレステリック液晶、スメクチック液晶、ディスコチック液晶、サーモトロピック液晶、ライオトロピック液晶、リオトロピック液晶、低分子液晶、高分子液晶、強誘電液晶、反強誘電液晶、主鎖型液晶、側鎖型高分子液晶、プラズマアドレス液晶(PDLC)、バナナ型液晶等が挙げられる。また、液晶の駆動方式としては、TN(Twisted Nematic)モード、STN(Super Twisted Nematic)モード、IPS(In-Plane-Switching)モード、FFS(Fringe Field Switching)モード、MVA(Multi-domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASV(Advanced Super View)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optical Compensated Birefringence)モード、ECB(Electrically Controlled Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モード、PDLC(Polymer Dispersed Liquid Crystal)モード、ゲストホストモードなどを用いることができる。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

20

30

#### 【0034】

なお、電子ペーパーとしては、光学異方性と染料分子配向のような分子により表示されるもの、電気泳動、粒子移動、粒子回転、相変化のような粒子により表示されるもの、フィルム的一端が移動することにより表示されるもの、分子の発色/相変化により表示されるもの、分子の光吸収により表示されるもの、電子とホールが結合して自発光により表示されるものなどのことをいう。例えば、電子ペーパーとして、マイクロカプセル型電気泳動、水平移動型電気泳動、垂直移動型電気泳動、球状ツイストボール、磁気ツイストボール、円柱ツイストボール方式、帯電トナー、電子粉流体、磁気泳動型、磁気感熱式、エレクトロウエットイング、光散乱(透明/白濁変化)、コレステリック液晶/光導電層、コレステリック液晶、双安定性ネマチック液晶、強誘電性液晶、2色性色素・液晶分散型、可動フィルム、ロイコ染料による発消色、フォトクロミック、エレクトロクロミック、エレクトロデポジション、フレキシブル有機ELなどを用いることができる。ただし、これに限定されず、電子ペーパーとして様々なものを用いることができる。ここで、マイクロカプセル型電気泳動を用いることによって、電気泳動方式の欠点である泳動粒子の凝集、沈殿を解決することができる。電子粉流体は、高速応答性、高反射率、広視野角、低消費電力、メモリー性などのメリットを有する。

40

50

## 【0035】

なお、プラズマディスプレイは、電極を表面に形成した基板と、電極及び微小な溝を表面に形成し且つ溝内に蛍光体層を形成した基板とを狭い間隔で対向させて、希ガスを封入した構造を有する。なお、電極間に電圧をかけることによって紫外線を発生させ、蛍光体を光らせることで、表示を行うことができる。なお、プラズマディスプレイとしては、DC型PDP、AC型PDPでもよい。ここで、プラズマディスプレイパネルとしては、ASW(Address While Sustain)駆動、サブフレームをリセット期間、アドレス期間、維持期間に分割するADS(Address Display Separated)駆動、CLEAR(High Contrast, Low Energy Address and Reduction of False Contour Sequence)駆動、ALIS(Alternate Lighting of Surfaces)方式、TERES(Technology of Reciprocal Sustainer)駆動などを用いることができる。ただし、これに限定されず、プラズマディスプレイとして様々なものを用いることができる。

10

## 【0036】

なお、光源を必要とする表示装置、例えば、液晶ディスプレイ(透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ)、グレーティングライトバルブ(GLV)を用いた表示装置、デジタルマイクロミラーデバイス(DMD)を用いた表示装置などの光源としては、エレクトロルミネッセンス、冷陰極管、熱陰極管、LED、レーザー光源、水銀ランプなどを用いることができる。ただし、これに限定されず、光源として様々なものを用いることができる。

20

## 【0037】

なお、トランジスタとして、様々な形態のトランジスタを用いることが出来る。よって、用いるトランジスタの種類に限定はない。例えば、非晶質シリコン、多結晶シリコン、微結晶(マイクロクリスタル、セミアモルファスとも言う)シリコンなどに代表される非単結晶半導体膜を有する薄膜トランジスタ(TFT)などを用いることが出来る。TFTを用いる場合、様々なメリットがある。例えば、単結晶シリコンの場合よりも低い温度で製造できるため、製造コストの削減、又は製造装置の大型化を図ることができる。製造装置を大きくできるため、大型基板上に製造できる。そのため、同時に多くの個数の表示装置を製造できるため、低コストで製造できる。さらに、製造温度が低いため、耐熱性の弱い基板を用いることができる。そのため、透明基板(光透過性を有する基板)上にトランジスタを製造できる。そして、該基板上のトランジスタを用いて表示素子での光の透過を制御することが出来る。あるいは、トランジスタの膜厚が薄いため、トランジスタを構成する膜の一部は、光を透過させることが出来る。そのため、開口率を向上させることができる。

30

## 【0038】

なお、多結晶シリコンを製造するときに、触媒(ニッケルなど)を用いることにより、結晶性をさらに向上させ、電気特性のよいトランジスタを製造することが可能となる。その結果、ゲートドライバ回路(走査線駆動回路)やソースドライバ回路(信号線駆動回路)、信号処理回路(信号生成回路、ガンマ補正回路、DA変換回路など)を基板上に一体形成することが出来る。

40

## 【0039】

なお、微結晶シリコンを製造するときに、触媒(ニッケルなど)を用いることにより、結晶性をさらに向上させ、電気特性のよいトランジスタを製造することが可能となる。このとき、レーザー照射を行うことなく、熱処理を加えるだけで、結晶性を向上させることができる。その結果、ソースドライバ回路の一部(アナログスイッチなど)及びゲートドライバ回路(走査線駆動回路)を基板上に一体形成することが出来る。さらに、結晶化のためにレーザー照射を行わない場合は、シリコンの結晶性のムラを抑えることができる。そのため、画質の向上した画像を表示することが出来る。

50



## 【0040】

ただし、触媒（ニッケルなど）を用いずに、多結晶シリコンや微結晶シリコンを製造することは可能である。

## 【0041】

なお、シリコンの結晶性を、多結晶または微結晶などへと向上させることは、パネル全体で行うことが望ましいが、それに限定されない。パネルの一部の領域のみにおいて、シリコンの結晶性を向上させてもよい。選択的に結晶性を向上させることは、レーザー光を選択的に照射することなどにより可能である。例えば、画素以外の領域である周辺回路領域にのみ、レーザー光を照射してもよい。または、ゲートドライバ回路、ソースドライバ回路等の領域にのみ、レーザー光を照射してもよい。あるいは、ソースドライバ回路の一部（例えば、アナログスイッチ）の領域にのみ、レーザー光を照射してもよい。その結果、回路を高速に動作させる必要がある領域にのみ、シリコンの結晶化を向上させることができる。画素領域は、高速に動作させる必要性が低いため、結晶性が向上されなくても、問題なく画素回路を動作させることが出来る。結晶性を向上させる領域が少なく済むため、製造工程も短くすることが出来、スループットが向上し、製造コストを低減させることが出来る。また、必要とされる製造装置の数が少なくなるため、製造コストを低減させることが出来る。

10

## 【0042】

または、半導体基板やSOI基板などを用いてトランジスタを形成することが出来る。これらにより、特性やサイズや形状などのバラツキが少なく、電流供給能力が高く、サイズの小さいトランジスタを製造することが出来る。これらのトランジスタを用いると、回路の低消費電力化、又は回路の高集積化を図ることが出来る。

20

## 【0043】

または、ZnO、a-InGaZnO、SiGe、GaAs、IZO、ITO、SnOなどの化合物半導体または酸化物半導体を有するトランジスタや、さらに、これらの化合物半導体または酸化物半導体を薄膜化した薄膜トランジスタなどを用いることが出来る。これらにより、製造温度を低くでき、例えば、室温でトランジスタを製造することが可能となる。その結果、耐熱性の低い基板、例えばプラスチック基板やフィルム基板に直接トランジスタを形成することが出来る。なお、これらの化合物半導体または酸化物半導体を、トランジスタのチャンネル部分に用いるだけでなく、それ以外の用途で用いることも出来る。例えば、これらの化合物半導体または酸化物半導体を抵抗素子、画素電極、透明電極として用いることが出来る。さらに、それらをトランジスタと同時に成膜又は形成できるため、コストを低減できる。

30

## 【0044】

または、インクジェットや印刷法を用いて形成したトランジスタなどを用いることが出来る。これらにより、室温で製造、低真空度で製造、又は大型基板上に製造することが出来る。マスク（レチクル）を用いなくても製造することが可能となるため、トランジスタのレイアウトを容易に変更することが出来る。さらに、レジストを用いる必要がないので、材料費が安くなり、工程数を削減できる。さらに、必要な部分にのみ膜を付けるため、全面に成膜した後でエッチングする、という製法よりも、材料が無駄にならず、低コストにできる。

40

## 【0045】

または、有機半導体やカーボンナノチューブを有するトランジスタ等を用いることが出来る。これらにより、曲げることが可能な基板上にトランジスタを形成することが出来る。そのため、有機半導体やカーボンナノチューブを有するトランジスタなどを用いた装置は衝撃に強くできる。

## 【0046】

さらに、様々な構造のトランジスタを用いることが出来る。例えば、MOS型トランジスタ、接合型トランジスタ、バイポーラトランジスタなどをトランジスタとして用いることが出来る。MOS型トランジスタを用いることにより、トランジスタのサイズを小さく

50

することが出来る。よって、多数のトランジスタを搭載することができる。バイポーラトランジスタを用いることにより、大きな電流を流すことが出来る。よって、高速に回路を動作させることができる。

【0047】

なお、MOS型トランジスタ、バイポーラトランジスタなどを1つの基板に混在させて形成してもよい。これにより、低消費電力、小型化、高速動作などを実現することが出来る。

【0048】

その他、様々なトランジスタを用いることができる。

【0049】

なお、トランジスタは、様々な基板を用いて形成することが出来る。基板の種類は、特定のものに限定されることはない。トランジスタが形成される基板としては、例えば、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュブラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、ゴム基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板などを用いることが出来る。あるいは、人などの動物の皮膚（表皮、真皮）又は皮下組織を基板として用いてもよい。または、ある基板を用いてトランジスタを形成し、その後、別の基板にトランジスタを転置し、別の基板上にトランジスタを配置してもよい。トランジスタが転置される基板としては、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュブラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、ゴム基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板などを用いることができる。あるいは、人などの動物の皮膚（表皮、真皮）又は皮下組織を基板として用いてもよい。または、ある基板を用いてトランジスタを形成し、その基板を研磨して薄くしてもよい。研磨される基板としては、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュブラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、ゴム基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板などを用いることができる。あるいは、人などの動物の皮膚（表皮、真皮）又は皮下組織を基板として用いてもよい。これらの基板を用いることにより、特性のよいトランジスタの形成、消費電力の小さいトランジスタの形成、壊れにくい装置の製造、耐熱性の付与、軽量化、又は薄型化を図ることができる。

【0050】

なお、トランジスタの構成は、様々な形態をとることができ、特定の構成に限定されない。例えば、ゲート電極が2個以上のマルチゲート構造を適用することができる。マルチゲート構造にすると、チャンネル領域が直列に接続されるため、複数のトランジスタが直列に接続された構成となる。マルチゲート構造により、オフ電流の低減、トランジスタの耐圧向上による信頼性の向上を図ることができる。あるいは、マルチゲート構造により、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、傾きがフラットである電圧・電流特性にすることができる。傾きがフラットである電圧・電流特性を利用すると、理想的な電流源回路や、非常に高い抵抗値をもつ能動負荷を実現することが出来る。その結果、特性のよい差動回路やカレントミラー回路を実現することが出来る。

【0051】

別の例として、チャンネルの上下にゲート電極が配置されている構造を適用することができる。チャンネルの上下にゲート電極が配置されている構造にすることにより、チャンネル領域が増えるため、電流値の増加、又は空乏層ができやすくなることによるS値の低減を図

10

20

30

40

50

ることができる。チャンネルの上下にゲート電極が配置される構成にすることにより、複数のトランジスタが並列に接続されたような構成となる。

【0052】

チャンネル領域の上にゲート電極が配置されている構造、チャンネル領域の下にゲート電極が配置されている構造、正スタガ構造、逆スタガ構造、チャンネル領域を複数の領域に分けた構造、チャンネル領域を並列に接続した構造、またはチャンネル領域が直列に接続する構成も適用できる。さらに、チャンネル領域（もしくはその一部）にソース電極やドレイン電極が重なっている構造も適用できる。チャンネル領域（もしくはその一部）にソース電極やドレイン電極が重なる構成にすることによって、チャンネル領域の一部に電荷が溜まることにより動作が不安定になることを防ぐことができる。あるいは、LDD領域を設けてもよい。LDD領域を設けることにより、オフ電流の低減、又はトランジスタの耐圧向上による信頼性の向上を図ることができる。あるいは、LDD領域を設けることにより、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、傾きがフラットである電圧・電流特性にすることができる。

10

【0053】

なお、トランジスタは、様々なタイプを用いることができ、様々な基板を用いて形成させることができる。したがって、所定の機能を実現させるために必要な回路の全てが、同一の基板に形成することも可能である。例えば、所定の機能を実現させるために必要な回路の全てが、ガラス基板、プラスチック基板、単結晶基板、またはSOI基板などの様々な基板を用いて形成することも可能である。所定の機能を実現させるために必要な回路の全てが同じ基板を用いて形成されていることにより、部品点数の削減によるコストの低減、又は回路部品との接続点数の低減による信頼性の向上を図ることができる。あるいは、所定の機能を実現させるために必要な回路の一部が、ある基板に形成され、所定の機能を実現させるために必要な回路の別の一部が、別の基板に形成されていることも可能である。つまり、所定の機能を実現させるために必要な回路の全てが同じ基板を用いて形成されていなくてもよい。例えば、所定の機能を実現させるために必要な回路の一部は、ガラス基板上にトランジスタにより形成され、所定の機能を実現させるために必要な回路の別の一部は、単結晶基板に形成され、単結晶基板を用いて形成されたトランジスタで構成されたICチップをCOG (Chip On Glass) でガラス基板に接続して、ガラス基板上にそのICチップを配置することも可能である。あるいは、そのICチップをTAB (Tape Automated Bonding) やプリント基板を用いてガラス基板と接続することも可能である。このように、回路の一部が同じ基板に形成されていることにより、部品点数の削減によるコストの低減、又は回路部品との接続点数の低減による信頼性の向上を図ることができる。あるいは、駆動電圧が高い部分及び駆動周波数が高い部分の回路は、消費電力が大きくなってしまうので、そのような部分の回路は同じ基板に形成せず、そのかわりに、例えば、単結晶基板にその部分の回路を形成して、その回路で構成されたICチップを用いるようにすれば、消費電力の増加を防ぐことができる。

20

30

【0054】

なお、一画素とは、明るさを制御できる要素一つ分を示すものとする。よって、一例としては、一画素とは、一つの色要素を示すものとし、その色要素一つで明るさを表現する。従って、そのときは、R (赤) G (緑) B (青) の色要素からなるカラー表示装置の場合には、画像の最小単位は、Rの画素とGの画素とBの画素との三画素から構成されるものとする。なお、色要素は、三色に限定されず、三色以上を用いても良いし、RGB以外の色を用いても良い。例えば、白色を加えて、RGBW (Wは白) としても可能である。あるいは、RGBに、例えば、イエロー、シアン、マゼンタ、エメラルドグリーン、朱色などを一色以上追加することも可能である。あるいは、例えば、RGBの中の少なくとも一色に類似した色を、RGBに追加することも可能である。例えば、R、G、B1、B2としてもよい。B1とB2とは、どちらも青色であるが、少し周波数が異なっている。同様に、R1、R2、G、Bとすることも可能である。このような色要素を用いることにより、より実物に近い表示を行うことができる。このような色要素を用いることにより、消

40

50

費電力を低減することが出来る。別の例としては、一つの色要素について、複数の領域を用いて明るさを制御する場合は、その領域一つ分を一画素とすることも可能である。よって、一例として、面積階調を行う場合または副画素（サブ画素）を有している場合、一つの色要素につき、明るさを制御する領域が複数あり、その全体で階調を表現するが、明るさを制御する領域の一つ分を一画素とすることも可能である。よって、その場合は、一つの色要素は、複数の画素で構成されることとなる。あるいは、明るさを制御する領域が一つの色要素の中に複数あっても、それらをまとめて、一つの色要素を1画素としてもよい。よって、その場合は、一つの色要素は、一つの画素で構成されることとなる。あるいは、一つの色要素について、複数の領域を用いて明るさを制御する場合、画素によって、表示に寄与する領域の大きさが異なっている場合がある。あるいは、一つの色要素につき複数ある、明るさを制御する領域において、各々に供給する信号を僅かに異ならせるようにして、視野角を広げるようにしてもよい。つまり、一つの色要素について、複数個ある領域が各々有する画素電極の電位が、各々異なっていることも可能である。その結果、液晶分子に加わる電圧が各画素電極によって各々異なる。よって、視野角を広くすることが出来る。

10

20

30

40

50

**【0055】**

なお、一画素（三色分）と明示的に記載する場合は、RとGとBの三画素分を一画素と考える場合であるとする。一画素（一色分）と明示的に記載する場合は、一つの色要素につき、複数の領域がある場合、それらをまとめて一画素と考える場合であるとする。

**【0056】**

なお、画素は、マトリクス状に配置（配列）されている場合がある。ここで、画素がマトリクスに配置（配列）されているとは、縦方向もしくは横方向において、画素が直線上に並んで配置されている場合、又はギザギザな線上に配置されている場合を含む。よって、例えば三色の色要素（例えばRGB）でフルカラー表示を行う場合に、ストライプ配置されている場合、又は三色の色要素のドットがデルタ配置されている場合も含む。さらに、ベイヤー配置されている場合も含む。なお、色要素は、三色に限定されず、それ以上でもよく、例えば、RGBW（Wは白）、又はRGBに、イエロー、シアン、マゼンタなどを一色以上追加したものなどがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。これにより、低消費電力化、又は表示素子の長寿命化を図ることができる。

**【0057】**

なお、画素に能動素子を有するアクティブマトリクス方式、または、画素に能動素子を有しないパッシブマトリクス方式を用いることが出来る。

**【0058】**

アクティブマトリクス方式では、能動素子（アクティブ素子、非線形素子）として、トランジスタだけでなく、さまざまな能動素子（アクティブ素子、非線形素子）を用いることが出来る。例えば、MIM（Metal Insulator Metal）やTFD（Thin Film Diode）などを用いることも可能である。これらの素子は、製造工程が少ないため、製造コストの低減、又は歩留まりの向上を図ることができる。さらに、素子のサイズが小さいため、開口率を向上させることができ、低消費電力化や高輝度化をはかることが出来る。

**【0059】**

なお、アクティブマトリクス方式以外のものとして、能動素子（アクティブ素子、非線形素子）を用いないパッシブマトリクス型を用いることも可能である。能動素子（アクティブ素子、非線形素子）を用いないため、製造工程が少なく、製造コストの低減、又は歩留まりの向上を図ることができる。能動素子（アクティブ素子、非線形素子）を用いないため、開口率を向上させることができ、低消費電力化や高輝度化をはかることが出来る。

**【0060】**

なお、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャンネル領域を有しており、ド

レイン領域とチャネル領域とソース領域とを介して電流を流すことが出来る。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本書類（明細書、特許請求の範囲又は図面など）においては、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。あるいは、それぞれを第1の電極、第2の電極と表記する場合がある。あるいは、ソース領域、ドレイン領域と表記する場合がある。

**【0061】**

なお、トランジスタは、ベースとエミッタとコレクタとを含む少なくとも三つの端子を有する素子であってもよい。この場合も同様に、エミッタとコレクタとを、第1端子、第2端子と表記する場合がある。

10

**【0062】**

なお、ゲートとは、ゲート電極とゲート配線（ゲート線、ゲート信号線、走査線、走査信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ゲート電極とは、チャネル領域を形成する半導体と、ゲート絶縁膜を介してオーバーラップしている部分の導電膜のことを言う。なお、ゲート電極の一部は、LDD（Lightly Doped Drain）領域またはソース領域（またはドレイン領域）と、ゲート絶縁膜を介してオーバーラップしている場合もある。ゲート配線とは、各トランジスタのゲート電極の間を接続するための配線、各画素の有するゲート電極の間を接続するための配線、又はゲート電極と別の配線とを接続するための配線のことを言う。

20

**【0063】**

ただし、ゲート電極としても機能し、ゲート配線としても機能するような部分（領域、導電膜、配線など）も存在する。そのような部分（領域、導電膜、配線など）は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。つまり、ゲート電極とゲート配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているゲート配線の一部とチャネル領域がオーバーラップしている場合、その部分（領域、導電膜、配線など）はゲート配線として機能しているが、ゲート電極としても機能していることになる。よって、そのような部分（領域、導電膜、配線など）は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

**【0064】**

なお、ゲート電極と同じ材料で形成され、ゲート電極と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）も、ゲート電極と呼んでも良い。同様に、ゲート配線と同じ材料で形成され、ゲート配線と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）も、ゲート配線と呼んでも良い。このような部分（領域、導電膜、配線など）は、厳密な意味では、チャネル領域とオーバーラップしていない場合、又は別のゲート電極と接続させる機能を有していない場合がある。しかし、製造時の仕様などの関係で、ゲート電極またはゲート配線と同じ材料で形成され、ゲート電極またはゲート配線と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）がある。よって、そのような部分（領域、導電膜、配線など）もゲート電極またはゲート配線と呼んでも良い。

30

40

**【0065】**

なお、例えば、マルチゲートのトランジスタにおいて、1つのゲート電極と、別のゲート電極とは、ゲート電極と同じ材料で形成された導電膜で接続される場合が多い。そのような部分（領域、導電膜、配線など）は、ゲート電極とゲート電極とを接続させるための部分（領域、導電膜、配線など）であるため、ゲート配線と呼んでも良いが、マルチゲートのトランジスタを1つのトランジスタと見なすことも出来るため、ゲート電極と呼んでも良い。つまり、ゲート電極またはゲート配線と同じ材料で形成され、ゲート電極またはゲート配線と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）は、ゲート電極やゲート配線と呼んでも良い。さらに、例えば、ゲート電極とゲート配線とを接続させている部分の導電膜であって、ゲート電極またはゲート配線とは異なる

50

る材料で形成された導電膜も、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

【0066】

なお、ゲート端子とは、ゲート電極の部分（領域、導電膜、配線など）または、ゲート電極と電氣的に接続されている部分（領域、導電膜、配線など）について、その一部分のことを言う。

【0067】

なお、ある配線をゲート配線、ゲート線、ゲート信号線、走査線、走査信号線などと呼ぶ場合、配線にトランジスタのゲートが接続されていない場合もある。この場合、ゲート配線、ゲート線、ゲート信号線、走査線、走査信号線は、トランジスタのゲートと同じ層で形成された配線、トランジスタのゲートと同じ材料で形成された配線またはトランジスタのゲートと同時に成膜された配線を意味している場合がある。例としては、保持容量用配線、電源線、基準電位供給配線などがある。

10

【0068】

なお、ソースとは、ソース領域とソース電極とソース配線（ソース線、ソース信号線、データ線、データ信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ソース領域とは、P型不純物（ボロンやガリウムなど）やN型不純物（リンやヒ素など）が多く含まれる半導体領域のことを言う。従って、少しだけP型不純物やN型不純物が含まれる領域、いわゆる、LDD（Lightly Doped Drain）領域は、ソース領域には含まれない。ソース電極とは、ソース領域とは別の材料で形成され、ソース領域と電氣的に接続されて配置されている部分の導電層のことを言う。ただし、ソース電極は、ソース領域も含んでソース電極と呼ぶこともある。ソース配線とは、各トランジスタのソース電極の間を接続するための配線、各画素の有するソース電極の間を接続するための配線、又はソース電極と別の配線とを接続するための配線のことを言う。

20

【0069】

しかしながら、ソース電極としても機能し、ソース配線としても機能するような部分（領域、導電膜、配線など）も存在する。そのような部分（領域、導電膜、配線など）は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。つまり、ソース電極とソース配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているソース配線の一部とソース領域とがオーバーラップしている場合、その部分（領域、導電膜、配線など）はソース配線として機能しているが、ソース電極としても機能していることになる。よって、そのような部分（領域、導電膜、配線など）は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

30

【0070】

なお、ソース電極と同じ材料で形成され、ソース電極と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）や、ソース電極とソース電極とを接続する部分（領域、導電膜、配線など）も、ソース電極と呼んでも良い。さらに、ソース領域とオーバーラップしている部分も、ソース電極と呼んでも良い。同様に、ソース配線と同じ材料で形成され、ソース配線と同じ島（アイランド）を形成してつながっている領域も、ソース配線と呼んでも良い。このような部分（領域、導電膜、配線など）は、厳密な意味では、別のソース電極と接続させる機能を有していない場合がある。しかし、製造時の仕様などの関係で、ソース電極またはソース配線と同じ材料で形成され、ソース電極またはソース配線とつながっている部分（領域、導電膜、配線など）がある。よって、そのような部分（領域、導電膜、配線など）もソース電極またはソース配線と呼んでも良い。

40

【0071】

なお、例えば、ソース電極とソース配線とを接続させている部分の導電膜であって、ソース電極またはソース配線とは異なる材料で形成された導電膜も、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

【0072】

なお、ソース端子とは、ソース領域や、ソース電極や、ソース電極と電氣的に接続され

50

ている部分（領域、導電膜、配線など）について、その一部分のことを言う。

【0073】

なお、ソース配線、ソース線、ソース信号線、データ線、データ信号線などと呼ぶ場合、配線にトランジスタのソース（ドレイン）が接続されていない場合もある。この場合、ソース配線、ソース線、ソース信号線、データ線、データ信号線は、トランジスタのソース（ドレイン）と同じ層で形成された配線、トランジスタのソース（ドレイン）と同じ材料で形成された配線またはトランジスタのソース（ドレイン）と同時に成膜された配線を意味している場合がある。例としては、保持容量用配線、電源線、基準電位供給配線などがある。

【0074】

なお、ドレインについては、ソースと同様である。

【0075】

なお、半導体装置とは半導体素子（トランジスタ、ダイオード、サイリスタなど）を含む回路を有する装置のことをいう。さらに、半導体特性を利用することで機能しうる装置全般を半導体装置と呼んでもよい。または、半導体材料を有する装置のことを半導体装置と言う。

【0076】

なお、表示素子とは、光学変調素子、液晶素子、発光素子、EL素子（有機EL素子、無機EL素子又は有機物及び無機物を含むEL素子）、電子放出素子、電気泳動素子、放電素子、光反射素子、光回折素子、デジタルマイクロミラーデバイス（DMD）、などのことを言う。ただし、これに限定されない。

【0077】

なお、表示装置とは、表示素子を有する装置のことを言う。なお、表示装置は、表示素子を含む複数の画素を含んでも良い。なお、表示装置は、複数の画素を駆動させる周辺駆動回路を含んでも良い。なお、複数の画素を駆動させる周辺駆動回路は、複数の画素と同一基板上に形成されてもよい。なお、表示装置は、ワイヤボンディングや bumps などによって基板上に配置された周辺駆動回路、いわゆる、チップオンガラス（COG）で接続されたICチップ、または、TABなどで接続されたICチップを含んでも良い。なお、表示装置は、ICチップ、抵抗素子、容量素子、インダクタ、トランジスタなどが取り付けられたフレキシブルプリントサーキット（FPC）を含んでもよい。なお、表示装置は、フレキシブルプリントサーキット（FPC）などを介して接続され、ICチップ、抵抗素子、容量素子、インダクタ、トランジスタなどが取り付けられたプリント配線基板（PCB）を含んでも良い。なお、表示装置は、偏光板または位相差板などの光学シートを含んでも良い。なお、表示装置は、照明装置、筐体、音声入出力装置、光センサなどを含んでも良い。ここで、バックライトユニットのような照明装置は、導光板、プリズムシート、拡散シート、反射シート、光源（LED、冷陰極管など）、冷却装置（水冷式、空冷式）などを含んでも良い。

【0078】

なお、照明装置は、バックライトユニット、導光板、プリズムシート、拡散シート、反射シート、光源（LED、冷陰極管、熱陰極管など）、冷却装置などを有している装置のことをいう。

【0079】

なお、発光装置とは、発光素子などを有している装置のことをいう。表示素子として発光素子を有している場合は、発光装置は、表示装置の具体例の一つである。

【0080】

なお、反射装置とは、光反射素子、光回折素子、光反射電極などを有している装置のことをいう。

【0081】

なお、液晶表示装置とは、液晶素子を有している表示装置をいう。液晶表示装置には、直視型、投写型、透過型、反射型、半透過型などがある。

10

20

30

40

50

## 【0082】

なお、駆動装置とは、半導体素子、電気回路、電子回路を有する装置のことを言う。例えば、ソース信号線から画素内への信号の入力を制御するトランジスタ（選択用トランジスタ、スイッチング用トランジスタなどと呼ぶことがある）、画素電極に電圧または電流を供給するトランジスタ、発光素子に電圧または電流を供給するトランジスタなどは、駆動装置の一例である。さらに、ゲート信号線に信号を供給する回路（ゲートドライバ、ゲート線駆動回路などと呼ぶことがある）、ソース信号線に信号を供給する回路（ソースドライバ、ソース線駆動回路などと呼ぶことがある）などは、駆動装置の一例である。

## 【0083】

なお、表示装置、半導体装置、照明装置、冷却装置、発光装置、反射装置、駆動装置などは、互いに重複して有している場合がある。例えば、表示装置が、半導体装置および発光装置を有している場合がある。あるいは、半導体装置が、表示装置および駆動装置を有している場合がある。

10

## 【0084】

なお、Aの上にBが形成されている、あるいは、A上にBが形成されている、と明示的に記載する場合は、Aの上にBが直接接して形成されていることに限定されない。直接接してはいない場合、つまり、AとBと間に別の対象物が介在する場合も含むものとする。ここで、A、Bは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

## 【0085】

従って例えば、層Aの上に（もしくは層A上に）、層Bが形成されている、と明示的に記載されている場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。なお、別の層（例えば層Cや層Dなど）は、単層でもよいし、複層でもよい。

20

## 【0086】

さらに、Aの上方にBが形成されている、と明示的に記載されている場合についても同様であり、Aの上にBが直接接していることに限定されず、AとBとの間に別の対象物が介在する場合も含むものとする。従って例えば、層Aの上方に、層Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。なお、別の層（例えば層Cや層Dなど）は、単層でもよいし、複層でもよい。

30

## 【0087】

なお、Aの上にBが直接接して形成されている、と明示的に記載する場合は、Aの上に直接接してBが形成されている場合を含み、AとBと間に別の対象物が介在する場合は含まないものとする。

## 【0088】

なお、Aの下にBが、あるいは、Aの下方にBが、の場合についても、同様である。

## 【0089】

なお、明示的に単数として記載されているものについては、単数であることが望ましい。ただし、これに限定されず、複数であることも可能である。同様に、明示的に複数として記載されているものについては、複数であることが望ましい。ただし、これに限定されず、単数であることも可能である。

40

## 【発明の効果】

## 【0090】

コストが低減された半導体装置を製造することが出来る。また、多機能な半導体装置を製造することができる。または、高速動作が可能な回路を設けた半導体装置を製造することが出来る。または、消費電力の少ない半導体装置を製造することが出来る。または、製造工程数が少なくなった半導体装置を製造することが出来る。

50



## 【発明を実施するための最良の形態】

## 【0091】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同様のものを指す符号は異なる図面間で共通の符号を用いて示し、同一部分又は同様な機能を有する部分の詳細な説明は省略する。

## 【0092】

## (第1の実施の形態)

半導体装置または表示装置において、それらの全てまたは一部は、単結晶基板から、シリコン層を分離（剥離）し、それをガラス基板に貼り付け（転写し）、ガラス基板上で形成したTFT、または、単結晶基板をガラス基板に貼り付け、単結晶基板を分離する（はがす）ことによって、ガラス基板上にシリコン層を形成し、ガラス基板上で形成されたTFTを用いて構成されている。なお、単結晶基板から、シリコン層を分離し、それをガラス基板に転写し、ガラス基板上で形成したTFT、または、単結晶基板をガラス基板に貼り付け、単結晶基板をはがすことによって、単結晶基板の一部のシリコン層をガラス基板に転写し、ガラス基板上で形成されたTFTは、以下、単結晶TFTと呼ぶ。

10

## 【0093】

そして、単結晶TFTと同時に、非単結晶のTFTも形成する。非単結晶の例としては、非晶質半導体（アモルファス）、微結晶半導体（マイクロクリスタル半導体、セミアモルファス半導体、ナノクリスタル半導体などとも呼ぶ）などがある。

20

## 【0094】

次に、図面を用いて、製造方法について述べる。

## 【0095】

図1(A)に示すように、絶縁基板101は、ガラスなどに限定されず、さまざまなものを用いることができる。例えば、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラスなどのガラス基板、石英基板、セラミック基板又はステンレスを含む金属基板等を用いることができる。他にも、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルサルフォン（PES）に代表されるプラスチック又はアクリル等の可撓性を有する合成樹脂からなる基板を用いることも可能である。可撓性を有する基板を用いることによって、折り曲げが可能である半導体装置を作製することが可能となる。可撓性を有する基板であれば、基板の面積及び基板の形状に大きな制限はないため、絶縁基板101として、例えば、1辺が1メートル以上であって、矩形のものを用いれば、生産性を格段に向上させることができる。このような利点は、円形のシリコン基板を用いる場合と比較すると、大きな優位点である。

30

## 【0096】

なお、絶縁基板101には、その表面などに、絶縁膜が配置されることが望ましい。その絶縁膜は、下地膜として機能する。つまり、絶縁基板101の内部からNaなどのアルカリ金属又はアルカリ土類金属が、半導体素子の特性に悪影響を及ぼすのを防ぐために設ける。絶縁膜としては、酸化珪素（ $SiO_x$ ）、窒化珪素（ $SiN_x$ ）、酸化窒化珪素（ $SiO_xN_y$ ）（ $x > y$ ）、窒化酸化珪素（ $SiN_xO_y$ ）（ $x > y$ ）等の酸素又は窒素を有する絶縁膜の単層構造若しくはこれらの積層構造で設けることができる。例えば、絶縁膜を2層構造で設ける場合、1層目の絶縁膜として窒化酸化珪素膜を設け、2層目の絶縁膜として酸化窒化珪素膜を設けるとよい。別の例として、絶縁膜を3層構造で設ける場合、1層目の絶縁膜として酸化窒化珪素膜を設け、2層目の絶縁膜として窒化酸化珪素膜を設け、3層目の絶縁膜として酸化窒化珪素膜を設けるとよい。

40

## 【0097】

ただし、これに限定されず、絶縁基板101の表面に絶縁膜を配置しないことも可能である。

50

## 【0098】

そして、絶縁膜などが配置された絶縁基板101の上に、半導体層102を配置する。半導体層102は、絶縁基板101の表面全体に配置されていてもよいし、絶縁基板101の一部に配置されていてもよい。半導体層102は、単結晶であることが望ましい。ただし、これに限定されない。単結晶であれば、電流特性がよく、移動度も高いため、望ましい。

## 【0099】

なお、半導体層102の配置方法などについては、別の実施の形態において述べる。

## 【0100】

次に、図1(B)に示すように、半導体層102が所定の形状となるように、その不要な部分をエッチングして取り除く。つまり、半導体層102をアイランド状に加工する。つまり、半導体層102をパターニングする。

10

## 【0101】

この半導体層102は、トランジスタの活性層として機能する。ただし、これに限定されず、容量素子の電極、抵抗素子、ダイオードの活性層などとして機能させる場合もある。

## 【0102】

次に、図1(C)に示すように、半導体層102を覆うように、絶縁層103を配置する。絶縁層103は、CVD法、スパッタ法、熱酸化法、蒸着法、インクジェット法、印刷法などを用いて配置される。絶縁層103は、ゲート絶縁膜としても機能する。または、容量素子の絶縁体として機能する場合、層間膜として機能する場合もある。

20

## 【0103】

絶縁層103は、シロキサン樹脂、酸化珪素( $SiO_x$ )、窒化珪素( $SiN_x$ )、酸化窒化珪素( $SiO_xN_y$ ) ( $x > y$ )、窒化酸化珪素( $SiN_xO_y$ ) ( $x > y$ )、DLC(ダイヤモンドライクカーボン)等の炭素を含む膜、あるいは、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料等の単層、酸素又は窒素を有する絶縁膜の単層構造、若しくはこれらの積層構造で設けることができる。なお、シロキサン樹脂とは、 $Si-O-Si$ 結合を含む樹脂に相当する。シロキサンは、シリコン( $Si$ )と酸素( $O$ )との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いることもできる。あるいは、置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

30

## 【0104】

ただし、半導体層102と接している部分の絶縁層103は、酸化珪素( $SiO_x$ )であることが望ましい。酸化珪素( $SiO_x$ )を用いることにより、電子がトラップされることや、ヒステリシス効果があらわれることを防止できる。

## 【0105】

次に、図1(D)に示すように、絶縁層103を覆うように、導電層104を配置する。導電層104は、CVD法、スパッタ法、熱酸化法、蒸着法、インクジェット法、印刷法などを用いて配置される。

40

## 【0106】

次に、図2(A)に示すように、導電層104が所定の形状となるように、その不要な部分をエッチングして取り除く。つまり、導電層104をアイランド状に加工する。つまり、導電層104をパターニングする。その結果、ゲート電極104A、ゲート電極104Bが形成される。

## 【0107】

ゲート電極104Aは、半導体層102および絶縁層103などと共に、トランジスタ203を構成している。トランジスタ203は、ゲート電極104Aが半導体層102の上部に配置されているため、トップゲート型のトランジスタとなる。

## 【0108】

50

なお、トランジスタ203は、様々な構成をとることが出来る。例えば、トランジスタ203は、シングルドレイントランジスタにすることが出来る。この場合、簡便な方法で製造できるため、製造コストが低く、歩留まりを高く製造できる利点がある。ここで、半導体層102は、不純物の濃度が異なる領域を有し、チャンネル領域、ソース領域及びドレイン領域を有している。このように、不純物の量を制御することで、半導体層の抵抗率を制御できる。ソース領域及びドレイン領域では、半導体層102と、それと接続される導電膜との電気的な接続状態を、オーミック接続に近づけることができる。なお、不純物の量の異なる半導体層を作り分ける方法としては、ゲート電極104Aをマスクとして半導体層に不純物をドーピングする方法を用いることができる。

#### 【0109】

または、トランジスタ203では、ゲート電極104Aが一定以上のテーパ角を有するようにすることが出来る。この場合、簡便な方法で製造できるため、製造コストが低く、歩留まりを高く製造できる利点がある。ここで、半導体層102は、不純物の濃度が異なる領域を有し、チャンネル領域、低濃度ドレイン(Lightly Doped Drain: LDD)領域、ソース領域及びドレイン領域を有している。このように、不純物の量を制御することで、半導体層の抵抗率を制御できる。半導体層102と、それと接続される導電膜との電気的な接続状態を、オーミック接続に近づけることができる。LDD領域を有するため、トランジスタ内部に高電界がかかりにくく、ホットキャリアによる素子の劣化を抑制することができる。なお、不純物の量の異なる半導体層を作り分ける方法としては、ゲート電極104Aをマスクとして半導体層に不純物をドーピングする方法を用いることができる。ゲート電極104Aが一定以上のテーパ角を有している場合は、ゲート電極104Aを通過して半導体層にドーピングされる不純物の濃度に勾配を持たせることができ、簡便にLDD領域を形成することができる。

#### 【0110】

または、トランジスタ203では、ゲート電極104Aが少なくとも2層で構成され、下層のゲート電極が上層のゲート電極よりも長い形状を有するようにすることが出来る。その場合、上層のゲート電極及び下層のゲート電極の形状を、帽子型と呼ぶことがある。ゲート電極104Aの形状が帽子型であることによって、フォトマスクを追加することなく、LDD領域を形成することができる。なお、LDD領域がゲート電極104Aと重なっている構造を、特にGOLD構造(Gate Overlapped LDD)と呼ぶ。なお、ゲート電極104Aの形状を帽子型とする方法としては、次のような方法を用いてもよい。

#### 【0111】

まず、ゲート電極104Aをパターンニングする際に、ドライエッチングにより、下層のゲート電極及び上層のゲート電極をエッチングして側面に傾斜(テーパ)のある形状にする。続いて、異方性エッチングにより上層のゲート電極の傾斜を垂直に近くなるように加工する。これにより、断面形状が帽子型のゲート電極が形成される。その後、2回、不純物元素をドーピングすることによって、チャンネル領域、LDD領域、ソース領域及びドレイン領域が形成される。

#### 【0112】

なお、ゲート電極104Aと重なっているLDD領域をLov領域、ゲート電極104Aと重なっていないLDD領域をLoff領域と呼ぶことにする。ここで、Loff領域はオフ電流値を抑える効果は高いが、ドレイン近傍の電界を緩和してホットキャリアによるオン電流値の劣化を防ぐ効果は低い。一方、Lov領域はドレイン近傍の電界を緩和し、オン電流値の劣化の防止には有効であるが、オフ電流値を抑える効果は低い。よって、種々の回路毎に、求められる特性に応じた構造のトランジスタを作製することが好ましい。たとえば、半導体装置を表示装置として用いる場合、画素トランジスタは、オフ電流値を抑えるために、Loff領域を有するトランジスタを用いることが好適である。一方、周辺回路におけるトランジスタは、ドレイン近傍の電界を緩和し、オン電流値の劣化を防止するために、Lov領域を有するトランジスタを用いることが好適である。

10

20

30

40

50

## 【0113】

または、トランジスタ203では、ゲート電極104Aの側面に接して、サイドウォールを有するようにすることが出来る。サイドウォールを有することによって、サイドウォールと重なる領域をLDD領域とすることができる。

## 【0114】

または、トランジスタ203では、半導体層102にマスクを用いてドーピングすることにより、LDD(Loff)領域を形成するようにすることが出来る。こうすることにより、確実にLDD領域を形成することができ、トランジスタのオフ電流値を低減することができる。

## 【0115】

または、トランジスタ203では、半導体層にマスクを用いてドーピングすることにより、LDD(Lov)領域を形成するようにすることが出来る。こうすることにより、確実にLDD領域を形成することができ、トランジスタのドレイン近傍の電界を緩和し、オン電流値の劣化を低減することができる。

## 【0116】

なお、導電層104は、ゲート電極に限定されず、さまざまな機能を有する導電膜に加工される。例えば、保持容量を形成するための配線、走査線を形成するための配線、回路を接続するための配線など配線や電極など、様々な機能を有することが出来る。

## 【0117】

次に、図2(B)に示すように、ゲート電極104A、ゲート電極104Bを覆うように、絶縁層201を配置する。絶縁層201は、CVD法、スパッタ法、熱酸化法、蒸着法、インクジェット法、印刷法などを用いて配置される。絶縁層201は、ゲート絶縁膜としても機能する。または、容量素子の絶縁体として機能、層間膜として機能する場合もある。

## 【0118】

絶縁層201は、シロキサン樹脂、酸化珪素(SiO<sub>x</sub>)、窒化珪素(SiN<sub>x</sub>)、酸化窒化珪素(SiO<sub>x</sub>N<sub>y</sub>)(x>y)、窒化酸化珪素(SiN<sub>x</sub>O<sub>y</sub>)(x>y)、DLC(ダイヤモンドライクカーボン)等の炭素を含む膜、あるいは、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料等の単層、酸素又は窒素を有する絶縁膜の単層構造、若しくはこれらの積層構造で設けることができる。なお、シロキサン樹脂とは、Si-O-Si結合を含む樹脂に相当する。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いることもできる。あるいは、置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

## 【0119】

ただし、次に配置される半導体層202と接している部分の絶縁層201は、窒化珪素(SiN<sub>x</sub>)であることが望ましい。半導体層202は、内部に水素を含む場合がある。その場合、絶縁層201として窒化珪素(SiN<sub>x</sub>)を用いることにより、半導体層202が含む水素と絶縁層201が反応してしまうことを防止することが出来る。

## 【0120】

次に、図2(C)に示すように、絶縁層201を覆うように、半導体層202を配置する。半導体層202は、CVD法、スパッタ法、熱酸化法、蒸着法、インクジェット法、印刷法などを用いて配置される。半導体層202は、少なくとも2層を有しており、真性半導体の上に、不純物半導体が配置されている。

## 【0121】

半導体層202の結晶性は、非晶質(アモルファス)、微結晶(マイクロクリスタル、セミアモルファス、ナノクリスタルなどとも呼ぶ)などであることが望ましい。

## 【0122】

次に、図2(D)に示すように、半導体層202が所定の形状となるように、その不要

10

20

30

40

50

な部分をエッチングして取り除く。つまり、半導体層 202 をアイランド状に加工する。つまり、半導体層 202 をパターニングする。

【0123】

この場合、パターニングされた半導体層として、半導体層 202 A は、トランジスタの活性層として機能する。ただし、これに限定されない。半導体層を層間膜として機能させることも可能である。つまり、半導体層を配置することによって、配線の交差容量を低減し、段差を減らすことによって、配線の断線を低減することも可能である。例えば、半導体層 202 B および半導体層 202 C は、層間膜として機能する。

【0124】

次に、図 3 (A) に示すように、半導体層 202 A、半導体層 202 B、半導体層 202 C を覆うように、導電層 301 を配置する。導電層 301 は、CVD 法、スパッタ法、熱酸化法、蒸着法、インクジェット法、印刷法などを用いて配置される。

【0125】

なお、導電層 104、導電層 301 は、単層の導電膜、又は二層、三層の導電膜の積層構造とすることができる。導電層 104 の材料としては、導電膜を用いることができる。たとえば、タンタル (Ta)、チタン (Ti)、モリブデン (Mo)、タングステン (W)、クロム (Cr)、シリコン (Si)、アルミニウム (Al)、ニッケル (Ni)、炭素 (C)、タングステン (W)、白金 (Pt)、銅 (Cu)、タンタル (Ta)、金 (Au)、マンガン (Mn) などの元素の単体膜、あるいは、前記元素の窒化膜 (代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜)、あるいは、前記元素を組み合わせた合金膜 (代表的には Mo-W 合金、Mo-Ta 合金)、あるいは、前記元素のシリサイド膜 (代表的にはタングステンシリサイド膜、チタンシリサイド膜) などを用いることができる。または、前記元素を複数含む合金として、C 及び Ti を含有した Al 合金、Ni を含有した Al 合金、C 及び Ni を含有した Al 合金、C 及び Mn を含有した Al 合金等を用いることができる。なお、上述した単体膜、窒化膜、合金膜、シリサイド膜などは、単層で用いてもよいし、積層して用いてもよい。例えば、積層構造で設ける場合、Al を Mo 又は Ti など挟み込んだ構造とすることができる。こうすることで、Al の熱や化学反応に対する耐性を向上することができる。シリコンの場合は、導電性を高くするため、多くの不純物 (P 型不純物または N 型不純物) を含んでいることが望ましい。

【0126】

次に、図 3 (B) に示すように、導電層 301 が所定の形状となるように、その不要な部分をエッチングして取り除く。つまり、導電層 301 をアイランド状に加工する。つまり、導電層 301 をパターニングする。その結果、導電層 301 A、導電層 301 B、導電層 301 C、導電層 301 D が形成される。導電層 301 A、導電層 301 B、導電層 301 C、導電層 301 D は、ソース電極、ドレイン電極、ソース信号線などとして機能する。

【0127】

次に、図 3 (C) に示すように、半導体層 202 A の一部をエッチングする。これにより、チャンネル領域での不純物層を除去される。その結果、トランジスタ 303 が完成する。トランジスタ 303 は、ゲート電極 104 B が半導体層 202 A の下部に配置されているため、ボトムゲート型のトランジスタとなり、逆スタガ型のトランジスタでもある。また、チャンネル部分の半導体層がエッチングされているため、チャンネルエッチ型である。

【0128】

半導体層 202 A は、非晶質 (アモルファス) 半導体、微結晶 (マイクロクリスタル) 半導体、又はセミアモルファス半導体 (SAS) で形成することができる。あるいは、多結晶半導体層を用いても良い。SAS は、非晶質と結晶構造 (単結晶、多結晶を含む) の中間的な構造を有し、自由エネルギー的に安定な第 3 の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質の領域を含んでいる。少なくとも膜中の一部の領域には、0.5 ~ 20 nm の結晶領域を観測することができ、珪素を主成分とする場合にはラマンスペクトルが  $520\text{ cm}^{-1}$  よりも低波数側にシフトしている。X 線回折では珪

10

20

30

40

50

素結晶格子に由来するとされる(111)、(220)の回折ピークが観測される。未結合手(ダングリングボンド)を補償するものとして水素又はハロゲンを少なくとも1原子%又はそれ以上含ませている。SASは、材料ガスをグロー放電分解(プラズマCVD)して形成する。材料ガスとしては、 $\text{SiH}_4$ 、その他にも $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ などを用いることが可能である。あるいは、 $\text{GeF}_4$ を混合させても良い。この材料ガスを $\text{H}_2$ 、あるいは、 $\text{H}_2$ と $\text{He}$ 、 $\text{Ar}$ 、 $\text{Kr}$ 、 $\text{Ne}$ から選ばれた一種又は複数種の希ガス元素で希釈してもよい。希釈率は2~1000倍の範囲。圧力は概略0.1Pa~133Paの範囲、電源周波数は1MHz~120MHz、好ましくは13MHz~60MHz。基板加熱温度は300以下でよい。膜中の不純物元素として、酸素、窒素、炭素などの大気成分の不純物は $1 \times 10^{20} \text{ cm}^{-3}$ 以下とすることが望ましく、特に、酸素濃度は $5 \times 10^{19} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{19} / \text{cm}^3$ 以下とする。ここでは、スパッタ法、LPCVD法、プラズマCVD法等を用いてシリコン(Si)を主成分とする材料(例えば $\text{Si}_x\text{Ge}_{1-x}$ 等)で非晶質半導体層を形成し、当該非晶質半導体層をレーザ結晶化法、RTA又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法などの結晶化法により結晶化させる。

#### 【0129】

次に、図4(A)に示すように、導電層301A、導電層301B、導電層301C、導電層301Dを覆うように、絶縁層401を配置する。絶縁層401は、CVD法、スパッタ法、熱酸化法、蒸着法、インクジェット法、印刷法などを用いて配置される。絶縁層401は、保護膜としても機能する。または、容量素子の絶縁体として機能、層間膜として機能する場合もある。

#### 【0130】

絶縁層401は、シロキサン樹脂、酸化珪素( $\text{SiO}_x$ )、窒化珪素( $\text{SiN}_x$ )、酸化窒化珪素( $\text{SiO}_x\text{N}_y$ )( $x > y$ )、窒化酸化珪素( $\text{SiN}_x\text{O}_y$ )( $x > y$ )、DLC(ダイヤモンドライクカーボン)等の炭素を含む膜、あるいは、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料等の単層、酸素又は窒素を有する絶縁膜の単層構造、若しくはこれらの積層構造で設けることができる。なお、シロキサン樹脂とは、 $\text{Si-O-Si}$ 結合を含む樹脂に相当する。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いることもできる。あるいは、置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

#### 【0131】

ただし、配置される半導体層202と接している部分の絶縁層401は、窒化珪素( $\text{SiN}_x$ )であることが望ましい。半導体層202は、内部に水素を含む場合がある。その場合、絶縁層401として窒化珪素( $\text{SiN}_x$ )を用いることにより、半導体層202が含む水素と絶縁層401が反応してしまうことを防止することが出来る。

#### 【0132】

なお、絶縁層401は、窒化珪素( $\text{SiN}_x$ )を含むことが望ましい。窒化珪素( $\text{SiN}_x$ )は、不純物をブロックする機能を有している。そのため、トランジスタを不純物から保護することが出来る。

#### 【0133】

なお、絶縁層401は、有機膜を含むことが望ましい。これにより、絶縁層401の表面を平坦にすることが出来る。絶縁層401の表面が平坦であると、その上に形成される画素電極も平坦にすることが出来る。画素電極が平坦になると、表示素子を適切に作成することが出来る。

#### 【0134】

次に、図4(B)に示すように、コンタクトホールを形成する。コンタクトホールは、ドライエッチング法、ウェットエッチング法などを用いて、材料をエッチングすることに

10

20

30

40

50

より形成する。なお、絶縁層401が有機膜を有し、その有機膜が感光性材料で出来ている場合は、成膜と同時に、コンタクトホールを形成することが出来る。そのため、コンタクトホール部分の材料をエッチングする必要がない。よって、工程を削減することが出来る。コンタクトホール501A、コンタクトホール501B、コンタクトホール501Eは、絶縁層401がエッチングされて形成されている。コンタクトホール501C、コンタクトホール501Dは、絶縁層401、絶縁層201および絶縁層103がエッチングされて形成されている。

#### 【0135】

次に、図5に示すように、絶縁層401、コンタクトホール501A、コンタクトホール501B、コンタクトホール501C、コンタクトホール501D、コンタクトホール501Eを覆うように、導電層601を配置する。導電層601は、CVD法、スパッタ法、熱酸化法、蒸着法、インクジェット法、印刷法などを用いて配置される。導電層601は、配線、画素電極、透明電極、反射電極などとして機能する。

10

#### 【0136】

なお、導電層601は、単層の導電膜、又は二層、三層の導電膜の積層構造とすることができる。さらに、導電層601は、光の透過率が高く、透明または透明に近い領域を有していることが望ましい。これにより、透過領域の画素電極として機能させることが出来る。また、導電層601は、光の反射率が高い領域を有していることが望ましい。これにより、反射領域の画素電極として機能させることが出来る。

#### 【0137】

なお、導電層601は、ITO、IZO、ZnOなどを含む膜であることが望ましい。

20

#### 【0138】

次に、図6に示すように、導電層601が所定の形状となるように、その不要な部分をエッチングして取り除く。つまり、導電層601をアイランド状に加工する。つまり、導電層601をパターニングする。

#### 【0139】

この場合、パターニングされた導電層として、導電層601Aは、画素電極として機能する。ただし、これに限定されない。次に、導電層601B、および、導電層601Cは、配線として機能する。導電層601Bは、導電層301Cと半導体層102とを接続させる機能を有している。導電層601Cは、導電層301Dと半導体層102とを接続させる機能を有している。

30

#### 【0140】

このあと、様々な表示素子に合わせて、様々な工程をへて、表示装置が完成する。例えば、配向膜を形成し、カラーフィルタを有する対向基板との間に液晶を配置する。または、導電層601Aの上に、有機EL材料を配置し、その上に陰極を配置する。

#### 【0141】

なお、図4(B)において、コンタクトホールを形成し、その上に導電層を配置することによって、導電層301Cと半導体層102とを接続したが、図7に示すように、導電層301Fと導電層104Cとを、コンタクトホール501Fおよびコンタクトホール501Gを介して、導電層601Dを用いて、接続することが出来る。なお、導電層301Fは導電層301を用いて形成されており、導電層104Cは導電層104を用いて形成されており、導電層601Dは導電層601を用いて形成されている。コンタクトホール501Fおよびコンタクトホール501Gは、コンタクトホール501A、コンタクトホール501B、コンタクトホール501C、コンタクトホール501Dなどと同時に形成されている。

40

#### 【0142】

なお、導電層301C、導電層301D、導電層301Fなどのように、下に半導体層が配置されていてもよいし、図7に示すように、導電層301Eの下に、半導体層を配置しなくてもよい。

#### 【0143】

50

なお、図 2 ( D )、図 3 ( A )、図 3 ( B )、図 3 ( C ) では、半導体層 2 0 2 と導電層 3 0 1 とは、別のマスク ( レチクル ) を用いて、パターニングしていたが、これに限定されない。半導体層 2 0 2 と導電層 3 0 1 とを、ハーフトーンマスク、グレートーンマスクなどを用いることにより、1 枚のマスク ( レチクル ) でパターニングすることが可能である。その場合の断面図を図 8 に示す。ハーフトーンマスク、グレートーンマスクなどを用いているため、半導体層 2 0 2 E は、導電層 3 0 1 A、導電層 3 0 1 B よりも大きなサイズになる。つまり、導電層 3 0 1 A、導電層 3 0 1 B の下には、必ず半導体層 2 0 2 E が配置されているようになる。

#### 【 0 1 4 4 】

なお、図 6 では、導電層 6 0 1 B、導電層 6 0 1 C を介して、導電層 3 0 1 C と半導体層 1 0 2 とを接続し、導電層 3 0 1 D と半導体層 1 0 2 とを接続し、図 7 では、導電層 6 0 1 D を介して、導電層 3 0 1 F と導電層 1 0 4 C とを接続したが、これに限定されない。別の導電膜を介するのではなく、コンタクトホールを形成することにより、直接接続することも可能である。つまり、図 2 ( B ) の次の工程として、または、図 2 ( D ) の次の工程として、絶縁層 2 0 1、絶縁層 1 0 3 をエッチングすることにより、コンタクトホールを形成することにより、導電層 3 0 1 を用いて形成された導電膜と、導電層 1 0 4 を用いて形成された導電膜または半導体層 1 0 2 を用いて形成された半導体層とを直接接続することが可能となる。その場合の例を図 9 に示す。図 9 では、導電層 3 0 1 を用いて形成された導電層 3 0 1 G と半導体層 1 0 2 とが、コンタクトホール 9 0 1 A を介して、直接接続されている。同様に、導電層 3 0 1 を用いて形成された導電層 3 0 1 H と半導体層 1 0 2 とが、コンタクトホール 9 0 1 B を介して、直接接続されている。そして、導電層 6 0 1 E は、コンタクトホール 5 0 1 H を介して、導電層 3 0 1 H と直接接続されている。なお、この場合、導電層 3 0 1 H および導電層 3 0 1 G について、その下には、半導体層を配置しないことが望ましい。なぜなら、半導体層 1 0 2 とコンタクトを取る場合、導電層 3 0 1 H および導電層 3 0 1 G と半導体層 1 0 2 との間には、別の層がないほうが、望ましいからである。

#### 【 0 1 4 5 】

なお、図 6 では、トランジスタ 3 0 3 は、チャンネルエッチ型であるが、これに限定されない。チャンネル保護型を用いることも可能である。その場合の例を図 1 0 に示す。チャンネル保護型では、半導体層を連続的に配置するのではなく、その間に、チャンネル部のエッチングを保護するための絶縁層 1 0 0 1 を配置する。つまり、真性である半導体層 1 0 0 2 の上に絶縁層 1 0 0 1 を配置し、その上に、半導体層 1 0 0 3 A および半導体層 1 0 0 3 B を配置する。半導体層 1 0 0 3 A および半導体層 1 0 0 3 B には、不純物 ( N 型または P 型 ) を含んでいる。

#### 【 0 1 4 6 】

なお、図 1 0 では、半導体層 1 0 0 2 をパターニングし、その後で、半導体層 1 0 0 3 A、半導体層 1 0 0 3 B、導電層 3 0 1 A および導電層 3 0 1 B を同時にパターニングしているが、これに限定されない。半導体層 1 0 0 2、半導体層 1 0 0 3 A、半導体層 1 0 0 3 B、導電層 3 0 1 A および導電層 3 0 1 B を同時にパターニングすることも可能である。その場合は、導電層 3 0 1 A および導電層 3 0 1 B の下には、必ず、半導体層 1 0 0 2 が配置されていることとなる。

#### 【 0 1 4 7 】

ここまで、トランジスタの構造及びトランジスタの作製方法について説明した。なお、配線、電極、導電層、導電膜、端子、ピア、プラグなどは、アルミニウム ( A l )、タンタル ( T a )、チタン ( T i )、モリブデン ( M o )、タングステン ( W )、ネオジム ( N d )、クロム ( C r )、ニッケル ( N i )、白金 ( P t )、金 ( A u )、銀 ( A g )、銅 ( C u )、マグネシウム ( M g )、スカンジウム ( S c )、コバルト ( C o )、亜鉛 ( Z n )、ニオブ ( N b )、シリコン ( S i )、リン ( P )、ボロン ( B )、ヒ素 ( A s )、ガリウム ( G a )、インジウム ( I n )、錫 ( S n )、酸素 ( O ) で構成された群から選ばれた一つもしくは複数の元素、または、前記群から選ばれた一つもしくは複数の元素

10

20

30

40

50



を成分とする化合物、合金材料（例えば、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化珪素を含むインジウム錫酸化物（ITSO）、酸化亜鉛（ZnO）、酸化錫（SnO）、酸化錫カドミウム（CTO）、アルミニウムネオジム（Al-Nd）、マグネシウム銀（Mg-Ag）、モリブデンニオブ（Mo-Nb）など）で形成されることが望ましい。または、配線、電極、導電層、導電膜、端子などは、これらの化合物を組み合わせた物質などを有して形成されることが望ましい。もしくは、前記群から選ばれた一つもしくは複数の元素とシリコンの化合物（シリサイド）（例えば、アルミニウムシリコン、モリブデンシリコン、ニッケルシリサイドなど）、前記群から選ばれた一つもしくは複数の元素と窒素の化合物（例えば、窒化チタン、窒化タンタル、窒化モリブデン等）を有して形成されることが望ましい。

10

## 【0148】

なお、シリコン（Si）には、n型不純物（リンなど）またはp型不純物（ボロンなど）を含んでいてもよい。シリコンが不純物を含むことにより、導電率が向上し、通常の導体と同様な振る舞いをするのが可能となる。従って、配線、電極などとして利用しやすくなる。

## 【0149】

なお、シリコンは、単結晶、多結晶（ポリシリコン）、微結晶（マイクロクリスタルシリコン）など、様々な結晶性を有するシリコンを用いることが出来る。あるいは、シリコンは非晶質（アモルファスシリコン）などの結晶性を有さないシリコンを用いることが出来る。単結晶シリコンまたは多結晶シリコンを用いることにより、配線、電極、導電層、導電膜、端子などの抵抗を小さくすることが出来る。非晶質シリコンまたは微結晶シリコンを用いることにより、簡単な工程で配線などを形成することが出来る。

20

## 【0150】

なお、アルミニウムまたは銀は、導電率が高いため、信号遅延を低減することができる。さらに、エッチングしやすいので、パターンニングしやすく、微細加工を行うことが出来る。

## 【0151】

なお、銅は、導電率が高いため、信号遅延を低減することが出来る。銅を用いる場合は、密着性を向上させるため、積層構造にすることが望ましい。

## 【0152】

なお、モリブデンまたはチタンは、酸化物半導体（ITO、IZOなど）またはシリコンと接触しても、不良を起こさない、エッチングしやすい、耐熱性が高いなどの利点を有するため、望ましい。

30

## 【0153】

なお、タンゲステンは、耐熱性が高いなどの利点を有するため、望ましい。

## 【0154】

なお、ネオジムは、耐熱性が高いなどの利点を有するため、望ましい。特に、ネオジムとアルミニウムとの合金にすると、耐熱性が向上し、アルミニウムがヒロックをおこしにくくなる。

## 【0155】

なお、シリコンは、トランジスタが有する半導体層と同時に形成できる、耐熱性が高いなどの利点を有するため、望ましい。

40

## 【0156】

なお、ITO、IZO、ITSO、酸化亜鉛（ZnO）、シリコン（Si）、酸化錫（SnO）、酸化錫カドミウム（CTO）は、透光性を有しているため、光を透過させる部分に用いることができる。たとえば、画素電極や共通電極として用いることができる。

## 【0157】

なお、IZOは、エッチングしやすく、加工しやすいため、望ましい。IZOは、エッチングしたときに、残渣が残ってしまう、ということも起こりにくい。したがって、画素電極としてIZOを用いると、液晶素子や発光素子に不具合（ショート、配向乱れなど）

50

をもたらすことを低減出来る。

【0158】

なお、配線、電極、導電層、導電膜、端子、ビア、プラグなどは、単層構造でもよいし、多層構造になっていてもよい。単層構造にすることにより、配線、電極、導電層、導電膜、端子などの製造工程を簡略化することができ、工程日数を少なくでき、コストを低減することが出来る。あるいは、多層構造にすることにより、それぞれの材料のメリットを生かしつつ、デメリットを低減させ、性能の良い配線、電極などを形成することが出来る。たとえば、低抵抗材料（アルミニウムなど）を多層構造の中を含むことにより、配線の低抵抗化を図ることができる。別の例として、低耐熱性の材料を、高耐熱性の材料で挟む積層構造にすることにより、低耐熱性の材料の持つメリットを生かしつつ、配線、電極などの耐熱性を高くすることが出来る。例えば、アルミニウムを含む層を、モリブデン、チタン、ネオジムなどを含む層で挟む積層構造にすると望ましい。

10

【0159】

ここで、配線、電極など同士が直接接する場合、お互いに悪影響を及ぼすことがある。例えば、一方の配線、電極などの材料が他方の配線、電極などの中に入って行って、性質を変えてしまい、本来の目的を果たせなくなる。別の例として、高抵抗な部分を形成又は製造するときに、問題が生じて、正常に製造できないことがある。そのような場合、積層構造により反応しやすい材料を、反応しにくい材料で挟んだり、覆ったりするとよい。例えば、ITOとアルミニウムとを接続させる場合は、ITOとアルミニウムとの間に、チタン、モリブデン、ネオジム合金を挟むことが望ましい。別の例として、シリコンとアルミニウムとを接続させる場合は、シリコンとアルミニウムとの間に、チタン、モリブデン、ネオジム合金を挟むことが望ましい。

20

【0160】

なお、配線とは、導電体が配置されているものを言う。線状に長く設けられていてもよいし、短く配置されていてもよい。したがって、電極は、配線に含まれている。

【0161】

なお、配線、電極、導電層、導電膜、端子、ビア、プラグなどとして、カーボンナノチューブを用いても良い。さらに、カーボンナノチューブは、透光性を有しているため、光を透過させる部分に用いることができる。たとえば、画素電極や共通電極として用いることができる。

30

【0162】

これまでは、断面図を示したが、次に、レイアウト図の例を示す。トランジスタ203が2つ配置されているレイアウト図を図11に示す。半導体層102AA、半導体層102BBの上にゲート電極104AAが配置され、トランジスタを形成する。第1電源線301AAと半導体層102AAとは、コンタクトホールを介して、導電層601AAを用いて接続されている。同様に、第2電源線301CCと半導体層102BBとは、コンタクトホールを介して、導電層601CCを用いて接続されている。出力配線301BBは、コンタクトホール501AAおよびコンタクトホール501BBを介して、導電層601BBを用いて、半導体層102AA及び半導体層102BBと接続されている。

40

【0163】

なお、図11に示した回路は、インバータ回路またはソースフォロワ回路として動作することが出来る。

【0164】

このように、トランジスタ203を用いて構成される回路は、トランジスタの移動度が高く、電流供給能力が高いため、駆動回路として用いることが望ましい。一方、トランジスタ303は、移動度が高くなく、また、大きい面積で製造可能であるため、画素回路として用いることが望ましい。

【0165】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ

50

、又は置き換えなどを自由に行うことが出来る。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることが出来る。

【0166】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）対して、適用、組み合わせ、又は置き換えなどを自由に行うことが出来る。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の組み合わせることにより、さらに多くの図を構成させることが出来る。

【0167】

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【0168】

（第2の実施の形態）

つぎに、単結晶TFTで用いる半導体層の配置方法について述べる。

【0169】

本発明に係るSOI基板を図12(A)(B)に示す。図12(A)においてベース基板9200は絶縁表面を有する基板若しくは絶縁基板であり、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスのような電子工業用に使われる各種ガラス基板が適用される。その他に石英ガラス、シリコンウエハーのような半導体基板も適用可能である。SOI層9202は単結晶半導体であり、代表的には単結晶シリコンが適用される。その他に、水素イオン注入剥離法を用いてシリコン又はゲルマニウムの単結晶半導体基板又は多結晶半導体基板から分離可能された半導体層を適用することができる。また、ガリウムヒ素やインジウムリンなどの化合物半導体を用いて形成した結晶性半導体層を適用することもできる。

【0170】

このようなベース基板9200とSOI層9202の間には、平滑面を有し親水性表面を形成する接合層9204を設ける。この接合層9204として酸化シリコン膜が適している。特に有機シランガスを用いて化学気相成長法により作製される酸化シリコン膜が好ましい。有機シランガスとしては、珪酸エチル（TEOS：化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、テトラメチルシラン（TMS）、テトラメチルシクロテトラシロキサン（TMCTS）、オクタメチルシクロテトラシロキサン（OMCTS）、ヘキサメチルジシラザン（HMDS）、トリエトキシシラン（ $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、トリスジメチルアミノシラン（ $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）等のシリコン含有化合物を用いることができる。

【0171】

上記平滑面を有し親水性表面を形成する接合層9204は5nm乃至500nmの厚さで設けられる。この厚さであれば、被成膜表面の表面荒れを平滑化すると共に、当該膜の成長表面の平滑性を確保することが可能である。また、ベース基板9200とSOI層9202との歪みを緩和することができる。ベース基板9200にも同様の酸化シリコン膜を設けておいても良い。すなわち、絶縁表面を有する基板若しくは絶縁性のベース基板9200にSOI層9202を接合するに際し、接合を形成する面の一方若しくは双方に、好ましくは有機シランを原材料として成膜した酸化シリコン膜でなる接合層9204設けることで強固な接合を形成することができる。

【0172】

図12(B)はベース基板9200にバリア層9205と接合層9204を設けた構成を示す。SOI層9202をベース基板9200に接合した場合に、ベース基板9200として用いられるガラス基板からアルカリ金属若しくはアルカリ土類金属のような可動イオン不純物が拡散してSOI層9202が汚染されることを防ぐことができる。また、ベ

10

20

30

40

50

ー基板 9200 側の接合層 9204 は適宜設ければ良い。

【0173】

図13(A)はSOI層9202と接合層9204の間に窒素含有絶縁層9220を設けた構成を示す。窒素含有絶縁層9220は窒化シリコン膜、窒化酸化シリコン膜若しくは酸化窒化シリコン膜から選ばれた一又は複数の膜を積層して形成する。例えば、SOI層9202側から酸化窒化シリコン膜、窒化酸化シリコン膜を積層して窒素含有絶縁層9220とすることができる。接合層9204がベース基板9200と接合を形成するために設けるのに対し、窒素含有絶縁層9220は、可動イオンや水分等の不純物がSOI層9202に拡散して汚染されることを防ぐために設けることが好ましい。

【0174】

なお、ここで、酸化窒化シリコンとは、その組成において、窒素よりも酸素の含有量が多いものを示し、例えば、酸素が50原子%以上70原子%以下、窒素が0.5原子%以上15原子%以下、珪素が25原子%以上35原子%以下、水素が0.1原子%以上10原子%以下の範囲で含まれるものをいう。また、窒化酸化シリコンとは、その組成において、酸素よりも窒素の含有量が多いものを示し、例えば、酸素が5原子%以上30原子%以下、窒素が20原子%以上55原子%以下、珪素が25原子%以上35原子%以下、水素が10原子%以上30原子%以下の範囲で含まれるものをいう。但し、上記範囲は、ラザフォード後方散乱法(RBS: Rutherford Backscattering Spectrometry)や、水素前方散乱法(HFS: Hydrogen Forward Scattering)を用いて測定した場合のものである。また、構成元素の含有比率の合計は、100原子%を超えない。

【0175】

図13(B)はベース基板9200に接合層9204を設けた構成である。ベース基板9200と接合層9204との間にはバリア層9205が設けられていることが好ましい。ベース基板9200として用いられるガラス基板からアルカリ金属若しくはアルカリ土類金属のような可動イオン不純物が拡散してSOI層9202が汚染されることを防ぐためである。また、SOI層9202には酸化シリコン膜9221が形成されている。この酸化シリコン膜9221が接合層9204と接合を形成し、ベース基板9200上にSOI層を固定する。酸化シリコン膜9221は熱酸化により形成されたものが好ましい。また、接合層9204と同様にTEOSを用いて化学気相成長法により成膜したものを適用しても良い。また、酸化シリコン膜9221としてケミカルオキサイドを適用することもできる。ケミカルオキサイドは、例えばオゾン含有水で半導体基板表面を処理することで形成することができる。ケミカルオキサイドは半導体基板の表面の平坦性を反映して形成されるので好ましい。

【0176】

このようなSOI基板の製造方法について図14(A)乃至(C)と図15を参照して説明する。

【0177】

図14(A)に示す半導体基板9201は清浄化されており、その表面から電界で加速されたイオンを所定の深さに導入し、脆化層9203を形成する。イオンの照射及び導入はベース基板に形成するSOI層の厚さを考慮して行われる。当該SOI層の厚さは5nm乃至500nm、好ましくは10nm乃至200nmの厚さとする。イオンを導入する際の加速電圧はこのような厚さを考慮して、イオンが半導体基板9201に導入されるようにする。脆化層は水素、ヘリウム若しくはフッ素に代表されるハロゲンのイオンを導入することで形成される。この場合、一又は複数の同一の原子から成る質量の異なるイオンを用いることが好ましい。水素イオンを照射する場合には、 $H^+$ 、 $H_2^+$ 、 $H_3^+$ イオンを含ませると共に、 $H_3^+$ イオンの割合を高めておくことが好ましい。 $H_3^+$ イオンの割合を高めておくと照射効率を高めることができ、照射時間を短縮することができる。このような構成とすることで、分離を容易に行うことができる。

【0178】

10

20

30

40

50

イオンを高ドーズ条件で照射する場合には、半導体基板 9201 の表面が粗くなってしまふ場合がある。そのためイオンが照射される表面に窒化シリコン膜若しくは窒化酸化シリコン膜などによりイオン照射に対する保護膜を 50 nm 乃至 200 nm の厚さで設けておいても良い。

#### 【0179】

次に、図 14 (B) で示すようにベース基板と接合を形成する面に接合層 9204 として酸化シリコン膜を形成する。酸化シリコン膜としては上述のように有機シランガスを用いて化学気相成長法により作製される酸化シリコン膜が好ましい。その他に、シランガスを用いて化学気相成長法により作製される酸化シリコン膜を適用することもできる。化学気相成長法による成膜では、単結晶半導体基板に形成した脆化層 9203 から脱ガスが起

10

#### 【0180】

図 14 (C) はベース基板 9200 と半導体基板 9201 の接合層 9204 が形成された面とを密接させ、この両者を接合させる態様を示す。接合を形成する面は、十分に清浄化しておく。そして、ベース基板 9200 と接合層 9204 を密着させることにより接合が形成される。この接合はファン・デル・ワールス力が作用しており、ベース基板 9200 と半導体基板 9201 とを圧接することで水素結合により強固な接合を形成することが可能である。

20

#### 【0181】

良好な接合を形成するために、表面を活性化しておいても良い。例えば、接合を形成する面に原子ビーム若しくはイオンビームを照射する。原子ビーム若しくはイオンビームを利用する場合には、アルゴン等の不活性ガス中性原子ビーム若しくは不活性ガスイオンビームを用いることができる。その他に、プラズマ照射若しくはラジカル処理を行う。このような表面処理により 200 乃至 400 の温度であっても異種材料間の接合を形成することが容易となる。

#### 【0182】

ベース基板 9200 と半導体基板 9201 を接合層 9204 を介して貼り合わせた後は、加熱処理又は加圧処理を行うことが好ましい。加熱処理又は加圧処理を行うことで接合強度を向上させることが可能となる。加熱処理の温度は、ベース基板 9200 の耐熱温度以下であることが好ましい。加圧処理においては、接合面に垂直な方向に圧力が加わるように行い、ベース基板 9200 及び半導体基板 9201 の耐圧性を考慮して行う。

30

#### 【0183】

図 15 において、ベース基板 9200 と半導体基板 9201 を貼り合わせた後、熱処理を行い脆化層 9203 において半導体基板 9201 を分離する。熱処理の温度は接合層 9204 の成膜温度以上、ベース基板 9200 の耐熱温度以下で行うことが好ましい。例えば、400 乃至 600 の熱処理を行うことにより、脆化層 9203 に形成された微小な空洞の堆積変化が起こり、脆化層 9203 に沿って分離（劈開）することが可能となる。接合層 9204 はベース基板 9200 と接合しているため、ベース基板 9200 上には半導体基板 9201 と同じ結晶性の SOI 層 9202 が残存することとなる。

40

#### 【0184】

図 16 はベース基板側に接合層を設けて SOI 層を形成する工程を示す。図 16 (A) は酸化シリコン膜 9221 が形成された半導体基板 9201 に電界で加速されたイオンを所定の深さに導入し、脆化層 9203 を形成する工程を示している。水素、ヘリウム若しくはフッ素に代表されるハロゲンのイオンの導入は図 14 (A) の場合と同様である。半導体基板 9201 の表面に酸化シリコン膜 9221 を形成しておくことでイオン照射によって表面がダメージを受け、平坦性が損なわれるのを防ぐことができる。

#### 【0185】

図 16 (B) は、バリア層 9205 及び接合層 9204 が形成されたベース基板 920

50

0と半導体基板9201の酸化シリコン膜9221が形成された面を密着させて接合を形成する工程を示している。ベース基板9200上の接合層9204と半導体基板9201の酸化シリコン膜9221を密着させることにより接合が形成される。

【0186】

その後、図16(C)で示すように半導体基板9201を分離する。半導体基板を分離する熱処理は図15の場合と同様にして行う。このようにして図13(B)で示すSOI基板を得ることができる。

【0187】

このように、本形態によれば、ガラス基板等の耐熱温度が700以下のベース基板9200であっても接合部の接着力が強固なSOI層9202を得ることができる。ベース基板9200として、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスの如き無アルカリガラスと呼ばれる電子工業用に使われる各種ガラス基板を適用することが可能となる。すなわち、一辺が1メートルを超える基板上に単結晶半導体層を形成することができる。このような大面積基板を使って液晶ディスプレイのような表示装置のみならず、半導体集積回路を製造することができる。

10

【0188】

なお、半導体層の製造方法、配置方法は、これに限定されない。アモルファスシリコンをCVD法などによって、絶縁基板に成膜し、レーザー(線状レーザー、連続固体発振レーザーなど)を照射すること、または、熱を加えることなどにより、そのアモルファスシリコンを結晶化することにより、多結晶シリコンや微結晶シリコンを製造することも可能である。

20

【0189】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容(一部でもよい)は、別の図で述べた内容(一部でもよい)に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【0190】

同様に、本実施の形態の各々の図で述べた内容(一部でもよい)は、別の実施の形態の図で述べた内容(一部でもよい)に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の組み合わせることにより、さらに多くの図を構成させることができる。なお、本実施の形態は、他の実施の形態で述べた内容(一部でもよい)を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

30

【0191】

(第3の実施の形態)

本実施の形態においては、液晶パネルの周辺部について説明する。

40

【0192】

図17は、エッジライト式と呼ばれるバックライトユニット5201と、液晶パネル5207とを有している液晶表示装置の一例を示す。エッジライト式とは、バックライトユニットの端部に光源を配置し、その光源の蛍光を発光面全体から放射する方式である。エッジライト式のバックライトユニットは、薄型で省電力化を図ることができる。

【0193】

バックライトユニット5201は、拡散板5202、導光板5203、反射板5204、ランプリフレクタ5205及び光源5206によって構成される。

【0194】

光源5206は必要に応じて発光する機能を有している。例えば、光源5206として

50

は冷陰極管、熱陰極管、発光ダイオード、無機EL又は有機ELなどが用いられる。

【0195】

図18(A)、(B)、(C)及び(D)は、エッジライト式のバックライトユニットの詳細な構成を示す図である。なお、拡散板、導光板及び反射板などはその説明を省略する。

【0196】

図18(A)に示すバックライトユニット5211は、光源として冷陰極管5213を用いた構成である。そして、冷陰極管5213からの光を効率よく反射させるため、ランプリフレクタ5212が設けられている。このような構成は、冷陰極管からの輝度の強度のため、大型表示装置に用いることが多い。

10

【0197】

図18(B)に示すバックライトユニット5221は、光源として発光ダイオード(LED)5223を用いた構成である。例えば、白色に発する発光ダイオード(LED)5223は所定の間隔に配置される。そして、発光ダイオード(LED)5223からの光を効率よく反射させるため、ランプリフレクタ5222が設けられている。

【0198】

図18(C)に示すバックライトユニット5231は、光源として各色RGBの発光ダイオード(LED)5233、発光ダイオード(LED)5234、発光ダイオード(LED)5235を用いた構成である。各色RGBの発光ダイオード(LED)5233、発光ダイオード(LED)5234、発光ダイオード(LED)5235は、それぞれ所定の間隔に配置される。各色RGBの発光ダイオード(LED)5233、発光ダイオード(LED)5234、発光ダイオード(LED)5235を用いることによって、色再現性を高くすることができる。そして、発光ダイオードからの光を効率よく反射させるため、ランプリフレクタ5232が設けられている。

20

【0199】

図18(D)に示すバックライトユニット5241は、光源として各色RGBの発光ダイオード(LED)5243、発光ダイオード(LED)5244、発光ダイオード(LED)5245を用いた構成である。例えば、各色RGBの発光ダイオード(LED)5243、発光ダイオード(LED)5244、発光ダイオード(LED)5245のうち発光強度の低い色(例えば緑)は複数配置されている。各色RGBの発光ダイオード(LED)5243、発光ダイオード(LED)5244、発光ダイオード(LED)5245を用いることによって、色再現性を高くすることができる。そして、発光ダイオードからの光を効率よく反射させるため、ランプリフレクタ5242が設けられている。

30

【0200】

図21は、直下型と呼ばれるバックライトユニットと、液晶パネルとを有する液晶表示装置の一例を示す。直下式とは、発光面の直下に光源を配置することで、その光源の蛍光を発光面全体から放射する方式である。直下式のバックライトユニットは、発光光量を効率よく利用することができる。

【0201】

バックライトユニット5290は、拡散板5291、遮光板5292、ランプリフレクタ5293、光源5294及び液晶パネル5295によって構成される。

40

【0202】

光源5294は、必要に応じて発光する機能を有している。例えば、光源5294としては、冷陰極管、熱陰極管、発光ダイオード、無機EL又は有機ELなどが用いられる。

【0203】

図19は、偏光板(偏光フィルムともいう)の構成の一例を示す図である。

【0204】

偏光フィルム5250は、保護フィルム5251、基板フィルム5252、PVA偏光フィルム5253、基板フィルム5254、粘着剤層5255及び離型フィルム5256を有する。

50

## 【0205】

PVA偏光フィルム5253は、両側を基材となるフィルム（基板フィルム5252及び基板フィルム5254）で挟むことで、信頼性を増すことができる。なお、PVA偏光フィルム5253は、高透明性、高耐久性のトリアセチルロース（TAC）フィルムによって挟まれていてもよい。なお、基板フィルム及びTACフィルムは、PVA偏光フィルム5253が有する偏光子の保護層として機能する。

## 【0206】

一方の基板フィルム（基板フィルム5254）には、液晶パネルのガラス基板に貼るための粘着剤層5255が設けられている。なお、粘着剤層5255は、粘着剤を片側の基板フィルム（基板フィルム5254）に塗布することで形成される。粘着剤層5255には、離型フィルム5256（セパレートフィルム）が備えられている。

10

## 【0207】

他方の基板フィルム（基板フィルム5252）には、保護フィルム5251が備えられている。

## 【0208】

なお、偏光フィルム5250表面に、ハードコート散乱層（アンチグレア層）が備えられていてもよい。ハードコート散乱層は、AG処理によって表面に微細な凹凸が形成されており、外光を散乱させる防眩機能を有するため、液晶パネルへの外光の映り込みを防ぐことができる。表面反射を防ぐことができる。

## 【0209】

なお、偏光フィルム5250表面に、複数の屈折率の異なる光学薄膜層を多層化（アンチリフレクション処理、若しくはAR処理ともいう）してもよい。多層化された複数の屈折率のことなる光学薄膜層は、光の干渉効果によって表面の反射率を低減することができる。

20

## 【0210】

図20は、液晶表示装置のシステムブロックの一例を示す図である。

## 【0211】

画素部5265には、信号線5269が信号線駆動回路5263から延伸して配置されている。画素部5265には、走査線5260が走査線駆動回路5264から延伸して配置されている。そして、信号線5269と走査線5260との交差領域に、複数の画素がマトリクス状に配置されている。なお、複数の画素それぞれはスイッチング素子を有している。したがって、複数の画素それぞれに液晶分子の傾きを制御するための電圧を独立して入力することができる。このように各交差領域にスイッチング素子が設けられた構造をアクティブマトリクス型と呼ぶ。ただし、このようなアクティブマトリクス型に限定されず、パッシブマトリクス型の構成でもよい。パッシブマトリクス型は、各画素にスイッチング素子がないため、工程が簡便である。

30

## 【0212】

駆動回路部5268は、制御回路5262、信号線駆動回路5263及び走査線駆動回路5264を有する。制御回路5262には映像信号5261が入力されている。制御回路5262は、この映像信号5261に応じて、信号線駆動回路5263及び走査線駆動回路5264を制御する。そのため、制御回路5262は、信号線駆動回路5263及び走査線駆動回路5264に、それぞれ制御信号を入力する。そして、この制御信号に応じて、信号線駆動回路5263はビデオ信号を信号線5269に入力し、走査線駆動回路5264は走査信号を走査線5260に入力する。そして、画素が有するスイッチング素子が走査信号に応じて選択され、画素の画素電極にビデオ信号が入力される。

40

## 【0213】

なお、制御回路5262は、映像信号5261に応じて電源5267も制御している。電源5267は、照明手段5266へ電力を供給する手段を有している。照明手段5266としては、エッジライト式のバックライトユニット、又は直下型のバックライトユニットを用いることができる。ただし、照明手段5266としては、フロントライトを用いて

50



もよい。フロントライトとは、画素部の前面側に取り付け、全体を照らす発光体及び導光体で構成された板状のライトユニットである。このような照明手段により、低消費電力で、均等に画素部を照らすことができる。

【0214】

図20(B)に示すように走査線駆動回路5264は、シフトレジスタ5271、レベルシフト5272、バッファ5273として機能する回路を有する。シフトレジスタ5271にはゲートスタートパルス(GSP)、ゲートクロック信号(GCK)等の信号が入力される。

【0215】

図20(C)に示すように信号線駆動回路5263は、シフトレジスタ5281、第1のラッチ5282、第2のラッチ5283、レベルシフト5284、バッファ5285として機能する回路を有する。バッファ5285として機能する回路とは、弱い信号を増幅させる機能を有する回路であり、オペアンプ等を有する。レベルシフト5284には、スタートパルス(SSP)等の信号が、第1のラッチ5282にはビデオ信号等のデータ(DATA)が入力される。第2のラッチ5283にはラッチ(LAT)信号を一時保持することができるので、一斉に画素部5265へ入力させる。これを線順次駆動と呼ぶ。そのため、線順次駆動ではなく、点順次駆動を行う画素であれば、第2のラッチは不要とすることができる。

10

【0216】

なお、本実施の形態において、液晶パネルは、様々なものを用いることができる。例えば、液晶パネルとして、2つの基板の間に液晶層が封止された構成を用いることができる。一方の基板には、トランジスタ、容量素子、画素電極又は配向膜などが形成されている。なお、一方の基板の上面と反対側には、偏光板、位相差板又はプリズムシートが配置されていてもよい。他方の基板には、カラーフィルタ、ブラックマトリクス、対向電極又は配向膜などが形成されている。なお、他方の基板の上面と反対側には、偏光板又は位相差板が配置されていてもよい。なお、カラーフィルタ及びブラックマトリクスは、一方の基板の上面に形成されてもよい。なお、一方の基板の上面側又はその反対側にスリット(格子)を配置することで、3次元表示を行うことができる。

20

【0217】

なお、偏光板、位相差板及びプリズムシートをそれぞれ、2つの基板の間に配置することが可能である。あるいは、2つの基板のうちのいずれかと一体とすることが可能である。

30

【0218】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容(一部でもよい)は、別の図で述べた内容(一部でもよい)に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【0219】

同様に、本実施の形態の各々の図で述べた内容(一部でもよい)は、別の実施の形態の図で述べた内容(一部でもよい)に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分を組み合わせることにより、さらに多くの図を構成させることができる。

40

【0220】

なお、本実施の形態は、他の実施の形態で述べた内容(一部でもよい)を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【0221】

50

## (第4の実施の形態)

本実施の形態においては、液晶表示装置に適用できる画素の構成及び画素の動作について説明する。

## 【0222】

なお、本実施の形態において、液晶の動作モードとして、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、MVA (Multi-domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (Anti Ferroelectric Liquid Crystal) モードなどを用いることができる。

10

## 【0223】

図22(A)は、液晶表示装置に適用できる画素構成の一例を示す図である。

## 【0224】

画素5600は、トランジスタ5601、液晶素子5602及び容量素子5603を有している。トランジスタ5601のゲートは配線5605に接続されている。トランジスタ5601の第1端子は配線5604に接続されている。トランジスタ5601の第2端子は液晶素子5602の第1電極及び容量素子5603の第1電極に接続される。液晶素子5602の第2電極は対向電極5607に相当する。容量素子5603の第2の電極が配線5606に接続されている。

20

## 【0225】

配線5604は、信号線として機能する。配線5605は走査線として機能する。配線5606は容量線として機能する。トランジスタ5601は、スイッチとして機能する。容量素子5603は、保持容量として機能する。

## 【0226】

トランジスタ5601はスイッチとして機能すればよく、トランジスタ5601の極性はPチャンネル型でもよいし、Nチャンネル型でもよい。

30

## 【0227】

図22(B)は、液晶表示装置に適用できる画素構成の一例を示す図である。特に、図22(B)は、横電界モード (IPSモード、FFSモードを含む) に適した液晶表示装置に適用できる画素構成の一例を示す図である。

## 【0228】

画素5610は、トランジスタ5611、液晶素子5612及び容量素子5613を有している。トランジスタ5611のゲートは配線5615に接続されている。トランジスタ5611の第1端子は配線5614に接続されている。トランジスタ5611の第2端子は液晶素子5612の第1電極及び容量素子5613の第1電極に接続される。液晶素子5612の第2電極は配線5616と接続されている。容量素子5613の第2の電極が配線5616に接続されている。

40

## 【0229】

配線5614は、信号線として機能する。配線5615は走査線として機能する。配線5616は容量線として機能する。トランジスタ5611は、スイッチとして機能する。容量素子5613は、保持容量として機能する。

## 【0230】

トランジスタ5611はスイッチとして機能すればよく、トランジスタ5611の極性はPチャンネル型でもよいし、Nチャンネル型でもよい。

## 【0231】

図23は、液晶表示装置に適用できる画素構成の一例を示す図である。特に、図23は

50

、配線数を減らして画素の開口率を大きくできる画素構成の一例である。

【0232】

図23は、同じ列方向に配置された二つの画素（画素5620及び画素5630）を示す。例えば、画素5620がN行目に配置されている場合、画素5630はN+1行目に配置されている。

【0233】

画素5620は、トランジスタ5621、液晶素子5622及び容量素子5623を有している。トランジスタ5621のゲートは配線5625に接続されている。トランジスタ5621の第1端子は配線5624に接続されている。トランジスタ5621の第2端子は液晶素子5622の第1電極及び容量素子5623の第1電極に接続される。液晶素子5622の第2電極は対向電極5627に相当する。容量素子5623の第2電極は、前行のトランジスタのゲートと同じ配線に接続されている。

10

【0234】

画素5630は、トランジスタ5631、液晶素子5632及び容量素子5633を有している。トランジスタ5631のゲートは配線5635に接続されている。トランジスタ5631の第1端子は配線5624に接続されている。トランジスタ5631の第2端子は液晶素子5632の第1電極及び容量素子5633の第1電極に接続される。液晶素子5632の第2電極は対向電極5637に相当する。容量素子5633の第2電極は、前行のトランジスタのゲートと同じ配線（配線5625）に接続されている。

20

【0235】

配線5624は、信号線として機能する。配線5625はN行目の走査線として機能する。そして、配線5625はN+1段目の容量線としても機能する。トランジスタ5621は、スイッチとして機能する。容量素子5623は、保持容量として機能する。

【0236】

配線5635はN+1行目の走査線として機能する。そして、配線5635はN+2段目の容量線としても機能する。トランジスタ5631は、スイッチとして機能する。容量素子5633は、保持容量として機能する。

【0237】

トランジスタ5621及びトランジスタ5631はスイッチとして機能すればよく、トランジスタ5621の極性及びトランジスタ5631の極性はPチャネル型でもよいし、Nチャネル型でもよい。

30

【0238】

図24は、液晶表示装置に適用できる画素構成の一例を示す図である。特に、図24は、サブ画素を用いることで視野角を向上できる画素構成の一例である。

【0239】

画素5659は、サブ画素5640とサブ画素5650を有している。画素5659が2つのサブ画素を有している場合について説明するが、画素5659は3つ以上のサブ画素を有していてもよい。

【0240】

サブ画素5640は、トランジスタ5641、液晶素子5642及び容量素子5643を有している。トランジスタ5641のゲートは配線5645に接続されている。トランジスタ5641の第1端子は配線5644に接続されている。トランジスタ5641の第2端子は液晶素子5642の第1電極及び容量素子5643の第1電極に接続される。液晶素子5642の第2電極は対向電極5647に相当する。容量素子5643の第2の電極が配線5646に接続されている。

40

【0241】

サブ画素5650は、トランジスタ5651、液晶素子5652及び容量素子5653を有している。トランジスタ5651のゲートは配線5655に接続されている。トランジスタ5651の第1端子は配線5644に接続されている。トランジスタ5651の第2端子は液晶素子5652の第1電極及び容量素子5653の第1電極に接続される。液

50

晶素子 5 6 5 2 の第 2 電極は対向電極 5 6 5 7 に相当する。容量素子 5 6 5 3 の第 2 の電極が配線 5 6 4 6 に接続されている。

【 0 2 4 2 】

配線 5 6 4 4 は、信号線として機能する。配線 5 6 4 5 は走査線として機能する。配線 5 6 5 5 は信号線として機能する。配線 5 6 4 6 は容量線として機能する。トランジスタ 5 6 4 1 は、スイッチとして機能する。トランジスタ 5 6 5 1 は、スイッチとして機能する。容量素子 5 6 4 3 は、保持容量として機能する。容量素子 5 6 5 3 は、保持容量として機能する。

【 0 2 4 3 】

トランジスタ 5 6 4 1 はスイッチとして機能すればよく、トランジスタ 5 6 4 1 の極性は P チャネル型でもよいし、N チャネル型でもよい。トランジスタ 5 6 5 1 はスイッチとして機能すればよく、トランジスタ 5 6 5 1 の極性は P チャネル型でもよいし、N チャネル型でもよい。

10

【 0 2 4 4 】

サブ画素 5 6 4 0 に入力するビデオ信号は、サブ画素 5 6 5 0 に入力するビデオ信号と異なる値としてもよい。この場合、液晶素子 5 6 4 2 の液晶分子の配向を液晶素子 5 6 5 2 の液晶分子の配向と異ならせることができるため、視野角を広くすることができる。

【 0 2 4 5 】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

20

【 0 2 4 6 】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【 0 2 4 7 】

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

30

【 0 2 4 8 】

（第 5 の実施の形態）

本実施の形態においては、表示装置の画素構造について説明する。特に、有機 EL 素子を用いた表示装置の画素構造について説明する。

【 0 2 4 9 】

図 2 5 ( A ) は、1 つの画素に 2 つのトランジスタを有する画素の上面図（レイアウト図）の一例である。図 2 5 ( B ) は、図 2 5 ( A ) に示す X - X ' の部分の断面図の一例である。

40

【 0 2 5 0 】

図 2 5 ( A ) は、第 1 のトランジスタ 6 0 0 5、第 1 の配線 6 0 0 6、第 2 の配線 6 0 0 7、第 2 のトランジスタ 6 0 0 8、第 3 の配線 6 0 1 1、対向電極 6 0 1 2、コンデンサ 6 0 1 3、画素電極 6 0 1 5、隔壁 6 0 1 6、有機導電体膜 6 0 1 7、有機薄膜 6 0 1 8 及び基板 6 0 1 9 を示している。なお、第 1 のトランジスタ 6 0 0 5 はスイッチング用トランジスタとして、第 1 の配線 6 0 0 6 はゲート信号線として、第 2 の配線 6 0 0 7 はソース信号線として、第 2 のトランジスタ 6 0 0 8 は駆動用トランジスタとして、第 3 の配線 6 0 1 1 は電流供給線として、それぞれ用いられるのが好適である。

50

## 【0251】

第1のトランジスタ6005のゲート電極は、第1の配線6006と電氣的に接続され、第1のトランジスタ6005のソース電極及びドレイン電極の一方は、第2の配線6007と電氣的に接続され、第1のトランジスタ6005のソース電極及びドレイン電極の他方は、第2のトランジスタ6008のゲート電極及びコンデンサ6013の一方の電極と電氣的に接続されている。なお、第1のトランジスタ6005のゲート電極は、複数のゲート電極によって構成されている。こうすることで、第1のトランジスタ6005のオフ状態におけるリーク電流を低減することができる。

## 【0252】

第2のトランジスタ6008のソース電極及びドレイン電極の一方は、第3の配線6011と電氣的に接続され、第2のトランジスタ6008のソース電極及びドレイン電極の他方は、画素電極6015と電氣的に接続されている。こうすることで、画素電極6015に流れる電流を、第2のトランジスタ6008によって制御することができる。

10

## 【0253】

画素電極6015上には、有機導電体膜6017が設けられ、さらに有機薄膜6018（有機化合物層）が設けられている。有機薄膜6018（有機化合物層）上には、対向電極6012が設けられている。なお、対向電極6012は、全ての画素で共通に接続されるように、全体に形成されていてもよく、シャドーマスクなどを用いてパターン形成されていてもよい。

## 【0254】

有機薄膜6018（有機化合物層）から発せられた光は、画素電極6015又は対向電極6012のうちいずれかを透過して発せられる。

20

## 【0255】

図25（B）において、画素電極側、すなわちトランジスタ等が形成されている側に光が発せられる場合を下面放射、対向電極側に光が発せられる場合を上面放射と呼ぶ。

## 【0256】

下面放射の場合、画素電極6015は透明導電膜によって形成されるのが好適である。逆に、上面放射の場合、対向電極6012は透明導電膜によって形成されるのが好適である。

## 【0257】

カラー表示の発光装置においては、R、G、Bそれぞれの発光色を持つEL素子を塗り分けても良いし、単色のEL素子を全体に塗り、カラーフィルタによってR、G、Bの発光を得るようにしても良い。

30

## 【0258】

なお、図25に示した構成はあくまで一例であり、画素レイアウト、断面構成、EL素子の電極の積層順等に関して、図25に示した構成以外にも、様々な構成をとることができる。また、発光層は、図示した有機薄膜で構成される素子の他に、LEDのような結晶性の素子、無機薄膜で構成される素子など、様々な素子を用いることができる。

## 【0259】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

40

## 【0260】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の部分を組み合わせることにより、さらに多くの図を構成させることができる。

## 【0261】

50

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

#### 【0262】

（第6の実施の形態）

本実施の形態においては、電子機器の例について説明する。

#### 【0263】

図26は表示パネル9601と、回路基板9605を組み合わせた表示パネルモジュールを示している。表示パネル9601は画素部9602、走査線駆動回路9603及び信号線駆動回路9604を有している。回路基板9605には、例えば、コントロール回路9606及び信号分割回路9607などが形成されている。表示パネル9601と回路基板9605とは接続配線9608によって接続されている。接続配線にはFPC等を用いることができる。

10

#### 【0264】

図27は、テレビ受像機の主要な構成を示すブロック図である。チューナ9611は映像信号と音声信号を受信する。映像信号は、映像信号増幅回路9612と、映像信号増幅回路9612から出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路9613と、その映像信号を駆動回路の入力仕様に変換するためのコントロール回路9622により処理される。コントロール回路9622は、走査線駆動回路9624と信号線駆動回路9614にそれぞれ信号を出力する。そして、走査線駆動回路9624と信号線駆動回路9614が表示パネル9621を駆動する。デジタル駆動する場合には、信号線側に信号分割回路9623を設け、入力デジタル信号をm個（mは正の整数）に分割して供給する構成としても良い。

20

#### 【0265】

チューナ9611で受信した信号のうち、音声信号は音声信号増幅回路9615に送られ、その出力は音声信号処理回路9616を経てスピーカ9617に供給される。制御回路9618は受信局（受信周波数）及び音量の制御情報を入力部9619から受け、チューナ9611又は音声信号処理回路9616に信号を送出する。

30

#### 【0266】

図27とは別の形態の表示パネルモジュールを組み込んだテレビ受像器について図28（A）に示す。図28（A）において、筐体9631内に収められた表示画面9632は、表示パネルモジュールで形成される。なお、スピーカ9633、入力手段（操作キー9634、接続端子9635、センサ9636（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン9637）などが適宜備えられていてもよい。

#### 【0267】

図28（B）に、ワイヤレスでディスプレイのみを持ち運び可能なテレビ受像器を示す。このテレビ受像器には、表示部9643、スピーカ部9647、入力手段（操作キー9646、接続端子9648、センサ9649（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン9641）などが適宜備えられている。筐体9642にはバッテリー及び信号受信器が収められており、そのバッテリーで表示部9643、スピーカ部9647、センサ9649及びマイクロフォン9641を駆動させる。バッテリーは充電器9640で繰り返し充電が可能となっている。充電器9640は映像信号を送受信することが可能で、その映像信号をディスプレイの信号受信器に送信することができる。図28（B）に示す装置は、操作キー9646によって制御される。あるいは、図28（B）に示す装

40

50

置は、操作キー 9646 を操作することによって、充電器 9640 に信号を送ることが可能である。つまり、映像音声双方向通信装置であってもよい。あるいは、図 28 (B) に示す装置は、操作キー 9646 を操作することによって、充電器 9640 に信号を送り、さらに充電器 9640 が送信できる信号を他の電子機器に受信させることによって、他の電子機器の通信制御も可能である。つまり、汎用遠隔制御装置であってもよい。なお、本実施の形態の各々の図で述べた内容（一部でもよい）を表示部 9643 に適用することができる。

#### 【0268】

次に、図 29 を参照して、携帯電話の構成例について説明する。

#### 【0269】

表示パネル 9662 はハウジング 9650 に脱着自在に組み込まれる。ハウジング 9650 は表示パネル 9662 のサイズに合わせて、形状又は寸法を適宜変更することができる。表示パネル 9662 を固定したハウジング 9650 はプリント基板 9651 に嵌入されモジュールとして組み立てられる。

#### 【0270】

表示パネル 9662 は FPC 9663 を介してプリント基板 9651 に接続される。プリント基板 9651 には、スピーカ 9652、マイクロフォン 9653、送受信回路 9654、CPU、コントローラなどを含む信号処理回路 9655 及びセンサ 9661（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）が形成されている。このようなモジュールと、操作キー 9656、バッテリー 9657、アンテナ 9660 を組み合わせ、筐体 9659 に収納する。表示パネル 9662 の画素部は筐体 9659 に形成された開口窓から視認できるように配置する。

#### 【0271】

表示パネル 9662 は、画素部と一部の周辺駆動回路（複数の駆動回路のうち動作周波数の低い駆動回路）を基板上にトランジスタを用いて一体形成し、一部の周辺駆動回路（複数の駆動回路のうち動作周波数の高い駆動回路）を IC チップ上に形成し、その IC チップを COG (Chip On Glass) で表示パネル 9662 に実装しても良い。あるいは、その IC チップを TAB (Tape Auto Bonding) 又はプリント基板を用いてガラス基板と接続してもよい。このような構成とすることで、表示装置の低消費電力化を図り、携帯電話機の一回の充電による使用時間を長くすることができる。携帯電話機の低コスト化を図ることができる。

#### 【0272】

図 29 に示した携帯電話は、様々な情報（静止画、動画、テキスト画像など）を表示する機能を有する。カレンダー、日付又は時刻などを表示部に表示する機能を有する。表示部に表示した情報を操作又は編集する機能を有する。様々なソフトウェア（プログラム）によって処理を制御する機能を有する。無線通信機能を有する。無線通信機能を用いて他の携帯電話、固定電話又は音声通信機器と通話する機能を有する。無線通信機能を用いて様々なコンピュータネットワークに接続する機能を有する。無線通信機能を用いて様々なデータの送信又は受信を行う機能を有する。着信、データの受信、又はアラームに応じてパイプレータが動作する機能を有する。着信、データの受信、又はアラームに応じて音が発生する機能を有する。なお、図 29 に示した携帯電話が有する機能はこれに限定されず、様々な機能を有することができる。

#### 【0273】

図 30 (A) はディスプレイであり、筐体 9671、支持台 9672、表示部 9673、スピーカ 9677、LED ランプ 9679、入力手段（接続端子 9674、センサ 9675（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン 9676、操作キー 9

10

20

30

40

50

678)等を含む。図30(A)に示すディスプレイは、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能を有する。なお、図30(A)に示すディスプレイが有する機能はこれに限定されず、様々な機能を有することができる。

【0274】

図30(B)はカメラであり、本体9691、表示部9692、シャッターボタン9696、スピーカ9700、LEDランプ9701、入力手段(受像部9693、操作キー9694、外部接続ポート9695、接続端子9697、センサ9698(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの)、マイクロフォン9699)等を含む。図30(B)に示すカメラは、静止画を撮影する機能を有する。動画を撮影する機能を有する。撮影した画像(静止画、動画)を自動で補正する機能を有する。撮影した画像を記録媒体(外部又はデジタルカメラに内蔵)に保存する機能を有する。撮影した画像を表示部に表示する機能を有する。なお、図30(B)に示すカメラが有する機能はこれに限定されず、様々な機能を有することができる。

10

【0275】

図30(C)はコンピュータであり、本体9711、筐体9712、表示部9713、スピーカ9720、LEDランプ9721、リーダ/ライタ9722、入力手段(キーボード9714、外部接続ポート9715、ポインティングデバイス9716、接続端子9717、センサ9718(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの)、マイクロフォン9719)等を含む。図30(C)に示すコンピュータは、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能を有する。様々なソフトウェア(プログラム)によって処理を制御する機能を有する。無線通信又は有線通信などの通信機能を有する。通信機能を用いて様々なコンピュータネットワークに接続する機能を有する。通信機能を用いて様々なデータの送信又は受信を行う機能を有する。なお、図30(C)に示すコンピュータが有する機能はこれに限定されず、様々な機能を有することができる。

20

【0276】

図37(A)はモバイルコンピュータであり、本体9791、表示部9792、スイッチ9793、スピーカ9799、LEDランプ9800、入力手段(操作キー9794、赤外線ポート9795、接続端子9796、センサ9797(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの)、マイクロフォン9798)等を含む。図37(A)に示すモバイルコンピュータは、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能を有する。表示部にタッチパネルの機能を有する。カレンダー、日付又は時刻などを表示する機能を有する。様々なソフトウェア(プログラム)によって処理を制御する機能を有する。無線通信機能を有する。無線通信機能を用いて様々なコンピュータネットワークに接続する機能を有する。無線通信機能を用いて様々なデータの送信又は受信を行う機能を有する。なお、図37(A)に示すモバイルコンピュータが有する機能はこれに限定されず、様々な機能を有することができる。

30

40

【0277】

図37(B)は記録媒体を備えた携帯型の画像再生装置(たとえば、DVD再生装置)であり、本体9811、筐体9812、表示部A9813、表示部B9814、スピーカ部9817、LEDランプ9821、入力手段(記録媒体(DVD等)読み込み部9815、操作キー9816、接続端子9818、センサ9819(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの)、マイクロフォン9820)等を含む。表示部A9813は主として画像

50



情報を表示し、表示部 B 9 8 1 4 は主として文字情報を表示することができる。

【 0 2 7 8 】

図 3 7 ( C ) はゴーグル型ディスプレイであり、本体 9 0 3 1、表示部 9 0 3 2、イヤホン 9 0 3 3、支持部 9 0 3 4、LED ランプ 9 0 3 9、スピーカ 9 0 3 8、入力手段 ( 接続端子 9 0 3 5、センサ 9 0 3 6 ( 力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの )、マイクロフォン 9 0 3 7 ) 等を含む。図 3 7 ( C ) に示すゴーグル型ディスプレイは、外部から取得した画像 ( 静止画、動画、テキスト画像など ) を表示部に表示する機能を有する。なお、図 3 7 ( C ) に示すゴーグル型ディスプレイが有する機能はこれに限定されず、様々な機能を有することができる。

10

【 0 2 7 9 】

図 3 8 ( A ) は携帯型遊技機であり、筐体 9 8 5 1、表示部 9 8 5 2、スピーカ部 9 8 5 3、記憶媒体挿入部 9 8 5 5、LED ランプ 9 8 5 9、入力手段 ( 操作キー 9 8 5 4、接続端子 9 8 5 6、センサ 9 8 5 7 ( 力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの )、マイクロフォン 9 8 5 8 ) 等を含む。図 3 8 ( A ) に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能を有する。他の携帯型遊技機と無線通信を行って情報を共有する機能を有する。なお、図 3 8 ( A ) に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

20

【 0 2 8 0 】

図 3 8 ( B ) はテレビ受像機能付きデジタルカメラであり、本体 9 8 6 1、表示部 9 8 6 2、スピーカ 9 8 6 4、シャッターボタン 9 8 6 5、LED ランプ 9 8 7 1、入力手段 ( 操作キー 9 8 6 3、受像部 9 8 6 6、アンテナ 9 8 6 7、接続端子 9 8 6 8、センサ 9 8 6 9 ( 力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの )、マイクロフォン 9 8 7 0 ) 等を含む。図 3 8 ( B ) に示すテレビ受像機能付きデジタルカメラは、静止画を撮影する機能を有する。動画を撮影する機能を有する。撮影した画像を自動で補正する機能を有する。アンテナから様々な情報を取得する機能を有する。撮影した画像、又はアンテナから取得した情報を保存する機能を有する。撮影した画像、又はアンテナから取得した情報を表示部に表示する機能を有する。なお、図 3 8 ( B ) に示すテレビ受像機能付きデジタルカメラが有する機能はこれに限定されず、様々な機能を有することができる。

30

【 0 2 8 1 】

図 3 9 は携帯型遊技機であり、筐体 9 8 8 1、第 1 表示部 9 8 8 2、第 2 表示部 9 8 8 3、スピーカ部 9 8 8 4、記録媒体挿入部 9 8 8 6、LED ランプ 9 8 9 0、入力手段 ( 操作キー 9 8 8 5、接続端子 9 8 8 7、センサ 9 8 8 8 ( 力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの )、マイクロフォン 9 8 8 9 ) 等を含む。図 3 9 に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能を有する。他の携帯型遊技機と無線通信を行って情報を共有する機能を有する。なお、図 3 9 に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

40

【 0 2 8 2 】

図 3 0 ( A ) 乃至 ( C )、図 3 7 ( A ) 乃至 ( C )、図 3 8 ( A ) 乃至 ( C )、及び図 3 9 に示したように、電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。電子機器は、消費電力が小さく、長時間の電池駆動が可能である。または、作製方法が簡便であり、製造コストを低く抑えることができる。

【 0 2 8 3 】

50

次に、半導体装置の応用例を説明する。

【0284】

図31に、半導体装置を、建造物と一体にして設けた例について示す。図31は、筐体9730、表示部9731、操作部であるリモコン装置9732、スピーカ部9733等を含む。半導体装置は、壁かけ型として建物と一体となっており、設置するスペースを広く必要とすることなく設置可能である。

【0285】

図32に、建造物内に半導体装置を、建造物と一体にして設けた別の例について示す。表示パネル9741は、ユニットバス9742と一体に取り付けられており、入浴者は表示パネル9741の視聴が可能になる。表示パネル9741は入浴者が操作することで情報を表示する機能を有する。広告又は娯楽手段として利用できる機能を有する。

10

【0286】

なお、半導体装置は、図32で示したユニットバス9742の側壁だけではなく、様々な場所に設置することができる。たとえば、鏡面の一部又は浴槽自体と一体にするなどとしてもよい。このとき、表示パネル9741の形状は、鏡面又は浴槽の形状に合わせたものとなってもよい。

【0287】

図33に、半導体装置を、建造物と一体にして設けた別の例について示す。表示パネル9752は、柱状体9751の曲面に合わせて湾曲させて取り付けられている。なお、ここでは柱状体9751を電柱として説明する。

20

【0288】

図33に示す表示パネル9752は、人間の視点より高い位置に設けられている。電柱のように屋外で林立している建造物に表示パネル9752を設置することで、不特定多数の視認者に広告を行なうことができる。ここで、表示パネル9752は、外部からの制御により、同じ画像を表示させること、及び瞬時に画像を切替えることが容易であるため、極めて効率的な情報表示、及び広告効果が期待できる。表示パネル9752に自発光型の表示素子を設けることで、夜間であっても、視認性の高い表示媒体として有用であるといえる。電柱に設置することで、表示パネル9752の電力供給手段の確保が容易である。災害発生時などの非常事態の際には、被災者に素早く正確な情報を伝達する手段ともなり得る。

30

【0289】

なお、表示パネル9752としては、たとえば、フィルム状の基板に有機トランジスタなどのスイッチング素子を設けて表示素子を駆動することにより画像の表示を行なう表示パネルを用いることができる。

【0290】

なお、本実施の形態において、建造物として壁、柱状体、ユニットバスを例としたが、本実施の形態はこれに限定されず、様々な建造物に半導体装置を設置することができる。

【0291】

次に、半導体装置を、移動体と一体にして設けた例について示す。

【0292】

図34は、半導体装置を、自動車と一体にして設けた例について示した図である。表示パネル9762は、自動車の車体9761と一体に取り付けられており、車体の動作又は車体内外から入力される情報をオンデマンドに表示することができる。なお、ナビゲーション機能を有していてもよい。

40

【0293】

なお、半導体装置は、図34で示した車体9761だけではなく、様々な場所に設置することができる。たとえば、ガラス窓、ドア、ハンドル、シフトレバー、座席シート、ルームミラー等と一体にしてもよい。このとき、表示パネル9762の形状は、設置するものの形状に合わせたものとなってもよい。

【0294】

50

図 3 5 は、半導体装置を、列車車両と一体にして設けた例について示した図である。

【 0 2 9 5 】

図 3 5 ( a ) は、列車車両のドア 9 7 7 1 のガラスに表示パネル 9 7 7 2 を設けた例について示した図である。従来の紙による広告に比べて、広告切替えの際に必要な人件費がかからないという利点がある。表示パネル 9 7 7 2 は、外部からの信号により表示部で表示される画像の切り替えを瞬時に行なうことが可能であるため、たとえば、電車の乗降客の客層が入れ替わる時間帯ごとに表示パネルの画像を切り替えることができ、より効果的な広告効果が期待できる。

【 0 2 9 6 】

図 3 5 ( b ) は、列車車両のドア 9 7 7 1 のガラスの他に、ガラス窓 9 7 7 3、及び天井 9 7 7 4 に表示パネル 9 7 7 2 を設けた例について示した図である。このように、半導体装置は、従来では設置が困難であった場所に容易に設置することが可能であるため、効果的な広告効果を得ることができる。半導体装置は、外部からの信号により表示部で表示される画像の切り替えを瞬時に行なうことが可能であるため、広告切替え時のコスト及び時間が削減でき、より柔軟な広告の運用及び情報伝達が可能となる。

10

【 0 2 9 7 】

なお、半導体装置は、図 3 5 で示したドア 9 7 7 1、ガラス窓 9 7 7 3、及び天井 9 7 7 4 だけではなく、様々な場所に設置することができる。たとえば、つり革、座席シート、てすり、床等と一体にしてもよい。このとき、表示パネル 9 7 7 2 の形状は、設置するものの形状に合わせたものとなってもよい。

20

【 0 2 9 8 】

図 3 6 は、半導体装置を、旅客用飛行機と一体にして設けた例について示した図である。

【 0 2 9 9 】

図 3 6 ( a ) は、旅客用飛行機の座席上部の天井 9 7 8 1 に表示パネル 9 7 8 2 を設けたときの、使用時の形状について示した図である。表示パネル 9 7 8 2 は、天井 9 7 8 1 とヒンジ部 9 7 8 3 を介して一体に取り付けられており、ヒンジ部 9 7 8 3 の伸縮により乗客は表示パネル 9 7 8 2 の視聴が可能になる。表示パネル 9 7 8 2 は乗客が操作することで情報を表示する機能を有する。広告又は娯楽手段として利用できる機能を有する。図 3 6 ( b ) に示すように、ヒンジ部を折り曲げて天井 9 7 8 1 に格納することにより、離着陸時の安全に配慮することができる。なお、緊急時に表示パネルの表示素子を点灯させることで、情報伝達手段及び誘導灯としても利用可能である。

30

【 0 3 0 0 】

なお、半導体装置は、図 3 6 で示した天井 9 7 8 1 だけではなく、様々な場所に設置することができる。たとえば、座席シート、座席テーブル、肘掛、窓等と一体にしてもよい。多数の人が同時に視聴できる大型の表示パネルを、機体の壁に設置してもよい。このとき、表示パネル 9 7 8 2 の形状は、設置するものの形状に合わせたものとなってもよい。

【 0 3 0 1 】

なお、本実施の形態において、移動体としては電車車両本体、自動車車体、飛行機車体について例示したがこれに限定されず、自動二輪車、自動四輪車（自動車、バス等を含む）、電車（モノレール、鉄道等を含む）、船舶等、様々なものに設置することができる。半導体装置は、外部からの信号により、移動体内における表示パネルの表示を瞬時に切り替えることが可能であるため、移動体に半導体装置を設置することにより、移動体を不特定多数の顧客を対象とした広告表示板、災害発生時の情報表示板、等の用途に用いることが可能となる。

40

【 0 3 0 2 】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことが出来る。さらに、これまでに述べた図において、

50

各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることが出来る。

【0303】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことが出来る。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の部分を組み合わせることにより、さらに多くの図を構成させることが出来る。

【0304】

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【図面の簡単な説明】

【0305】

【図1】本発明の半導体装置の製造工程を説明する図。

【図2】本発明の半導体装置の製造工程を説明する図。

【図3】本発明の半導体装置の製造工程を説明する図。

【図4】本発明の半導体装置の製造工程を説明する図。

【図5】本発明の半導体装置の製造工程を説明する図。

【図6】本発明の半導体装置の製造工程を説明する図。

【図7】本発明の半導体装置の断面図を説明する図。

【図8】本発明の半導体装置の断面図を説明する図。

【図9】本発明の半導体装置の断面図を説明する図。

【図10】本発明の半導体装置の断面図を説明する図。

【図11】本発明の半導体装置の上面図を説明する図。

【図12】本発明に係るSOI基板を説明する断面図。

【図13】本発明に係るSOI基板を説明する断面図。

【図14】本発明に係るSOI基板を説明する断面図。

【図15】本発明に係るSOI基板を説明する断面図。

【図16】本発明に係るSOI基板を説明する断面図。

【図17】本発明に係る液晶表示装置を説明する断面図。

【図18】本発明に係る液晶表示装置を説明する断面図。

【図19】本発明に係る液晶表示装置を説明する断面図。

【図20】本発明に係る液晶表示装置の構成を説明する図。

【図21】本発明に係る液晶表示装置を説明する断面図。

【図22】本発明に係る画素を説明する回路図。

【図23】本発明に係る画素を説明する回路図。

【図24】本発明に係る画素を説明する回路図。

【図25】本発明に係る画素を説明する上面図と断面図。

【図26】本発明に係る電子機器を説明する図。

【図27】本発明に係る電子機器を説明する図。

【図28】本発明に係る電子機器を説明する図。

【図29】本発明に係る電子機器を説明する図。

【図30】本発明に係る電子機器を説明する図。

【図31】本発明に係る電子機器を説明する図。

【図32】本発明に係る電子機器を説明する図。

【図33】本発明に係る電子機器を説明する図。

【図34】本発明に係る電子機器を説明する図。

【図35】本発明に係る電子機器を説明する図。

10

20

30

40

50

【図 3 6】本発明に係る電子機器を説明する図。

【図 3 7】本発明に係る電子機器を説明する図。

【図 3 8】本発明に係る電子機器を説明する図。

【図 3 9】本発明に係る電子機器を説明する図。

【符号の説明】

【0306】

101	絶縁基板	
102	半導体層	
102A A	半導体層	
102B B	半導体層	10
103	絶縁層	
104	導電層	
104A	ゲート電極	
104B	ゲート電極	
104C	導電層	
104A A	ゲート電極	
201	絶縁層	
202	半導体層	
202A	半導体層	
202B	半導体層	20
202C	半導体層	
202E	半導体層	
203	トランジスタ	
301	導電層	
301A	導電層	
301B	導電層	
301C	導電層	
301D	導電層	
301E	導電層	
301F	導電層	30
301G	導電層	
301H	導電層	
301A A	電源線	
301B B	出力配線	
301C C	電源線	
303	トランジスタ	
401	絶縁層	
501A	コンタクトホール	
501B	コンタクトホール	
501C	コンタクトホール	40
501D	コンタクトホール	
501E	コンタクトホール	
501F	コンタクトホール	
501G	コンタクトホール	
501H	コンタクトホール	
501A A	コンタクトホール	
501B B	コンタクトホール	
601	導電層	
601A	導電層	
601B	導電層	50

6 0 1 C	導電層	
6 0 1 D	導電層	
6 0 1 E	導電層	
6 0 1 A A	導電層	
6 0 1 B B	導電層	
6 0 1 C C	導電層	
9 0 1 A	コンタクトホール	
9 0 1 B	コンタクトホール	
1 0 0 1	絶縁層	
1 0 0 2	半導体層	10
1 0 0 3 A	半導体層	
1 0 0 3 B	半導体層	
5 2 0 1	バックライトユニット	
5 2 0 2	拡散板	
5 2 0 3	導光板	
5 2 0 4	反射板	
5 2 0 5	ランプリフレクタ	
5 2 0 6	光源	
5 2 0 7	液晶パネル	
5 2 1 1	バックライトユニット	20
5 2 1 2	ランプリフレクタ	
5 2 1 3	冷陰極管	
5 2 2 1	バックライトユニット	
5 2 2 2	ランプリフレクタ	
5 2 2 3	発光ダイオード ( L E D )	
5 2 3 1	バックライトユニット	
5 2 3 2	ランプリフレクタ	
5 2 3 3	発光ダイオード ( L E D )	
5 2 3 4	発光ダイオード ( L E D )	
5 2 3 5	発光ダイオード ( L E D )	30
5 2 4 1	バックライトユニット	
5 2 4 2	ランプリフレクタ	
5 2 4 3	発光ダイオード ( L E D )	
5 2 4 4	発光ダイオード ( L E D )	
5 2 4 5	発光ダイオード ( L E D )	
5 2 5 0	偏光フィルム	
5 2 5 1	保護フィルム	
5 2 5 2	基板フィルム	
5 2 5 3	P V A 偏光フィルム	
5 2 5 4	基板フィルム	40
5 2 5 5	粘着剤層	
5 2 5 6	離型フィルム	
5 2 6 1	映像信号	
5 2 6 2	制御回路	
5 2 6 3	信号線駆動回路	
5 2 6 4	走査線駆動回路	
5 2 6 5	画素部	
5 2 6 6	照明手段	
5 2 6 7	電源	
5 2 6 8	駆動回路部	50

5 2 6 0	走査線	
5 2 6 9	信号線	
5 2 7 1	シフトレジスタ	
5 2 7 2	レベルシフタ	
5 2 7 3	バッファ	
5 2 8 1	シフトレジスタ	
5 2 8 2	ラッチ	
5 2 8 3	ラッチ	
5 2 8 4	レベルシフタ	
5 2 8 5	バッファ	10
5 2 9 0	バックライトユニット	
5 2 9 1	拡散板	
5 2 9 2	遮光板	
5 2 9 3	ランプリフレクタ	
5 2 9 4	光源	
5 2 9 5	液晶パネル	
5 6 0 0	画素	
5 6 0 1	トランジスタ	
5 6 0 2	液晶素子	
5 6 0 3	容量素子	20
5 6 0 4	配線	
5 6 0 5	配線	
5 6 0 6	配線	
5 6 0 7	対向電極	
5 6 1 0	画素	
5 6 1 1	トランジスタ	
5 6 1 2	液晶素子	
5 6 1 3	容量素子	
5 6 1 4	配線	
5 6 1 5	配線	30
5 6 1 6	配線	
5 6 2 0	画素	
5 6 2 1	トランジスタ	
5 6 2 2	液晶素子	
5 6 2 3	容量素子	
5 6 2 4	配線	
5 6 2 5	配線	
5 6 2 7	対向電極	
5 6 3 0	画素	
5 6 3 1	トランジスタ	40
5 6 3 2	液晶素子	
5 6 3 3	容量素子	
5 6 3 5	配線	
5 6 3 7	対向電極	
5 6 4 0	サブ画素	
5 6 4 1	トランジスタ	
5 6 4 2	液晶素子	
5 6 4 3	容量素子	
5 6 4 4	配線	
5 6 4 5	配線	50

5 6 4 6	配線	
5 6 4 7	対向電極	
5 6 5 0	サブ画素	
5 6 5 1	トランジスタ	
5 6 5 2	液晶素子	
5 6 5 3	容量素子	
5 6 5 5	配線	
5 6 5 7	対向電極	
5 6 5 9	画素	
6 0 0 5	トランジスタ	10
6 0 0 6	配線	
6 0 0 7	配線	
6 0 0 8	トランジスタ	
6 0 1 1	配線	
6 0 1 2	対向電極	
6 0 1 3	コンデンサ	
6 0 1 5	画素電極	
6 0 1 6	隔壁	
6 0 1 7	有機導電体膜	
6 0 1 8	有機薄膜	20
6 0 1 9	基板	
9 0 3 1	本体	
9 0 3 2	表示部	
9 0 3 3	イヤホン	
9 0 3 4	支持部	
9 0 3 5	接続端子	
9 0 3 6	センサ	
9 0 3 7	マイクロフォン	
9 0 3 8	スピーカ	
9 0 3 9	LEDランプ	30
9 2 0 0	ベース基板	
9 2 0 1	半導体基板	
9 2 0 2	SOI層	
9 2 0 3	脆化層	
9 2 0 4	接合層	
9 2 0 5	バリア層	
9 2 2 0	窒素含有絶縁層	
9 2 2 1	酸化シリコン膜	
9 6 0 1	表示パネル	
9 6 0 2	画素部	40
9 6 0 3	走査線駆動回路	
9 6 0 4	信号線駆動回路	
9 6 0 5	回路基板	
9 6 0 6	コントロール回路	
9 6 0 7	信号分割回路	
9 6 0 8	接続配線	
9 6 1 1	チューナ	
9 6 1 2	映像信号増幅回路	
9 6 1 3	映像信号処理回路	
9 6 1 4	信号線駆動回路	50

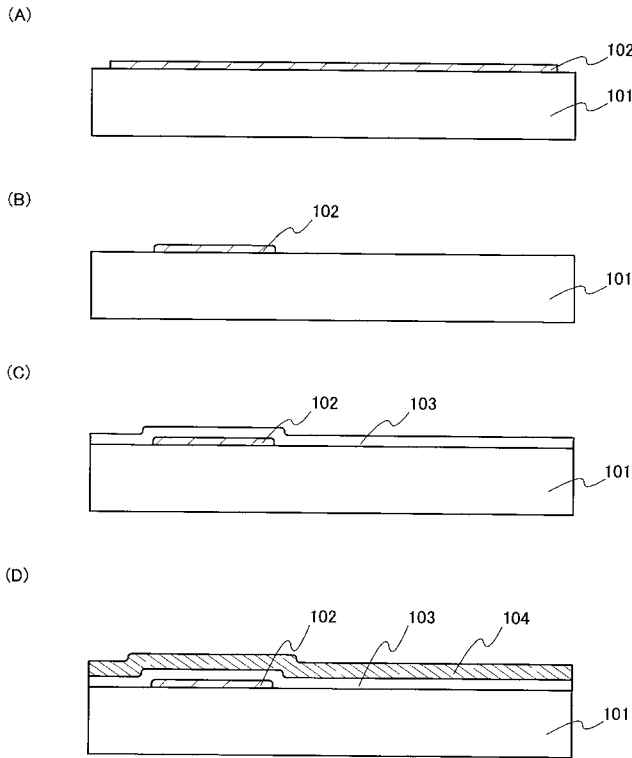


9 6 1 5	音声信号増幅回路	
9 6 1 6	音声信号処理回路	
9 6 1 7	スピーカ	
9 6 1 8	制御回路	
9 6 1 9	入力部	
9 6 2 1	表示パネル	
9 6 2 2	コントロール回路	
9 6 2 3	信号分割回路	
9 6 2 4	走査線駆動回路	
9 6 3 1	筐体	10
9 6 3 2	表示画面	
9 6 3 3	スピーカ	
9 6 3 4	操作キー	
9 6 3 5	接続端子	
9 6 3 6	センサ	
9 6 3 7	マイクロフォン	
9 6 4 0	充電器	
9 6 4 2	筐体	
9 6 4 3	表示部	
9 6 4 6	操作キー	20
9 6 4 7	スピーカ部	
9 6 4 8	接続端子	
9 6 4 9	センサ	
9 6 4 1	マイクロフォン	
9 6 6 2	表示パネル	
9 6 6 3	F P C	
9 6 5 0	ハウジング	
9 6 5 1	プリント基板	
9 6 5 2	スピーカ	
9 6 5 3	マイクロフォン	30
9 6 5 4	送受信回路	
9 6 5 5	信号処理回路	
9 6 5 6	操作キー	
9 6 5 7	バッテリー	
9 6 5 9	筐体	
9 6 6 0	アンテナ	
9 6 6 1	センサ	
9 6 7 1	筐体	
9 6 7 2	支持台	
9 6 7 3	表示部	40
9 6 7 4	接続端子	
9 6 7 5	センサ	
9 6 7 6	マイクロフォン	
9 6 7 7	スピーカ	
9 6 7 8	操作キー	
9 6 7 9	L E D ランプ	
9 6 9 1	本体	
9 6 9 2	表示部	
9 6 9 3	受像部	
9 6 9 4	操作キー	50

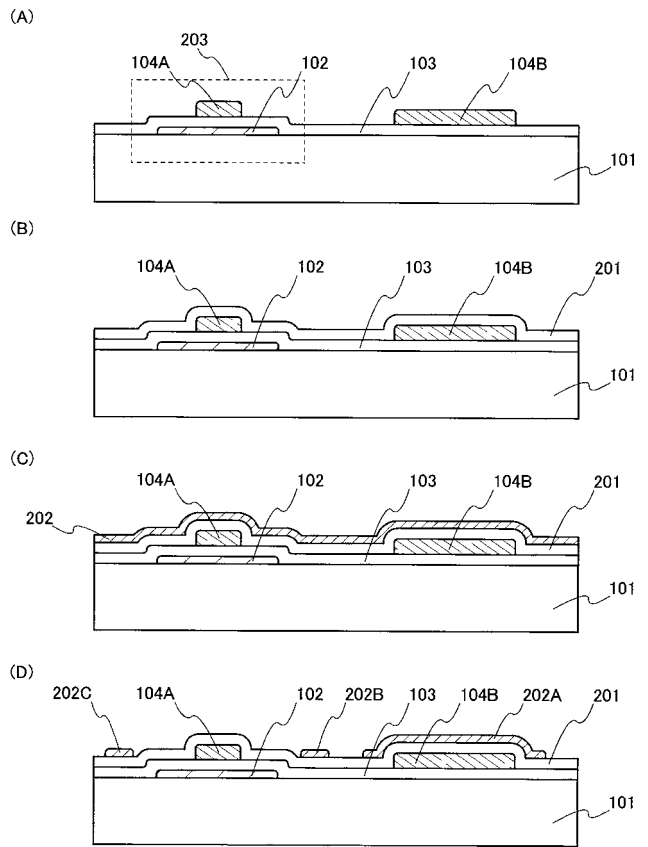
9 6 9 5	外部接続ポート	
9 6 9 6	シャッターボタン	
9 6 9 7	接続端子	
9 6 9 8	センサ	
9 6 9 9	マイクロフォン	
9 7 0 0	スピーカ	
9 7 0 1	L E Dランプ	
9 7 1 1	本体	
9 7 1 2	筐体	
9 7 1 3	表示部	10
9 7 1 4	入力手段 (キーボード	
9 7 1 5	外部接続ポート	
9 7 1 6	ポインティングデバイス	
9 7 1 7	接続端子	
9 7 1 8	センサ	
9 7 1 9	マイクロフォン	
9 7 2 0	スピーカ	
9 7 2 1	L E Dランプ	
9 7 2 2	リーダ/ライタ	
9 7 3 0	筐体	20
9 7 3 1	表示部	
9 7 3 2	リモコン装置	
9 7 3 3	スピーカ部	
9 7 4 1	表示パネル	
9 7 4 2	ユニットバス	
9 7 5 1	柱状体	
9 7 5 2	表示パネル	
9 7 6 1	車体	
9 7 6 2	表示パネル	
9 7 7 1	ドア	30
9 7 7 2	表示パネル	
9 7 7 3	ガラス窓	
9 7 7 4	天井	
9 7 8 1	天井	
9 7 8 2	表示パネル	
9 7 8 3	ヒンジ部	
9 7 9 1	本体	
9 7 9 2	表示部	
9 7 9 3	スイッチ	
9 7 9 4	入力手段 (操作キー	40
9 7 9 5	赤外線ポート	
9 7 9 6	接続端子	
9 7 9 7	センサ	
9 7 9 8	マイクロフォン	
9 7 9 9	スピーカ	
9 8 0 0	L E Dランプ	
9 8 1 1	本体	
9 8 1 2	筐体	
9 8 1 3	表示部 A	
9 8 1 4	表示部 B	50

9 8 1 5	部	
9 8 1 6	操作キー	
9 8 1 7	スピーカ部	
9 8 1 8	接続端子	
9 8 1 9	センサ	
9 8 2 0	マイクロフォン	
9 8 2 1	L E Dランプ	
9 0 3 1	本体	
9 0 3 2	表示部	
9 0 3 3	イヤホン	10
9 0 3 4	支持部	
9 0 3 5	接続端子	
9 0 3 6	センサ	
9 0 3 7	マイクロフォン	
9 0 3 8	スピーカ	
9 8 5 1	筐体	
9 8 5 2	表示部	
9 8 5 3	スピーカ部	
9 8 5 4	操作キー	
9 8 5 5	記憶媒体挿入部	20
9 8 5 6	接続端子	
9 8 5 7	センサ	
9 8 5 8	マイクロフォン	
9 8 5 9	L E Dランプ	
9 8 6 1	本体	
9 8 6 2	表示部	
9 8 6 3	操作キー	
9 8 6 4	スピーカ	
9 8 6 5	シャッターボタン	
9 8 6 6	受像部	30
9 8 6 7	アンテナ	
9 8 6 8	接続端子	
9 8 6 9	センサ	
9 8 7 0	マイクロフォン	
9 8 7 1	L E Dランプ	
9 8 8 1	筐体	
9 8 8 2	表示部	
9 8 8 3	表示部	
9 8 8 4	スピーカ部	
9 8 8 5	操作キー	40
9 8 8 6	記録媒体挿入部	
9 8 8 7	接続端子	
9 8 8 8	センサ	
9 8 8 9	マイクロフォン	
9 8 9 0	L E Dランプ	

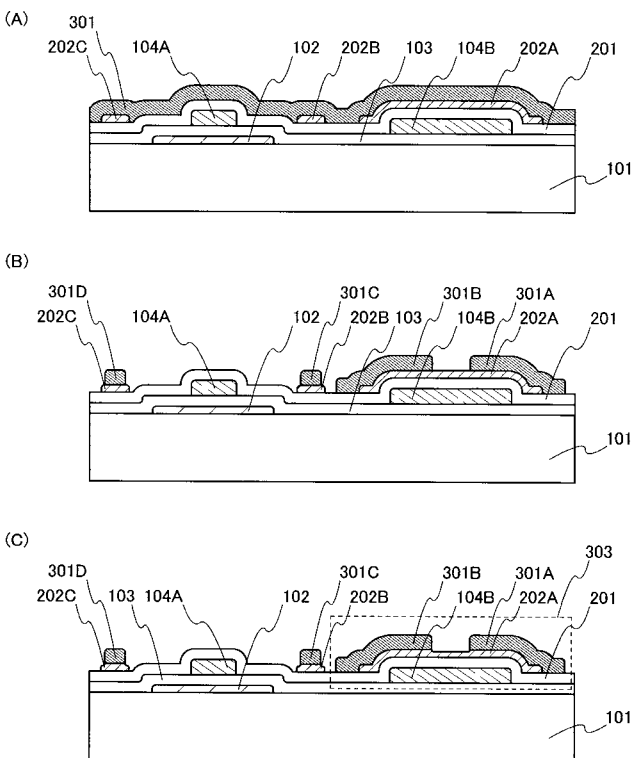
【 図 1 】



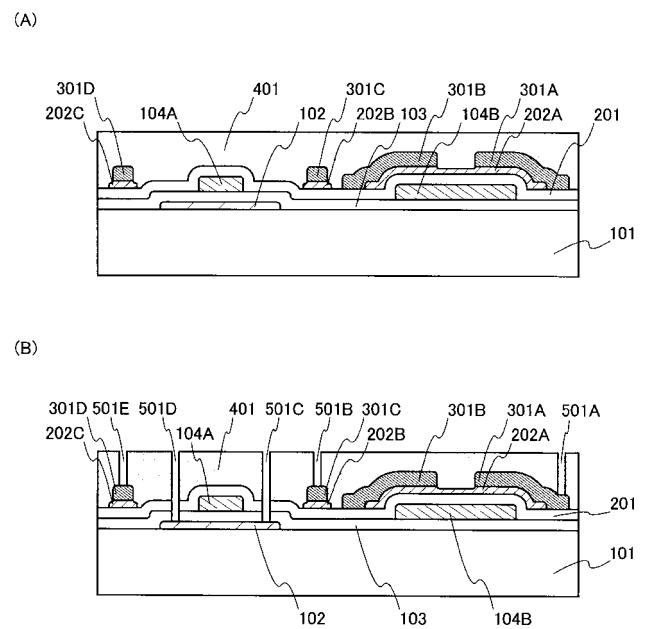
【 図 2 】



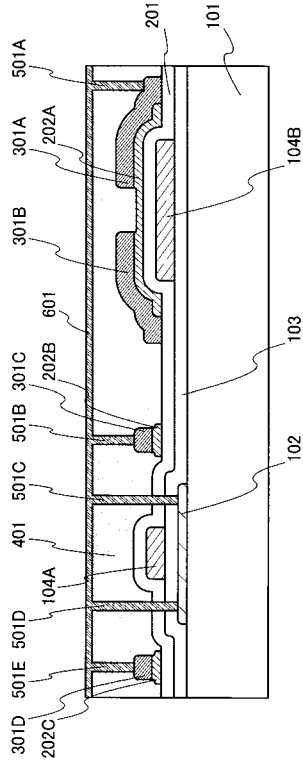
【 図 3 】



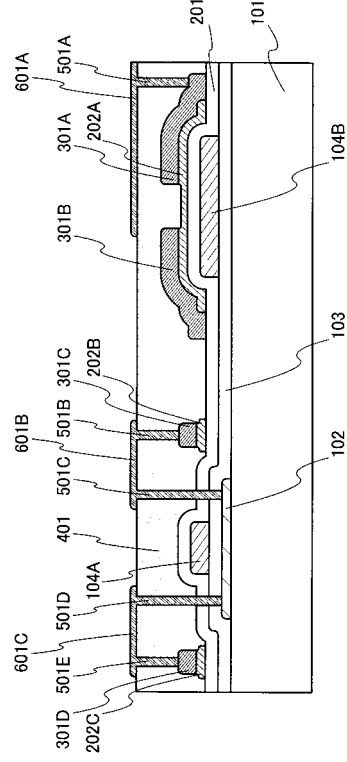
【 図 4 】



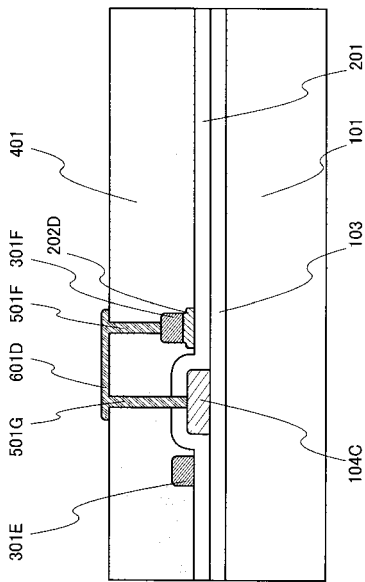
【 図 5 】



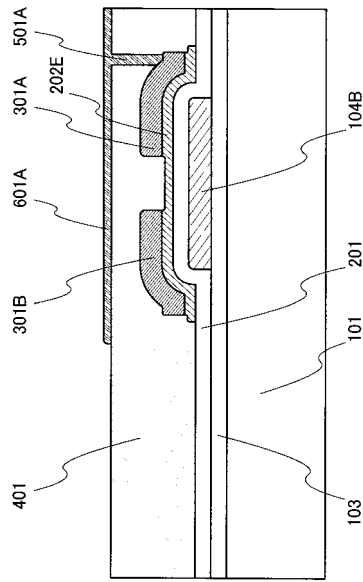
【 図 6 】



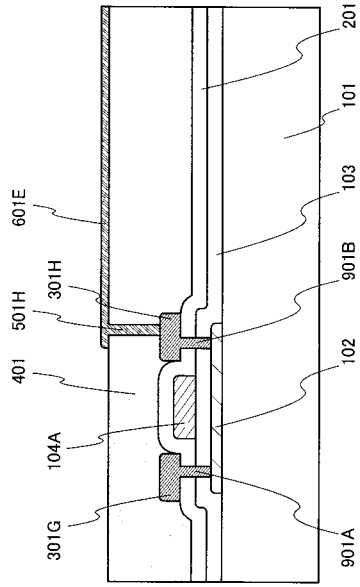
【 図 7 】



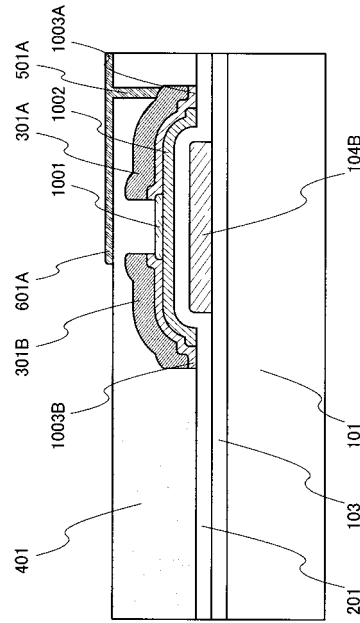
【 図 8 】



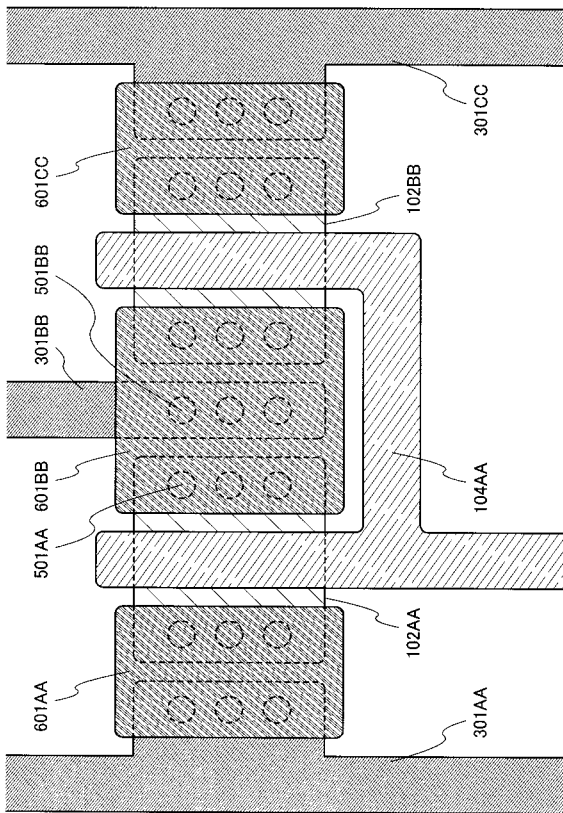
【 図 9 】



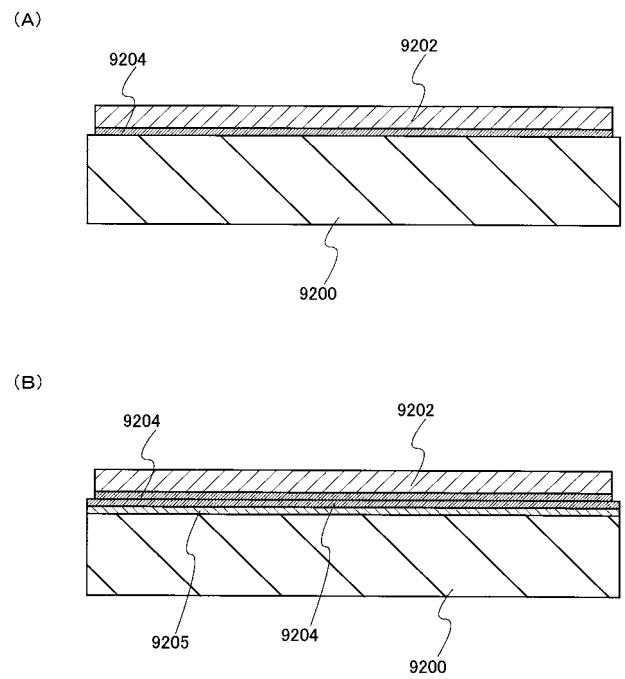
【 図 10 】



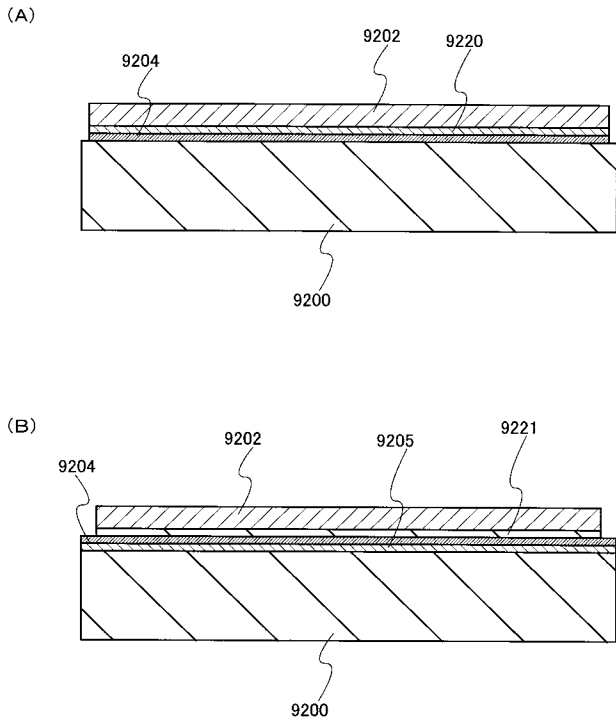
【 図 11 】



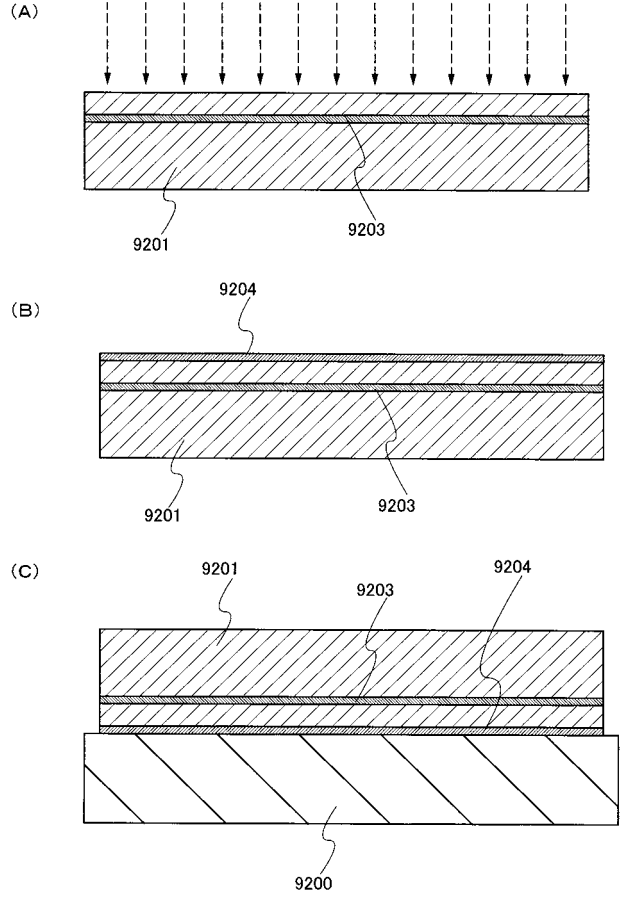
【 図 12 】



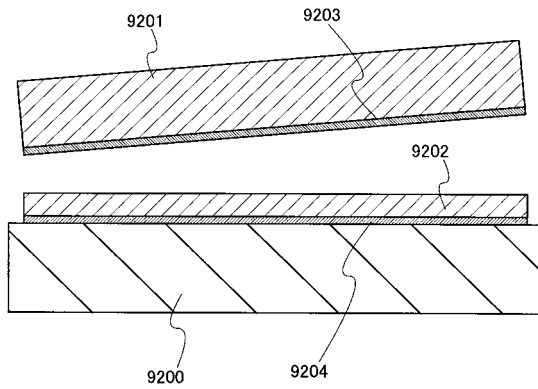
【 図 1 3 】



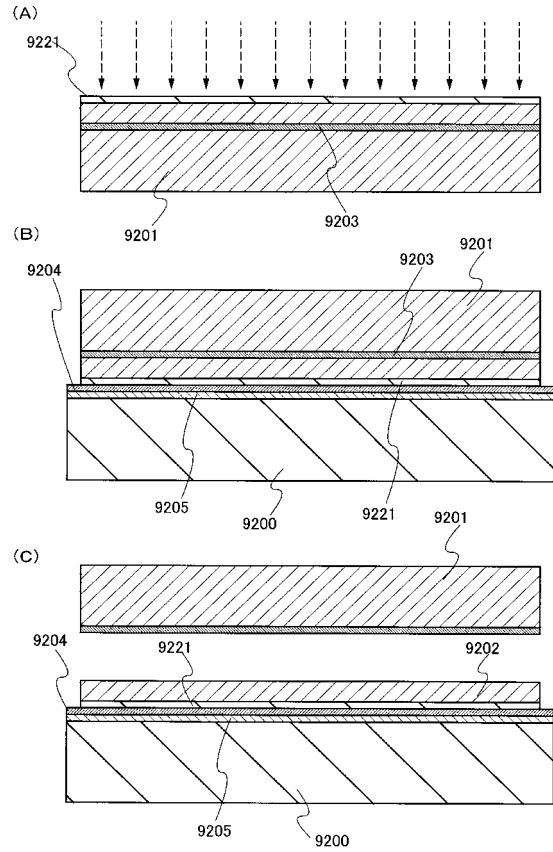
【 図 1 4 】



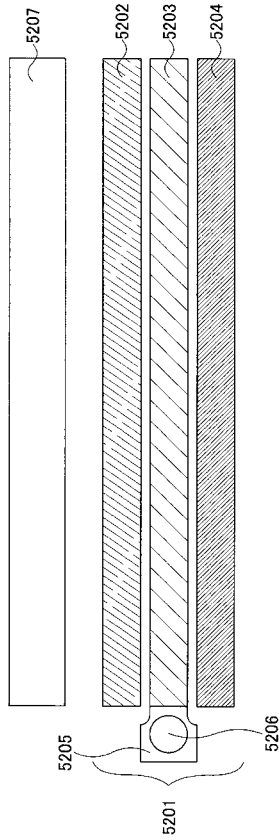
【 図 1 5 】



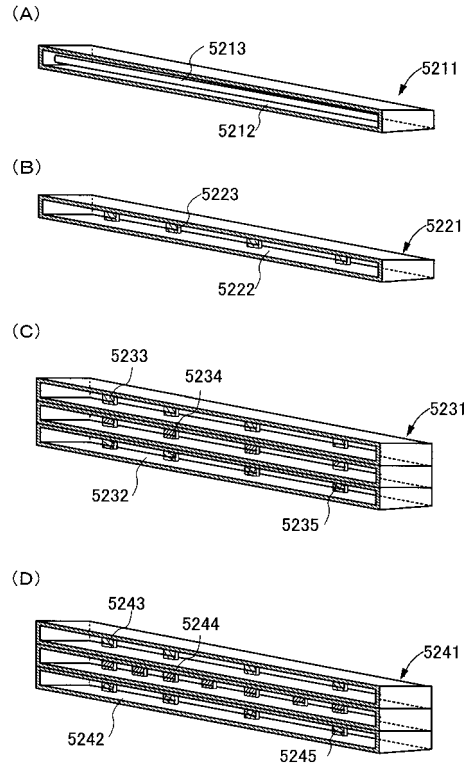
【 図 1 6 】



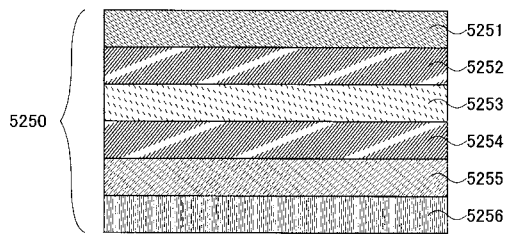
【図17】



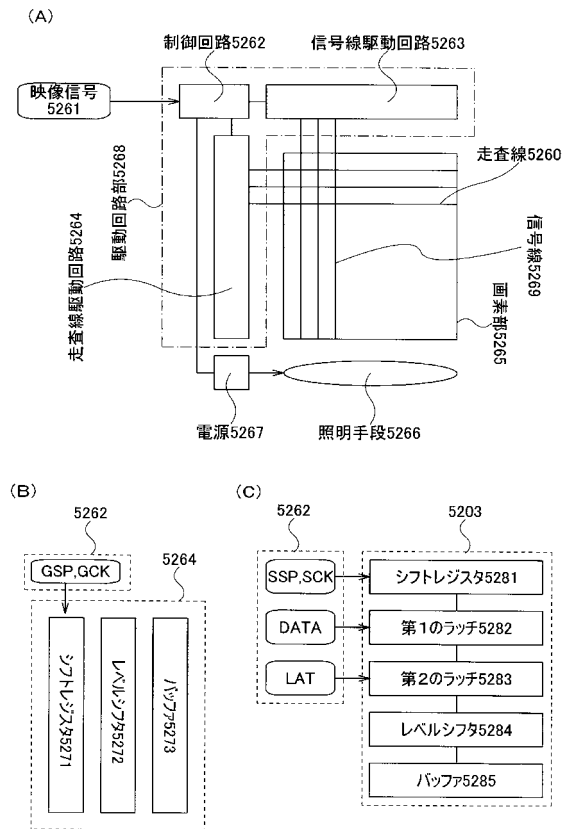
【図18】



【図19】

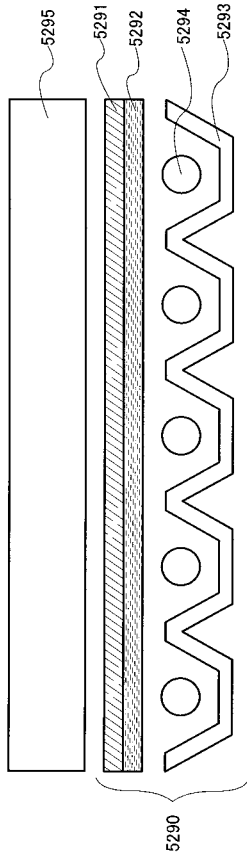


【図20】



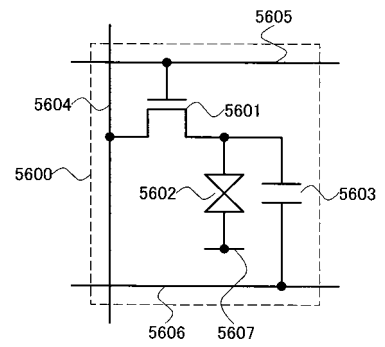


【 図 2 1 】

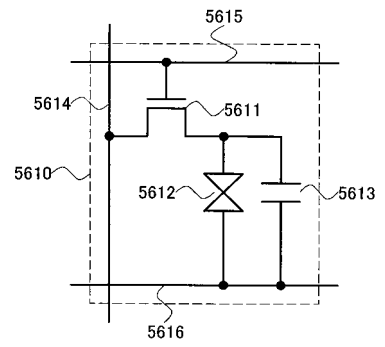


【 図 2 2 】

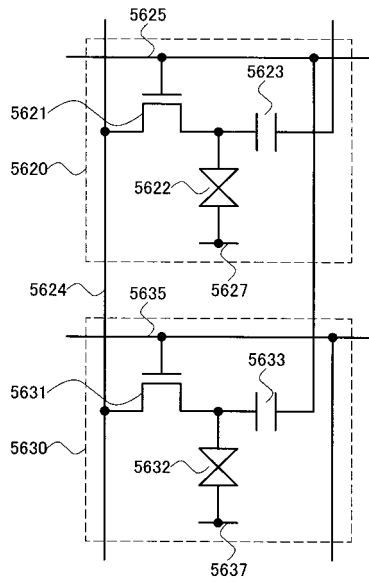
(A)



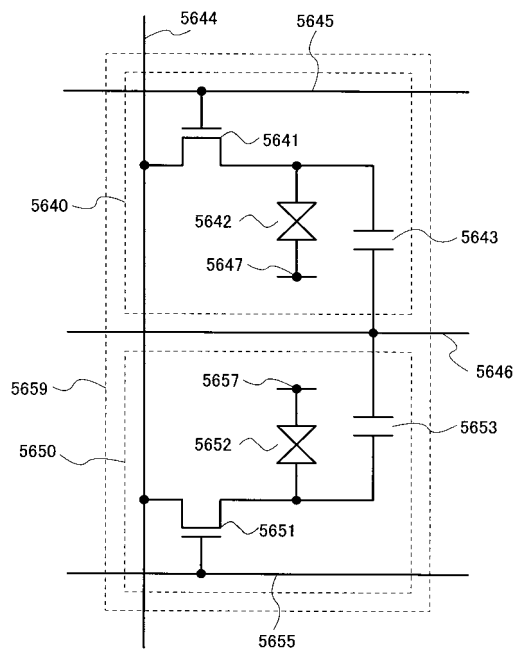
(B)



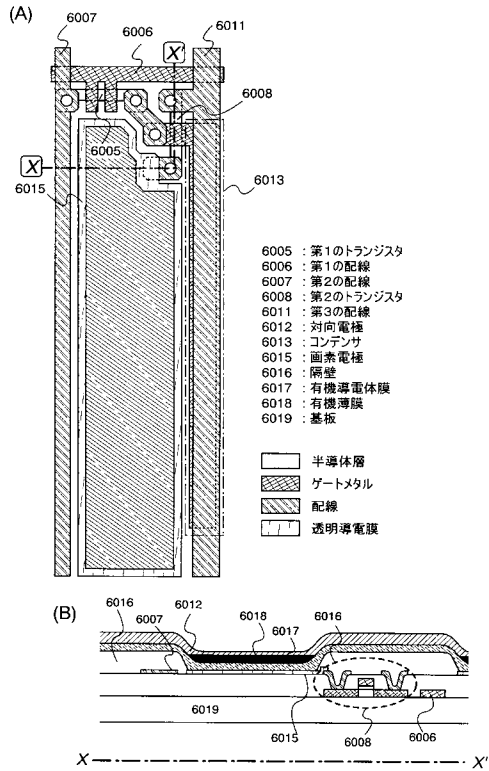
【 図 2 3 】



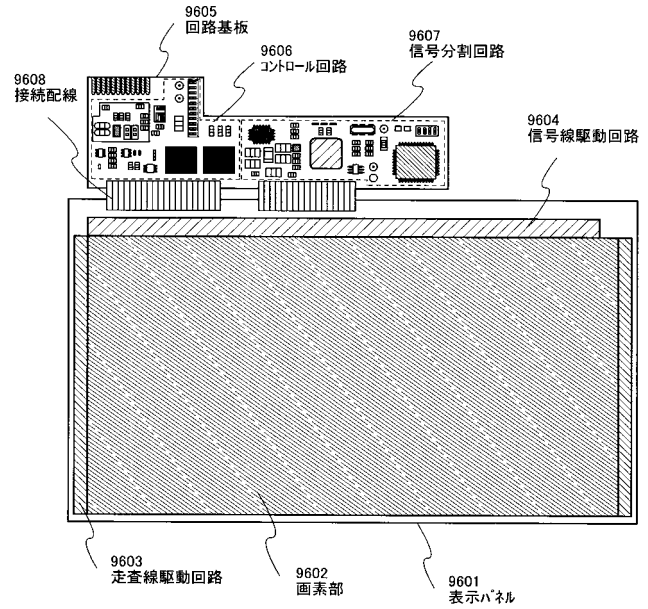
【 図 2 4 】



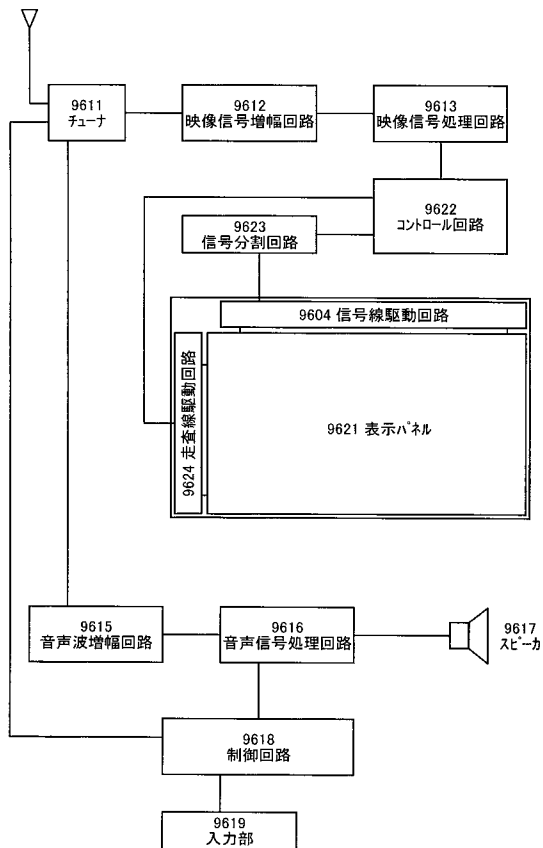
【図25】



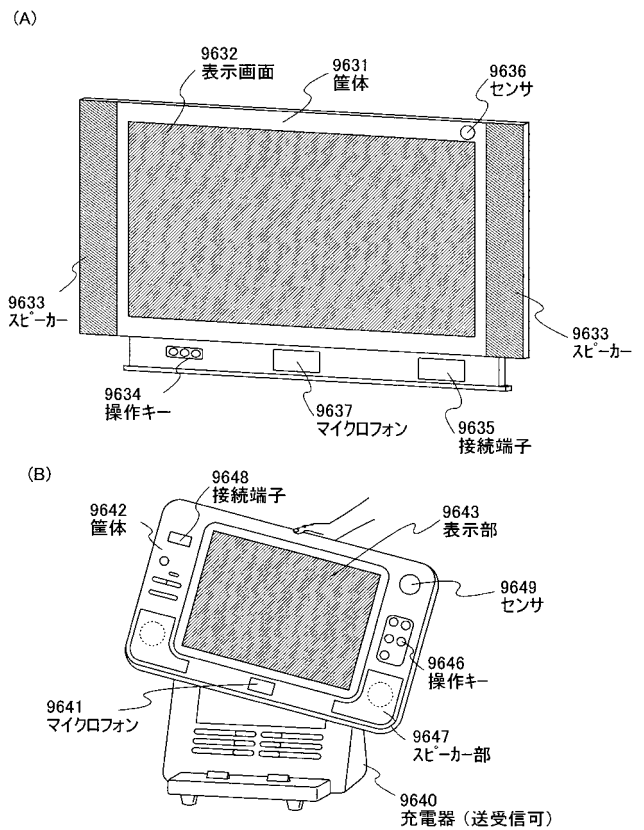
【図26】



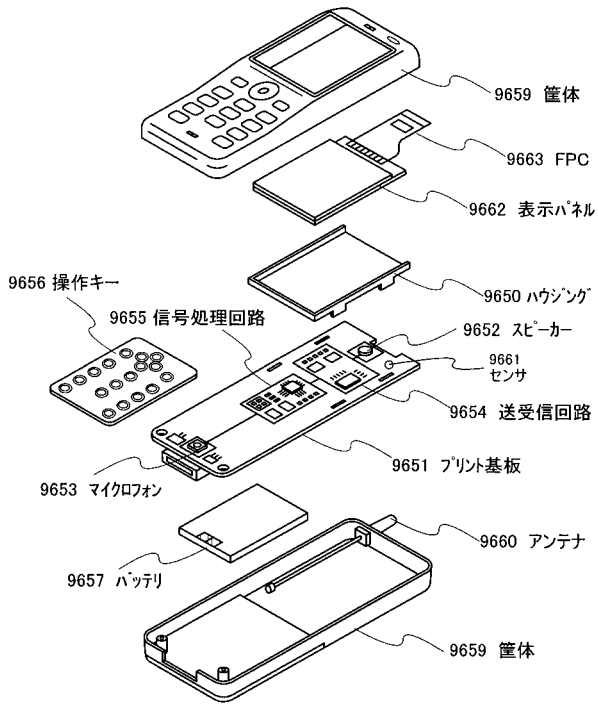
【図27】



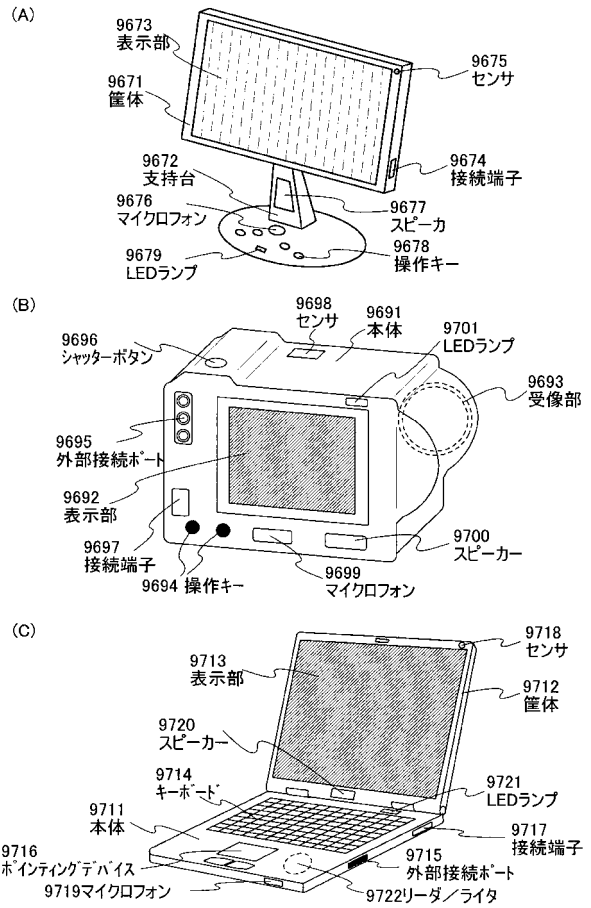
【図28】



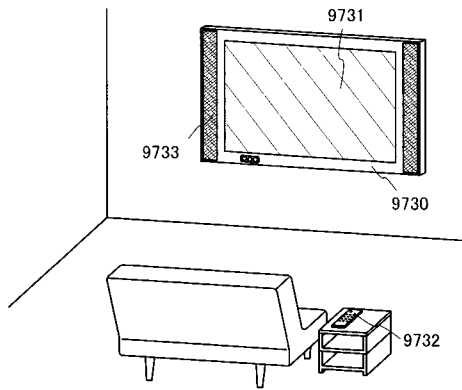
【図 29】



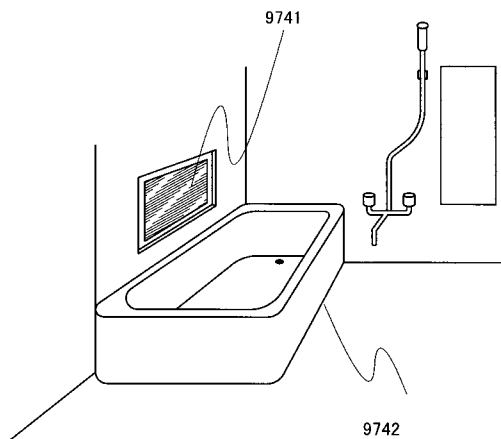
【図 30】



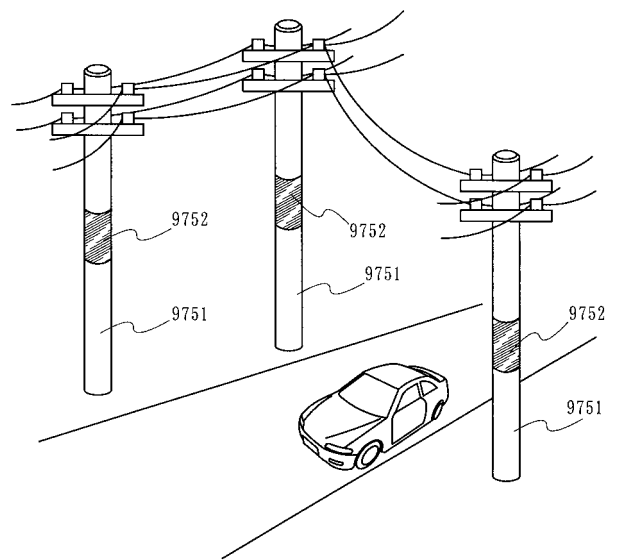
【図 31】



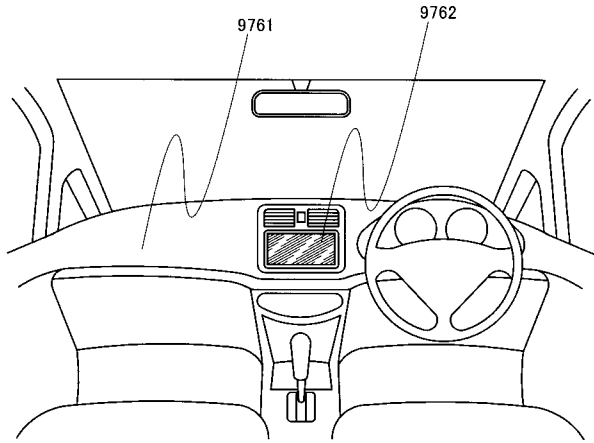
【図 32】



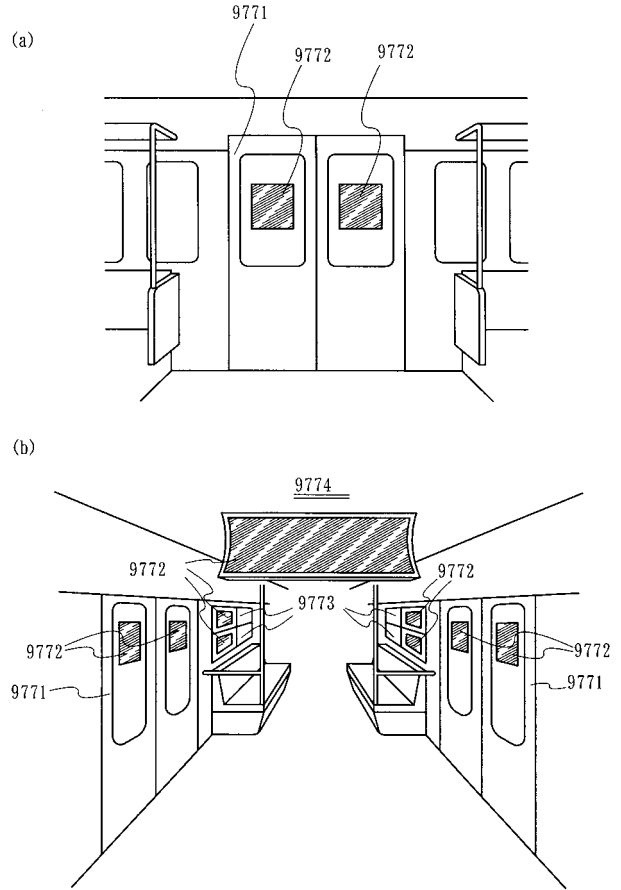
【図 33】



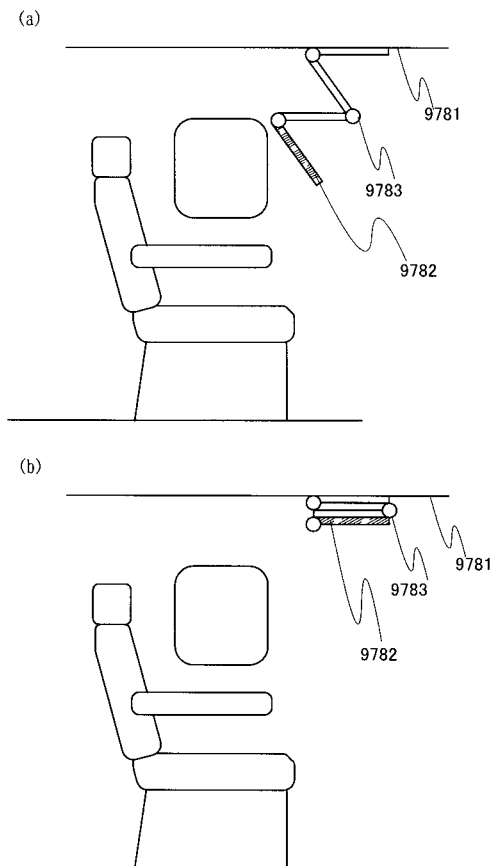
【図34】



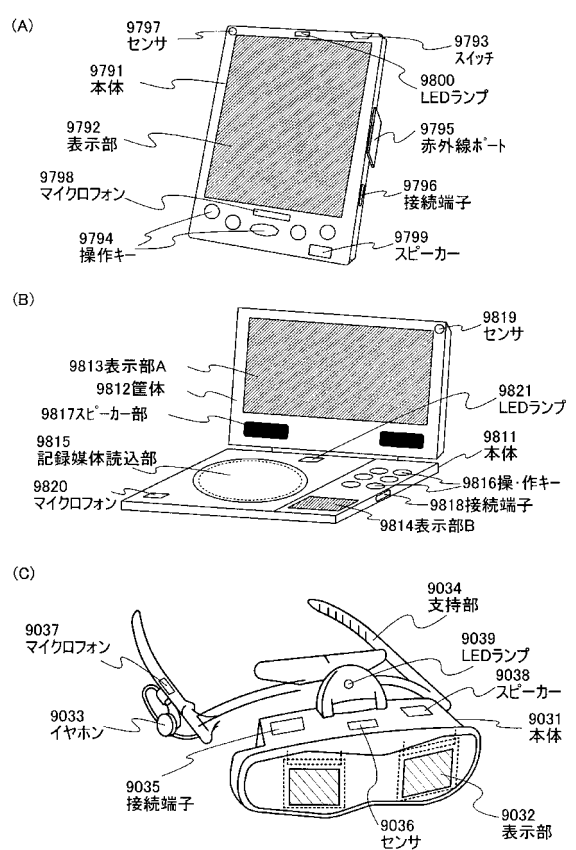
【図35】



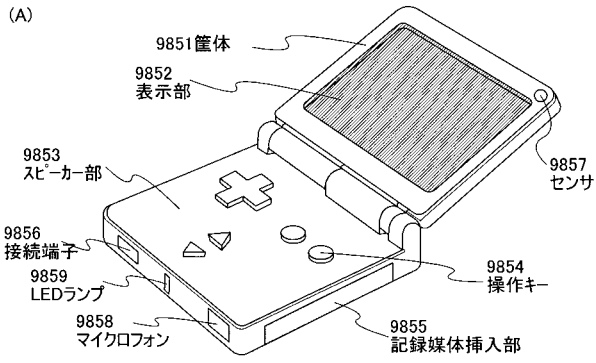
【図36】



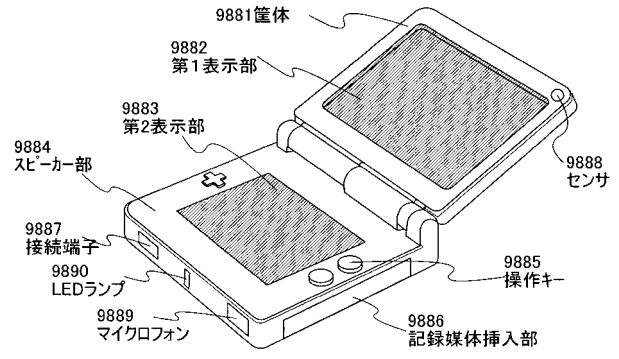
【図37】



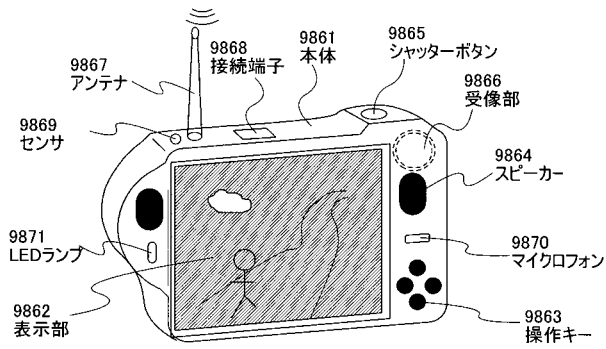
【 図 3 8 】



【 図 3 9 】



(B)



## フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
<b>H 0 1 L 21/8234 (2006.01)</b>	H 0 1 L 27/08	1 0 2 C
<b>H 0 1 L 27/088 (2006.01)</b>	H 0 1 L 27/06	1 0 2 A
<b>H 0 1 L 27/06 (2006.01)</b>	G 0 2 F 1/1368	
<b>G 0 2 F 1/1368 (2006.01)</b>		

Fターム(参考)	5F110	AA04	AA16	BB02	BB03	BB04	BB11	CC02	CC05	CC07	DD01
		DD02	DD03	DD05	DD07	DD13	DD14	DD15	DD17	EE01	EE02
		EE03	EE04	EE05	EE06	EE08	EE09	EE14	EE23	EE28	EE30
		EE32	EE42	EE43	EE44	EE45	FF01	FF02	FF03	FF04	FF09
		FF23	FF27	FF28	FF29	GG01	GG02	GG03	GG04	GG05	GG12
		GG13	GG14	GG15	GG16	GG17	GG25	GG30	GG32	GG33	GG34
		GG35	GG42	GG43	GG44	GG45	GG47	HJ01	HK01	HK02	HK03
		HK04	HK05	HK06	HK09	HK15	HK16	HK21	HK22	HK32	HK33
		HK34	HL01	HL02	HL03	HL04	HL05	HL06	HL07	HL08	HL11
		HL12	HL22	HL23	HL24	HM15	NN03	NN12	NN22	NN23	NN24
		NN27	NN33	NN34	NN35	NN37	NN71	NN72	NN73	NN78	PP01
		PP02	PP03	PP34	QQ01	QQ06	QQ11	QQ17	QQ19		